

**Module  
FPGA's  
Programmeerbare logica met ADHL / VHDL  
En Nios II Core**

Studiejaar 3  
Code OIPL-FPGA

NHL Stenden Hogeschool  
Van Schaikweg 94  
7811 KL Emmen  
[www.nhlstenden.com](http://www.nhlstenden.com)

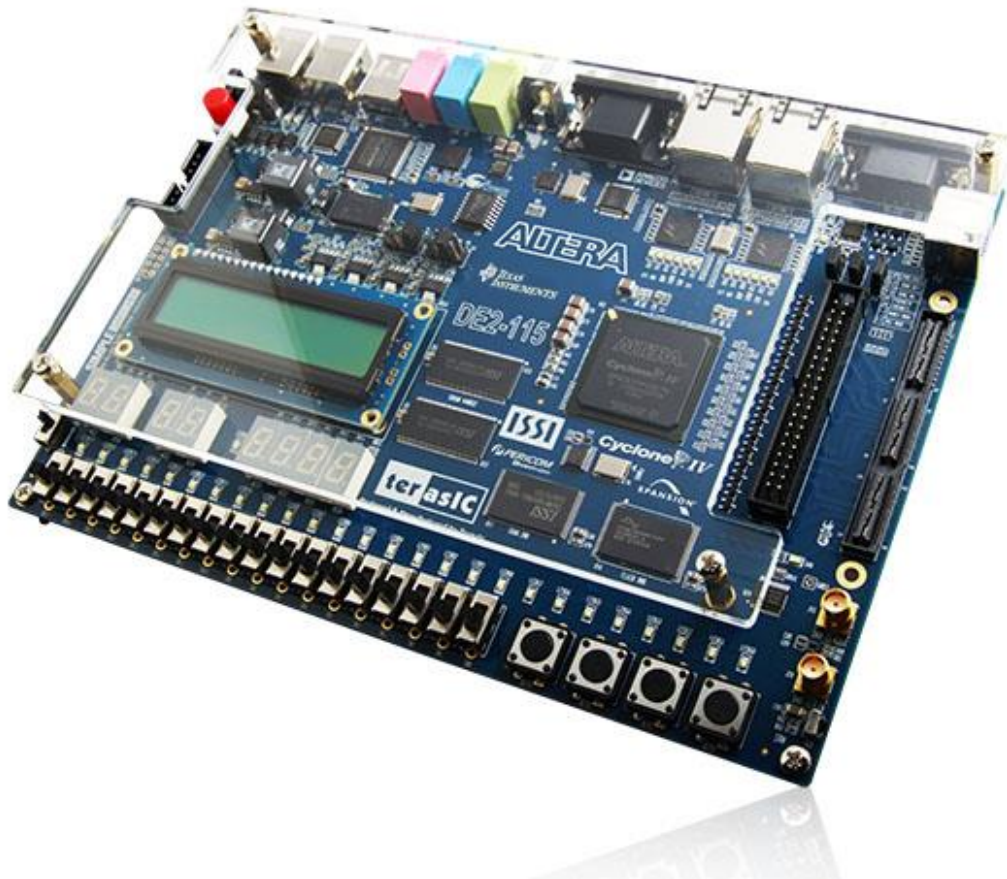
© NHL Stenden Hogeschool



## FPGA's

Programmeerbare logica met ADHL / VHDL en Nios II core

Version 1.12: 12 april 2022



Studiejaar 2021-2022

Module coördinator:	Auteurs:
Naam: Bert Meijerink	Naam: Bert Meijerink
e-mail: <a href="mailto:bert.meijerink@nhlstenden.com">bert.meijerink@nhlstenden.com</a>	e-mail: <a href="mailto:bert.meijerink@nhlstenden.com">bert.meijerink@nhlstenden.com</a>

## Voorwoord

In het major onderdeel Programmeerbare logica ga je projectmatig aan de slag met FPGA's (**Field-programmable gate array's**) welke uit programmeerbare logische componenten bestaan. Deze logische componenten kunnen geprogrammeerd worden als logische functies zoals AND, XOR, enzovoort. Deze logische functies zijn reeds eerder aan de orde geweest in de module "Digitale Techniek".

In deze module gaan we daadwerkelijk aan de slag met FPGA's. Dit zijn programmeerbare bouwstenen waarin een zeer groot aantal van de logische bouwstenen in kunnen worden opgenomen.

Er zijn twee grote spelers op deze markt namelijk Intel (voormalig Altera. **Wanneer je op zoek gaat gebruik dan ook Altera als zoekargument.**) en Xilinx. Wij hebben gekozen voor Intel en de reden daarvan is dat zij gratis ontwikkeltools hiervoor aanbieden.

Naast het feit dat je in FPGA's vanzelfsprekend digitale logica kunt opnemen ben je in staat om één of meerdere processoren in zo'n IC op te nemen.

Dit soort componenten kun je op een aantal manieren programmeren en de methoden die in deze module gebruikt worden zijn grafisch, ADHL en VHDL.

De module "FPGA's" biedt een prima basis om aan de slag te kunnen gaan met FPGA's in het afsluitende project. De stof met betrekking tot FPGA's krijg je tot je door een boek en Internet materiaal te bestuderen en daarnaast door opdrachten te maken en/of simuleren.

In het latere werkveld kun je als ICT-er Technische Informatica in de embedded systemen richting in contact komen met FPGA's waarin je bijvoorbeeld een softcore processor moet opnemen.

De studielast voor deze module bedraagt 420 uur (15 EC).

Deze module is het laatste onderdeel in het Major gedeelte van jouw opleiding wat voor het afstuderen ligt. Je zult hierbij gaan werken aan alle competenties op het hoogst aangegeven niveau uit de onderdelen software en hardware interfacing.

Uit de verschillende toegepaste methoden op de NHL Stenden Hogeschool is in het verleden gebleken, dat de werkwijze van de module "FPGA's" de meest geschikte methode is voor het aanleren van vaardigheden, die betrekking hebben op digitale bouwstenen.

Bert Meijerink  
Emmen, 12 april 2022

# Inhoud

<b>1 INTRODUCTIE</b>	<b>6</b>
1.1 MODULE RATIONALE	6
1.2 COMPETENTIES	7
1.3 MODULE THEMA	8
1.4 MODULE DOELSTELLINGEN	8
1.5 VOORKENNIS	8
1.6 VERSIEBEHEER	8
<b>2 TOETSING</b>	<b>10</b>
2.1 ALGEMEEN	10
2.2 BEOORDELING WERKZAAMHEDEN	10
2.3 BEOORDELING PAPER	11
2.4 BEOORDELING COMPETENTIEVERANTWOORDING	11
2.5 MODULE HERKANSING	11
<b>3 PROGRAMMA</b>	<b>12</b>
3.1 INTRODUCTIE	12
3.1.1 Zelfstudie	13
3.1.2 Werkcolleges	13
3.2 PROGRAMMAOVERZICHT	14
3.3 ACTIVITEITEN TOELICHTING	15
3.3.1 Introductiecollege	15
3.3.2 Hoorcollege onderzoek	15
3.3.3 PBL/PGO	16
3.3.4 PBL/PGO	16
3.3.5 Hoorcollege schrijven paper	16
3.3.7 Beoordeling	17
3.3.6 PBL/PGO	17
<b>4 STRUCTUUR &amp; ORGANISATIE</b>	<b>18</b>
4.1 MODULE CONTACT UREN	18
<b>5 LITERATUUR/PROGRAMMATUUR</b>	<b>19</b>
5.1 VERPLICHT LEERSTOF	19
5.2 NASLAGWERK	19
5.3 PROGRAMMATUUR	19
5.4 VOORBEELD PROGRAMMA'S	19
<b>6 MODULE EVALUATIE</b>	<b>20</b>
<b>7 BIJLAGEN</b>	<b>21</b>
BIJLAGE 1: WERKEN MET HET DE2-115 BOARD	22

# 1 Introductie

## 1.1 Module rationale

FPGA's zijn moderne IC's welke de laatste jaren enorm in opkomst zijn door hun snelheid en flexibiliteit. Daar waar problemen optreden omdat processoren of microcontroller obsolete raken speelt dit bij FPGA's veel minder. Men kan namelijk de core weer in een nieuw type FPGA hergebruiken. Bij nieuwe producten is het risico dan ook veel kleiner dat de complete software opnieuw geschreven moet worden.

### Kenmerkende beroepssituatie

Leon werkt sinds een 1 jaar bij **Spartan** als embedded hard- en software engineer. Leon heeft een HBO Technische Informatica opleiding achter de rug waar hij hard- en softwarekennis heeft opgedaan evenals het werken in projecten.

Daarnaast heeft hij verschillende cursussen gevolgd om zijn kennis te verbreden zodat hij ook in staat is om (elektronische) hardware te ontwikkelen.

Als embedded hard- en software engineer wordt hij bij verschillende bedrijven ingezet om programmeerbare logica te ontwerpen. Op dit moment doet Leon dat voor een grote producent van defensie apparatuur. In teamverband maakt hij hardware- en software voor de besturing van een radar. Met zijn hard- en software kan hij voertuigen 'inlocken' in de radar en deze dan volgen.

Maar Leon heeft niet alleen te maken met hard- en software. Hij werkt in een multidisciplinair team, waarin bijvoorbeeld ook mechatronica en fysica een aandeel hebben. Ze maken samen één product, dus het werk van verschillende disciplines moet naadloos op elkaar aansluiten. Door het samenwerken steken zij veel van elkaar op.

Leon kan zelfstandig en in teams werken. Hij kan communiceren met de verschillende partijen. Hij heeft een brede technische kennis en een goed inlevingsvermogen met betrekking tot wat de klant wil. Hij kan zich op verschillende gebieden snel inwerken en beheerst verschillende ontwerpmethoden, programmeertalen en ontwikkeltools om software te ontwikkelen.

## 1.2 Competenties

Binnen deze module wordt als beginnend beroepsprofessional gewerkt aan een vijftal competenties die betrekking hebben op het analyseren, adviseren, ontwerpen, realiseren en beheren van hardware interfacing op niveau 1, 2 en 3.

	Manage & control	Analyseren	Adviseren	Ontwerpen	Realiseren
<b>Gebruikers interactie</b>					
<b>Organisatie-processen</b>					
<b>Infra-structuur</b>					
<b>Software</b>	<ul style="list-style-type: none"> <li>Beheren en gebruiken van een ontwikkelstraat ter ondersteuning van softwareontwikkeling in teams, waardoor onder andere continuous integration tot de mogelijkheden behoort.</li> <li>Toepassen van methoden en technieken om een software-ontwikkelpocess te managen en de kwaliteit ervan te borgen.</li> </ul> <p><b>(niveau 2)</b></p>	<ul style="list-style-type: none"> <li>Uitvoeren van een requirements analyse voor een softwaresysteem met verschillende belanghebbenden, rekening houdend met de kwaliteitseigenschappen waaronder security.</li> <li>Uitvoeren van een analyse om functionaliteit, veiligheid, ontwerp, interfaces e.d. van een bestaand systeem of bestaande component te formuleren en te valideren.</li> <li>Opstellen van een acceptatietest aan de hand van kwaliteits-eigenschappen.</li> </ul> <p><b>(niveau 2)</b></p>	<ul style="list-style-type: none"> <li>Adviseren over aanschaf en selectie van software-componenten bij het ontwikkelen van een softwaresysteem waarbij het kostenaspect een rol kan spelen.</li> <li>Adviseren over een onderdeel van een architectuur of een beperkt softwaresysteem.</li> <li>Adviseren over het gebruik van prototypes bij het valideren van de eisen.</li> </ul> <p><b>(niveau 2)</b></p>	<ul style="list-style-type: none"> <li>Opstellen van een ontwerp voor een softwaresysteem, rekening houdend met het gebruik van bestaande componenten en libraries.</li> <li>Toepassen van ontwerp-kwaliteitscriteria, rekening houdend met securityaspecten en verschillende typen devices.</li> <li>Maken van een ontwerp voor een systeem dat grote hoeveelheden data kan verwerken en raadplegen.</li> <li>Vaststellen van de kwaliteit van het ontwerp, bijvoorbeeld door toetsing of prototyping, rekening houdend met de geformuleerde kwaliteitseigenschappen.</li> <li>Opstellen van testontwerpen volgens een gegeven teststrategie.</li> </ul> <p><b>(niveau 2)</b></p>	<ul style="list-style-type: none"> <li>Bouwen en beschikbaar stellen van een softwaresysteem dat bestaat uit meerdere subsystemen, hierbij gebruik makend van bestaande componenten.</li> <li>Integreren van softwarecomponenten in een bestaand systeem, waarbij o.a. de integriteit, veiligheid en systeemprestaties bewaakt worden.</li> <li>Uitvoeren van, monitoren van en rapporteren over unit-, integratie-, regressie-, en systeemtesten, met aandacht voor security-aspecten.</li> </ul> <p><b>(niveau 2)</b></p>
<b>Hardware interfacing</b>	<ul style="list-style-type: none"> <li>Beoordelen van een gegeven ontwikkelomgeving op kwaliteit en prestaties.</li> <li>Inrichten van een beheer- en testomgeving voor een computersysteem.</li> </ul> <p><b>(niveau 2)</b></p>	<ul style="list-style-type: none"> <li>Specificeren van een gedistribueerd computersysteem inclusief timing, resourcegebruik en performance.</li> <li>Beschrijven van security-aspecten van computersystemen die aan of via (openbare) netwerken gekoppeld zijn.</li> </ul> <p><b>(niveau 3)</b></p>	<ul style="list-style-type: none"> <li>Uitbrengen van een technisch advies over een te realiseren (gedistribueerd) computersysteem, inclusief hardware- en software-componenten en koppelingen.</li> </ul> <p><b>(niveau 3)</b></p>	<ul style="list-style-type: none"> <li>Ontwerpen van een gedistribueerd computersysteem inclusief bepaling van actuatoren, sensoren, timing, resourcegebruik en performance.</li> </ul> <p><b>(niveau 3)</b></p>	<ul style="list-style-type: none"> <li>Realiseren van een compleet computersysteem inclusief netwerk, hardware en systeemsoftware.</li> <li>Opstellen en uitvoeren van een acceptatieprocedure bijv. in een virtuele omgeving, inclusief aspecten als timing, resourcegebruik en performance.</li> </ul> <p><b>(niveau 2)</b></p>

### 1.3 Module thema

Binnen deze grote moduulperiode moet de student in tweetallen een technisch probleem oplossen (opdracht) waarbij hij/zij **gebruik moet maken van het DE2-115 terasIC Altera board** welke voorzien is van een Cyclone IV fpga. Deze FPGA is ruwweg weer opgebouwd in een hardware component en software component.

### 1.4 Module doelstellingen

Na afloop van deze module kan de student:

1. FPGA schakelingen analyseren, ontwerpen en simuleren;
2. kan logische schema's interpreteren;
3. een zelf ontworpen ontwerp implementeren in een FPGA;
4. omgaan met datahandboeken;
5. een probleem systematisch analyseren en vervolgens creatief naar een oplossing toewerken;
6. Een paper over de opdracht schrijven;
7. Een verantwoordingsbeschrijving van de te behalen competenties door student schrijven.

### 1.5 Voorkennis

De student dient:

1. De module "Digitale Techniek" met een voldoende te hebben afgerond.

### 1.6 Versiebeheer

Versie	Datum	Auteur	Omschrijving
1.0	26-08-2011	B. Meijerink	Initieel document.
1.1	07-06-2012	B. Meijerink	Stappenplan Quartus project toegevoegd. (bijlage 4) Beoordeling werkzaamheden aangepast.
1.2	31-03-2014	B. Meijerink	Aangepast aan het nieuwe jaar.
1.3	21-03-2015	B. Meijerink	Aangepast aan het nieuwe jaar en DE 2-115.
1.4	27-11-2015	B. Meijerink	Aangepast aan het nieuwe jaar. Aangepast aan hbo-i competentiematrix 2014.
1.5	14-04-2016	B. Meijerink	Nieuwe beoordelingsformulieren gelinkt aan afstuderen.
1.6	16-04-2016	B. Meijerink	Aangepast aan het nieuwe jaar.
1.7	30-10-2017	I. Berghuis	Aangepast aan het nieuwe jaar Bijlage nu met DEV2-115 in Verilog, DEV-70 en VHDL bijlagen verwijderd.
1.8	08-05-2018	I. Berghuis	Aangepast aan het nieuwe jaar. Beschrijving werkwijze aangepast.
1.9	22-08-2018	B. Meijerink	Aangepast naar NHL Stenden en het nieuwe jaar.



1.10	24-02-2020	B. Meijerink	Aangepast aan het nieuwe jaar. Eindverslag gewijzigd naar een paper en verantwoordingsbeschrijving van de te behalen competenties door student. Aanpassen beoordeling werkzaamheden. Tussentijdse voortgangsmomenten toegevoegd.
1.11	19-03-2021	B. Meijerink	Aangepast aan het nieuwe jaar. Aangepast aan hbo-i competentiematrix 2018.
1.12	12-04-2022	B. Meijerink	Aangepast aan het nieuwe jaar.

## 2 Toetsing

### 2.1 Algemeen

Om te beoordelen of je de doelstellingen van deze module hebt behaald moet één opdracht worden uitgevoerd in tweetallen. Alle onderdelen uit de competentiematrix van paragraaf 1.2 moeten hierin naar voren komen. Je zult beoordeeld worden op de volgende 3 facetten (**Al deze 3 facetten moeten voldoende zijn**):

1. Werkzaamheden;
2. Paper;
3. Verantwoordingsbeschrijving van de te behalen competenties door student.

De eerste twee facetten worden beoordeeld met deeltcijfers en hieruit wordt één eindcijfer bepaald.

Tabel 2.1 geeft een overzicht van de eindtoets met relevante informatie over de normering, punten en credits.

Tabel 2.1 Overzicht toetsing

Test method	Max. points	Norm %	Norm in points	Credits	Gewicht	Resit
Deeltcijfer werkzaamheden:	100	55%	55		*0,75 (A)	
Deeltcijfer paper:	100	55%	55		*0,25 (B)	
Competentie verantwoording	O/V	V	V		0	
Eindcijfer	100	55%	55	15 EC	= som A + B	

### 2.2 Beoordeling werkzaamheden

De beoordeling van de werkzaamheden zal plaatsvinden aan de hand van het beoordelingsformulier welke is te vinden op blackboard in de course **ICT 3-4-4 Programmeerbare Logica (FPGA) -> content -> Beoordelingsformulieren-> Beoordelingsformulier FPGA**. Die input van deze beoordeling van de werkzaamheden wordt verkregen uit eigen ervaringen van de docenten en het feedbackformulier welke is te vinden op blackboard in de course **ICT 3-4-4 Programmeerbare Logica (FPGA)**. Kies daar vervolgens **content -> Beoordelingsformulieren-> Feedbackformulier groepsgenoot FPGA**.

Omdat de bedrijfssituatie zoveel mogelijk wordt nagebootst heeft dit de volgende gevolgen voor het beoordelen van de werkzaamheden. Studenten moeten zoals gebruikelijk in ieder geval aanwezig zijn bij de hoor en werkcolleges. **Daarnaast geldt er het volgende voor de zelfstudie uren, ook deze moeten uitgevoerd worden op school.** Deze zelfstudie uren worden deels ingeroosterd en op de ingeroosterde momenten **moet men aanwezig zijn in de ingeroosterde ruimte**. Voor de niet ingeroosterde uren dient de student aan te geven waar deze worden uitgevoerd.

## 2.3 Beoordeling paper

De beoordeling van de paper zal plaatsvinden aan de hand van het beoordelingsformulier welke is te vinden op blackboard in de course **ICT 3-4-4 Programmeerbare Logica (FPGA) -> content -> Beoordelingsformulieren-> Beoordelingsformulier FPGA.**

## 2.4 Beoordeling competentieverantwoording

De beoordeling van de competentieverantwoording zal niet gebeuren door middel van een cijfer maar door middel van onvoldoende (O) of voldoende (V).

De beoordeling van de competentieverantwoording zal plaatsvinden aan de hand van het beoordelingsformulier en invulformulier welke is te vinden op blackboard in de course **ICT 3-4-4 Programmeerbare Logica (FPGA) -> content -> Beoordelingsformulieren-> Competenties verantwoordingsformulier student FPGA.**

De student moet dit onderdeel presenteren in een presentatie van 5-10 minuten. De vorm waarin de student aantoont dat de competenties zijn behaald is vrij. Dit mag op papier zijn maar mag ook bijvoorbeeld in een video. De bewijslast moet kunnen worden opgenomen in het studentenarchief. Wil je het bijvoorbeeld doen aan de hand van een presentatie dan moet de student dit opnemen en aan de opleiding verstrekken zodat dit onderdeel in het studentenarchief opgenomen kan worden.

## 2.5 Module herkansing

Studenten die niet slagen voor de eindtoetsing, kunnen een herkansing doen in de periode juni – augustus van het studiejaar waarin deze module is uitgevoerd.

## 3 Programma

### 3.1 Introductie

In deze module staat één groter FPGA project centraal die je in tweetalen moet uitvoeren. Omdat je (voor de meeste studenten geldend) nog geen ervaring hebt houdt dat in dat je alle kennis nog moet verwerven.

In deze module wordt een reële beroepssituatie zo dicht mogelijk benaderd (zie ook hoofdstuk 2.2 beoordeling werkzaamheden). Het DE2-115 bord wordt wel verschaft met de bijbehorende software en manuals maar je zult snel bemerken dat je tegen een aantal situaties zult aanlopen waarbij vragen ontstaan waar niet snel een antwoord op te vinden is. **Net als in de (beroeps) praktijk** zul je zelf(standig) op zoek moeten gaan naar de antwoorden. Je zult bijvoorbeeld meemaken dat de ontwikkelsoftware is vernieuwd waardoor bekende voorbeelden niet meer werken. Ook is gebleken dat gegeven voorbeelden van Intel (Altera) het niet doen. Daarnaast zul je bemerken dat veel antwoorden op Internet Fora niet de oplossing zijn voor jouw probleem. Kortom je bent met echt R&D werk bezig, je zult tot de ontdekking komen dat niet alles mogelijk is.

Naast het feit dat er een werkend systeem moet worden opgeleverd moeten er ook een aantal andere producten opgeleverd worden. Deze producten zijn:

1. Plan van aanpak; (inclusief planning)
2. Embedded systeem specificatie, voorzien van actuatoren en sensoren, rekening houdend met timing, resources en performance; (*Analyseren*)
3. Een requirement analyse uitvoeren voor een complex softwaresysteem in een context van diverse bestaande systemen met verschillende belanghebbende; (*Analyseren*)
4. Aanbevelingen doen over de te kiezen architectuur voor een embedded/IA-systeem, met name de microcontroller, OS, geheugenindeling en randapparatuur; (*Adviseren*)
5. Een advies voor het ontwikkelen, realiseren, aanpassen of aanschaffen van een eenvoudig informatiesysteem uitbrengen; (*Adviseren*)
6. Ontwerp van de Programmeerbare hardware en complexe programmeerbare bouwstenen; (*Ontwerpen*)
7. Ontwerp voor een informatiesysteem met gebruik van elementaire softwarearchitecturen; (*Ontwerpen*)
8. Een koppeling of regeling tussen een embedded/IA-systeem en hardware bewerkstelligen door middel van een device driver en hardware georiënteerde programmering; (*Realiseren*)
9. Bouwen, testen en beschikbaar stellen van software met behulp van een ontwikkelomgeving, maak daarbij gebruik van bestaande software frameworks die aansluiten bij bestaande software; (*Realiseren*)
10. Een crossplatform ontwikkelomgeving (zowel software als hardware gerelateerd) inrichten, inclusief bijbehorende tooling; (*Beheren*)
11. Gebruiken en configureren van tooling ter ondersteuning van softwareontwikkeling in teams; (*Beheren*)

12. Paper;
13. Verantwoordingsbeschrijving van de te behalen competenties door student schrijven.

De studenten moeten aan de slag met de FPGA opdracht die is geformuleerd en goedgekeurd in de module digitale techniek.

**Daarnaast ben je verplicht om de voortgang bij te houden in een digitale omgeving en hier de docenten voor uit te nodigen.**

De student moet regelmatig (minimaal eenmaal per week) een afspraak maken met de begeleidende docent.

Deze module bevat een aantal werkcolleges waarin de voortgang wordt bekeken en waarin eventuele problemen kunnen worden besproken. De werkzaamheden zelf zullen echter hoofdzakelijk in zelfstudie (zie hoofdstuk 2.2 beoordeling werkzaamheden) worden uitgevoerd.

### **3.1.1 Zelfstudie**

Het is de bedoeling dat de student door middel van zelfstudie de verschillende onderdelen doorneemt en uitvoert welke in het programmaoverzicht te vinden zijn. **Daarnaast geldt er het volgende voor de zelfstudie uren, ook deze moeten uitgevoerd worden op school.** Deze zelfstudie uren worden deels ingeroosterd en op de ingeroosterde momenten **moet men aanwezig zijn in de ingeroosterde ruimte.** Voor de niet ingeroosterde uren dient de student aan te geven waar deze worden uitgevoerd.

### **3.1.2 Werkcolleges**

Het is de bedoeling dat de student door middel van zelfstudie de werkcolleges voorbereidt en daar eventuele vragen kan stellen. Ook worden werkcolleges gebruikt om de voortgang van de student te toetsen.

De docenten zijn **voor delen** van het werkcollege beschikbaar.

## 3.2 Programmaoverzicht

Zoals al aangegeven zal het programmaoverzicht in dit geval bestaan uit een activiteitenoverzicht.

In onderstaand overzicht zie je dat je taken moet uitvoeren. Deze zul je allemaal uit moeten voeren en de docent zal hieruit een selectie maken ter beoordeling.

Wk	Taak nr.	Studie activiteit
1	3.3.1	Introductiecollege.
	3.3.2	Hoorcollege onderzoek
	3.3.3	PBL/PGO. Inleveren: zie activiteiten toelichting.
2	3.3.4	PBL/PGO. Inleveren: zie activiteiten toelichting.
3	3.3.5	Hoorcollege schrijven paper.
	3.3.6	PBL/PGO.
4	3.3.6	PBL/PGO.
5	3.3.6	PBL/PGO.
6	3.3.6	PBL/PGO.
7	3.3.6	PBL/PGO.
8	3.3.6	PBL/PGO.
9	3.3.6	PBL/PGO
	3.3.7	Beoordeling en afronding module FPGA's.

### 3.3 Activiteiten toelichting

Voor de resterende onderdelen van deze module zijn geen weekprogramma's en moeten deze zelf inplannen.

<b>3.3.1 Introductiecollege</b>	
<b>Week:</b>	1
<b>Werkvorm:</b>	Hoorcollege
<b>Duur:</b>	1
<b>Lesdoelen:</b>	<ul style="list-style-type: none"> <li>• De student verkrijgt een overzicht van de inhoud van de module FPGA's.</li> <li>• De student kent de werkwijze en de beoordeling binnen de module FPGA's.</li> </ul>
<b>Inhoud:</b>	Tijdens het introductiecollege krijg je instructie over onder andere de werkwijze/werkvormen, beoordeling, materiaal en inhoud van de module FPGA's.
<b>Vorbereiden:</b>	
<b>Individuele opdrachten:</b>	

<b>3.3.2 Hoorcollege onderzoek</b>	
<b>Week:</b>	1
<b>Werkvorm:</b>	Hoorcollege
<b>Duur:</b>	2
<b>Lesdoelen:</b>	<ul style="list-style-type: none"> <li>• De student weet wat betrouwbaarheid en validiteit is en weet hoe hij dit toe moet passen bij het vak FPGA's.</li> <li>• Weten wat de fasen voor onderzoek zijn en kunnen vertalen naar het vak FPGA's.</li> </ul>
<b>Inhoud:</b>	Tijdens dit 'opfris'-college herhalen we de theorie van het vak <i>onderzoek</i> en koppelen we dat aan de huidige situatie van de student.
<b>Vorbereiden:</b>	Bepalen wat voor onderzoeken je de afgelopen jaren hebt uitgevoerd en welke onderzoekstechnieken je gebruikt hebt.
<b>Individuele opdrachten:</b>	

<b>3.3.3 PBL/PGO</b>	
<b>Week:</b>	1
<b>Werkvorm:</b>	PBL/PGO
<b>Duur:</b>	2
<b>Lesdoelen:</b>	<ul style="list-style-type: none"> <li>De leerdoelen zijn te vinden in de moduledoelstellingen welke te vinden zijn in paragraaf 1.4.</li> </ul>
<b>Inhoud:</b>	Tijdens dit PBL/PGO moet je projectomschrijving, plan van aanpak en concept onderzoeksvoorstel laten goedkeuren <b>Na goedkeuring mag je verder gaan met het project.</b>
<b>Vorbereiden:</b>	<ul style="list-style-type: none"> <li>Inleveren projectomschrijving;</li> <li>Inleveren plan van aanpak;</li> <li>Inleveren concept onderzoeksvoorstel.</li> </ul>
<b>Individuele opdrachten:</b>	<ul style="list-style-type: none"> <li>Inleveren projectomschrijving;</li> <li>Inleveren plan van aanpak;</li> <li>Inleveren concept onderzoeksvoorstel.</li> </ul>

<b>3.3.4 PBL/PGO</b>	
<b>Week:</b>	2
<b>Werkvorm:</b>	PBL/PGO
<b>Duur:</b>	1 uur op dinsdag en 1 uur op vrijdag.
<b>Lesdoelen:</b>	<ul style="list-style-type: none"> <li>De student kan vragen stellen, oplossingen tonen en de opdracht laten beoordelen.</li> </ul>
<b>Inhoud:</b>	Tijdens dit werkcollege wordt er aandacht besteed aan: <ul style="list-style-type: none"> <li>De eindopdracht.</li> </ul>
<b>Vorbereiden:</b>	<ul style="list-style-type: none"> <li>Inleveren onderzoeksvoorstel.</li> </ul>
<b>Individuele opdrachten:</b>	<ul style="list-style-type: none"> <li>Inleveren onderzoeksvoorstel.</li> </ul>

<b>3.3.5 Hoorcollege schrijven paper</b>	
<b>Week:</b>	3
<b>Werkvorm:</b>	Hoorcollege
<b>Duur:</b>	2
<b>Lesdoelen:</b>	<ul style="list-style-type: none"> <li>De student kent de verschillende onderdelen van een paper;</li> <li>De student kan goede hoofd- en deelvraag opstellen die passen bij een paper.</li> </ul>
<b>Inhoud:</b>	<ul style="list-style-type: none"> <li>Bespreken wat een paper is en hoe deze tekstvorm ingezet wordt;</li> <li>Bespreken van de verschillende onderdelen van een paper;</li> <li>Opfrissen van algemene schrijftechnieken zoals zichtbaar structureren, onderbouwen en APA-bronverwijzen;</li> <li>Opstellen van hoofd- en deelvragen, passend bij dit onderdeel.</li> </ul>
<b>Vorbereiden:</b>	<ul style="list-style-type: none"> <li>Nadenken over een onderwerp voor het paper.</li> </ul>
<b>Individuele opdrachten:</b>	



<b>3.3.6 PBL/PGO</b>	
<b>Week:</b>	3, 4, 5, 6, 7, 8 en 9
<b>Werkvorm:</b>	PBL/PGO
<b>Duur:</b>	1 uur op dinsdag en 1 uur op vrijdag.
<b>Lesdoelen:</b>	<ul style="list-style-type: none"> <li>De student kan vragen stellen, oplossingen tonen en de opdracht laten beoordelen.</li> </ul>
<b>Inhoud:</b>	Tijdens dit werkcollege wordt er aandacht besteed aan: <ul style="list-style-type: none"> <li>De eindopdracht.</li> </ul>
<b>Vorbereiden:</b>	<ul style="list-style-type: none"> <li>Taken FPGA's.</li> </ul>
<b>Individuele opdrachten:</b>	<ul style="list-style-type: none"> <li>Taken FPGA's.</li> </ul>

<b>3.3.7 Beoordeling</b>	
<b>Week:</b>	9
<b>Werkvorm:</b>	Hoorcollege
<b>Duur:</b>	2
<b>Lesdoelen:</b>	<ul style="list-style-type: none"> <li>Toetsen of de student de leerdoelen uit hoofdstuk 1.4 heeft behaald.</li> </ul>
<b>Inhoud:</b>	Tijdens het beoordelingscollege krijgt de student een terugkoppeling m.b.t. de resultaten van het <i>FPGA project</i> . Over de eventuele herkansing van onderdelen zal terugkoppeling plaatsvinden.
<b>Vorbereiden:</b>	De werkzaamheden, verantwoordingsbeschrijving van de te behalen competenties door student en paper van de module <i>FPGA project</i> dienen afgerond te zijn.
<b>Individuele opdrachten:</b>	De werkzaamheden, verantwoordingsbeschrijving van de te behalen competenties door student en paper van de module <i>FPGA project</i> dienen afgerond te zijn.

## 4 Structuur & Organisatie

### 4.1 Module contact uren

Het onderstaande schema geeft een overzicht van alle contacturen in deze module.

Daarnaast wordt van studenten verwacht, dat zij hun eigen (project)bijeenkomsten plannen, waar zij kunnen werken aan de opdrachten. Dit geldt tevens voor de tijd, die de student nodig heeft om (individuele) opdrachten voor te bereiden en te maken. Tevens geeft dit schema een goed overzicht van de verwachte studiebelasting per student.

Table 4.1: Student contact uren (SCU) per week:

Module FPGA's: Student Contacturen en Student Belastinguren																				
Werkvorm	Week 1		Week 2		Week 3		Week 4		Week 5		Week 6		Week 7		Week 8		Week 9		Totaal	
	SCU	SBU	SCU	SBU	SCU	SBU	SCU	SBU	SCU	SBU	SCU	SBU	SCU	SBU	SCU	SBU	SCU	SBU	SCU	SBU
HC	1	3	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	3
WC	2	6	2	6	2	6	2	6	2	6	2	6	2	6	2	6	2	6	18	54
ET	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	2	6	2	6
ZS	0	31	0	34	0	34	0	34	0	34	0	34	0	34	0	34	0	28	0	297
Totale studieactiviteiten	3	40	2	40	2	40	2	40	2	40	2	40	2	40	2	40	4	40	21	360
ECA																			0	60
Eindtotaal																			21	420

HC = Hoorcollege  
 WC = Werkcollege  
 ET = Eind toets  
 ECA = Extra curriculaire activiteiten

SCU = Student Contact Uren (45 minuten)  
 SBU = Studie Belasting Uren (60 minuten)

## 5 Literatuur/programmatuur

### 5.1 Verplichte leerstof

- Dit moduleboek
- Boek:  
Widmer, Neals, Moss, Gregory L. and Tocci, Ronald J..  
Digital systems: principles and applications, 12th Edition.  
Upper Saddle River, New Jersey: Prentice Hall  
ISBN bestelgegevens  
ISBN-10: 0-13-038793-2.  
ISBN-13: ISBN 9780134220130.

### 5.2 Naslagwerk

- Intel FPGA Academic Program: <https://software.intel.com/en-us/fpga-academic>
- Wiki (interessante links): [http://wiki.hacdc.org/index.php?title=FPGA\\_Workshop](http://wiki.hacdc.org/index.php?title=FPGA_Workshop)
- Easy Steps to Building an Embedded Processor System Inside an FPGA:  
[https://www.youtube.com/watch?v=1a\\_cD6FBROA](https://www.youtube.com/watch?v=1a_cD6FBROA)
- Controlling LEDs with switches using NIOSII:  
<https://www.youtube.com/watch?v=w82xFo1RNmo&>
- Fpga4fun: <http://www.fpga4fun.com/>
- Softcoreprocessor: [https://www.youtube.com/watch?v=1a\\_cD6FBROA&t=2s](https://www.youtube.com/watch?v=1a_cD6FBROA&t=2s)

### 5.3 Programmatuur

- Software tools:  
<https://www.intel.com/content/www/us/en/programmable/support/training/university/materials-software.html>
- Altera Programming Software:  
<https://www.intel.com/content/www/us/en/programmable/support/support-resources/support-centers/devices/programming-tools/tls-altera-software.html>

### 5.4 Voorbeeld programma's

- N.v.t.

## **6 Module evaluatie**

De module zal worden geëvalueerd door tijdens het beoordelingsgesprek. Studenten kunnen dan hun opmerkingen plaatsen. Deze evaluatie bevat alle onderdelen van de module inclusief organisatorische aspecten, inhoud, kwaliteit van onderwijzend personeel, etc.

Wij willen je vriendelijk verzoeken deel te nemen aan deze evaluatie. De resultaten van deze evaluatie worden gebruikt om de volgende versie van deze module te verbeteren.

## **7      Bijlagen**

## Bijlage 1: Werken met het DE2-115 board

Wij gaan aan de slag met het DE2-115 board waarmee je in Digitale Technieken kennis hebt gemaakt. In die module heb je VHDL code gesimuleerd en op het development board laten draaien.

Hieronder vindt je een beschrijving van de te nemen stappen om gedegen met het ontwikkelbord om te leren gaan.

### Uit te voeren stappen:

1. Download, na registratie, bij [terASIC.com](http://terASIC.com) voor het *Altera DE2-115 Development and Education Board* de volgende bestanden:
  - a. DE2-115 User Manual [DE2\_115\_User\_manual.pdf]
  - b. DE2-115 FAQ [DE2-115\_FAQ\_v1.1.pdf]
  - c. DE2-115 CD-ROM (Cypress USB) [DE2-115\_v.3.0.3\_SystemCD.zip]
  - d. DE2-115 Control Panel [DE2\_115\_ControlPanel\_V2.2.0.zip]
    - i. Werkt niet vanwege installatie path
  - e. DE2-115 System Builder [DE2\_115\_SystemBuilder\_V201.zip]
    - i. Installatie in een folder (e.g. de desktop)
2. Installatie en configuratie, kies een van onderstaande handleidingen:
  - a. Video: Bekijk en doe na:
    - i. [My First FPGA Tutorial \(1\)](#).
    - ii. Compileer de code (foutloos; warnings mogen)
    - iii. [My First FPGA Tutorial \(2\)](#), let op:
      1. In plaats van typen, kun je ook makkelijk bij de Assignment zoeken naar de pinnen die geconfigureerd moeten worden.
      2. De *Critical Warning (332012): Synopsys Design Constraints File* file not found kun je negeren
  - b. Document: Bestudeer [Getting Started with Altera's DE2-115 Board](#)
    - i. Hoofdstuk 1 t/m 2
    - ii. Hoofdstuk 3: Controleer in Windows Device Manager of het USB-Blaster device gekoppeld is aan de Quartus USB blaster device driver. Zo niet, laat deze dan zoals in de handleiding is beschreven zoeken vanaf de installatie folder (C:\intelFPGA\_lite\17.0). Bij de Universal Serial Bus controllers verschijnt nu "Altera USB-Blaster".
3. Bestudeer en/of voer uit van *DE2-115 User Manual*
  - a. Hoofdstuk 1 t/m 3
  - b. Hoofdstuk 4 t/m 4.6 Using the LCD Module
  - c. Hoofdstuk 5
  - d. Hoofdstuk 6, alleen:
    - i. 6.1 DE2-115 Factory Configuration
    - ii. 6.4 USB Device
4. Bestudeer [Quartus II Introduction Using Schematic Design](#)
5. Bestudeer en/of voer uit alles van [Quartus II Introduction Using Verilog Design](#)