

Software-defined radio (SDR)

FPGA

Plan van Aanpak

Versie: 1.0

Emmen, 25-04-2022

Docenten – Bert Meijerink en Jeroen Pijpker

NHL Stenden - Robin Goeree

Versiebeheer

Versie	Auteur	Aanpassing(en)
0.1	Robin Goeree	Eerste opzet maken van het document
1.0	Robin Goeree	Eerste versie van het document

Projectnaam		Software-defined radio (SDR)	
Modulenaam		FPGA	
Startdatum		19-04-2022	
Hogeschool: NHL Stenden			
NHL Stenden begeleiders: Bert Meijerink en Jeroen Pijpker			
Student: Robin Goeree		Opleiding: Technisch Informatica	

Inhoud

Versiebeheer	2
1. Achtergronden.....	4
2. Projectresultaat	5
3. Projectactiviteiten	6
4. Projectgrenzen en randvoorwaarden	7
4.1 Fases en projectgrenzen.....	7
4.2 Randvoorwaarden	7
5. Tussenresultaten	8
6. Kwaliteit.....	9
6.1 Software	9
6.2 Hardware	9
7. Projectorganisatie	10
7.1 Projectleden	10
7.2 Hulpmiddelen	10
8. Planning	11
9. Kosten en baten.....	12
9.1 Kosten.....	12
9.2 Baten	12
10. Risico's	14

1. Achtergronden

In dit hoofdstuk worden de achtergronden beschreven.

Dit project is bedacht door Robin Goeree voor de module FPGA dat gegeven wordt op de NHL Stenden Hogeschool. In het afgelopen jaar is de FM radio van de familie Goeree defect geraakt. Doordat de FM radio defect is geraakt, kan de familie Goeree niet meer naar muziek luisteren op de radio. Doordat de zoon van de familie Goeree op de opleiding Technisch Informatica zit en een module volgt voor FPGA ontwikkeling kan hij een software-defined radio (SDR) ontwikkelen om dit op te lossen. Hiervoor heeft de NHL Stenden een FPGA development board te beschikking gesteld, om hiervan een SDR te creëren.

2. Projectresultaat

In dit hoofdstuk wordt besproken wat het eindproduct inhoudt en hoe dit wordt bereikt.

Een software-defined radio (SDR) oftewel software-gedefinieerd radiosysteem is een radiocommunicatiesysteem waarin onderdelen die typisch geïmplementeerd zouden zijn in hardware (bijvoorbeeld mixers, filters, versterkers, modulatoren/demodulatoren, detectors etc.) worden uitgevoerd door middel van software op een personal computer of embedded system. Hoewel het concept van SDR niet nieuw is, is door de snel ontwikkelende mogelijkheden van digitale elektronica de toepassing mogelijk die vroeger alleen theoretisch mogelijk was. Een basis-SDR-systeem kan bestaan uit een personal computer met een geluidskaart of andere analoog-naar-digitaalomzetter, voorafgegaan door een vorm van RF-front-end. Een significante hoeveelheid signaalverwerking gebeurt door de processor, die anders zou gebeuren in speciaal ontworpen elektronica.

De SDR dat ontwikkeld wordt voor de familie Goeree zal beschikken over invoer waarbij er geschakeld kan worden tussen de FM-banden dat beluisterd wilt worden. Het in kaart brengen van alle FM-banden zal worden gedaan door middel van een video uitvoer. Video uitvoer zal worden gedaan aan de hand van Video Graphic Array (VGA). Het beluisteren van de radio's ect. zal gedaan worden door middel van een line out uitvoer. De line out uitvoer is een 3.5mm jackplug voor stereo geluid, hierop kan een actieve luidspreken worden aangesloten om het geluid af te spelen.

Voor dit project zal er gebruik worden gemaakt van een Altera DE2-115 development board (FPGA).

3. Projectactiviteiten

In dit hoofdstuk wordt beschreven welke activiteiten uitgevoerd zullen worden.

Het project zal gefaseerd worden uitgevoerd, te beginnen met de voorbereidingsfase. Tijdens de voorbereidingsfase wordt de documentatie geschreven en onderzoek uitgevoerd voor het project. Wanneer de voorbereidingsfase voorbij is, begint de realisatiefase. In deze fase wordt het eindproduct gerealiseerd aan de hand van het onderzoek. Tot slot vindt de opleveringsfase plaats. In deze laatste fase wordt het project afgerond en vindt de overdracht plaats van het product, van de student naar de docenten. Zo zijn de docenten de ontvangende partij, maar de familie Goeree de belanghebbenden.

Vorbereidingsfase
Plan van Aanpak
Onderzoek
Ontwerp

Tabel 3.1: Vorbereidingsfase

Realisatiefase
Technisch paper
Analoog-Digitaal converter beheren op de FPGA
FPGA en Analoog-Digitaal converter, snelheid afstemmen op FM band
Geluid afkomstig van de Analoog-Digitaal converter beluisteren a.d.h.v. een stereoluidspreker met 3.5mm jackplug
Visueel weergeven van het inkomende FM band signaal, d.m.v. VGA uitvoer naar een beeldscherm

Tabel 3.2: Realisatiefase

Opleveringsfase
Presentatie
Eindproduct opleveren

Tabel 3.3: Opleveringsfase

Bovenstaande tabellen tonen de hoofdactiviteiten van elke fase. Aan deze hoofdactiviteiten liggen sub activiteiten aan ten grondslag. Voor een inzicht wanneer aan een projectactiviteiten wordt gewerkt wordt de lezer verwezen naar hoofdstuk 8 Planning.

4. Projectgrenzen en randvoorwaarden

In dit hoofdstuk zullen de voorwaarden besproken worden die gesteld zijn aan het te maken eindproduct. Zo wordt er stilgestaan bij verschillende fases van dit project. Daarbij wordt beschreven hoe lang de fase duurt en wat er in de fase gedaan moet worden.

4.1 Fases en projectgrenzen

Dit project loopt over een periode van 9 weken. In deze periode worden verschillende fases doorlopen om het project tot een goed einde te brengen. De voorbereidingsfase heeft een tijdsduur van drie weken, waarbij er een plan van aanpak, onderzoeksdocument en ontwerpdocument wordt gemaakt. Dit wordt gemaakt als fundament van het project en zal de realisatiefase in goede banen begeleiden. Na het afronden van de voorbereidingsfase zal er worden gewerkt aan de realisatiefase, de realisatiefase heeft een tijdsduur van vijf weken. In de realisatiefase wordt er gewerkt aan de ontwikkeling van de SDR, door middel van het maken van software voor de FPGA in combinatie met de Analooq-Digitaal converter, luidspreker en beeldscherm. De SDR die in dit project wordt ontwikkeld zal alleen als receiver worden ontwikkeld voor radio signalen, er zal geen mogelijkheid zijn als transmitter. Tijdens de ontwikkelingen van de hiervoor genoemde projectactiviteiten zal de opgedane kennis worden opgeschreven ter onderdeel van het hierna komend technisch paper. Bij afronding van de realisatiefase wordt hierna gewerkt aan de opleveringsfase, deze zal een tijdsduur hebben van één week. In de opleveringsfase wordt het technisch paper uitgewerkt aan de hand van de hiervoor opgeschreven opgedane kennis, daarna zal er een presentatie worden gegeven van het eindproduct en wordt het project opgeleverd aan de docenten.

4.2 Randvoorwaarden

Aan het te realiseren product zitten een aantal voorwaarden die behaald moeten worden om een werkend eindproduct neer te zetten. Hieronder volgt een overzicht met de verschillende voorwaarden voor het eindproduct:

- FPGA en Analooq-Digitaal converter moeten worden afgestemd op de snelheid van de FM band, hiermee kan het signaal van bijv. een radiostation ontvangen worden;
- Het signaal afkomstig van bijv. een radiostation, dat wordt opgevangen door de Analooq-Digitaal converter, beluisteren aan de hand van een actieve stereoluidspreker met een 3.5mm jackplug voor audio overdracht;
- Visueel weergeven van het inkomende FM band signaal, denk hierbij aan de frequentie spectrum visualisatie op het voorblad. Het visueel weergeven wordt gedaan door middel van de VGA uitvoer naar een beeldscherm.

5. Tussenresultaten

In dit hoofdstuk zullen de tussenresultaten worden besproken. Het is belangrijk om niet enkel een goed eindresultaat op te leveren, maar ook goede tussenresultaten. Op deze manier zullen de docenten het project ook tussentijds kunnen zien en aangeven als er iets niet goed gaat. Hieronder volgt een kort overzicht van de tussenresultaten voor dit project:

- **Plan van Aanpak**
Het Plan van Aanpak is een document waarin beschreven staat wat het project inhoudt, wie er aan het project werkt en wat er ontwikkeld gaat worden. Daarnaast worden de belangstellenden en een planning beschreven.
- **Onderzoeksvoorstel**
In het Onderzoeksvoorstel wordt het onderzoek vastgelegd dat wordt gehouden als fundament voor dit project.
- **Onderzoeksrapport**
In het Onderzoeksrapport worden de onderzoeksresultaten beschreven.
- **Ontwerpdocument**
In het Ontwerpdocument wordt beschreven zijn hoe het eindproduct voor dit project zal worden ontworpen. Het wordt logisch opgebouwd en het product zal inzichtelijk gemaakt worden.
- **Tussentijdse demonstraties**
Elke week wordt er een vergadering gehouden met tenminste één van de docenten. In de vergaderingen zullen tussentijdse resultaten worden opgeleverd of demonstratie worden gegeven. De demonstraties kunnen gezien worden als tussenresultaat voor de docent, waarbij de docent tussentijds kan zien en aangeven als er iets niet goed gaat.
- **Eindproduct**
Het uiteindelijke product dat wordt opgeleverd (zie hoofdstuk 2). Er komen tussentijds meerdere afspraken met de docenten waarin het tot dan toe gerealiseerde project wordt doorgenomen (tussentijdse demonstraties).
- **Presenteren**
Aan het eind van het project zal er een presentatie gegeven worden aan de opdrachtgevers om het eindproduct voor te leggen.

Al deze tussenresultaten zullen er tot leiden dat de docenten constant betrokken zijn bij het project, om problemen tijdig te kunnen aangeven en feedback hierop te leveren. Dit levert het best mogelijke product op.

6. Kwaliteit

Om de kwaliteit van het product en de documentatie te kunnen waarborgen, zijn er een aantal afspraken gemaakt. Deze afspraken zullen leiden tot een beter kwaliteit van het op te leveren eindproducten. Elke week wordt er een vergadering met de docenten gehouden, op deze manier zullen de docenten het project ook tussentijds kunnen zien en aangeven als er iets niet goed gaat.

6.1 Software

De software onderdelen die in dit project gebruikt gaan worden zijn:

- OneDrive voor versiebeheer/documentbeheer;
- GitHub voor versiebeheer;
- Microsoft Teams voor online/digitale vergaderingen;
- Outlook voor het opleveren van producten;
- Quartus Prime Lite 21.1 voor het maken van de code.

Dit zal verder uitgelegd worden in hoofdstuk 7.2.

6.2 Hardware

De hardware onderdelen die in dit project gebruikt gaan worden zijn:

- Altera DE2-115 development board voor het ontwikkelen en uitvoeren van het eindproduct;
- AD/DA data conversion card voor de Altera DE2-115 board als analoog digitaal converter;
- Antenne met SMA connector.

7. Projectorganisatie

In dit hoofdstuk gaan we het hebben over hoe de organisatie is binnen het project. In dit hoofdstuk komen verschillende aspecten aan bod om een duidelijk beeld te geven van de projectorganisatie.

7.1 Projectleden

De projectorganisatie bestaat uit één projectlid. In de tabel hieronder staat wie dit lid is met de E-mail & telefoonnummer om contact met diegene op te nemen.

Naam:	E-mailadres:	Telefoonnummer
Robin Goeree	robin.goeree@student.nhlstenden.com	0630752563

Tabel 7.1 Projectleden

Projectleden dienen aanwezig te zijn bij de geplande afspraken en vergaderingen van de periode tussen 19-04-2022 tot en met 01-07-2022 zijn.

7.2 Hulpmiddelen

Voor het project zal de projectgroep gebruik maken van de volgende programma's en digitale/fysieke hulpmiddelen:

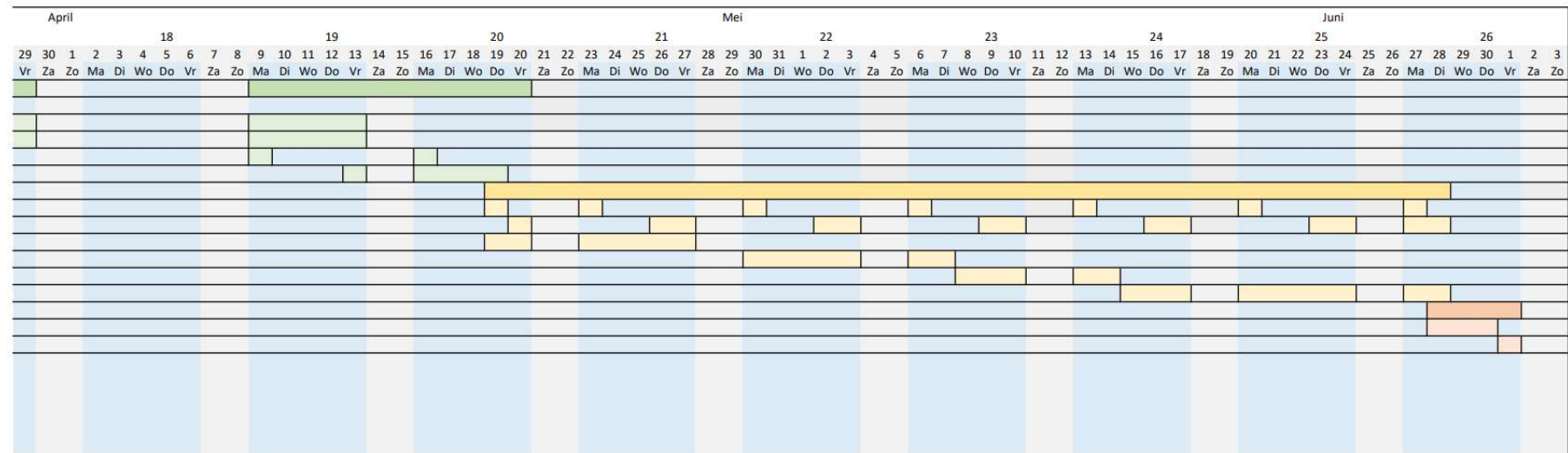
- *OneDrive* voor alle documentatie en andere zaken die van belang zijn voor het project.
- *GitHub* zal worden gebruikt voor het bijhouden en hebben van versiebeheer van het project, voornamelijk voor het ontwikkelen van de software.
- Verschillende Office-programma's zoals *Word*, *PowerPoint* ect. zullen gebruikt worden voor het maken van de documentatie voor het project.
- Communicatie met de docenten zal gaan via de Email, *Teams* of telefonisch. Met de docenten zal er ook vergaderingen plaatsvinden, dit zal online (zoals via *Microsoft Teams*) of fysiek plaatsvinden.

8. Planning

Het project begint op 19 april 2022 en eindigt op 1 juli 2022.

SDR FPGA planning					Maand													
Versie: 1.0					Weeknummer													
Doorlooptijd in weken: 10																		
Activiteit	Uren	Startdatum	Einddatum	Voortgang														
Voorbereidingsfase																		
1. Opstellen Plan van Aanpak	42	19/04/2022	25/04/2022	0%														
2. Onderzoek uitvoeren	50	26/04/2022	13/05/2022	0%														
3. Opstellen onderzoeksrapport	30	26/04/2022	13/05/2022	0%														
4. Bestellen en wachten op onderdelen	4	21/04/2022	16/05/2022	0%														
5. Opstellen ontwerpdocument	30	13/05/2022	19/05/2022	0%														
Realisatiefase																		
7. Monteren of Demonteren onderdelen	8	19/05/2022	27/07/2022	0%														
8. Technisch paper	50	20/05/2022	28/07/2022	0%														
9. Analooq-Digitaal converter beheren op de FPGA	46	19/05/2022	27/05/2022	0%														
10. FPGA en Analooq-Digitaal converter, snelheid afstemmen op FM band	50	30/05/2022	07/06/2022	0%														
11. Geluid afkomstig van de Analooq-Digitaal converter beluisteren a.d.h.v. een stereoluidspreker met 3.5mm jackplug	40	08/06/2022	14/06/2022	0%														
12. Visueel weergeven van het inkomende FM band signaal, d.m.v. VGA uitvoer naar een beeldscherm	60	15/06/2022	28/06/2022	0%														
Opleveringsfase																		
13. Presentatie	4	28/06/2022	30/06/2022	0%														
14. Opleveren project documenten	6	01/07/2022	01/07/2022	0%														
Totaal aantal uren	420																	
Resources					Werkcapaciteit [uur]													
Robin Goeree	Uren																	
Beschikbaarheid	42																	
Robin Goeree	100%																	
					Totaal	420												

Figuur 8.1 Planning deel 1



Figuur 8.2 Planning deel 2

9. Kosten en baten

In dit hoofdstuk worden de kosten en baten besproken van het project.

9.1 Kosten

De kosten bestaan onder andere uit software en hardware, dit wordt bekostigd vanuit NHL Stenden en geleverd door de docenten.

Product	Omschrijving	Kosten
Microsoft Word	Dit product wordt gebruikt om documentatie te schrijven.	Studenten-pakket
Github	Dit product wordt gebruikt om code te delen met de projectleden. Hier worden ook back-ups van code in gemaakt.	Studenten-pakket
Microsoft OneDrive	versiebeheer/documentbeheer.	Studenten-pakket
Microsoft Teams	online/digitale vergaderingen.	Studenten-pakket
Outlook	Mailen en opleveren van producten.	Studenten-pakket
Quartus Prime Lite 21.1	IDE voor het maken van software.	Gratis
Altera DE2-115 development board	het ontwikkelen en uitvoeren van het eindproduct.	Vanuit NHL Stenden
AD/DA data conversion card	Voor de Altera DE2-115 board als analoog digitaal converter.	Vanuit NHL Stenden
Antenne met SMA connector	De antenne voor het ontvangen van radiogolven.	Zelfbouw van thuis

Tabel 9.1 Kostenoverzicht

9.2 Baten

Het project traject zal de volgende baten met zich meenemen:

- Kennis en inzicht;
- Toepassen kennis en inzicht;
- Oordeelsvorming;
- Communicatie;
- Leervaardigheden;
- Kennis in radiotechniek;
- Kennis in VHDL;
- Module competenties (zie afbeelding 9.1).

	Manage & control	Analiseren	Adviseren	Ontwerpen	Realiseren
Gebruikers interactie					
Organisatie-processen					
Infra-structuur					
Software	<ul style="list-style-type: none"> Beheren en gebruiken van een ontwikkelstraat ter ondersteuning van softwareontwikkeling in teams, waardoor onder andere continuous integration tot de mogelijkheden behoort. Toepassen van methoden en technieken om een software-ontwikkelproces te managen en de kwaliteit ervan te borgen. 	<ul style="list-style-type: none"> Uitvoeren van een requirements analyse voor een softwaresysteem met verschillende belanghebbenden, rekening houdend met de kwaliteitseigenschappen waaronder security. Uitvoeren van een analyse om functionaliteit, veiligheid, ontwerp, interfaces e.d. van een bestaand systeem of bestaande component te formuleren en te valideren. Opstellen van een acceptatietest aan de hand van kwaliteits-eigenschappen. 	<ul style="list-style-type: none"> Adviseren over aanschaf en selectie van software-componenten bij het ontwikkelen van een softwaresysteem waarbij het kostenaspect een rol kan spelen. Adviseren over een onderdeel van een architectuur of een beperkt softwaresysteem. Adviseren over het gebruik van prototypes bij het valideren van de eisen. 	<ul style="list-style-type: none"> Opstellen van een ontwerp voor een softwaresysteem, rekening houdend met het gebruik van bestaande componenten en libraries. Toepassen van ontwerp-kwaliteitscriteria, rekening houdend met securityaspecten en verschillende typen devices. Maken van een ontwerp voor een systeem dat grote hoeveelheden data kan verwerken en raadplegen. Vaststellen van de kwaliteit van het ontwerp, bijvoorbeeld door toetsing of prototyping, rekening houdend met de geformuleerde kwaliteitseigenschappen. Opstellen van testontwerpen volgens een gegeven teststrategie. 	<ul style="list-style-type: none"> Bouwen en beschikbaar stellen van een softwaresysteem dat bestaat uit meerdere subsystemen, waarbij gebruik makend van bestaande componenten. Integreren van softwarecomponenten in een bestaand systeem, waarbij o.a. de integriteit, veiligheid en systeemprestaties bewaakt worden. Uitvoeren van, monitoren van en rapporteren over unit-, integratie-, regressie-, en systeemtesten, met aandacht voor security-aspecten.
Hardware interfacing	<ul style="list-style-type: none"> Beoordelen van een gegeven ontwikkelomgeving op kwaliteit en prestaties. Inrichten van een beheer- en testomgeving voor een computersysteem. 	<ul style="list-style-type: none"> Specificeren van een gedistribueerd computersysteem inclusief timing, resourcegebruik en performance. Beschrijven van security-aspecten van computersystemen die aan of via (openbare) netwerken gekoppeld zijn. 	<ul style="list-style-type: none"> Uitbrengen van een technisch advies over een te realiseren (gedistribueerd) computersysteem, inclusief hardware- en software-componenten en koppelingen. 	<ul style="list-style-type: none"> Ontwerpen van een gedistribueerd computersysteem inclusief bepaling van actuatoren, sensoren, timing, resourcegebruik en performance. 	<ul style="list-style-type: none"> Realiseren van een compleet computersysteem inclusief netwerk, hardware en systeemsoftware. Opstellen en uitvoeren van een acceptatieprocedure bijv. in een virtuele omgeving, inclusief aspecten als timing, resourcegebruik en performance.
	(niveau 2)	(niveau 2)	(niveau 2)	(niveau 2)	(niveau 2)
	(niveau 2)	(niveau 3)	(niveau 3)	(niveau 3)	(niveau 2)

Figuur 9.1 module competenties

10. Risico's

In dit hoofdstuk wordt zo duidelijk mogelijk omschreven welke risico's er tijdens dit project zouden kunnen optreden. Het is niet mogelijk om alle risico's te voorkomen maar wel zo goed mogelijk voorbereid te zijn op eventuele calamiteiten.

Hieronder is in een tabel weergegeven welke risico's er zijn, welke consequenties er zijn, de oplossingen en hoe hoog de kans van het risico is.

Risico beschrijving	Consequentie	Mogelijke oplossing	Kans van plaatsvinden (laag/middel/hoog)
Projectlid kan niet aanwezig zijn.	Er kan vertraging oplopen.	Het werk wordt uitgesteld.	Middel
Deadline van een project onderdeel wordt overschreden.	Mogelijk een onvoldoende voor het project.	Meer uren in dat onderdeel stoppen, brainstormen en plannen.	Middel
Ziekte.	Projectlid zal tijdelijk afwezig zijn.	Het werk wordt uitgesteld, in kaart brengen bij docenten, mogelijk projectonderdelen schrappen.	Hoog
Fouten in het systeem.	Systeem functioneert niet als gewenst.	Meerdere testen uitvoeren tijdens de realisatiefase.	Hoog
Gemaakte project onderdelen verloren door dataverlies.	Gemaakte project onderdelen verloren.	Wekelijkse back-up maken.	Laag
Contact met de docent verbreekt.	Er kan vertraging op de oplevering/feedback van tussenresultaten komen.	Met de andere docent in overleg gaan.	Laag

Tabel 10.1 Risicoanalyse