



ITESO

**Universidad Jesuita
de Guadalajara**

Diseño y Verificación

Practica 1: Multiplicador Secuencial

Abisai Ramírez

Alumnos:

Robin Moisés Salgado.

Esteban González Moreno.

Prólogo.

El multiplicador secuencial es un sistema digital con dos bloques bien diferenciados: Unidad de datos y Unidad de control (ver figura 2).

Ilustración 1 TOP MODULE

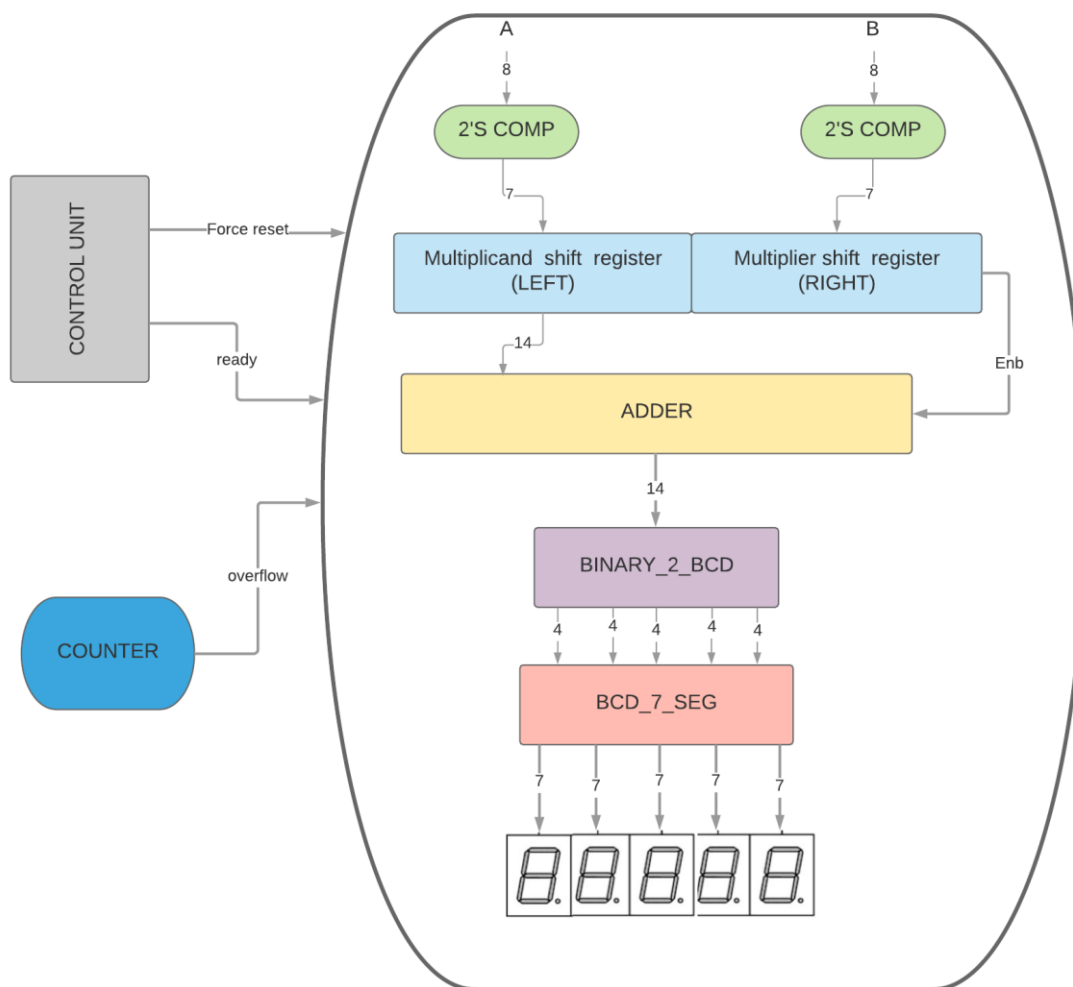
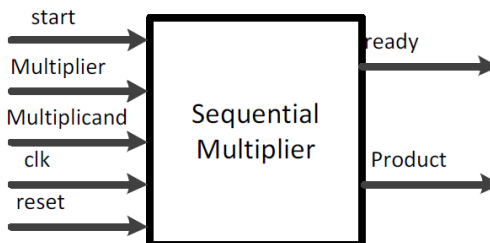


Ilustración 2 MICRO-ARQUITECTURA

Algoritmo de multiplicación.

Para realizar la multiplicación de dos números binarios de 8 bits en complemento a 2, A y B, se ha seguido el algoritmo de sumas y desplazamientos a la derecha. Cuando se realiza la multiplicación de dos números binarios mediante el procedimiento tradicional de multiplicaciones se puede observar como la multiplicación consiste en realizar sumas desplazadas a la izquierda. Al ser los datos binarios, los sumandos sólo pueden ser el primer operando de la multiplicación o cero. El algoritmo de multiplicación por sumas y desplazamientos propuesto consiste en realizar cada una de estas sumas parcialmente. La idea básica consiste en sumar a un resultado parcial un operando cada vez que un bit del otro operando sea 1. En cada paso se realiza una suma parcial y, se guarda en un registro separado el bit menos significativo del resultado obtenido. Esto se debe a que en la siguiente suma parcial este bit ya no interviene. Realizando sucesivamente la operación suma y desplazamiento a la derecha de un bit se obtiene el resultado de la multiplicación.

como sistema digital El Multiplicador como sistema digital está formado por dos bloques, la Unidad de control cuya descripción Verilog Control_Unit.sv acaba de comprobar y la Unidad de datos cuya descripción Verilog se le ha suministrado. Para terminar el diseño es necesario conectar adecuadamente ambas unidades, lo cual es el cometido del fichero multiplicador.sv Para ello

Manejando las metodologías de diseño examinados en los trabajos tal como maquinas de estados, contadores y generador de reloj haciendo uso del PLL.

El funcionamiento del sistema será el de calcular la multiplicación entre dos números enteros a complemento A2. El Multiplicador secuencial que requiere de N ciclos para el procesamiento de un resultado, donde N es el número de bits de los datos de entrada. El procesamiento inicia cuando Star=1 y termina cuando ready=1. El resultado Product se entregará a 2N bits.

Control_Unit: El modulo de control de sistema está hecho con la implementación de una maquina de estados que decide cuando hacer las activaciones para el shifteo de los módulos, el ready y el contador del que a la vez depende para realizar las operaciones dentro del numero de ciclos equivalentes a los bits de las señales de entrada, el sistema se quedará en el estado de process hasta que se active la bandera del contador que indicará que se han cumplido los N ciclos.

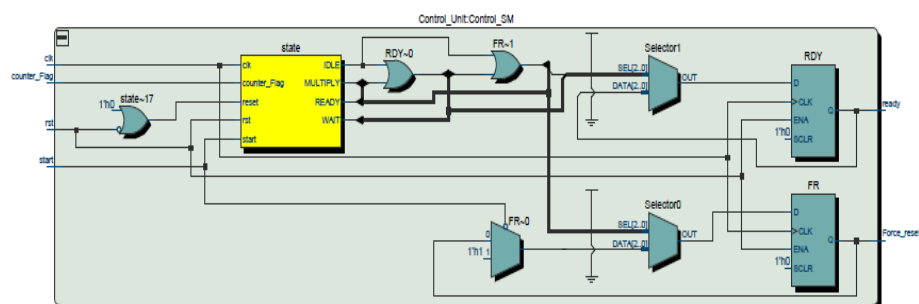


Diagrama RTL del módulo Control_Unit

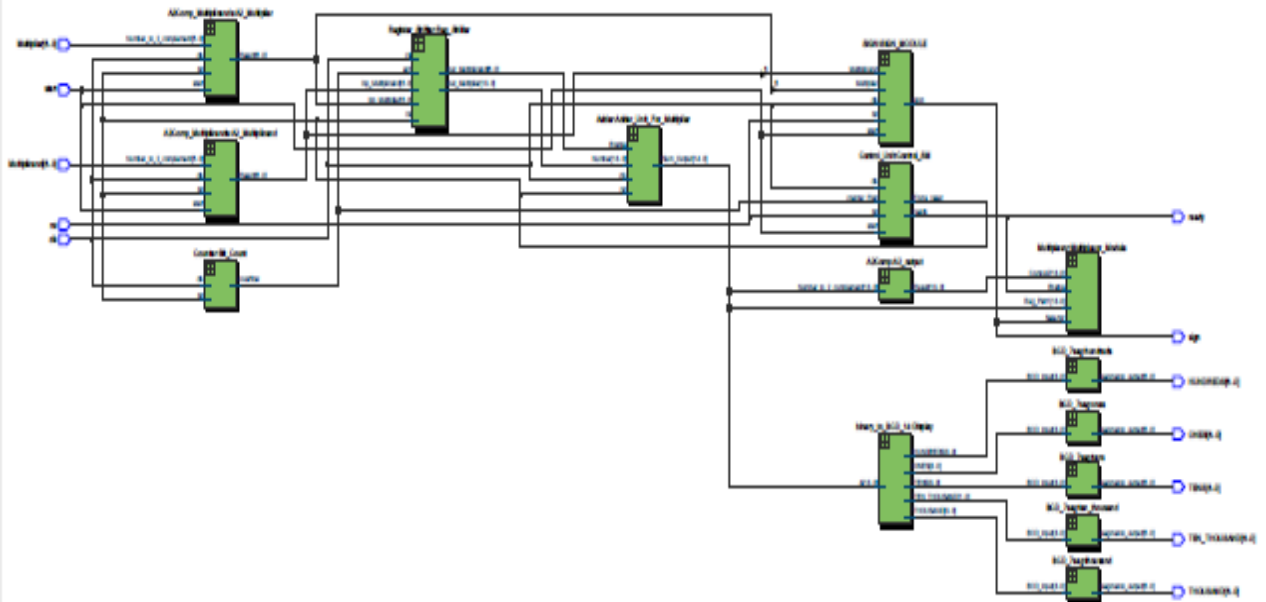
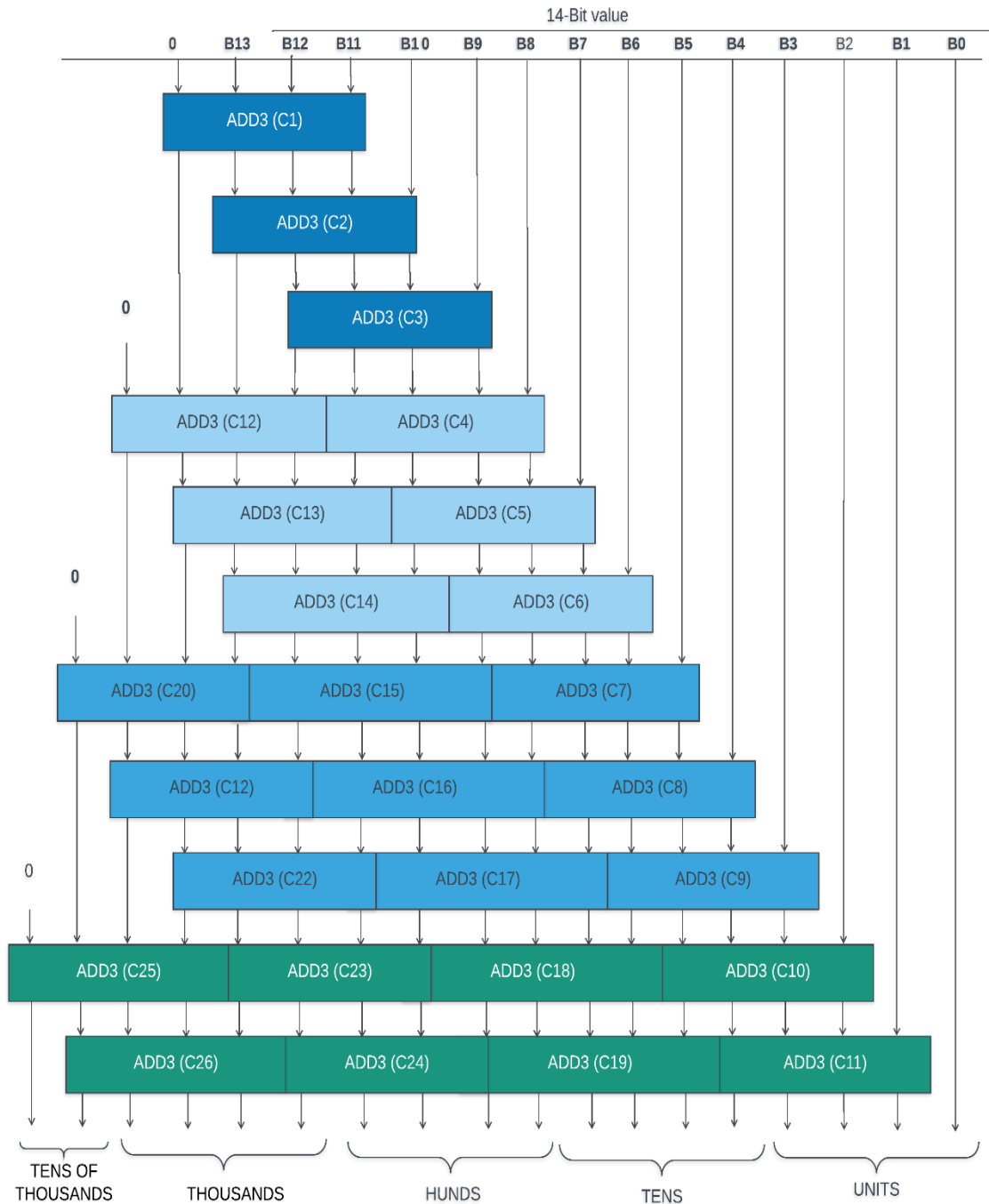


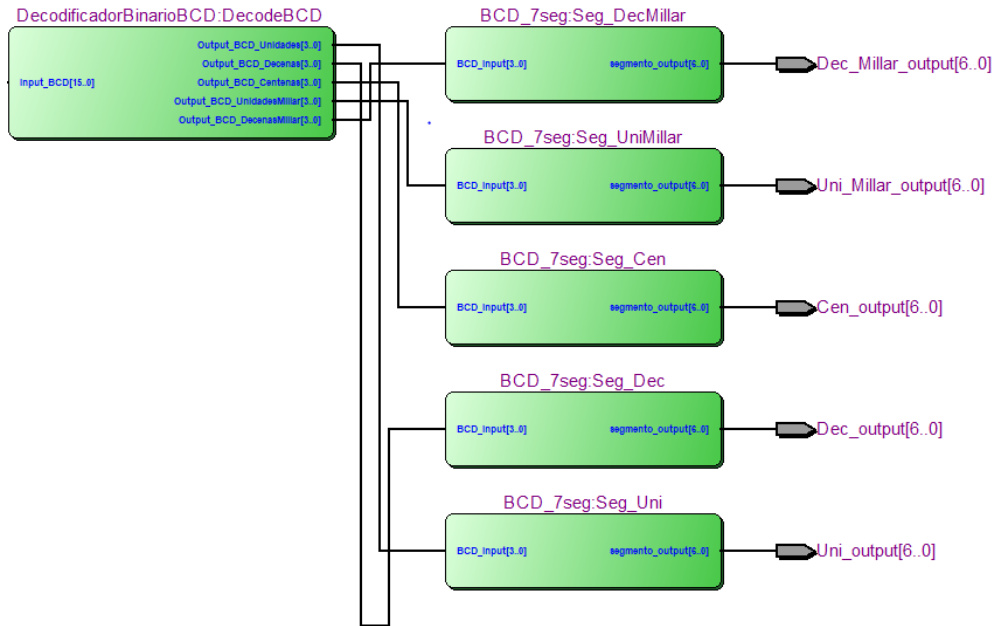
Diagrama RTL del sistema de Multiplicador secuencial.

El diseño de nuestro Multiplicador secuencial está compuesto de diferentes módulos, cada uno para una función específica que complementará el diseño completo.

Top Module: El top module es donde hacemos las conexiones de cada uno del resto de los submodulos, el cual tiene como entradas el start, valor del multiplicador, del multiplicando, el reloj (clk) y el reset y como salidas tiene la señal de ready y el producto en este caso, después de ser procesado por el módulo del decodificador es enviado en bits a los displays de 7 segmentos.

Decodificador: Para la instanciación de este módulo se implementaron los submodulos Decodificador binario, suma y BDC7segmentos, en los cuales se lleva a cabo el proceso de decodificación para mandar los bits correctos a la salida del display de 7 segmentos.





Multiplier: Es el módulo donde hacemos el corrimiento de bits hacia la derecha para el valor de entrada del multiplicador de 8 bits, tomando como primer valor el último bit y es enviado bit por bit a la entrada del selector del multiplexor.

Multiplication: Este es el modulo se obtiene el valor de la multiplicación, pero en realidad actúa como un sumador, dependiendo de los valores que deja pasar el multiplexor los va sumando hasta obtener el resultado.

Counter: Este es el modulo de contador que determina, dependiendo del número de bits, cuantos ciclos le llevará al sistema realizar el procesamiento del resultado y cuando cambiara de estado el control.

Complemento A2: En este modulo hacemos la comparación de los dos primeros bits de cada entrada, multiplicando y multiplicador, para, en caso de que alguno este en 1, tomar ese valor como complemento A2, negar el número, sumarle un 1 y mandar los resultados a sus respectivos módulos para continuar con las operaciones de la multiplicación.

Implementación sobre FPGA

Finalmente vamos a implementar el sistema digital que hemos realizado en un dispositivo programable de tipo FPGA, que nos permitirá probar nuestro multiplicador secuencial en un hardware real. Para ello conectaremos la placa de desarrollo al PC a través del puerto paralelo y alimentaremos la placa con su transformador

Conclusiones.

En esta práctica fue una buena prueba para redondear en un solo propósito todas las herramientas que hemos estado aprendiendo, así como los conceptos teóricos tales como máquinas de estado y la utilización de registros. Tuvimos problemas al cargar el programa en la tarjeta ya que si podíamos simular correctamente pero en el FPGA no mostraba lo esperado, pudo haber servido aprender a usar el signal tap analyzer.