

SPI 接口及其在数据交换中的应用

杨美刚, 李小文

(重庆邮电大学, 重庆 400065)

【摘 要】SPI 是一种常用的串行通信协议, 用于 MCU 系统与外围设备的通信。文中以 OMAP1612/11 的 SPI 接口为例, 论述了 SPI 接口的端口、寄存器等结构, 介绍了 SPI 协议, 给出了 SPI 在主模式 MCU-DSP 发送/接收协议下的数据发送/接收过程, 并在 FPGA 从端对 SPI 接口进行仿真。

【关键词】SPI 接口; FPGA; 串行接口技术; 数据交换

【中图分类号】TN929.5

【文献标识码】A

【文章编号】1002-0802(2007)11-0385-03

SPI Interface and Its Application in Data Exchange

YANG Mei-gang, LI Xiao-wen

(Chongqing University of Posts and Telecommunication, Chongqing 400065, China)

【Abstract】SPI is a common-use serial communication protocol, which is used for communication between MCU and peripherals. Taking the SPI interface of OMAP1612 as an example, the paper gives an account of the structure, including the port for SPI interface and register etc, and describes the SPI protocol in detail. The SPI receive/transmit process of MCU-DSP receive/transmit protocol in master mode is also given, including the simulation of the whole process with FPGA in the terminal.

【Key words】SPI; FPGA; Serial Interface Technology; Data Commutation

0 引言

在数字技术高速发展的今天, 有许多芯片被用作数据交换的核心器件, 以起到承上启下的枢纽作用, 或者是在集成电路之间进行数据的存储和显示等。这些芯片同数字逻辑电路的接口很多采用 SPI (Serial Peripheral Interface) 接口技术。SPI 接口技术主要用于扩展外设和进行数据交换, 在许多高档的单片机中, 已经作为一种配置标准。如 OMAP1612/11 等等, 使工程技术人员在设计系统时具有更大的灵活性, 因而受到工程技术人员欢迎。笔者根据自己的实践经验, 以 OMAP1612/11 为例, 对 SPI 接口作详细介绍, 并用软件模拟 SPI 接口时序的方法来实现 OMAP1612/11 和 FPGA 之间的数据交换^[1]。

1 SPI 总线接口

SPI (Serial Peripheral Interface —— 串行外设接口) 总线系统是一种同步串行外设接口, 允许 MCU 与各种外围设备以串行方式进行通信、数据交换。SPI 总线通常由 4 条线组

成, 即: 串行时钟线 (SCK)、主机输出从机输入线 (MOSI)、主机输入从机输出线 (MISO) 和从机选择线 SSN。SCK 靠主机和数据流来驱动, MOSI 数据线从主机输出数据作为从机的输入数据, MISO 数据线传送从机输出的数据作为主机的输入数据。在大多数情况下, 使用一个 SPI 作为主机, 它控制数据向 1 个或几个从机传送。主机驱动数据从它的 SCK 和 MOSI 端到各从机的 SCK 和 MOSI 端, 被选择的从机驱动数据从它的 MISO 端到主机的 MISO 端。SSN 控制线用于从机选择控制^[2-3]。典型 SPI 接口如图 1 所示。

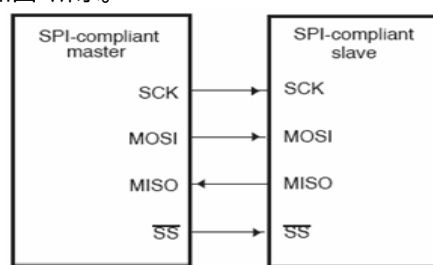


图 1 典型 SPI 接口

SPI 可以使用 MCU-DSP 协议或者 DMA 协议在主/从模式下

收稿日期: 2007-04-27。

作者简介: 杨美刚 (1982-), 男, 硕士研究生, 主要研究方向为第三代移动通信; 李小文 (1955-), 男, 教授, 硕士生导师, 主要研究方向为 TD-SCDMA 第三代移动通信终端研发与测试。

运行, 传输串行数据时高位优先。这个串口完全由OCP总线来控制, 包括数据的读写及其他操作。SPI接口须通过建立寄存器来配置。由于内部移位寄存器是基于一个环形(FIFO规则), 故读、写过程必须时刻同步; 但是, 若没有数据发送的话, 并发的写入过程可能只是一次虚拟写入。在主模式下, 它提供5个片选, 支持多达5个串行设备, 其中4个片选对外部设备; 移位寄存器的时钟来自内部的CLK_M。在从模式下, SPI有它自己的片选, 时钟直接从CLK_S引脚输入。只要任一发送时钟产生, 数据发送就会启动; 在移位寄存器时钟SRCLK的上升或下降沿, 发送或接收的数据被移入或移出; 接下来数据包的载入会在使能信号的失效沿被验证; 在发送结束时SPI_ISR的值被更新, 并且根据它的值产生一个中断请求^[4]。在MCU_DSP协议中, 中断请求是不能被忽略的, 因此, SPI可以发送一个中断来告知主系统发送已经结束。

2 DSP的SPI接口的配置

SPI接口的协议有多种, 每种协议都对应着不同的配置方式, 本设计中采用DSP为主模式, FPGA为从模式。采用的器件为OMAP1612, 它的主模式下的MCU_DSP发送/接收协议如下:

步骤 1 MCU_DSP 配置建立寄存器 (SPI_SET1 和 SPI_SET2)。

SPI_SET1=0x0000000D:

(Bit31~6: 保留值;

Bit5: DMA_EN=0, 使用MCU_DSP协议;

Bit 4~1: PTV=0110, 主模式下用来产生移位时钟的预定标值;

Bit0: EN_CLK=1, SPI 功能时钟使能。)

SPI_SET2=0x00008000:

(Bit31~16: 保留值;

Bit15: Mode = 1, 选择主模式 Master;

Bit14~10: CP = 00000, 移位时钟在数据发出的中部锁定;

Bit9~5: CE = 00000, 移位寄存器低电平使能 Device 0;

Bit4~0: CI=00000, 时钟为高电平状态激活。)

步骤 2 MCU_DSP 配置发送寄存器 (SPI_TX) (可选); 如果你想在发送时还进行接收的话必须这样设置, 向 SPI_TX 写入数据, 即要发送的数据。

步骤 3 MCU_DSP 配置控制寄存器 (SPI_CTRL)。

SPI_ctrl = 0x00000066:

(Bit31~10: 保留值;

Bit9~7: AD=000, 使能Device 0;

Bit6~2: NB = 01001, 接收/发送10 bit数据;

Bit1: WR = 1, 激活写过程;

Bit0: RD=0, 不激活读/写过程, 高电平时才激活。)

当RD=1:

1) 发送寄存器 (SPI_TX)的数据被复制到移位寄存器 (SPI_SR)。

2) 若SPI_SET2中的CE_i = 0, 设备使能信号(nTSPEN[i])

置0。

3) 移位寄存器时钟(SRCLK)启动, 开始发送和接收数据。

4) 一个SRCLK周期后, RD=0。这时WR的值不会对数据传输产生影响, 如果它之前被置1, 此时会和RD一样被置0。

当接收结束时:

1) 若SPI_SET2中的CE_i = 0, 设备使能信号(nTSPEN[i])置1。

2) 中断状态寄存器(SPI_ISR)中的RE = 1。

3) 移位寄存器 (SPI_SR) 中的数据被复制到接收寄存器 (SPI_RX) 中。

4) 若中断使能寄存器中(SPI_IER)的MSK0=1, 产生中断。

步骤 4 一旦MCU_DSP读取了接收寄存器SPI_RX中的数据并且RE=0, 中断请求撤销^[4]。

以上步骤所描述的过程如图2所示。

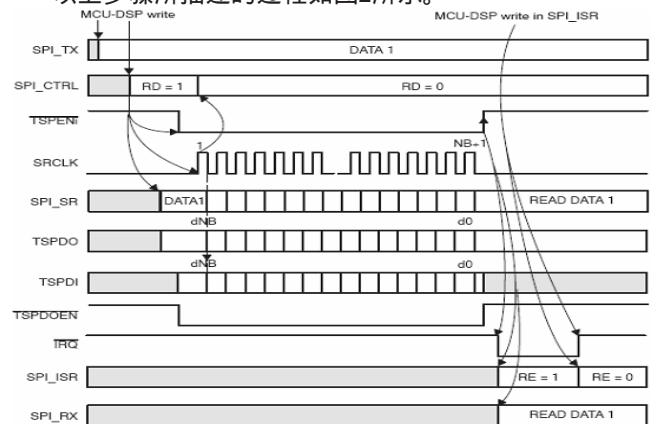


图2 主模式下的MCU_DSP发送/接收协议,

CI_i=0, CE_i=0, CP_i=0

3 FPGA端模拟SPI接口

在这个设计中, FPGA作为从端来接收数据; 而且当有包括FPGA在内的多个从端时, 根据DSP片选信号, FPGA又作为主端将DSP传来的信号发送到指定的从端; 一个主端、三个从端(包括FPGA)SPI协议框图如图3所示。

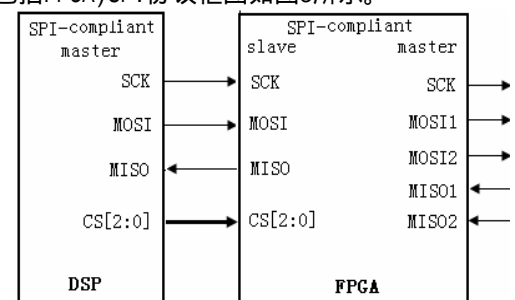


图3 一个主端、三个从端(包括FPGA) SPI协议

FPGA中SPI接口的时钟信号由DSP来提供, 当有时钟信号时, 开始接收/发送数据, 并根据片选信号CS的值, 决定数据到达的目的地。在时钟上升沿将DSP发送来的数据MISO存入一个一位接收缓冲器RX_D, 同时把片选指定的MISO(1/2)H或FPGA发送寄存器的数据存入一个一位发送缓冲器TX_D; 在时钟上升沿把接收寄存器的数据移出到片选指定的引脚或寄存器, 同时把发送缓冲器中的数据移出到MISO送达DSP;

在DSP将需要发送的数据发送完毕后，时钟停止，所有的数据传输处于停止状态直到下一次数据传输开始。

程序用 Verilog HDL 硬件描述语言编写，在 Xilinx 公司的最新高性能设计开发工具 ISE8.2i 中编译成功；当 FPGA

芯片类为 XC2V2000-5-bg575 时，综合结果中显示其最大传输速率为 145.980 MHz。程序在仿真软件 ModelSim SE 6.1d 的仿真结果如图 4 所示。

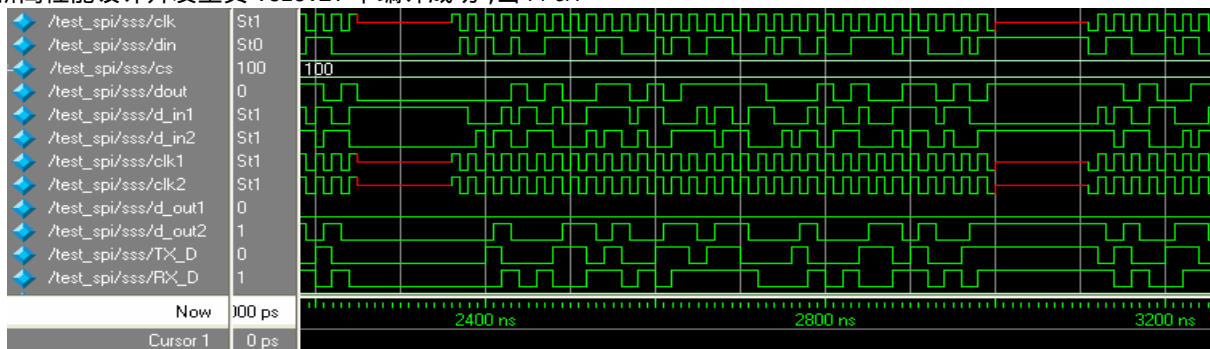


图4 FPGA作为从方时的SPI接口仿真时序

4 结语

文中介绍了SPI接口的基本知识，包括SPI的输入输出端口及内部的寄存器，SPI协议等。并以主模式下的MCU_DSP发送/接收协议为例说明了SPI的配置和数据收发过程。当选定OMAP1612为主模式，FPGA为从模式进行数据传输时，通过仿真的时序图，可以看到SPI满足了两方之间的数据通信。SPI接口技术作为一种高速高效率的串行接口技术，在数字交换中，它体现了简单、灵活、高效的特点，它在通信中的应用必然越来越广泛。

参考文献

- 1 李刚. AD μ C8XX 系列单片机原理与应用技术[M]. 北京: 北京航空航天大学出版社, 2002.
- 2 彭启琮. OMAP 处理器的原理及应用[M]. 北京: 电子工业出版社, 2005.
- 3 胡庆钟, 李小刚. TMS320C55x DSP 原理、应用和设计[M]. 北京: 机械工业出版社, 2005.
- 4 申敏, 邓英兵. DSP 原理及其在移动通信中的应用[M]. 北京: 人民邮电出版社, 2001

(上接第 215 页)

显然，CAM 的数据查询速度远远高于 RAM，因此 CAM 大量应用于需要高速数据处理的系统之中。

下面是对于 CAM 比较规则的设置：

首先对以太网包头的协议字段进行检查，如果非 0x0800 或 0x0806 则放弃，然后对比 IP 协议：

类型	长度
以太网协议	16 bit
源 IP 地址	32 bit
目标 IP 地址	32 bit
IP 协议	8 bit
TCP/UDP 源端口	16 bit
TCP/UDP 目标端口	16 bit

共 15 字节 120 bit。

因此规则表项应该具有以下几个字段：

项目名称	比特数
以太网协议	16 (0x0800, 0x0806)
IP 协议	8 (0x11, 0x06)
源 IP 地址	32
目的 IP 地址	32
源端口	16
目的端口	16
总计	120

微处理器事先把规则设置值填入规则表中，考虑到报头里包含了报文的地址和控制信息，可以从报头中提取某些域的值作为 TCAM 的匹配关键字。

由于规则的不同，大多数的表项都存储了大量的“X”（不关心）比特位，这是因为：并不是 IP 数据报中所有对应域都需要同表项进行匹配。比如要拦截特定主机的 IP 包

时，仅仅匹配源 IP 地址就足够了。有时 IP 地址并不是指定一个特定的主机，而是代表一个网络或者一个包含多台主机的子网，这意味着表项的某些比特位必须是“X”（不关心）。

这样一个比较合理完成的 IP 过滤模块就构建完成了，只要将过滤所得的 IP 包交付微处理器所支配的操作系统，操作系统附带的网络组件和接口函数，可以根据不同的协议类型对数据进行分类和处理，从而实现网络基准测试。

3 结语

该测试方案能够成功实现将千兆网络数据进行捕获，并实现对网络 QoS 的性能评估，随着城域网数据业务的增多和增强，包括下一代网络（NGN）的提出，千兆以太网的应用将越来越广，一套完整合理的测试方案可以有效地评估网络的性能。目前，该方案已经应用于产品研发过程中。

参考文献

- 1 [美]特南鲍姆. 计算机网络（第四版）[M]. 潘爱民译. 北京: 清华大学出版社, 2004.
- 2 [美]斯蒂芬. 桑德斯. 数据通信吉比特以太网手册[M]. 韩煜国译. 北京: 人民邮电出版社, 2000.
- 3 [美]史蒂文斯. TCP/IP 详解卷 1: 协议[M]. 范建华等译. 北京: 机械工业出版社, 2000.