

填空题 "

当用 8251 以查询方式发送数据，应检测状态位 \_\_，进行数据接收时应查询 \_\_。

TXRDY,RXRDY

填空题 "

如果要读取 8253 的当前数值，必须先 \_\_ 发送锁存命令

单选题 "

单选题 "()不属于 8086 微处理器内的功能部件？

" "

累加器 ;算术逻辑部件 ;标志寄存器 ;内存储器 .

" d

单选题 ".EXE 文件产生在 ()之后。

" "汇编 ;编辑 ;用软件转换 ;连接

" D

填空题 2114 为 1024 X 4 的 RAM 存储器芯片，组成 8KB 主存储器需要 \_\_片 2114.

16

单选题 6 片 8259A 级联最多可以管理 ( ) 个中断。 48;40;44;43 d

问答题 "806 微处理器的字长是多少？能直接访问的存储单元有多少字节？

" 16,1M

填空题 8086 CPU 的基本总线周期由 4 个时钟周期组成，分别以 \_\_,\_\_,\_\_,\_\_表示。

t1,t2,t3,t4

填空题 8086 CPU 工作在最大模式下，提供给存储器及 I / O 接口电路的读写信号是由 \_\_芯片输出的。 8288

单选题 8086 CPU 内标志寄存器中的控制标志位占 ? 9 位;6 位;3 位;16 位 C

单选题 "8086 CPU 内有指示下条指令有效地址的指示器是 ( )

" "

IP;SP;BP;SI

" A

填空题 8086 CPU 通过 \_\_寄存器和 \_\_寄存器能准确找到指令代码 CS,IP

填空题 8086 CPU 响应可屏蔽中断的条件是 \_\_ INTR 有效且 IF=1

单选题 "8086 CPU 在 ( ) 时刻采样 READY 信号决定是否插入等待周期？

" T3 下降沿 ;T3 上升沿 ;T2 下降沿 ;T2 上升沿 C

单选题 8086 CPU 在响应中断时顺序将 ( ) 内容压入堆栈。

"CS.IP.PSW;IP.CS.PSW;PSW.CS.IP;PSW.IP.CS

" C

填空题 8086 CPU 在执行 IN AL , DX 指令时，在总线周期的 \_\_状态，往地址总线上送端口地址 DX。在 \_\_状态，往控制总线上送 RD 信号。 t1,t2

填空题 8086 CPU 中的状态标志是 \_\_,\_\_,\_\_,\_\_,\_\_,\_\_ CF,OF,PF,AF,SF,ZF

填空题 8086/8088 CPU 复位后，指令从 \_\_H ( 逻辑地址 ) 处开始执行。

FFFFH:0000H

单选题 "8086/8088 CPU 内部有一个始终指示下条指令偏移地址的部件是 ?

" "SP;CS;IP;BP

" C

单选题 "8086/8088 的控制标志有？ 个

" "1;2;3;4

" c

填空题 8086/8088 的执行部件 EU 由\_\_个通用寄存器、 \_\_个专用寄存器、一个标志寄存器等构成。 8 , 1

单选题 "8086/8088 的状态标志有？ 个

" "3;4;5;6

" d

填空题 8086/8088 构成的微机中，每个主存单元对应两种地址： \_\_和\_\_。 逻辑地址，物理地址

单选题 "8086/8088 可用于间接寻址的寄存器有？个

" "2;4;6;8

" B

填空题 "8086/8088 系统中，存储器是分段的，每段最大长度是 \_\_字节，段内偏移地址从 \_\_到\_\_。

" 64K,0000H-FFFFH

单选题 8086/8088 中除？两种寻址方式外，其它各种寻址方式的操作数均在存储器中 " 立即寻址和直接寻址 ;寄存器寻址和直接寻址 ;立即寻址和寄存器寻址 ;立即寻址和间接寻址

" C

单选题 8086CPU 从 I/O 端口地址 80H 读字节数据应使用指令 ( ) IN AL, 80H;IN AX, 80H;IN 80H, AL;IN 80H, AX A

填空题 "8086CPU 从偶地址读写两个字节时，需要 \_\_个总线周期；从奇地址读写两个字节时，需要 \_\_个总线周期。

" 1 , 2

单选题 8086CPU 的 40 根引脚中，有？个是分时分复用的。 21;1;2 ;24 d

填空题 8086CPU 的 MN/MX 引脚的作用是 \_\_ 控制工作模式

填空题 8086CPU 的存储器采用奇偶分体的结构方式， CPU 使用 \_\_和\_\_作为奇偶存储器存储体的选择信号 A0,BHE

单选题 8086CPU 的寄存器中，通常用作数据寄存器，且隐含用法为 I / O 端口的间址寄存器的是？ AX;BX;CX;DX d

单选题 8086CPU 读数据操作在总线周期的 ( ) 时刻 . T1;T1, T2;T2, T3;T3, T4 D

填空题 "8086CPU 复位时，寄存器 CS 值为 \_\_，寄存器 IP 的值为 \_\_

" FFFFH,0000H

单选题 8086CPU 工作在最大模式还是最小模式取决于？ 信号 DEN;NMI;MN/MX;ALE

" C

单选题 8086CPU 可屏蔽中断 INTR 为( ) 时, CPU 获得中断请求 . 低电平 ;高电平 ;上升沿触发 ;下降沿触发 B

单选题 8086CPU 往 8255 端口 B 送数据时，则 8255A 芯片引脚 A1A0 为 ( )

" A1A0=00;A1A0=01;A1A0=10;A1A0=11 b

填空题 "8086CPU 寻址外设可以有两种方式，一种是 \_\_寻址方式，另一种是 \_\_寻址方式。

" 直接，寄存器间接

单选题 8086CPU 用 ? 信号的下降沿在 T1 结束时将地址信息锁存在地址锁存器中。

DEN;M/IO;ALE;READY C

填空题 8086CPU 由\_\_\_\_和\_\_\_\_组成。 EU,BIU

单选题 8086CPU 在加电复位后，执行的第一条指令的地址为？

00000H;0FFFFH;FFFF0H;FFFFFH c

单选题 8086CPU 在进行读内存操作时，控制信号 M/IO 和 DT/R 是( )? 00;01;10;11

C

单选题 8086CPU 在收到中断请求信号，进入中断响应周期以后，必须向中断源发出的信号

是? INTR 信号;INTA 信号;HOLD 信号;HLDA 信号 b

填空题 8086CPU 中典型总线周期由 \_\_\_\_个时钟周期组成，如有必要时，可以在 \_\_\_\_后插入 1

个或多个 TW 等待周期 4，T3

填空题 8086 被复位后，以下各寄存器的内容是： IP：\_\_\_\_；CS：\_\_\_\_。 0000,FFFFH

填空题 8086 的 ALE 引脚的作用是 \_\_\_\_ 锁存地址

问答题 8086 的复位信号是什么 ?有效电平是什么 ?CPU 复位后，寄存器和指令队列处于什么状态 ? reset,高电平有效，除 cs 外所用寄存器和指令队列被清空

填空题 8086 的可屏蔽中断请求引脚名称是 \_\_\_\_。 INTR

单选题 8086 的内存空间和 I/O 空间是( )。 单独编址的，分别是 1MB 和 64KB;

单独编址的，都是 1MB;统一编址的，都是 64KB;统一编址的，都是 1MB a

填空题 8086 工作在 \_\_\_\_方式下，其地址总线、数据总线和控制总线会变为高阻状态。

DMA

问答题 "8086 基本总线周期是如何组成的?各状态中完成什么基本操作?

" 基本总线周期由 4 个时钟 (CLK) 周期组成，按时间顺序定义为 T1、T2、T3、T4。

在 T1 期间 8086 发出访问目的地的地址信号和地址锁存选通信号 ALE；T2 期间发出读写命令信号 RD#、WR# 及其它相关信号；T3 期间完成数据的访问；T4 结束该总线周期。

"

问答题 8086 内部的寄存器由哪几种类型组成?各自的作用是什么? 通用寄存器，段寄存器，指令指针寄存器，标志寄存器

"

问答题 "8086 是多少位的微处理器?为什么?

" 8086 是 16 位的微处理器，其内部数据通路为 16 位，对外的数据总线也是 16 位。

问答题 8086 是多少位的系统?在数据总线上是怎么实现的? "8086 的机器字长是

16 位，8086 使用 40 个引脚的 16 个做地址 /数据复用引脚来传输数据，一次读写过程由一个基本总线周期完成，它由 4 个时钟 (CLK) 周期组成，按时间顺序定义为 T1、T2、T3、T4。在 T1 期间 8086 发出访问目的地的地址信号和地址锁存选通信号 ALE；T2 期间发出读写命令信号 RD、WR 及其它相关信号；T3 期间完成数据的访问；T4 结束该总线周期。可见，地址与数据信号不会同时出现在一个时钟 (CLK) 周期，二者可以分时复用同一组引线。

"

填空题 8086 外部中断有 \_\_\_\_和\_\_\_\_ 可屏蔽中断，不可屏蔽中断

单选题 "8086 微处理器的偏移地址是指 \_\_\_\_ ( ) ?

" "芯片地址引线送出的 \_\_\_\_ 20 位地址码 ;段内某单元相对段首地址的差值 \_\_\_\_ ;程序中对存储器地址的一种表示 ;芯片地址引线送出的 \_\_\_\_ 16 位地址码 .

" b

问答题 "8086 微处理器内部有哪两个部件？各部件的主要作用是什么？

" EU,BIU, 分别是执行指令和取指令

单选题 8086 系统中，地址 FFFF0H 是\_\_\_\_地址？ \_\_\_\_ 偏移地址 ;物理地址 ;有效地址 ;段地址 B

问答题 8086 系统中，下一条指令所在单元的物理地址如何计算 \_\_\_\_ ? \_\_\_\_ (cs)\*10+(ip)

单选题 8086 响应以下中断时，需要到数据总线读入中断类型码的是 \_\_\_\_ ( \_\_\_\_ )。单步中断 ;指令中断 ;可屏蔽中断 ;非屏蔽中断 C

填空题 8086 有 \_\_\_\_根地址线，可直接寻址 \_\_\_\_内存空间 \_\_\_\_ 20，1M

单选题 8086 在响应外部 HOLD 请求后，( \_\_\_\_ )。 \_\_\_\_ 转入特殊中断服务程序 ;进入等待周期;只接收外部数据 ;所有三态引脚处于高阻， \_\_\_\_ CPU 放弃对总线控制权 d

单选题 8086 在最小模式下，分时使用 \_\_\_\_ AD0-AD15，所以必须外接地址锁存器，当总线上为地址信息时，通过( \_\_\_\_ )将地址送入地址锁存器。 \_\_\_\_ DEN;ALE;BHE;DT/ R b

填空题 8086 正常的存储器读 /写总线周期由 \_\_\_\_个 T 状态组成， ALE 信号在 \_\_\_\_状态内有效 \_\_\_\_ 4，T1

单选题 8086 执行 OUT DX，AL 指令时其引脚 ( \_\_\_\_ )。M / IO 输出高电平、 WR 输出高电平;M / IO 输出低电平， RD 输出低电平 ;M / IO 输出低电平、 WR 输出低电平 ;M / IO 输出高电平、 RD 输出高电平 C

单选题 8086 执行指令 MOV AL，[BX]，其中( BX )=2041H 时，BHE 和 A0 的输出是( \_\_\_\_ )。 \_\_\_\_ 0，0;0，1;1，0;1，1 d

填空题 8086 中，BIU 部件完成 \_\_\_\_功能，EU 部件完成 \_\_\_\_功能。 \_\_\_\_ 取指令，执行指令

填空题 8086 中的 BIU 由 \_\_\_\_个 \_\_\_\_位段寄存器、一个 \_\_\_\_位指令指针、 \_\_\_\_字节指令队列、 \_\_\_\_位地址加法器和控制电路组成。 \_\_\_\_ 4，16，16，6，20

填空题 8086 中地址 /数据线分时复用，为保证总线周期内地址稳定，应配置 \_\_\_\_。 \_\_\_\_ 地址锁存器

问答题 8086 中断分哪两类？ 8086 可处理多少种中断？ \_\_\_\_ 8086 中断可分为硬件中断和软件中断两类。 8086 可处理 256 种类型的中断。

填空题 8086 中引脚 BHE 信号有效的含义表示 \_\_\_\_ 高八位数据有效

单选题 8088 CPU 用来区分是访问内存还是访问 I/O 端口的控制信号是？ \_\_\_\_ MRDC;RD;M/IO;DEN C

问答题 8088 微处理器的逻辑地址是由哪几部分组成的？怎样将逻辑地址转换为物理地址？ \_\_\_\_ 段地址和偏移地址。物理地址 \_\_\_\_ =段地址 \*16+ 偏移地址

填空题 "80X86CPU 可管理 \_\_\_\_种中断。

" 256

单选题 80X86 可寻址的 I/O 端口总共有 ( \_\_\_\_ )个。 \_\_\_\_ 1K;8K;32K;64K D ?

单选题 80X86 有(\_\_\_\_)种中断类型码。 \_\_\_\_ 64;128;256;512 C

单选题 8253 是可编程定时、计数器芯片，它内部有（ ）。 三个定时器 ;四个定时器 ;  
三个计数器 ;四个计数器 C

单选题 8253A 的工作方式和 I/O 端口地址分别是（ ）。 3 种，4 个 ;4 种，5 个 ;6 种，4  
个 ;6 种，3 个 c

问答题 8253 的计数器 2 工作于方式 2，其计数时钟 CLK2，为 100KHz，输出信号 OUT2  
作定时中断申请，定时间隔为 8ms，试计算其计数初值 N？ 800

单选题 8253 的计数器的最大计数初值是？ "65536;FFFFH;FFF0H;0000H  
" a

填空题 8253 的每个定时器 / 计数器可有 \_\_\_\_种工作方式 6

单选题 8253 各输入信号如下： /CS=0，/RD=1，/WR=0，A1=0，A0=0，则完成以下哪个  
功能（ ）。 对计数器 0 设置计数初值 ;对计数器 1 设置计数初值 ;对计数器 2 设置计数初值 ;  
设置控制字 A

单选题 8253 各输入信号如下： /CS=0，/RD=1，/WR=0，A1=0，A0=1，则完成以下哪个  
功能（ ）。 对计数器 0 设置计数初值 ;对计数器 1 设置计数初值 ;对计数器 2 设置计数初值 ;  
设置控制字 B

单选题 8253 各输入信号如下： /CS=0，/RD=1，/WR=0，A1=1，A0=0，则完成以下哪个  
功能（ ）。 对计数器 0 设置计数初值 ;对计数器 1 设置计数初值 ;对计数器 2 设置计数初值 ;  
设置控制字 C

单选题 8253 各输入信号如下： /CS=0，/RD=1，/WR=0，A1=1，A0=1，则完成以下哪个  
功能（ ）。 对计数器 0 设置计数初值 ;对计数器 1 设置计数初值 ;对计数器 2 设置计数初值 ;  
设置控制字 D

单选题 8253 工作在（ ）时，OUT 引脚能输出一个 CLK 周期宽度的负脉冲。 方式 0;方式  
1;方式 3;方式 4 或方式 5 D

单选题 8253 计数器采用二进制控制寄存器 BCD 位为（ ）。 0;1;2;3 A

填空题 8253 计数器采用二进制控制寄存器 BCD 位为 \_\_\_\_。 0

单选题 8253 计数器采用十进制控制寄存器 BCD 位为（ ）。 0;1;2;3 B

填空题 8253 计数器采用十进制控制寄存器 BCD 位为 \_\_\_\_。 1

单选题 8253 可编程定时 / 计数器，在初始化时写入的最大计数初值是（ ）。  
0000H;7FFFH;65535;FFFFH A

填空题 8253 可编程定时 / 计数器，在初始化时写入的最大计数初值是 \_\_\_\_。 0000H

单选题 8253 控制寄存器 M2，M1，M0 三位为 \*10，则 8253 工作在（ ）。 模式 0;模式  
1;模式 2;模式 5 C

填空题 8253 控制寄存器 M2，M1，M0 三位为 \*10，则 8253 工作在模式 \_\_\_\_。 2

单选题 8253 控制寄存器 M2，M1，M0 三位为 \*11，则 8253 工作在（ ）。 模式 1;模式  
2;模式 3;模式 4 C

填空题 8253 控制寄存器 M2，M1，M0 三位为 \*11，则 8253 工作在模式 \_\_\_\_。 3

单选题 8253 控制寄存器 M2，M1，M0 三位为 000，则 8253 工作在（ ）。 模式 0;模式  
1;模式 2;模式 5 A

填空题 8253 控制寄存器 M2，M1，M0 三位为 000，则 8253 工作在模式 \_\_\_\_。 0

单选题 8253 控制寄存器 M2，M1，M0 三位为 001，则 8253 工作在（ ）。 模式 0;模式

1;模式 3;模式 5 B

填空题 8253 控制寄存器 M2, M1, M0 三位为 001, 则 8253 工作在模式 \_\_\_\_。 1

单选题 8253 控制寄存器 M2, M1, M0 三位为 100, 则 8253 工作在 ( )。 模式 0;模式 1;模式 2;模式 4 D

填空题 8253 控制寄存器 M2, M1, M0 三位为 100, 则 8253 工作在模式 \_\_\_\_。 4

单选题 8253 控制寄存器 M2, M1, M0 三位为 101, 则 8253 工作在 ( )。 模式 0;模式 1;模式 2;模式 5 D

填空题 8253 控制寄存器 M2, M1, M0 三位为 101, 则 8253 工作在模式 \_\_\_\_。 5

单选题 8253 控制寄存器 RW1, RW0 两位为 00, 则 8253 读写指示为 ( )。 对计数器进行锁存;只读写低八位;只读写高八位;先读写低八位,再读写高八位 A

填空题 8253 控制寄存器 RW1, RW0 两位为 00, 则 8253 读写指示为 \_\_\_\_。 对计数器进行锁存

单选题 8253 控制寄存器 RW1, RW0 两位为 01, 则 8253 读写指示为 ( )。 对计数器进行锁存;只读写低八位;只读写高八位;先读写低八位,再读写高八位 B

填空题 8253 控制寄存器 RW1, RW0 两位为 01, 则 8253 读写指示为 \_\_\_\_。 只读写低八位

单选题 8253 控制寄存器 RW1, RW0 两位为 10, 则 8253 读写指示为 ( )。 对计数器进行锁存;只读写低八位;只读写高八位;先读写低八位,再读写高八位 C

填空题 8253 控制寄存器 RW1, RW0 两位为 10, 则 8253 读写指示为 \_\_\_\_。 只读写高八位

单选题 8253 控制寄存器 RW1, RW0 两位为 11, 则 8253 读写指示为 ( )。 对计数器进行锁存;只读写低八位;只读写高八位;先读写低八位,再读写高八位 D

填空题 8253 控制寄存器 RW1, RW0 两位为 11, 则 8253 读写指示为 \_\_\_\_。 先读写低八位,再读写高八位

单选题 8253 控制寄存器 SC1, SC0 两位为 00, 则为选择 ( )。 计数器 0;计数器 1;计数器 2;无意义 A

填空题 8253 控制寄存器 SC1, SC0 两位为 00, 则为选择计数器 \_\_\_\_。 0

单选题 8253 控制寄存器 SC1, SC0 两位为 01, 则为选择 ( )。 计数器 0;计数器 1;计数器 2;无意义 B

填空题 8253 控制寄存器 SC1, SC0 两位为 01, 则为选择计数器 \_\_\_\_。 1

单选题 8253 控制寄存器 SC1, SC0 两位为 10, 则为选择 ( )。 计数器 0;计数器 1;计数器 2;无意义 C

填空题 8253 控制寄存器 SC1, SC0 两位为 10, 则为选择计数器 \_\_\_\_。 2

单选题 8253 是 16 位可编程计数器, 器计数初植范围应为 ( )  
0—65535;0—65536;1—65535;1—65536 d

单选题 8253 芯片内包含有 ( ) 个独立的计数通道。 1;2;3;4 C

填空题 8253 芯片内包含有 \_\_\_\_ 个独立的计数通道。 3

单选题 8253 有 ( ) 种工作方式。 3;4;5;6 D

填空题 8253 有 \_\_\_\_ 种工作方式。 6

单选题 "8253 作为定时器和计数器时 ?

" "使用的计数方式相同 ;工作方式不同 ;实质相同 ;输出定时信号不同

" C

单选题 8255A 引脚 A1、A0 为端口选择信号，当 A1A0=10 时选中（ ）。 A 端口 ;B 端口 ;C 端口 ;控制端口 C

填空题 8255A 引脚 A1、A0 为端口选择信号，当 A1A0=10 时选中 \_\_\_\_ 端口。 C

单选题 8255A 引脚 A1、A0 为端口选择信号，当 A1A0=11 时选中（ ）。 A 端口 ;B 端口 ;C 端口 ;控制端口 D

填空题 8255A

" D

单选题 8255A 引脚信号 RD=0,CS=0,A1=1,A0=0 时，表示（ ）。 "CPU 向数据口 A 写数据 ;CPU 向控制口送控制字 ;CPU 读 8255A 数据口 C ;CPU 向数据口 B 写数据

" C

单选题 8255A 引脚信号 WR=0,CS=0,A1=0,A0=0 时，表示（ ）。 "CPU 向数据口 A 写数据 ;CPU 向控制口送控制字 ;CPU 读 8255A 控制口 ;CPU 向数据口 B 写数据

" A

单选题 8255A 引脚信号 WR=0,CS=0,A1=0,A0=1 时，表示（ ）。 "CPU 向数据口 A 写数据 ;CPU 向控制口送控制字 ;CPU 读 8255A 控制口 ;CPU 向数据口 B 写数据

" D

单选题 8255A 引脚信号 WR=0,CS=0,A1=1,A0=1 时，表示（ ）。 "CPU 向数据口写数据 ;CPU 向控制口送控制字 ;CPU 读 8255A 控制口 ;无效操作

" B

单选题 8255A 引脚信号 WR=0,CS=0,A1=1,A0=1 时，表示？ CPU 向数据口写数据 ;CPU 向控制口送控制字 ;CPU 读 8255A 控制口 ;无效操作 b

单选题 8255A 有两组控制电路，其中 A 组控制电路控制（ ）。 端口 A 和端口 C 的高 4 位 ; 端口 A 和端口 C 的低 4 位 ;端口 B 和端口 C 的高 4 位 ;端口 B 和端口 C 的低 4 位 A

填空题 8255A 有两组控制电路，其中 A 组控制电路控制端口 \_\_\_\_ 和端口 C 的高 4 位。

A

填空题 8255A 有两组控制电路，其中 A 组控制电路控制端口 A 和端口 C 的 \_\_\_\_ 4 位。

高

单选题 8255A 有两组控制电路，其中 B 组控制电路控制（ ）。 端口 A 和端口 C 的高 4 位 ; 端口 A 和端口 C 的低 4 位 ;端口 B 和端口 C 的高 4 位 ;端口 B 和端口 C 的低 4 位 D

填空题 8255A 有两组控制电路，其中 B 组控制电路控制端口 \_\_\_\_ 和端口 C 的低 4 位。

B

填空题 8255A 有两组控制电路，其中 B 组控制电路控制端口 B 和端口 C 的 \_\_\_\_ 4 位。

低

单选题 8255A 这既可作数据输入、出端口，又可提供控制信息、状态信息的端口是？ B 口 ;A 口 ;A、B、C 三端口均可以 ;C 口 d

填空题 8255A 中共有 \_\_\_\_ 个 8 位端口，其中 \_\_\_\_ 口既可作数据口，又可产生控制信号，若要所有端口均为输出口，则方式选择字应为 \_\_\_\_。 3,c,80h

单选题 8255 的端口 A 或端口 B 工作在方式 1 输出时，用来与外设联络的信号是？

OBF 和 INTR ;IBF 和 ACK ;OBF 和 ACK ;IBF 和 STB c

填空题 8255 有两个控制字，它们分别是 \_\_\_\_ 和 \_\_\_\_。 方式选择控制字，C 端口置 0 / 置 1 控制字

单选题 8259A 采用优先级自动循环方式若当前执行中断为 IR3，执行完后哪个中断的优先

填空题 8259A 触发中断有上升沿触发和 \_\_\_\_触发两种方式。 高电平

填空题 "8259A 的 INT 端和 CPU 的 \_\_\_\_端相连用来向 CPU 发出中断请求。

" INTR

填空题 "8259A 的初始化命令字包括 \_\_\_\_。

" ICW1,ICW2,ICW3,ICW4

问答题 8259A 的初始化命令字和操作命令字有什么区别？它们分别对应于编程结构中那些内部寄存器？ "8259A 的工作方式通过微处理器向其写入初始化命令字来确定。初始化命令字分别装入 ICW1~ICW4 内部寄存器。 8259A 在工作过程中，微处理器通过向其写入操作命令字来控制它的工作过程。操作命令字分别装入 OCW1~OCW3 内部寄存器中。 8259A 占用两个端口号，不同的命令字对应不同的端口，再加上命令字本身的特征位及加载的顺序就可以正确地把各种命令字写入对应的寄存器中。

"

填空题 8259A 的内部寄存器包括初始化命令字 \_\_\_\_和操作命令字 OCW。 ICW

填空题 8259A 的内部寄存器包括初始化命令字 ICW 和操作命令字 \_\_\_\_。 OCW

填空题 8259A 设定为固定优先级时，IR0 优先级 \_\_，IR7 优先级 \_\_ 最高，最低

填空题 8259A 有\_\_个方式选择控制字和 \_\_操作命令字。 4,3

问答题 8259A 在系统中起什么作用？当中断源提出中断请求后，8259A 应完成哪些工作？  
管理可屏蔽中断，做的工作是对某些中断请求进行屏蔽，进行中断优先级的比较，中断服务的记录

单选题 8259A 中 ICW2 为 10001100，则 IR0-IR7 对应的中断类型码为（ ）。  
80H-87H;88H-8FH;8CH-93H;82-89H B ?

问答题 8259A 中的中断屏蔽寄存器 IMR 和 8086/8088 的中断允许标志 IF 有何区别？在中断响应过程中，它们怎样配合起来工作？  
中断屏蔽寄存器中某位为 1 表示不允许中断，而 IF 为 1 表示允许中断。当某中断在中断屏蔽寄存器中没有被屏蔽时才可以向 CPU 发出中断请求信号，如果 IF 为 1，CPU 才响应中断

单选题 8259 管理可屏蔽中断时，中断结束的含义指的是？ 设置中断类型码 ;置 1 中断屏蔽寄存器 ;设置中断优先级 ;清 0 中断服务寄存器 D

填空题 8 位 D/A 转换器的精度是  $\pm 1/2\text{LSB}$ ，则最大可能误差为 \_\_\_\_VFS(VFS 为满量程电压 )。  
 $1/(2 \text{ 的九次方})$

单选题 ADC0809 是一种 ( )的 A/D 转换器。 8 位 8 通道 ;8 位 16 通道 ;16 位 8 通道 ;16 位 16 通道 a

问答题 ADC 中的转换结束信号 ( EOC ) 起什么作用？ 是转化结束信号，表示当前的 A/D 转换已经完成，可作为查询信息，也可接中断申请信号

单选题 CPU 与外设间数据传送的控制方式有 ? 中断方式 ;DMA 方式 ;程序控制方式 ;以上三种都是 d

填空题 CPU 在指令的最后一个时钟周期检测 INTR 引脚，若测得 INTR 为 \_\_且 IF 为 \_\_，则 CPU 在结束当前指令后响应中断请求。 高电平， 1

单选题 CPU 被动，外设主动的接口方式为 ( )。无条件程控方式 ;查询控制方式 ;中断控制方式 ;A, B, C 都不对 C

填空题 CPU 从 I/O 接口的 \_\_中获取外部设备的“忙”、“闲”和“准备好”等信息。CPU 通过 I/O 接口中的 \_\_向外设发出“启动”和“停止”等信号。 状态寄存器，控制寄存器

单选题 CPU 从 I/O 接口中的 ( )获取外设的“准备就绪”或“忙/闲”状态信息。 数据寄存器 ;控制寄存器 ;状态寄存器 ;数据缓冲器 C



填空题 CPU 从 I/O 接口中的 \_\_\_ 获取外设的“准备就绪”或“忙/闲”状态信息。 状 态 寄 存 器

单选题 CPU 对 8253 编程时 ( ) 。 先向某计数器写入控制字 , 再向控制口写入计数初值 ; 先向控制口写入控制字 , 再向某计数器写入计数初值 ; 先向某计数器写入计数初值 , 再向控制口写入控制字 ; 先向控制口写入计数初值 , 再向某计数器写入控制字 . b

填空题 CPU 访问存储器进行读写操作时, 通常在 \_\_\_ 状态去检测 READY , 一旦检测到 READY 无效, 就在其后插入一个 \_\_\_ 周期。 T2,TW

单选题 CPU 可以对 8253 计数器执行读操作, 其读到的是 ( ) 工作方式字 ; 计数初值 ; 计数执行部件 CE(减法计数器) 的当前值 ; 0 c

填空题 CPU 外部中断请求信号触发可屏蔽中断 INTR , CPU 将根据允许标志位 IF 的状态来决定是否响应, 若 CPU 开中断, 允许中断, 则 IF=\_\_\_。 1

单选题 CPU 响应 INTR 和 NMI 中断时, 相同的必要条件是 ( ) " 当前总线空闲 ; 允许中断 ; 当前访问内存结束 ; 当前指令执行结束 " D

单选题 CPU 响应 INTR 和 NMI 中断时, 相同的必要条件是? 当前指令执行结束 ; 允许中断; 当前访问内存结束 ; 总线空闲 A

单选题 CPU 响应 INTR 中断和 NMI 中断的相同必要条件是 ? 开放所有可屏蔽中断 ; 当前访问内存结束 ; 总线空闲 ; 当前指令执行结束 d

填空题 CPU 响应中断, 就可转入中断服务程序之中, 中断处理要做好 \_\_\_, \_\_\_, \_\_\_, \_\_\_, \_\_\_, \_\_\_ 六件事。 保护现场, 开中断, 中断服务, 关中断, 恢复现场, 中断返回

单选题 CPU 响应中断请求和响应 DMA 请求的本质区别是 ( )。 " 程序控制 ; 需要 CPU 干预 ; 响应中断时 CPU 仍控制总线而响应 DMA 时, 让出总线 ; 速度快 " C

单选题 CPU 响应中断请求和响应 DMA 请求的本质区别是 ? 中断响应靠软件实现 ; 响应中断时 CPU 仍然仍控制总线, 而响应 DMA 请求时, CPU 要让出总线 ; 速度慢 ; 控制简单 b ( 到这里 )

单选题 CPU 需要先了解外设的工作状态, 然后在外设可以交换信息的情况下 ( 就绪 ) 实现数据输入或输出是 ( ) " 无条件传送 ; 中断传送 ; 查询传送 ; DMA 传送 " C

单选题 CPU 与 I/O 设备间传送的信号有 ? 数据信息 ; 控制信息 ; 状态信息 ; 以上三种都是 d

填空题 CPU 与外设传送的信息有 \_\_\_, \_\_\_ 和 \_\_\_. 状态信号, 控制信号, 数据

填空题 CPU 与外设间的数据传送控制方式有 \_\_\_, \_\_\_, \_\_\_, \_\_\_ 三种, 其中 \_\_\_ 适用于高速数据传输。 无条件传输, 查询时传输, 中断传输, DMA 传输, DMA 传输

单选题 CPU 在执行 OUT DX , AL 指令时, CPU 往控制总线上送 ( ) 信号。 IOR;IOW;MR;MW b

单选题 CPU 在中断响应过程中 ( ), 是为了能正确地实现中断返回。 识别中断源 ; 断点压栈 ; 获得中断服务程序入口地址 ; 清除中断允许标志 IF B

填空题 "CPU 中的总线接口部件 BIU , 根据执行部件 EU 的要求, 完成 \_\_\_ 与 \_\_\_ 或 \_\_\_ 的数据传送。

" CPU, 内存, I/O 端口

单选题 "CPU 主要包括?

" " 控制器 ; 控制器、运算器、 cache; 运算器和主存 ; 控制器、 ALU 和主存

" d

填空题 DMA 传输时，当字节计数器的值减到 \_\_\_\_时，传输停止。 FFFFH

单选题 "DMA 传送方式中（ ）

" "CPU 不干预传送 ;CPU 干预传送 ;数据经过 CPU;在存储器到存储器的传送过程中数据不经过 DMA 控制器

" A

单选题 DMA 方式中， CPU 同意让出总线控制权的话会给 DMA 控制器发送一个（ ）信号

HOLD;HLDA;INTA;INTR B HLDA

填空题 DMA 控制器的传送方式（工作模式）有 \_\_， \_\_， \_\_， \_\_四种。 单 字 节

传输，块传输，请求传输，级联传输

问答题 DMA 控制器应具有那些功能？ DMA 控制器应有 DMA 请求输入线，接收 I/O

设备的 DMA 请求信号； DMA 控制器应有向主机发出总线请求的信号线和接收主机响应的

信号线； DMA 控制器在取得总线控制权以后应能发出内存地址、 I/O 读写命令及存储器读

写命令控制 I/O 与存储器间的数据传输过程。

单选题 "EPROM 是指？

" "随机读写存储器 ;可编程只读存储器 ;只读存储器 ;可擦除可编程只读存储器

" D

单选题 "EPROM 是指 \_\_。

" "读写存储器 ;只读存储器 ;闪速存储器 ;光擦除可编程只读存储器

" d

问答题 "EU 与 BIU 各自的功能是什么？如何协同工作？

" EU 是执行部件，主要的功能是执行指令。 BIU 是总线接口部件，与片外存储器及 I/O 接口电路传输数据。 EU 经过 BIU 进行片外操作数的访问， BIU 为 EU 提供将要执行的指令。 EU 与 BIU 可分别独立工作，当 EU 不需 BIU 提供服务时， BIU 可进行填充指令队列的操作。

填空题 I/O 端口单独编址中， CPU 对 I/O 端口操作主要用 \_\_和 OUT 指令。 IN

填空题 I/O 端口单独编址中， CPU 对 I/O 端口操作主要用 IN 和 \_\_指令。 OUT

填空题 I/O 端口的数据传送包括 \_\_、查询传送、中断传送、 DMA 传送。 无 条 件 传送

填空题 I/O 端口的数据传送包括无条件传送、 \_\_、中断传送、 DMA 传送。 查 询 传 送

填空题 I/O 端口的数据传送包括无条件传送、查询传送、 \_\_、DMA 传送。 中 断 传 送

填空题 I/O 端口的数据传送包括无条件传送、查询传送、中断传送、 \_\_。 DMA 传 送

单选题 I/O 寻 址 方 式 中 ， 地 址 号 小 于 （ ） 时 ， 可 采 用 直 接 寻 址 。

FFH;FFFFH;80H;100H A ？

填空题 I/O 寻址方式中，地址号小于 \_\_\_\_时，可采用直接寻址。 FFH

单选题 INC 指令不影响 ?标志 OF;CF;SF;ZF B

单选题 INTEL 8237A 每个通道有 ()字节计数器 . "1 个 8 位的 ;2 个 8 位的 ;1 个 16 位的 ;2 个 16 位的 .

" d

单选题 "Inter 8086 微处理器是 ( ) 位处理器 ?

" "8;16;32;46

" B

单选题 MOV AX , ES : [BX][SI] 的源操作数的物理地址是 ?

16d ~~(DS)~~+(BX)+(SI);16d (E~~S~~)+(BX)+(SI);16d (S~~S~~)+(BX)+(SI);16d (C~~S~~)+(BX)+(SI) a

单选题 RAM 6116 芯片有 2K×8 位的容量，它的片内地址选择线和数据线分别是 ?A0 ~

A15 和 D0 ~ D15;A0 ~ A10 和 D0 ~ D7;A0 ~ A11 和 D0 ~ D7;A0 ~ A11 和 D0 ~ D15 B

(开始没写本子上)

单选题 Reset 信号到来后，8086 CPU 的启动地址为 ? 00000H;FFFFFFH;FFFF0H;0FFFFH

C

单选题 RESET 信号有效后，8086 CPU 执行的第一条指令地址为 ?

00000H;FFFFFFH;FFFF0H;0FFFFH C

单选题 SP 的作用是用来表示 ? 栈底指针 ; 栈顶指针 ; 下一条执行指令的地址 ; 段基地址 C

填空题 SRAM 靠\_\_存储信息，DRAM 靠\_\_存储信息，为保证 DRAM 中内容不丢失，需要进行\_\_操作 六管双稳态触发电路，电容，刷新

单选题 保护断点就是保存 ( )。 中断类型码 ; 中断服务程序入口地址 ; 现场 ; 当前 CS 、 IP 的值 D

单选题 "表示主存容量的常用单位为 ?

" "数据块数 ; 字节数 ; 扇区数 ; 记录项数

" B

单选题 查询输入时，外设的状态线是 ( ) 信号。 输入 ; 输出 ; 控制 ; 不能确定 A

单选题 程序控制类指令的功能是 ? " 进行算术运算和逻辑运算 ; 进行主存与 CPU 之间的数据传送 ; 进行 CPU 和 I / O 设备之间的数据传送 ; 改变程序执行顺序

" d

填空题 串行通信的传输制式分为 \_\_\_\_、半双工、单工。 全双工

填空题 从 CPU 的 NMI 引脚产生的中断叫做 \_\_，它的响应不受 \_\_ 的影响。 不可屏蔽中断，if

单选题 "从第一代电子计算机到第四代计算机的体系结构都是相同的，都是由运算器、控制器、存储器以及输入输出设备组成的，称为 体系结构。

" 艾仑 . 图灵 ; 罗伯特 . 诺依斯 ; 比尔 . 盖茨 ; 冯 . 诺依曼 D

填空题 存储器的存取速度可用 \_\_ 和 \_\_ 两个时间参数来衡量，其中后者比前者大 存取时间，存取周期

单选题 "存储器是计算机系统的记忆设备，它主要用来 ?

" "存放数据 ; 存放程序 ; 存放数据和程序 ; 存放微程序

" C

填空题 当存储器的读出时间大于 CPU 所要求的时间，为保证 CPU 与存储器的周期配合，就需要用 \_\_\_\_信号，使 CPU 插入一个 \_\_\_\_状态 READY,TW

填空题 当对堆栈操作时，8086 会自动选择 \_\_\_\_值作为段基值，再加上由 \_\_\_\_提供的偏移量形成物理地址。 ss,sp

单选题 当一个系统有多片 8259 芯片时，主片必须工作在（ ） 全嵌套方式 ;特殊全嵌套方式;优先级自动循环方式 ;优先级特殊自动循环方式 b

单选题 定时/计数器 8253 每片有？ 3 个独立的 16 位计数器，每个计数器都有 6 种不同的工作方式 ;2 个独立的 8 位计数器，每个计数器都有 3 种不同的工作方式 ;3 个独立的 16 位计数器，每个计数器都有 8 种不同的工作方式 ;4 个独立的 16 位计数器，每个计数器都有 6 种不同的工作方式。 a

问答题 定时器 8253 通道 1 输入 1MHz 的时钟频率，并设定为 BCD 码计数，若写入的计数初值为 00620H，问定时时间是多少？ 620us

单选题 堆栈的工作方式是？ 先进先出 ;随机读写 ;只能读出，不能写入 ;后进先出 D

单选题 堆栈是一段（ ）的内存数据区域 "

先进先出 ;进出顺序有程序员确定 ;先进后出 ;后进后出

" c

单选题 对存储器访问时，地址线有效和数据线有效的时间关系应该是？ 数据线较先有效 ;二者同时有效 ;地址线较先有效 ;同时高电平 C

单选题 对可编程接口芯片进行读 /写操作的必要条件是（ ）。 "RD=0;WR=0;RD=0 或 WR=0;CS=0

" D

问答题 方式 0 计数结束中断和方式 1 硬件可重触发单稳态是 8253 六种工作方式中的二种，试说明这两种工作方式中 GATE 信号的主要作用。 方式 0 中 gate 信号为高电平时启动计数操作，一旦为低电平计数停止；在方式 1 中，gate 信号的上升启动一次新的计数过程

填空题 根据功能不同，8086 的标志位可分为 \_\_\_\_标志和 \_\_\_\_标志。 状态，控制

单选题 "含有立即数的指令中，该立即数被存放在 \_\_\_\_。

" 累加器中 ;指令操作码后的内存单元中 ;指令操作码前的内存单元中 ;由该立即数所指定的内存单元中 B

填空题 汇编语言源程序中的语句可分为两类 \_\_\_\_， \_\_\_\_ 伪指令，指令

单选题 "计算断电会使（ ）中的信息丢失？

" U 盘;RAM;ROM; 硬盘 B

单选题 "计算机系统中的存储器系统是指？

" " RAM 存储器 ;ROM 存储器 ;主存储器 ;主存储器和外存储器

" d

单选题 假定 ( SS ) =2000H , ( SP ) =0100H , ( AX ) =2107H , 执行指令 PUSH AX 后，存放数据 21H 的物理地址是？ 20102H;20101H;200FEH;200FFH D

问答题 "假设 (DS)=2000H (BX)=1256H (SI)=528FH ,位移量 TABLE=20A1H ( 232F7H )  
=3280H , ( 264E5H ) =2450H , 则  
执行指令 JMP BX 后 , ( IP ) =  
执行指令 JMP TABLE[BX][SI] 后 , ( IP ) = ;  
执行指令 JMP [BX][SI] 后 , ( IP ) = ? " "1056H,3280H,2450H  
"

单选题 假设 (SS)=2000H ,(SP)=0012H ,(AX)=1234H , 执行 PUSH AX 后 , () =12H ?  
20014H;20011H;20010H;2000FH B

单选题 假设对 AL 和 BL 中的带符号数执行 SUB AL,BL 指令 , 若结果为负则转移 , 要使用指令 () JC;JO;JS;JZ c

单选题 "将寄存器 AX 的内容求反的正确操作是 。  
" "NEG AX;XOR AX , 0FFFFH;NOT AX;CMP AX , AX  
" A

单选题 交换寄存器 SI、DI 的内容 , 正确的程序段是 ?"PUSH SI PUSH DI POP SI  
POP DI;PUSH SI PUSH DI POP DI POP SI;MOV AX , SI MOV  
SI , AX MOV DI , AX;MOV AX , SI MOV BX , DI  
XCHG BX , AX  
" A

填空题 接口电路占用的 I/O 端口有两类编址 \_\_\_\_和 I/O 端口与存储器统一编址。 I/O  
端口单独编址

填空题 接口电路占用的 I/O 端口有两类编址 I/O 端口单独编址和 \_\_\_\_。 I/O 端口与存  
储器统一编址

单选题 "可编程定时器 / 计数器 8253 能输出方波的方式是 ( )。  
" "方式 0;方式 1;方式 2;方式 3  
" D

单选题 可编程中断控制器 8259A 每片具有 ? 4 级优先权控制 , 可连接 4 个中断源 ;8 级优先  
权控制 , 可连接 8 个中断源 ;2 级优先权控制 , 可连接 2 个中断源 ;8 级优先权控制 , 可连接  
16 个中断源。 b

填空题 可编程中断优先级控制器 8259A 有 5 种优先级管理方式 , 如果 8259A 初始化时未  
对优先级管理方式编程 , 则 8259A 就自动进入 \_\_\_\_。 普通全嵌套方式

单选题 "控制器的功能是 ?  
" "产生时序信号 ;从主存取出指令并完成指令操作码译码 ;从主存取出指令、 分析指令并产  
生有关的操作控制信号 ;取指令

" c ( 看到这里 )

填空题 类型码为 \_\_\_\_的中断所对应的中断向量存放在 0000H : 0058H 开始的 4 个连续单元  
中 , 若这 4 个单元的内容分别为 \_\_\_\_ , 则相应的中断服务程序入口地址为 5060H : 7080H。  
16H,80H,70H,60H,50H

填空题 类型码为 \_\_\_\_的中断所对应的中断向量存放在 0000H : 0080H 开始的 4 个连续单元  
中 20H

问答题 利用 8253 的计数器 0 周期性地每隔 5ms 产生一次中断信号 , 计数时钟 CLK0 为  
2MHz , 编写实现上述功能的初始化程序。 8253 的口地址为 300H ~ 303H。 mov  
dx,303h mov al,31h out dx,al mov dx,300h mov al,00h out dx,al out dx,al

" D

填空题 两片 8259A 级联使用，可管理 \_\_\_个可屏蔽中断。 15

单选题 两台 PC 机通过串口直接通信时，通常只需要三根地址信号线，它们是 ? TXD 、 RXD 和 GND;DTR 、 RTS 和 GN;TXD 、 CTS 和 GND;.DSR 、 CTS 和 GND

填空题 逻辑地址由段地址和 \_\_\_ 组成。其中的段地址是由 \_\_\_存储。 偏移地址，段寄存器

填空题 模/数转换器的性能指标主要有 \_\_\_、精度和转换时间。 分辨率

填空题 模/数转换器的性能指标主要有分辨率、 \_\_\_和转换时间。 精度

填空题 模/数转换器的性能指标主要有分辨率、精度和 \_\_\_。 转换时间

问答题 某 8086 系统中有一片 8253 芯片，其 4 个端口为： 310H、312H、314H、316H，计数脉冲 (CLK 引脚)频率为 1MHz，按 BCD 码计数，试编写使计数器 1 输出周期为 250μ s 方波，计数器 2 对外事件计数，计满 500 个事件后输出中断请求信号的汇编程序。

```
mov dx,316h mov al,77h out dx,al mov dx,312h mov al,50h out dx,al mov al,02h out dx,al;
mov dx,316h mov al,0b1h out dx,al mov dx,314h mov al,00h out dx,al mov al,05h out dx,al
```

单选题 某 SRAM 芯片，存储容量为 64K×16 位，该芯片的地址线和数据线数目为 ? 64，16; 16，64;64，8;16,16 d

单选题 某微机字长 16 位，其存储器容量为 64KB，如果按字编址，其寻址范围是？

"0 ~ 16K 字;0 ~ 32K 字;0 ~ 16KB;0 ~ 64KB 字

" B

问答题 "某系统中有一片 8253，其四个端口地址为 310H，312H，314H，316H，计数脉冲频率为

1MHz、BCD 码计数，试编写计数器 0 输出频率为 2KHz 方波的初始化程序。（8253 方式控制字：D7D6：计数器选择；D5D4：读写控制；D3D2D1：工作方式选择 D0：计数方式选择）

```
" MOV AL ,37H MOV DX ,316H OUT DX ,AL MOV DX ,310H MOV AL ,00H
OUT DX ,AL MOV AL ,05H OUT DX ,AL
```

问答题 "某一 8255A 芯片的端口地址为 90H ~ 93H，现设置该接口芯片的 PA 口为基本输入方式、PB 口为基本输出方式，PC 口为输入方式，其方式选择控制字如下：D7=1，D6 D5 A 口工作方式，D4 A 口输入输出，D3 PC7-PC4 输入输出，D2 B 口工作方式，D1 B 口输入输出，D0 PC3-PC0 输入输出。执行如下程序段后，PB 口输出何种波形？

```
L1 : MOV AL ,01H
OUT 91H ,AL
CALL D20MS ;延时 20ms
MOV AL ,00H
OUT 91H ,AL
CALL D20MS ;延时 20ms
JMP L1
```

```
" MOV AL ,99H OUT 93H ,AL 方波
```

问答题 某一串行通信设备以异步方式进行 ASCII 字符传送，约定采用 7 位数据位、1 位偶校验位、1 位停止位，波特率为 9600。试问该设备每分钟最快能传送多少个字符 ?

57600

单选题 某一中断程序入口地址值填写在向量表的 0080H—0083H 存储单元中，则该中断对应的中断类型号一定是 ( ) "1FH;20H;21H;22H

" B

单选题 哪个寻址方式的跨段前缀不可省略？ DS：[BP];DS：[SI];DS：[DI];SS：[BP]

A

填空题 能引起中断的外部设备或内部原因称为 \_\_\_\_。 中断源

填空题 "请指出下列指令中源操作数和目标操作数的寻址方式：

ADC BX, [SI] 目标操作数 \_\_\_\_；源操作数 \_\_\_\_" 寄存器，寄存器间接

填空题 "请指出下列指令中源操作数和目标操作数的寻址方式：

ADD 100H[BX][SI], DX 目标操作数 \_\_\_\_；源操作数 \_\_\_\_

" 基址变址相对，寄存器

问答题 如果 CPU 通过 8255A 端口 C 的某一条线向外部输出连续的方波信号， 请： 说出两种实现方法； 具体说明怎样实现。 可用 2 种方法实现： 8255A 工作于方式 0

时，端口 C 可以指定为输出。每隔 1/2 方波周期改变其中一位的状态，其它位不变。就可以通过端口 C 的某一条线输出连续的方波。 用对端口 C 某一位置位 /复位的方法实现。即每隔 1/2 方波周期时间，对端口 C 的某一位交替进行置位、复位，即可从端口 C 的某一条线输出连续的方波。

填空题 如果要计数器 1 生成一正跳变信号，应选用方式 \_\_\_\_。 0

问答题 如果一个程序在执行前 ( CS ) = 0A7F0H, ( IP ) = 2B40H, 该程序的起始地址是多少？ 0AAA40H

问答题 "如果一个堆栈是从地址 1250: 0100 开始，( SP ) = 0052H, 试回答以下问题：

( 1 ) SS 段的段地址是多少？

( 2 ) 栈底的物理地址是多少？

( 3 ) 存入字数据后， SP 的内容是什么？ " 1250H, 12600H, 0050H

单选题 "若 8086 CPU 主频为 8MHz, 则其基本总线周期为 ( )

" 200ns; 500ns; 125ns; 250ns B

填空题 若 8259A ICW2 的初始值为 40H, 则在中断响应周期数据总线上出现的与 IR5 对应的中断类型码为 \_\_\_\_ 45H

单选题 若 8259A 工作在优先级自动循环方式， 则 IRQ3 的中断请求被响应并且服务完毕后， 优先权最高的中断源是？ IRQ0; IRQ2; IRQ3; IRQ4 D

填空题 "若 SS = 3240H, SP = 2000H, 栈顶的实际地址为 \_\_\_\_

" 34400H

单选题 若传输率为 2400, 收、发时钟 (RxC/TxC) 频率为 38.4KHz, 则波特率因子为 ? 1; 16; 32; 64 b

单选题 若传送率为 1200, 波特率因子 n=16, 则收、发时钟 (RxC.TxC) 的频率为 ( ) 。 "1MHz; 19.2KHz; 20KHz; 2400Hz

" B

填空题 若传送率为 1200, 波特率因子 n=16, 则收、发时钟 (RxC.TxC) 的频率为 \_\_\_\_。 19.2KHz

单选题 若二进制数为 1111.101, 则相应的十进制数为 ? 15.625; 15.5; 14.625; 14.5 A

填空题 若某中断向量为 08H, 则该中断的中断服务子程序的入口地址在中断向量表中的物理地址范围为 \_\_\_\_ ~ \_\_\_\_。 0020H-0023H

填空题 若要可编程并行芯片 8255A 三个端口均作为输入口， 则其方式选择控制字应为 \_\_\_\_。 9bh

单选题 若要使寄存器 AL 中的高 4 位不变，低 4 位全为 1，使用指令？ AND AL, 0FH;AND AL, 0F0H;OR AL, 0FH;OR AL, 0F0H C

单选题 若用 6264SRAM 芯片（8K×8 位）组成 128KB 的存储器系统，需要 ?片 6264 芯片 16;24;32;64 a

单选题 设（AL）=-68，（BL）=86，执行 SUB AL，BL 指令后，正确的结果是 。 CF=1;SF=1;OF=1;ZF=1 B

填空题 设（DS）=2000H,(DI)=1000H，指令“MOV AX,[DI+2000H]”源操作有效地址为 \_\_，物理地址为 \_\_ 3000H,23000H

填空题 设 8251A 工作于异步方式，收发时钟频率为 38.4KHz，波特率为 2400。数据格式为 7 位数据位，1 位停止位，偶校验，则 8251A 的方式字为 \_\_ 7AH

填空题 设 8253 的工作频率为 2.5MHz，若要使计数器 0 产生频率为 1KHz 的方波，则送入计数器 0 的计数初值应为 \_\_。 2500

填空题 设 8253 的计数器 1 的输入时钟频率为 1MHz，以 BCD 码计数，要求该通道每隔 5ms 输出一个正跳变信号，则其方式控制字应为 \_\_。 71h

填空题 设 8253 的计数器用于对外部事件记数，计满 100 后输出一跳变信号，若按 BCD 方式计数，则写入计数初值的指令为 MOV AL，\_\_和 OUT PORT，AL，mov al,\_\_ out port,al 00h,01h

填空题 设 8253 的计数器用于对外部事件记数，计满 100 后输出一跳变信号，若按二进制方式计数，则写入计数初值的指令为 MOV AL，\_\_和 OUT PORT，AL。 64H

单选题 设 8259A 当前最高优先级为 IR5，如果要使该中断在下一循环中变为最低优先级，则 OCW2 应设为？ 11100000;10100101;10100000;01100101 B

单选题 设 8259A 当前最高优先级为 IR5，若要使下一循环 IR2 为最低优先级，则 OCW2 应设为？ 01100010;11100000;11000010;11100010 d

问答题 "设 DS=1000H,AX=1234H, 若 8086CPU 执行完“MOV [2001H]，AX”指令后，试回答下列问题：

- (1) 目的操作数的物理地址是多少？
- (2) 目的操作数高 8 位偏移地址是多少？
- (3) AL 寄存器中的内容送到哪一个物理地址单元中？

" (1)12001H(2)2002H(3)12001H

单选题 设 DS=8225H，DI=3942H，指令 NEG BYTE PTR[DI] 操作数的物理地址是？ 85B92H;86192H;BB690H;12169H a

问答题 "设被测温度变化范围为 0 ~100，如果要求测量误差不超过 0.1，应选用分辨率为多少位的 ADC？

" 100/0.1=1000,应用 10 位的，1000 大于 2 的九次方，小于 2 的十次方

单选题 "设串行异步传送的数据格式是 7 个数据位、1 个起始位，1 个停止位、1 个校验位，波特率为 2400，则每秒钟传送的最大字符数为（）

" 100 个;120 个;10 个;240 个 d

单选题 设串行异步传送的数据格式是 7 位数据，1 位起始位，1 位停止位，1 位校验位，波特率为 4800，则每秒传送的最大字符数为？ 240 个;120 个;480 个;10 个 C

单选题 设串行异步通信的数据格式是：1 个起始位，7 个数据位，1 个校验位，1 个停止位，若传输率为 1200，则每秒钟传输的最大字符数为？ 10 个;110 个;120 个;240 个 C

单选题 设串行异步通信的数据格式是：1 位停止位，7 位数据位，1 位校验位，1 位起始位，若传输率为 1200 位/秒，则每秒传输的最大字符个数为（）。 10 个;110 个;120 个;240 个 C



填空题 设串行异步通信的数据格式是 :1 位停止位 ,7 位数据位 ,1 位校验位 ,1 位起始位 ,若传输率为 1200 位 /秒 ,则每秒传输的最大字符个数为 \_\_\_\_个。 120

单选题 设串行异步通信的数据格式是 :1 位停止位 ,7 位数据位 ,1 位校验位 ,1 位起始位 ,若传输率为 2400 位 /秒 ,则每秒传输的最大字符个数为 ( )。 "10 个;110 个;120 个;240 个"  
D

填空题 设串行异步通信的数据格式是 :1 位停止位 ,7 位数据位 ,1 位校验位 ,1 位起始位 ,若传输率为 2400 位 /秒 ,则每秒传输的最大字符个数为 \_\_\_\_个。 240

单选题 设串行异步通信时 , 数据传送的速率是 400 字符 / 秒 , 每个字符为 12 位二进制数据 , 则传送的波特率是 ( ) 12000;2400;4800;9600 c

问答题 设某 8253 通道 1 工作在方式 0 , 按 BCD 方式计数 , 计数初值为 400 , 通道 0— 控制寄存器的端口地址依次为 80H~83H , 试写出 8253 的初始化程序。 ( 8253 方式控制字 : D7D6 : 计数器选择 ; D5D4 : 读写控制 ; D3D2D1 : 工作方式选择 D0 : 计数方式选择 )

```
"MOV AL , 71H
OUT 83H , AL
MOV AL , 00H
OUT 81H , AL
MOV AL , 04H
OUT 81H , AL
"
```

单选题 设某微机系统地址总线 20 位 , 存储单元为字节 , 用 64K×1 的芯片按全译码方式构成最大容量的存储器 , 共需存储器芯片数为 ? 32 片 ;64 片 ;16 片 ;128 片 c

填空题 设微机的地址总线为 16 位 , 其 RAM 存储器容量为 32KB , 首地址为 4000H , 且地址是连续的 , 则可用的最高地址是 \_\_\_\_。 bfffh

填空题 设系统中有主、从 8259A 芯片共 3 片 , 最多能管理 \_\_\_\_级中断优先级 22

单选题 设有二进制数  $x = -1101101$  , 若采用 8 位二进制数表示 , 则  $[x]$  补 = ? 11101101;10010011;00010011;10010010 B

填空题 设有逻辑地址 1234H : 1234H , 试写出其对应的物理地址 \_\_\_\_。 13574H

单选题 设置特殊屏蔽方式的目的是 ? 屏蔽低级中断 ; 响应高级中断 ; 响应低级中断 ; 响应同级中断 C

填空题 设主片 8259A 的 IR3 上接有一从片 , IR5 上引入了一个中断申请。那么初始化时 , 主、从片的 ICW3 分别是 \_\_ , \_\_。 08H,03H

问答题 什么叫微处理器 ? 什么叫微型计算机 ? 什么叫微型计算机系统 ? 微处理器是指采用大规模集成电路技术 , 将具有运算控制功能的电路集成在一块芯片上的大规模集成电路 , 微型机即个人计算机 , 微型计算机系统是指以微型机为核心 , 配以相应的外部设备 , 及软件所构成的系统。

问答题 什么是 8086CPU 的总线周期 , 它至少需要由几个 T 状态 (时期周期 ) 组成 ? 在什么情况下需要在总线周期中插入等待周期  $T_w$  ,  $T_w$  应插入在哪里 ? 完成一次读写操作所需的时间 , 由 4 个组成 , 应插入  $t_3$  后

问答题 什么是硬件中断和软件中断 ? 在 PC 机中两者的处理过程有什么不同 ? 硬件中断是通过中断请求线输入电信号来请求处理机进行中断服务 ; 软件中断是处理机内部识别并处理的 interrupt 过程。 硬件中断一般是由中断控制器提供中断类型码 , 处理机自动转向中断处理程序 ; 软件中断完全由处理机内部形成中断处理程序的入口地址并转向中断处理程序 , 不需外部提供信息

问答题 什么是中断类型码、中断向量、中断向量表 ? 在基于 8086/8088 的微机系统中 , 中

断类型码和中断向量之间有什么关系？ 处理机可处理的每种中断的编号为中断类型码。中断向量是指中断处理程序的入口地址， 由处理机自动寻址。 中断向量表是存放所有类型中断处理程序入口地址的一个默认的内存区域。在 8086 系统中，中断类型码乘 4 得到向量表的入口，从此处读出 4 字节内容即为中断向量。

问答题 "什么是总线请求？ 8086 在最小工作模式下，有关总线请求的信号引脚是什么？

" "系统中若存在多个可控制总线的主模块时，其中之一若要使用总线进行数据传输时，需向系统请求总线的控制权，这就是一个总线请求的过程。 8086 在最小工作模式下有关总线请求的信号引脚是 HOLD 与 HLDA 。

"

问答题 "什么是总线周期？一个基本的总线周期由多少个 T 构成？

" CPU 进行一次存储器访问所需要的时间就是一个总线周期，一个基本的总线周期由 4 个 T 构成

单选题 十进制负数 -61 的八位二进制反码是？  
01000010B;01010000B;11000010B;11010000B C

单选题 十六进制数 5BF.C8 转换成二进制数是？  
1101110011111101B;010111011011.01101B;010110111111.11001B;010111011011.11001B C

填空题 "时钟周期是 CPU 的时间基准，它由计算机的 \_\_\_决定，若 8086 的时钟周期为 250ns，则基本总线周期为 \_\_\_

" 主频， 1000ns

单选题 "使汇编程序执行某种操作的命令是？

" "变量 ;指令 ;伪指令 ;宏指令

" B

单选题 "世界上第一台电子数字计算机取名为？

" ENIAC;EDSAC;UNIV AC;EDV AC A

单选题 "世界上第一台电子数字计算机研制成功的时间是？ 年

" 1936;1946;1956;1975 B

填空题 数据的输入 /输出指的是 CPU 与 \_\_\_进行数据交换。 外设

单选题 数组 ARRAY DW 12H DUP (10H DUP (0AFH)) 定义的字节数为( )。  
576H;576;288H;288 b

问答题 说明 8237A 单字节 DMA 传送数据的全过程。 "8237A 取得总线控制权以后进行单字节的 DMA 传送，传送完一个字节以后修改字节计数器和地址寄存器， 然后就将总线控制权放弃。 若 I/O 的 DMA 请求信号 DREQ 继续有效，8237A 再次请求总线使用权进行下一字节的传送。

"

单选题 "算术右移指令执行的操作是 \_\_\_\_\_。

" "符号位填 0，并顺次右移 1 位，最低位移至进位标志位 ;符号位不变，并顺次右移 1 位，最低位移至进位标志位 ;进位标志位移至符号位，顺次右移 1 位，最低位移至进位标志位 ;符

号位填 1，并顺次右移 1 位，最低位移至进位标志位 ；

" b

单选题 特殊屏蔽方式要解决的主要问题是 ？ 屏蔽所有中断 ；设置最低优先级 ；开放低级中断；响应同级中断 D

填空题 "特殊全嵌套方式要解决的主要问

题是 \_\_\_\_。 " 8259A 的级联系统中的中断嵌套

单选题 条件转移指令 " JS 的转移条件是 ？ SF=0;SF=1;CF=0;CF=1 b

单选题 通常，中断服务程序中一条 STI 指令目的是 ？ 允许低一级中断产生 ；开放所有可屏蔽中断 ；允许同级中断产生 ；允许高一级中断产生 D

单选题 "同步通信传输信息时，其特点是 ( )

" 每个字符的传送不是独立的 ；字符之间的传送时间长度可不同 ；通信双方必须同步 ；字符发送速率由数据传输率确定 c

填空题 外部中断是由 CPU 的外部中断请求信号触发的一种中断，分为 \_\_\_\_和可屏蔽中断。不可屏蔽中断

填空题 外部中断是由 CPU 的外部中断请求信号触发的一种中断，分为不可屏蔽中断和 \_\_\_\_。 可屏蔽中断

填空题 微处理器的执行工作可分作三种类型的周期 \_\_\_\_， \_\_， \_\_\_\_。 时钟周期，总线周期，指令周期

单选题 微机控制总线上传送的是？ 存储器和 I/O 设备向 CPU 传送的状态信号 ；存储器和 I/O 接口的地址 ；CPU 向存储器和 I/O 接口发出的命令信号 ；A 和 C d

填空题 微机系统的中断处理过程大致分为中断请求、 \_\_\_\_、中断处理、 中断返回 4 个过程。中断响应

单选题 为了便于实现多级中断，保存现场信息最有效的办法是采用 ？ 通用寄存器 ；堆栈 ；存储器 ；外存 b

单选题 "位操作类指令的功能是 \_\_\_\_。

" "对 CPU 内部通用寄存器或主存某一单元任一位进行状态检测 ( 0 或 1 ) ；对 CPU 内部通用寄存器或主存某一单元任一位进行状态强置 ( 0 或 1 ) ；对 CPU 内部通用寄存器或主存某一单元任一位进行状态检测或强置 ；进行移位操作

" c

单选题 "我们通常所说的 "裸机 "指的是 。

" 只装备有操作系统的计算机 ；不带输入输出设备的计算机 ；未装备任何软件的计算机 ；计算机主机暴露在外 C

填空题 物理地址是指实际的 \_\_\_\_位主存单元地址， 每个存储单元对应唯一的物理地址， 其范围是 \_\_\_\_。 20， 00000H-FFFFFFH

单选题 系统总线地址的功能是 ？ 选择主存单元地址 ；选择进行信息传输的设备 ；选择外存地址 ；指定主存和 I/O 设备接口电路的地址 d

单选题 系统总线中控制线的功能是 ？ 提供主存、 I/O 接口设备的控制信号响应信号 ；提供数据信息 ；提供时序信号 ；提供主存、 I/O 接口设备的响应信号 a

单选题 下列 8086CPU 标志寄存器 FR 的标志位中，不属于状态标志位的是 ( ) "OF;IF;AF;PF

" B

单选题 "下列程序：

NEXT : MOV AL , [SI]

MOV ES : [DI] , AL

INC SI

INC DI

LOOP NEXT

可用指令 来完成该功能。

" REP LODSB;REP STOSB;REPE SCASB;REP MOVSB D

问答题 "下列各情况影响哪些标志位？其值是什么？

- ( 1 ) 出现溢出；
- ( 2 ) 结果为零；
- ( 3 ) 结果为负数；

" OF=1,ZF=1,SF=1

问答题 "下列各情况影响哪些标志位？其值是什么？

- ( 1 ) 按单步方式处理；
- ( 2 ) 有辅助进位； " TF=1,AF=1

问答题 "下列各情况影响哪些标志位？其值是什么？

- ( 1 ) 开中断；
- ( 2 ) 有借位；
- ( 3 ) 结果中有七个 “ 1。”

" IF=1,CF=1,PF=0

单选题 "下列四条指令中错误的是 ( )。

" "MOV AX , [SI];MOV AX , [BP+DI];MOV AX , [DI];MOV AX , [BP—DI]

" D

单选题 "下列叙述中，正确的说法是？

" "编译程序、解释程序和汇编程序不是系统软件 ;故障诊断程序、排错程序、人事管理系统属于应用软件 ;操作系统、财务管理程序、系统服务程序都不是应用软件 ;操作系统和各种程序设计语言的处理程序都是系统软件

" D

单选题 "下列指令中，不正确的指令是 ( )。

" "MOV [BX+SI], AX;MOV AX, [BX + SI];MOV AX, SI;MOV AX, [BX + CX]

" D

单选题 "下列指令中，能完成将 AL 寄存器清零的有 ( ) 条。

CMP AL , AL ; SUB AL , AL ; XOR AL , AL ; MOV AL , 0"  
"1;2;3;4

" c

单选题 下列指令中源操作数的寻址方式所指出的操作数在存储单元中的有 ( ) 。其中  
ARRAY 定义为： ARRAY DW 10 DUP(1, 2, 3) MOV AX, ARRAY;MOV AX,  
BX;MOV BX, OFFSET ARRAY;MOV BX, 10 a

单选题 下列指令中源操作数的寻址方式所指出的操作数在存储单元中的有 ( )。其中 NUM 定义为：NUM DW 1000H MOV AX, BX;MOV BX, 1000H;MOV AX, [BX];MOV BX, OFFSET NUM c

单选题 "下面哪个软属系统软件 ?

" 字处理软件 ;MIS; 电子表格 ;Widows98 D

单选题 下面哪一个不属于查询传送方式的特点： ( ) "工作可靠 ;传送效率低 ;适用面宽广 ; 外设必须随时就绪

" D

单选题 下面哪一个数据传送方式不是由 CPU 控制总线的 ( )。 "无条件传送方式 ;中断传送方式 ;查询传送方式 ; DMA 方式

" D

单选题 下面是某 8086 微机内存中的部分数据 , 则中断类型号为 11H 的中断服务程序的入口地址是 ( )。 F000:F84D;A019:8ACC;CC8A:19A0;4DF8:00F0 a

单选题 "现行数据段位于存储器 BOOOOH 到 BOFFFFH 字节单元 , 则段寄存器 DS 的内容及该段长度 (字节数 )分别为 ?

" BOOOH , 1000H;O0OOH , OFFFH;BOOOH , OFFFH;BOOOH , OOFFH a

填空题 现用 2Kx8 位的静态 RAM 芯片构成 8Kx16 位存储器 , 供需此种芯片 \_\_\_\_片 , 若 CPU 输出的地址信号为 20 位 , 则可用于进行片选译码的片外地址为 \_\_\_\_位 8,9

单选题 "现有 4K × 8 位的 RAM 芯片 , 它所具有的地址线条数应是 ? 条

" 12;13 ;11 ;10 a

单选题 "相邻段地址之间的最小距离为 ?

" "16 个字节 ;64K 字节 ;1K 字节 ;256 字节

" B

填空题 向 CPU 的外部中断引脚发触发信号 , 称为 \_\_\_\_? 中断请求

单选题 需要进行刷新的存储器是 ( )。 SRAM;DRAM;ROM;EPROM b

单选题 选择 8086 最小工作方式和最大工作方式的主要区别是 ( ) 内存容量不同 ;I / O 端口数不同 ;处理器个数不同 ;数据总线位数不同 c

单选题 要管理 64 级可屏蔽中断 , 需要级联的 8259A 芯片数为 ( ) "4 片 ;8 片 ; 10 片 ;9 片

" D

单选题 要管理 64 级可屏蔽中断 , 需要级联的 8259A 芯片数为 ? 4 片 ;8 片 ;10 片 ;9 片

D

单选题 要禁止 8259A 的 IR0 的中断请求 , 则其中断屏蔽操作指令字 OCW1 应为 ?

80H;28H;E8H;01H D

填空题 一个典型的 I/O 接口电路应具备 \_\_\_\_、状态寄存器和控制寄存器。 数据寄存器

填空题 一个典型的 I/O 接口电路应具备数据寄存器、 \_\_\_\_和控制寄存器。 状态寄存器

填空题 一个典型的 I/O 接口电路应具备数据寄存器、状态寄存器和 \_\_\_\_。 控 制 寄 存器

问答题 一个具有 14 位地址 8 位数据线的存储器，能存储多少字节数据，若由 8k ×4 的芯片组成，共需多少芯片？ 能存 16KB, 需 4 片

单选题 "一个完整的计算机系统通常应包括 \_\_\_\_ ?

" \_\_\_\_

系统软件和应用软件 ;计算机及其外部设备 ;硬件系统和软件系统 ;系统硬件和系统软件

" C

单选题 "一个完整的计算机系统通常应包括 \_\_\_\_ ?

" 系统软件和应用软件 ;计算机及其外部设备 ;硬件系统和软件系统 ;系统硬件和系统软件

C

填空题 一个完整的中断过程包括 \_\_\_\_, \_\_\_\_, \_\_\_\_, \_\_\_\_四个阶段。 中断请求， 中断响应， 中断处理， 中断返回

填空题 一个中断向量占 \_\_\_\_个字节 4

填空题 一片 8255A 端口 A 有\_\_\_\_种工作方式，端口 B 有\_\_\_\_种工作方式 3,2

填空题 一片 8259A 可管理 \_\_\_\_级中断，经过级连最多可扩展为管理 \_\_\_\_级中断。 8 , 64

问答题 已有 AX=E896H，BX=3976H，若执行 ADD BX，AX 指令，则结果 BX，AX，标志位 CF，OF，ZF 各为何值？ BX=220CH；AX=E896H；CF=1；OF=0；ZF=0

单选题 "已知 8086CPU 内部 CS=1000H，DS=2000H，IP=3000H，则将要执行指令的代码存放在内存单元中的地址为 \_\_\_\_ ?

" 4000H;5000H;13000H;23000H C

填空题 已知 DS = 2000H，指令 INC WORD PTR [0200H] 的寻址方式为 \_\_\_\_ 直接寻址

单选题 已知一个 8 位寄存器的数值为 11001011，将该寄存器逻辑左移一位后，结果为 \_\_\_\_ ? 01100101;10010111;01100111;10010110 D

单选题 已知英文小写字母 d 的 ASCII 码为十进制数 100，则英文小写字母 h 的 ASCII 码为十进制数 \_\_\_\_ ? "103;104;105;106

" B

填空题 已知中断向量表中从 60H 地址开始的 4 个连续单元中的内容为 30H、40H、50H、60H，则该中断对应的类型码为 \_\_\_\_, 中断服务程序入口地址为 \_\_\_\_。

18H,6050H:4030H

单选题 以下优先级最高的是 ( ) 中断。 除法除以 0; 算术运算溢出 ; 可屏蔽 ; 非屏蔽 A

单选题 异步串行传输中起始位的个数是 ( ) 位。 0;1;2;3 B

填空题 异步串行传输中起始位的个数是 \_\_\_\_位。 1

单选题 异步串行传输中起始位为 \_\_\_\_()。 0;1;2;3 A

填空题 异步串行传输中起始位为 \_\_\_\_。 0

填空题 异步串行传输中停止位的个数是 \_\_\_\_位、 1.5 位、 2 位。 1

填空题 异步串行传输中停止位的个数是 1 位、 \_\_\_\_位、 2 位。 1.5

填空题 "异步串行传输中停止位的个数是 1 位、 1.5 位、 \_\_\_\_位。

" 2

"

单选题 异步串行传输中停止位为（ ）。 0;1;2;3 B

填空题 异步串行传输中停止位为 \_\_\_\_。 1

单选题 "异步串行通信中，收发双方必须保持 ？

" "收发时钟相同 ;停止位相同 ;数据格式和波特率相同 ;以上都正确

" D

填空题 异步串行通信中奇偶校验位为 0 表示 \_\_\_\_。 偶校验

单选题 "异步串行通信中奇偶校验位为 1 表示 \_\_\_\_。

" 奇校验

填空题 异步串行通信中数据位的个数可以是 \_\_\_\_位、 6 位、 7 位、 8 位。 5

填空题 异步串行通信中数据位的个数可以是 5 位、 \_\_\_\_位、 7 位、 8 位。 6

填空题 异步串行通信中数据位的个数可以是 5 位、 6 位、 \_\_\_\_位、 8 位。 7

填空题 异步串行通信中数据位的个数可以是 5 位、 6 位、 7 位、 \_\_\_\_位。 8

填空题 异步串行通信中一帧数据包含的内容为 \_\_\_\_、数据位、奇偶校验位、停止位。

"起始位

"

填空题 异步串行通信中一帧数据包含的内容为起始位、 \_\_\_\_、奇偶校验位、停止位。

"数据位

"

填空题 异步串行通信中一帧数据包含的内容为起始位、数据位、 \_\_\_\_、停止位。 奇偶校验位

填空题 异步串行通信中一帧数据包含的内容为起始位、数据位、奇偶校验位、 \_\_\_\_。

停止位

填空题 异步模式下， 8251A 模式寄存器 B2，B1 位为 01 时表示波特率因子的值为 \_\_\_\_。

1

填空题 异步模式下， 8251A 模式寄存器 B2，B1 位为 10 时表示波特率因子的值为 \_\_\_\_。

16

填空题 异步模式下， 8251A 模式寄存器 B2，B1 位为 11 时表示波特率因子的值为 \_\_\_\_。

64

单选题 异步模式下 8251A 模式寄存器 L2，L1 位为 00 表示数据位的个数是（ ）。 5;6;7;8

A

填空题 异步模式下 8251A 模式寄存器 L2，L1 位为 00 表示数据位的个数是 \_\_\_\_。 5

单选题 异步模式下 8251A 模式寄存器 L2，L1 位为 01 表示数据位的个数是（ ）。 5;6;7;8

B

填空题 异步模式下 8251A 模式寄存器 L2，L1 位为 01 表示数据位的个数是 \_\_\_\_。 6

单选题 异步模式下 8251A 模式寄存器 L2，L1 位为 10 表示数据位的个数是（ ）。 5;6;7;8

C

填空题 异步模式下 8251A 模式寄存器 L2，L1 位为 10 表示数据位的个数是 \_\_\_\_。 7

单选题 异步模式下 8251A 模式寄存器 L2，L1 位为 11 表示数据位的个数是（ ）。 5;6;7;8

D

填空题 异步模式下 8251A 模式寄存器 L2, L1 位为 11 表示数据位的个数是 \_\_\_\_。 8

单选题 异步模式下 8251A 模式寄存器 S2, S1 位为 01 表示停止位的个数是 ( ) 。  
1;1.5;2;3 A

填空题 异步模式下 8251A 模式寄存器 S2, S1 位为 01 表示停止位的个数是 \_\_\_\_。 1

单选题 异步模式下 8251A 模式寄存器 S2, S1 位为 10 表示停止位的个数是 ( ) 。  
1;1.5;2;3 B

填空题 异步模式下 8251A 模式寄存器 S2, S1 位为 10 表示停止位的个数是 \_\_\_\_。 1.5

单选题 异步模式下 8251A 模式寄存器 S2, S1 位为 11 表示停止位的个数是 ( ) 。  
1;1.5;2;3 C

填空题 异步模式下 8251A 模式寄存器 S2, S1 位为 11 表示停止位的个数是 \_\_\_\_。 2

单选题 用 1024 × 1 位 RAM 芯片设计一个 128KB 的存储器系统, 问需要有 ?片芯片组成 1024;2048;128;256 a

问答题 "用 16K×8 位的 RAM 芯片和译码器 74LS138 构成 64K×8 的 RAM 存储器, 与具有 64KB 寻址空间的 CPU 相连, 画出该存储器与 CPU 的连接图, 计算共需芯片总数、片内地址位数、产生片选信号的地址数及各芯片的地址范围。

" 4 片, 片内地址 14 位, 片选信号的地址 2 位, 0000h-3fffh,4000h-7fffh,8000h-bfffh,c000h-ffffh

单选题 用 2K×4 位的 RAM 芯片组成 16K 字节的存储器, 共需 RAM 芯片和片选地址分别为? 16 片和 3 位;8 片和 8 位;4 片和 3 位;32 片和 8 位 A

填空题 用 2K×8 的 SRAM 芯片组成 32K×8 的存储器, 共需 SRAM 芯片 \_\_\_\_片, 产生片选信号的地址需要 \_\_\_\_位。 16,4

填空题 "用 2K×8 位的 RAM 芯片构成 32K×16 位的存储器, 共需 RAM 芯片数、片内地址位数、产生片选信号的地址位数分别为 \_\_\_\_,\_\_\_\_,\_\_\_\_。

" 32,11,4

单选题 用 3 片 8259A 级联, 最多可管理的中断数是 ? 24 级;22 级;23 级;21 级 b

问答题 "用 8255A 作打印机接口的硬件连接和驱动程序如下所示, 8255A 的入口地址为 80H~83H, 阅读此程序回答下列问题:

所采用的数据控制方式?

所传输的字节数?

8255A 的工作方式?

MOV AL,081H

OUT 083H,AL

MOV BX,3000H

MOV CX,64H

MOV AL,0DH

OUT 083H,AL

STT: IN AL,082H

AND AL,08H

JNZ STT

MOV AL,[BX]



```

OUT 080H,AL
MOV AL,0CH
OUT 083H,AL
NOP
NOP
MOV AL,0DH
OUT 083H,AL
INC BX
DEX CX
JNZ STT
HLT"

```

(1)查询方式 ( 2 ) 100 ( 3 ) 方式 0

问答题 用 8K×8 位的 RAM 芯片 ,8K×8 位的 EPROM 芯片和 3-8 译码器 74LS138 构成一个 16K×16 位的 RAM 和 16K×16 位的 ROM 存储器 , 8086 工作在最小模式 , 各需要多少芯片 ? 画出该存储器的组成框图及其与 CPU 的连接图 , 写出各芯片的地址范围。 4 片

RAM,4 片 ROM

填空题 用 8K×8 位的 RAM 芯片组成 16K×16 的存储器时 , 片内地址和产生片选信号的地 址分别为 \_\_\_\_位和 \_\_\_\_位 13 , 1

填空题 用 8K×8 位的 RAM 芯片组成 16K×16 的存储器时 , 所需的 RAM 芯数 \_\_\_\_ 4

单选题 "用高级语言编写的程序 。

" "只能在基本种计算机上运行 ;无需经过编译或解释 , 即可被计算机直接执行 ;具有通用性和可移植性 ;几乎不占用内存空间

" C

单选题 "用汇编语言编写的程序需要经过 ( )翻译成机器语言后 , 帮能在计算机中执行。

" "编译程序 ;解释程序 ;操作系统 ;汇编程序

" D

单选题 用三片 8259A 级数是 ( )。 "24 级 ;22 级 ;23 级 ;21 级

" B ?

问答题 "有变量定义的伪指令如下 :

NUMS DW 18 DUP(4 DUP(5),23)

VAR DB 'HOW ARE YOU !', 0DH, 0AH

试问 : NUMS、VAR 变量各分配了多少存储字节 ? " NUMS 分配了 180 个字节 ;

VAR 分配了 15 个字节

单选题 "有下列程序段 :

AGAIN : MOV ES : [DI] , AL

INC DI

LOOP AGAIN

下列指令中 可完成与上述程序段相同的功能。 " REP MOVSB;REP

LODSB;REP STOSB;REPE SCASB C

单选题 "有下列指令 :

MOV AX , 1234H

MOV CL , 4

ROL AX , CL

DEC AX

MOV CX , 4

MUL CX

HLT

执行这些指令后，寄存器 AL 的值是 ?" 60H;00H;04H;A0H B

单选题 "有下列指令：

STR1 DW ,AB?

STR2 DB 16 DUP ( ? )

CNT EQU ¥ -STR1

MOV CX , CNT

MOV AX , STR1

HLT

执行这些指令后，寄存器 AX 的值是 ?" 00ABH;00BAH;4142H;4241H C

单选题 有一个八位二进制数的补码是 11111101，其相应的十进制数是 ? -3;-2;509;253

A

单选题 有一微机系统，采用 CPU 的低 10 位地址线 A0 ~ A9 作为输入 / 输出线的地址线，系统中某接口芯片内部有 16 个端口地址，该接口芯片的片选信号由地址译码器产生，则地址译码器的输入地址线一般应为 ( ) A5 ~ A9;A4 ~ A9;A2 ~ A9;A0 ~ A9 B

单选题 "与外存相比，内存的特点是 ?

" "容量小、速度快、成本高 ;容量小、速度快、成本低 ;容量大、速度快、成本高 ;容量大、速度快、成本低

" a

问答题 "源程序如下：

MOV AL , 0B7H

AND AL , 0DDH

XOR AL , 81H

OR AL , 33H

JP LAB1

JMP LAB2

试问：执行程序后 AL=?

程序将转到哪一个地址执行 ?

" 37H;LAB2

问答题 "源程序如下：

MOV CX , 9

MOV AL , 01H

MOV SI , 1000H

NEXT : MOV [SI] , AL

INC SI

SHL AL , 1

LOOP NEXT

试问：执行本程序后有： AL= ? ; SI= ? ; CX= ? ;

本程序的功能是？

" "0;1009H ;0 ;

对数据段内 1000H~1008H 单元置数，依次送入 1 , 2 , 4 , 8 , 16 , 32 , 64 , 128 , 0 共九个

"

问答题 "源程序如下：

```
MOV CL, 4
MOV AX, [2000H]
SHL AL, CL
SHR AX, CL
MOV [2000H], AX
```

试问：若程序执行前，数据段内 (2000H)=09H, (2001H)=03H，则执行后有 (2000H)=?(2001H)=?  
本程序段的功能？ " "39H；00H；

将(2000H),(2001H) 两相邻单元中存放的未组合型 BCD 码压缩成组合型 BCD"

问答题 "源程序如下：

```
CMP AX, BX
JNC L1
JZ L2
JNS L3
JNO L4
JMP L5
```

设 AX=74C3H，BX=95C3H，则程序最后将转到哪个标号处执行？试说明理由。 "

"74C3H

- 95C3H

DF00H

且有 CF=1，ZF=0，SF=1，OF=1

程序将转到 L5 标号处执行。

"

问答题 "源程序如下：

```
MOV AX, SEG TABLE ; TABLE 为表头
MOV ES, AX
MOV DI, OFFSET TABLE
MOV AL, ,0?
MOV CX, 100
CLD
REPNE SCASB
```

问该段程序完成什么功能？ " 从目的串中查找是否包含字符 ,0?，若找到则停止，否则继续重复搜索。

问答题 "源程序如下：

```
MOV AH, 0
MOV AL, 9
MOV BL, 8
ADD AL, BL
AAA
AAD
DIV AL
```

结果 AL= ? AH= ? BL= ?

" AL=01H，AH=00H，BL=08

单选题 "运算器的主要功能是 ?

" 算术运算 ;逻辑运算 ;算术运算与逻辑运算 ;函数运算 c

单选题 "运算器虽有许多部件组成,但核心部件是?

" "数据总线 ;算术逻辑运算单元 ;多路开关 ;累加寄存器

" b

单选题 "运算器由很多部件组成,其核心部分是 ?

" "数据总线 ;算术逻辑单元 ;累加器 ;多路开关

" B

问答题 在 1000H 单元中有一条二字节指令 JMP SHORT LAB,如果其中偏移量分别为 30H、6CH、0B8H,则转向地址 LAB 的值分别为 、 、 。

"1032H ; 106EH ; 10BAH

"

填空题 在 8086 CPU 中,总线接口部件 (BIU) 的功能是 \_\_,执行部件 (EU)的功能是 \_\_。

取指令,执行指令

单选题 "在 8086/8088 系统中,约定用于形成堆栈段数据物理地址的寄存器有 ()。

" "SS, SP, BP;SS, SP, BX ;DS, BX, BP;DS, SP, BP

" A

填空题 在 8086CPU 的 9 个标志位中,有 3 位为控制标志,它们是 DF,TF 及\_\_ IF

单选题 在 8086CPU 的下列 4 种中断中,需要由硬件提供中断类型码的是?

INTR;INTO;INT n;NMI A

填空题 在 8086CPU 中,由于 BIU 和 EU 分开,所以 \_\_和\_\_可以重叠操作,提高了 CPU 的利用率。 取指令,执行指令

填空题 在 8086 读存储器周期中,采样 Ready 线的目的是 \_\_ 检测存储器或 I/O 端口是否准备好数据

填空题 在 8086 读存储器周期中,采样 Ready 线的目的是 \_\_ 检查外设是否准备好

单选题 在 8086 环境下,对单片方式使用的 8259A 进行初始化时,必须放置的初始化命令字为? ICW1,ICW2,ICW3;ICW1,ICW2,ICW4;ICW1,ICW3,ICW4;ICW2,ICW3,ICW4 B

单选题 在 8086 系统中,规定内存中地址 ( )的内存单元存放中断服务程序入口地址 (即中断向量),称为中断向量表。 00000H ~ 003FFH;80000H ~ 803FFH;7F000H ~ 7F3FFH;FFC00H ~ FFFFFH a

单选题 "在 8086 系统中,规定内存中地址 ( )的内存单元存放中断服务程序入口地址 (即中断向量),称为中断向量表。

" 0000H—003FH;80000H —803FFH;7F000H —7F3FFH ;FFC00H—FFFFH A

填空题 在 8086 中,一条指令的物理地址是由 \_\_相加得到的。 (cs)\*10+(ip)

单选题 在 8253 的 6 种工作方式中,能够自动重复工作的两种方式是 ( )。 "方式 1,方式 2;方式 2,方式 3;方式 2,方式 4;方式 3,方式 5

" b

单选题 在 8259A 内部,那个寄存器是用于反映当前哪些中断源要求 CPU 中断服务的 ?

中断请求寄存器 ;中断服务寄存器 ;中断屏蔽寄存器 ;中断优先级比较器 a

单选题 在 CPU 停机方式的 DMA 操作中, CPU 与总线的关系是 ( ) "只能控制数据总线 ;只能控制地址总线 ;处于隔离状态 ;能传送所有控制信号

" C

单选题 在 CPU 与慢速变化的设备交换数据时,可以认为它们总是处于 '就绪'状态,随时可以进行数据传送,这就是 ( )。 查询传送 ;中断传送 ;DMA 方式 ;无条件传送 "D

"

单选题 "在 CPU 中跟踪指令后继地址的寄存器是 ?

" "主存地址寄存器 ;程序计数器 ;指令寄存器 ;状态条件寄存器

" b

单选题 在 DMA 方式下, CPU 与总线的关系是 ? "只能控制地址总线 ;相互成隔离状态 ;只能控制数据线 ;相互成短接状态

" B

单选题 在 DMA 方式下,将外设的数据传送到内存的路径为 ? 外设 总线 CPU 内存 ; 外设 DMAC 内存 ;外设 数据总线 内存 ;外设 总线 DMAC 内存 b

单选题 在 DMA 方式下,数据从内存传送到外设的路径是 ( ) "

内存 CPU 总线 外设 ;内存 DMAC 外设 ;内存 数据总线 外设 ;外设 内存 " C

单选题 在 DMA 方式下,外设数据输入到内存的路径是 ( )。 外 设 CPU DMAC 内存 ;外设 DMAC 内存 ;外设 存储器 ;外设 数据总线 存储器 "C

"

单选题 "在 DMA 请求中 CPU 的接收信号线是 ( )

" "HLDA;INTA;INTR;HOLD

" D

填空题 在 Intel80x86 系统中,若一个 32 位( 4 字节 )的存储字 11223344H 的地址为 10000H,则 10000H 的字节单元内容 \_\_\_\_, 10003H 的字节单元内容为 \_\_\_\_ 44H,11H

填空题 在串行通信中有两种基本的通信方式是 \_\_和\_\_。 同步,异步

单选题 在串行异步数据传送时, 如果格式规定 5 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 ( )位。 8;9;10;11 A

填空题 在串行异步数据传送时, 如果格式规定 5 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 \_\_\_\_位。 8

单选题 在串行异步数据传送时, 如果格式规定 6 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 ( )位。 8;9;10;11 B

填空题 在串行异步数据传送时, 如果格式规定 6 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 \_\_\_\_位。 9

单选题 在串行异步数据传送时, 如果格式规定 7 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 ( )位。 8;9;10;11 C

填空题 在串行异步数据传送时, 如果格式规定 7 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 \_\_\_\_位。 10

单选题 在串行异步数据传送时, 如果格式规定 8 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 ( )位。 8;9;10;11 D

填空题 在串行异步数据传送时, 如果格式规定 8 位数据位, 1 位奇偶校验位, 1 位停止位,则一组异步数据总共有 \_\_\_\_位。 11

填空题 在存储器的层次结构中 ,越远离 CPU 的存储器 ,其存取速度 \_\_, 存储容量 \_\_, 价格 \_\_  
慢,大,低

填空题 在存储器系统中实现片选的方法有 \_\_,\_\_,\_\_三种。 全译码, 部分译码, 线选

单选题 在大量数据传送时下列最好的传送方式是 ( ) 。 "无条件传送 ;中断传送 ;  
查询传送 ;DMA 传送

" "D

" ?

问答题 在对存储器芯片进行片选时 , 全译码方式、 部分译码方式和线选方式各有何特点 ?

" 全译码方式 : 存储器芯片中的每一个存储单元对应一个唯一的地址。译码需要的器件多 ; 部分译码方式 : 存储器芯片中的一个存储单元有多个地址。 译码简单 ; 线选 : 存储器芯片中的一个存储单元有多个地址。地址有可能不连续。不需要译码。

"

单选题 在计算机系统中 , 可用于传送中断请求和中断相应信号的是 ? 地址总线 ;数据总线 ;控制总线 ;都不对 C

单选题 "在软件方面 , 第一代计算机主要使用的是 。

" 机器语言 ;高级程序设计语言 ;数据库管理系统 ;BASIC 和 FORTRAN A

单选题 "在数据传输率相同的情况下 , 同步传输率高于异步传输速率的原因是 ?

" 附加的冗余信息量少 ;发生错误的概率小 ;字符或组成传送 , 间隔少 ;由于采用 CRC 循环码校验 A

单选题 在数据传输率相同的情况下 , 同步字符传输的速度要高于异步字符传输 , 其原因是 ?

字符间无间隔 ;双方通信同步 ;发生错误的概率少 ;附加的辅助信息总量少 d

单选题 在下列类型的 8086CPU 中断中 , 中断优先权最低的是 ? 除法出错中断 ;可屏蔽中断 ;不可屏蔽中断 ;单步中断 d

单选题 在下列有关中断的描述中 , 不正确的有 ()。 显示器中断是一种可屏蔽中断 ;产生硬中断的条件之一是相应外设的中断屏蔽位为 0 ;开中断时允许 CPU 响应外设的中断请求 ;中断发生时 CPU 清除 IF , 设置 TF。 d

单选题 在下面 80x86 指令中 , 合法的是 ? ADD[BX],01H;SHL CL,AX;OUT 258H,AL;MOV BX,01H D

单选题 "在异步通信方式中 , 通常采用 ( ) 来校验错误。

" 循环冗余校验码 ;奇偶校验码 ;海明校验码 ;多种校验方式的组合 b

填空题 在硬件中断中 , 不受中断允许标志位 IF 的影响的中断称为 \_\_。 不可屏蔽中断

单选题 在中断方式下 , 外设数据输入到内存的路径是 ? 外设 数据总线 内存 ;外设 数据总线 CPU 内存 ;外设 CPU DMAC 内存 ;外设 I/O 接口 CPU 内存 D

单选题 在中断向量表中 , 每个中断类型号对应于 ( ) 个字节。 1;2;4;8 C

单选题 执行 INT n 指令或响应中断时 , CPU 保护现场的次序是 ? CS IP FR;FR CS IP;IP CS FR;FR IP CS b

问答题 "执行下列程序

MOV SP,2000H

MOV AX,0F0H

MOV SI,1234H

MOV DX,5678H

PUSH SI

POP DI

SHL DX,1

TEST AX,DX

PUSH DX

HLT

请问：SP=\_\_\_\_\_；DI=\_\_\_\_\_。

" 1FFEh;1234H

单选题 "执行下列程序：

MOV AX,0

MOV BX,1

MOV CX,100

A:ADD AX,BX

INC BX

LOOP A

HLT

执行后的结果为( BX )=\_\_\_\_\_。 " 99;100;101;102 C

单选题 "执行下列两条指令后，标志位 CF 为

MOV AL,FFH

ADD AL,01H" 为 0;变反;为 1;不变 C

单选题 "执行以下程序段：

MOV AX,1234H

MOV BX,5678H

ADD AL,BL

DAA

MOV CL,AL

MOV AL,AH

ADC AL,BH

DAA

执行后，( CL )=\_\_\_\_\_。

" 12;34;56;78 A

填空题 执行指令 PUSH AX 有 SP =\_\_, 执行指令 POP AX 有 SP =\_\_ SP - 2,SP + 2

单选题 执行指令 POP BX 后,堆栈指针 SP 的变化为 ? SP-1;SP-2;SP+1;SP+2 d

单选题 执行指令 PUSH BX 后,堆栈指针 SP 的变化为 ? SP-1;SP-2;SP+1;SP+2 b

单选题 指令 MOV [BX][SI],AX 中目标操作数的寻址方式为 ? 寄存器寻址 ;基址变址 相对寻址 ;基址变址寻址 ;变址寻址 c

填空题 指令 " MOV AX,BX 源操作数的寻址方式为 \_\_ 寄存器寻址

单选题 指令 MOV AX, MASK[BX][SI] 中源操作数的寻址方式为 ? 寄存器寻址 ;变址寻址 ;基址变址寻址 ;相对基址变址寻址 D

单选题 指令 MOV AX , [3070H] 中源操作数的寻址方式为 ? 寄存器寻址 ;直接寻址 ;立即寻址 ;间接寻址 b

单选题 "指令 MOV AX,[BX][SI] 中源操作数的寻址方式是 ?

" "

寄存器间接寻址 ;变址寻址 ;相对寻址 ;基址变址寻址

" D

填空题 中断返回是由中断服务程序中的中断返回指令 \_\_来完成。 IRET

填空题 中断返回指令 IRET 总是排在 \_\_ 中断服务程序结束前

单选题 中断服务寄存器 ( ) PR;IRR;ISR;IMR C

单选题 中断号 16H 的中断向量地址的首址为 ( ) 58H;60H;62H;64H A

填空题 中断控制器 8259A 中的中断屏蔽寄存器 IMR 的作用是 \_\_ 控制中断请求能否进入优先级判决器

填空题 中断类型码为 15H 的中断,其服务程序的入口地址一定存放在 \_\_四个连续的单元中,若这四个单元的的内容为: 66H、 50H、 88H、 30H,则其服务程序的入口地址为 \_\_\_\_。

00054h-00057h,3088h:5066h

填空题 中断类型码在中断向量中一定存放在 \_\_个连续单元中 4

单选题 中断屏蔽寄存器 ( ) PR;IRR;ISR;IMR D

填空题 中断屏蔽寄存器中的某位为 \_\_时,屏蔽该位中断。 1

单选题 中断请求寄存器 ( ) PR;IRR;ISR;IMR B

单选题 中断矢量表中,中断类型号的低位字对应于中断服务程序入口地址的 ( ) 。 段地址 ;偏移地址 ;物理地址 ;有效地址 B

单选题 中断矢量表中,中断类型号的高位字对应于中断服务程序入口地址的。 段地址 ;偏移地址 ;物理地址 ;有效地址 A

单选题 中断向量 n 在中断向量表中的存放地址是 ( )。 n;2\*n;4\*n;8\*n C

问答题 中断向量表的功能是什么?已知中断类型码分别为 12H 和 0AH,它们的中断向量在中断向量表的地址是什么? 存放中断服务程序的入口地址, 00048H-0004BH 和 00028H-0002BH

问答题 中断向量表的功能是什么?已知中断类型码分别为 12H 和 0AH,它们的中断向量在中断向量表的起始地址分别是什么? 存放中断向量, 00048H 和 00028H

单选题 中断向量是 ? 子程序入口地址 ;中断服务程序入口地址 ;中断服务程序入口地址的指示器 ;中断返回地址 b

填空题 中断源按与 CPU 的相对位置关系分为 \_\_和内部中断。 外部中断

填空题 中断源按与 CPU 的相对位置关系分为外部中断和 \_\_。 内部中断



单选题 周期挪用方式常用于 \_\_\_ 方式的输入 / 输出中 ? " DMA; 中断 ; 程序传送 ; 通道

" a

单选题 " 主存贮器和 CPU 之间增加 cache 的目的是 ?

" " 解决 CPU 和主存之间的速度匹配问题 ; 扩大主存贮器容量 ; 扩大 CPU 中通用寄存器的数量 ; 既扩大主存贮器容量 , 又扩大 CPU 中通用寄存器的数量

" a

填空题 主机与外设之间的数据传送控制方式通常有三种 , 它们是程序控制方式 , DMA 方式及 \_\_ , 其中 \_\_ 方式的数据传输率最高 中断方式 , DMA 方式

单选题 " 字符 A 的 ASCII 码为 41H , 字符 a 的 ASCII 码为 () .

" 41H;42H;61H;62H C

单选题 字节变量 ARRAY 偏移地址 ( 或有效地址 ) 送寄存器 BX 的正确结果是 ? LDS BX , ARRAY; MOV BX , OFFSET ARRAY; LES BX , ARRAY; MOV BX , ARRAY B

单选题 总线宽度指的是 ( ) 的条数。 数据总线 ; 地址总线 ; 控制总线 ; 所有总线 A