

第一部分 例题与习题

第 1 章 微型计算机基础

1.1 例 题

1. 把十进制数 137.875 转化为二进制数。 P7

解：把十进制数转换成二进制数时，需要对一个数的整数部分和小数部分分别进行处理，得出结果后再合并。

整数部分：一般采用除 2 取余法

小数部分：一般采用乘 2 取整法

				余数	低位					整数	高位
2		137	-----	1	↑	0.875					
2		68	-----	0		<u>x 2</u>					
2		34	-----	0		1.750	-----	1			
2		17	-----	1		<u>x 2</u>					
2		8	-----	0		1.500	-----	1			
2		4	-----	0		<u>x 2</u>					
2		2	-----	0		1.000	-----	1			
		1	-----	1	↑						
					高位						低位

$$(137)_{10}=(10000111)_2$$

$$(0.875)_{10}=(0.1101)_2$$

$$\text{所以, } (137.875)_{10}=(10001001.111)_2$$

2. 把二进制数 10011.0111 转换为八进制数和十六进制数。 P9

解：八进制、十六进制都是从二进制演变而来，三位二进制数对应一位八进制数，四位二进制数对应一位十六进制数，从二进制向八进制、十六进制转换时，把二进制数以小数点为界，对小数点前后的数分别分组进行处理，不足的位数用 0 补足，整数部分在高位补 0，小数部分在低位补 0。

$$(10\ 011.011\ 1)_2=(010\ 011.011\ 100)_2=(23.34)_8$$

$$(1\ 0011.0111)_2=(0001\ 0011.0111)_2=(13.7)_{16}$$

3. 将八进制数 23.34 转换为二进制数。 P9

$$\text{解: } (23.34)_8=(010\ 011.011\ 100)_2=(10011.0111)_2$$

4. $X=0.1010$ ， $Y=-0.0111$ ，求 $[X-Y]_{\text{补}}$ ，并判断是否有溢出？ P11

$$\text{解: } [X-Y]_{\text{补}}=[X]_{\text{补}}+[-Y]_{\text{补}}$$

$$[X]_{\text{补}}=0.1010 \quad [Y]_{\text{补}}=1.1001 \quad [-Y]_{\text{补}}=0.0111$$

$$\begin{array}{r} 0.1010 \\ + 0.0111 \\ \hline 1.0001 \end{array}$$

说明：当异号相减运算时，通过补码，减法运算转化为两个正数的加法运算，结果为负（符号位为 1），表示运算结果溢出。

5. 10010101B 分别为原码、补码、BCD 码表示时，对应的十进制数为多少？

解：[X]_原=10010101，X= - 21

[X]_补=10010101，[X]_原=11101011，X= - 107

[X]_{BCD}=10010101，X=95

6. 简述计算机为什么能实现自动连续的运行？

解：计算机能实现自动连续的运行，是由于计算机采用了存储程序的工作原理。把解决问题的计算过程描述为由许多条指令按一定顺序组成的程序，然后把程序和处理所需要的数据一起输入到计算机的存储器中保存起来。计算机接收到执行命令后，由控制器逐条取出并执行指令，控制整个计算机协调地工作，从而实现计算机自动连续的运行。

1.2 习 题

1. 选择题

(1) 8086 是 ()。 P1

A. 微机系统 B. 微处理器 C. 单板机 D. 单片机

(2) 下列数中最小的数为 ()。 P7

A. (101001)₂ B. (52)₈ C. (2B)₁₆ D. (50)₁₀

(3) 下列无符号数中，其值最大的数是 ()。 P7

A. (10010101)₂ B. (227)₈ C. (96)₁₆ D. (150)₁₀

(4) 设寄存器的内容为 10000000，若它等于 - 127，则为 ()。 P10

A. 原码 B. 补码 C. 反码 D. ASCII 码

(5) 在小型或微型计算机里，普遍采用的字符编码是 ()。 P13

A. BCD 码 B. 16 进制 C. 格雷码 D. ASCII 码

(6) 若机器字长 8 位，采用定点整数表示，一位符号位，则其补码的表示范围是 ()。 P12

A. $-(2^7 - 1) \sim 2^7$ B. $-2^7 \sim 2^7 - 1$
C. $-2^7 \sim 2^7$ D. $-(2^7 - 1) \sim 2^7 - 1$

(7) 二进制数 00100011，用 BCD 码表示时，对应的十进制数为 ()。 P14

A. 23 B. 35 C. 53 D. 67

(8) 已知 [X]_补=10011000，其真值为 ()。 P10

A. - 102 B. - 103 C. - 48 D. - 104

(9) 二进制数 10100101 转化为十六进制是 ()。 P7

A. 105 B. 95 C. 125 D. A5

(10) 连接计算机各部件的一组公共通信线称为总线，它由 ()。 P4

A. 地址总线、数据总线组成 B. 地址总线和控制总线组成
C. 数据总线和控制总线组成 D. 地址总线、数据总线和控制总线组成

(11) 计算机硬件系统应包括 ()。 P3

A. 运算器、存储器、控制器 B. 主机与外围设备

C. 主机和实用程序 D. 配套的硬件设备和软件系统

(12) 计算机硬件能直接识别和执行的只有()。

A. 高级语言 B. 符号语言 C. 汇编语言 D. 机器语言

(13) 完整的计算机系统是由()组成的。 P3

A . 主机与外设 B . CPU 与存储器
C . ALU 与控制器 D . 硬件系统与软件系统

(14) 计算机内进行加、减法运算时常采用()。 P10

A . ASCII 码 B . 原码 C . 反码 D . 补码

(15) 下列字符中，ASCII 码值最小的是()。 P13

A . a B . A C . x D . Y

(16) 下列字符中，其 ASCII 码值最大的是()。 P13

A . D B . 9 C . a D . y

(17) 目前制造计算机所采用的电子器件是 ()。 P1

A．中规模集成电路 B．超大规模集成电路
C．超导材料 D．晶体管

(18) 计算机中的 CPU 指的是 ()。 P3

A. 控制器
B. 运算器和控制器
C. 运算器、控制器和主存
D. 运算器

(19) 计算机发展阶段的划分通常是按计算机所采用的 ()。 P1

A. 内存容量
B. 电子器件
C. 程序设计语言
D. 操作系统

(20) 计算机系统总线中，可用于传送读、写信号的是()。 P4

A . 地址总线 B . 数据总线
C . 控制总线 D . 以上都不对

(21)通常所说的“裸机”指的是()。 P4-P5

A. 只装备有操作系统的计算机
B. 不带输入输出设备的计算机
C. 未装备任何软件的计算机
D. 计算机主机暴露在外

(22) 计算机的字长是指 ()。 P14

A . 32 位长的数据
B . CPU 数据总线的宽度
C . 计算机内部一次并行处理的二进制数码的位数
D . CPU 地址总线的宽度

(23) 计算机运算速度的单位是 MIPS，其含义是()。 P15

A. 每秒钟处理百万个字符 B. 每分钟处理百万个字符
C. 每秒钟执行百万条指令 D. 每分钟执行百万条指令

(24) 键盘输入 1999 时, 实际运行的 ASCII 码是()。P13

A . 41H49H47H46H B . 51H59H57H56H
C . 61H69H67H66H D . 31H39H39H39H

2. 填空题

(1) 计算机中的软件分为两大类：_____软件和_____软件。 P5

- (2) 部件间进行信息传送的通路称为 _____。 P4
- (3) 为判断溢出,可采用双符号位补码进行判断,此时正数的符号用 _____ 表示,负数的符号用 _____ 表示。 P11
- (4) 8 位二进制补码所能表示的十进制整数范围是 _____。 P11
- (5) 用 16 位二进制数表示的无符号定点整数,所能表示的范围是 _____。 P12
- (6) 若 $[X]_{\text{补}}=00110011\text{B}$, $[Y]_{\text{补}}=11001100\text{B}$, $[X - Y]_{\text{补}}=_____ \text{B}$ 。 P11
- (7) 十进制数 255 的 ASCII 码,表示为 _____,用压缩 BCD 码表示为 _____,其十六进制数表示为 _____。 P13
- (8) 总线是连接计算机各部件的一组公共信号线,它是计算机中传送信息的公共通道,总线由 _____、 _____ 和控制总线组成。 P4
- (9) 数据总线用来在 _____ 与内存存储器(或 I/O 设备)之间交换信息。 P16
- (10) 在微机的三组总线中, _____ 总线是双向的。 P4
- (11) 地址总线由 _____ 发出,用来确定 CPU 要访问的内存单元(或 I/O 端口)的地址。 P4
- (12) 以微处理器为基础,配上 _____ 和输入输出接口等,就成了微型计算机。
3. 将下列十进制数分别转换成二进制数、十六进制数。 P10
- (1) 124.625 (2) 635.05 (3) 301.6875 (4) 3910
4. 将二进制数 1101.101B、十六进制数 2AE.4H、八进制数 42.57Q 转换为十进制数 P8。
5. 用 8 位二进制数表示出下列十进制数的原码、反码和补码。 P10
- (1) + 127 (2) - 127 (3) + 66 (4) - 66
6. 设机器字长 16 位,定点补码表示,尾数 15 位,数符 1 位,问: P12
- (1) 定点整数的范围是多少?
- (2) 定点小数的范围是多少?
7. 请写出下列字母、符号、控制符或字符串的 ASCII 码。 P13
- (1) B (2) h (3) SP(空格) (4) 5 (5) \$
- (6) CR(回车) (7) LF(换行) (8) * (9) Hello
8. 什么是微处理器、微型计算机、微型计算机系统? P1
9. 简述数据总线和地址总线的特点。 P4
10. 衡量微机系统的主要性能指标有哪些? P14

第 2 章 16 位和 32 位微处理器

2.1 例 题

1. 简述 8086 总线分时复用的特点。 P25

解：为了减少引脚信号线的数目，8086 微处理器有 21 条引脚是分时复用的双重总线，即 $AD_{15} \sim AD_0$ ， $A_{19}/S_6 \sim A_{16}/S_3$ 以及 \overline{BHE}/S_7 。这 21 条信号线在每个总线周期开始 (T_1) 时，用来输出所寻址访问的内存或 I/O 端口的地址信号 $A_{19} \sim A_0$ 以及“高 8 位数据允许”信号 \overline{BHE} ；而在其余时间 ($T_2 \sim T_4$) 用来传输 8086 同内存或 I/O 端口之间所传送的数据 $D_{15} \sim D_0$ 以及输出 8086 的有关状态信息 $S_7 \sim S_3$ 。

2. 何为时钟周期？它和指令周期、总线周期三者之间的关系是什么？ P36

解：(1) 时钟脉冲的重复周期称为时钟周期。时钟周期是 CPU 的时间基准，由 CPU 的主频决定。

(2) 指令周期是执行一条指令所需要的时间，包括取指令、译码和执行指令的时间。指令周期由一个或多个总线周期组成，不同指令的指令周期所包含的总线周期个数是不同的，它与指令的性质与寻址方式有关。

(3) 一个总线周期至少由 4 个时钟周期组成，分别表示为 T_1 、 T_2 、 T_3 、 T_4 。

3. 8086 有哪两种工作方式？主要区别是什么？

解：微处理器有两种工作方式：最小方式和最大方式。

(1) 系统中只有一个 CPU，对存储器和 I/O 接口的控制信号由 CPU 直接产生的单处理机方式称为最小方式，此时 $\overline{MN}/\overline{MX}$ 接高电平； P44

(2) 对存储器和 I/O 接口的控制信号由 8288 总线控制器提供的多处理机方式称为最大方式，此时 $\overline{MN}/\overline{MX}$ 接低电平，在此方式下可以接入 8087 或 8089。

4. 有一个 16 个字的数据区，它的起始地址为 70A0H : DDF6H，如下图所示。请写出这个数据区首、末字单元的物理地址。 P56

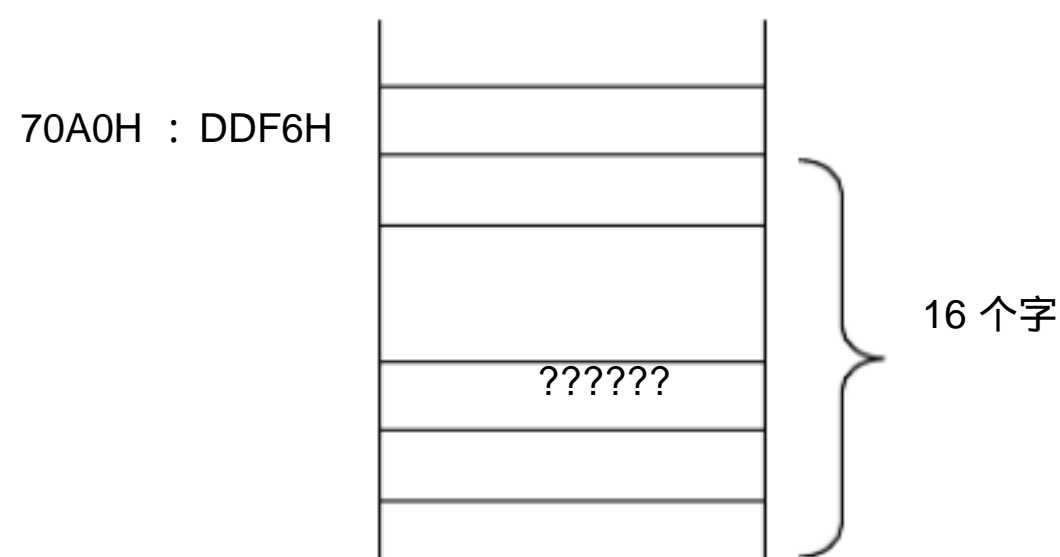


图 1.2.1 存储器单元分布图

解：首地址 = $70A00H + DDF6H = 7E7F6H$

末地址 = $7E7F6H + 16 \times 2 - 2 = 7E7F6H + 20H - 2H = 7E814H$

5. 根据 8086 存储器读写时序图，回答如下问题： P15

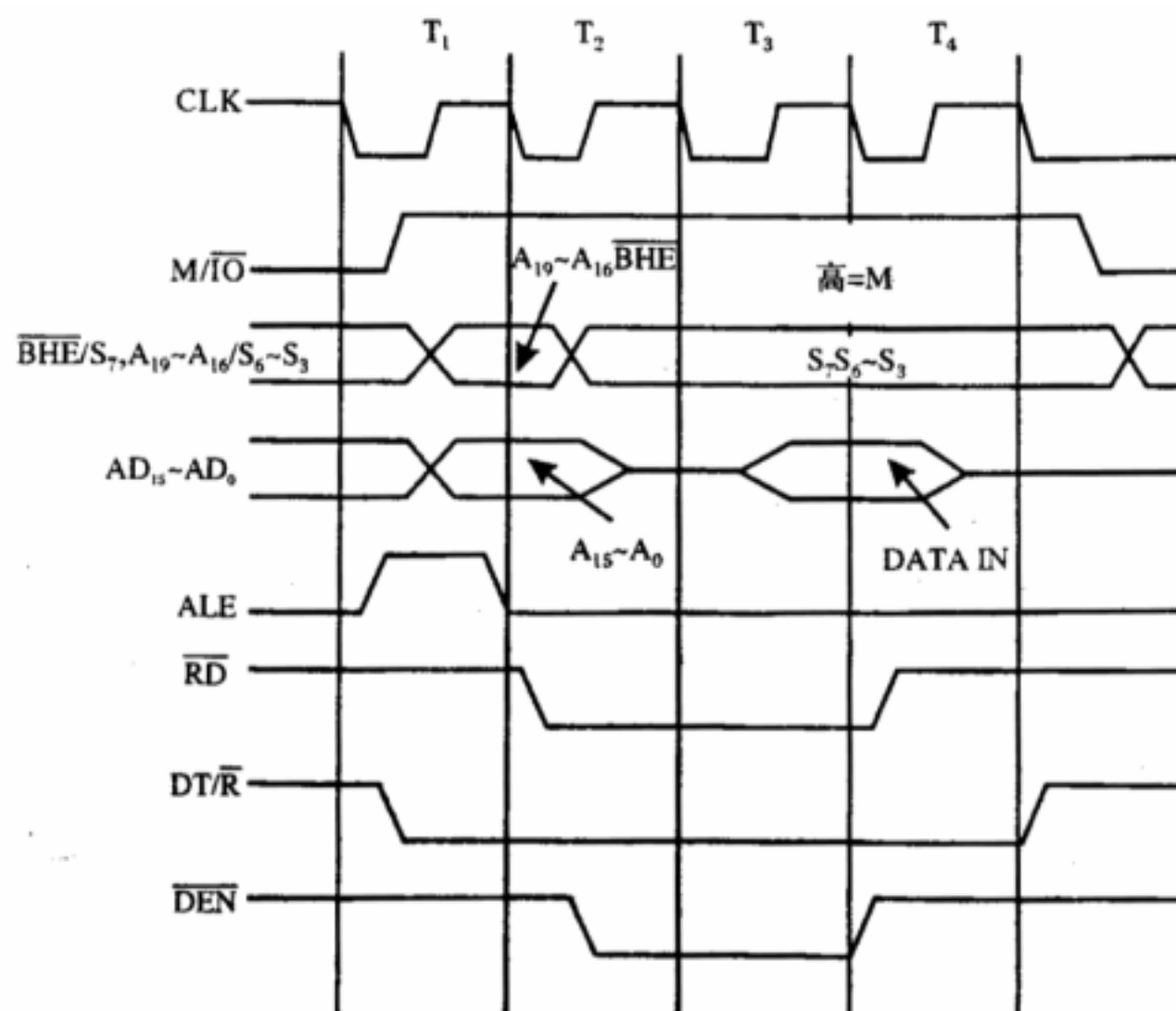


图 1.2.2 存储器读周期时序图

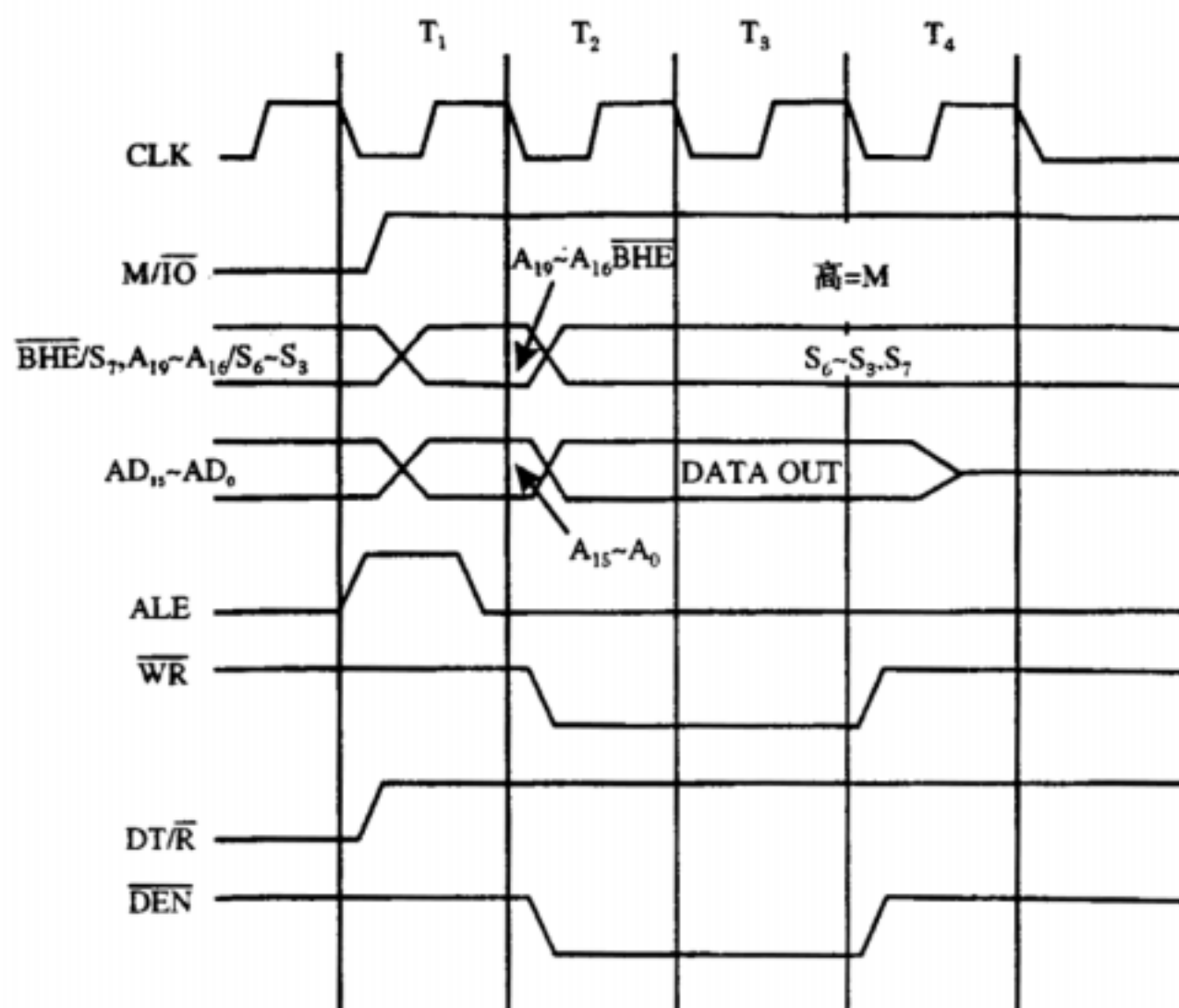


图 1.2.3 存储器写周期时序图

(1) 地址信号在哪段时间内有效? P27

(2) 读操作和写操作的区别? P38

(3) 存储器读写时序与 I/O 读写时序的区别? P38

(4) 什么情况下需要插入等待周期 T_w ? P40

解:(1) 在 T_1 周期, 双重总线 $AD_{15} \sim AD_0$, $A_{19}/S_6 \sim A_{16}/S_3$ 上输出要访问的内存单元的
地址信号 $A_{19} \sim A_0$ 。

(2) 读操作和写操作的主要区别是:

DT/\bar{R} 控制信号在读周期中为低电平, 在写周期中为高电平。

在读周期中, \bar{RD} 控制信号在 $T_2 \sim T_3$ 周期为低电平 (有效电平); 在写周期中, \bar{WR}
控制信号为低电平 (有效电平)。

在读周期中, 数据信息一般出现在 T_2 周期以后。在 T_2 周期, $AD_{15} \sim AD_0$ 进入高阻
态, 此时, 内部引脚逻辑发生转向, 由输出变为输入, 以便为读入数据作准备。而在写周期
中, 数据信息在双重总线上是紧跟在地址总线有效之后立即由 CPU 送上的, 两者之间无高
阻态。

(3) 存储器操作同 I/O 操作的区别是:

在存储器周期中, 控制信号 $M/I/O$ 始终为高电平; 而在 I/O 周期中, $M/I/O$ 始终为低电
平。

(4) CPU 在每个总线周期的 T_3 状态开始采样 $READY$ 信号, 若为低电平, 则表示被访
问的存储器或 I/O 设备的数据还未准备好, 此时应在 T_3 状态之后插入一个或几个 T_w 周期,
直到 $READY$ 变为高电平, 才进入 T_4 状态, 完成数据传送, 从而结束当前总线周期。

2.2 习 题

1. 选择题

(1) 在 8086/8088 的总线周期中, ALE 信号在 T_1 期间有效。它是一个 ()。P41

- A. 负脉冲, 用于锁存地址信息
- B. 负脉冲, 用于锁存数据信息
- C. 正脉冲, 用于锁存地址信息
- D. 正脉冲, 用于锁存数据信息

(2) 8086/8088 的最大模式和最小模式相比至少需增设 ()。P42

- A. 数据驱动器
- B. 中断控制器
- C. 总线控制器
- D. 地址锁存器

(3) 在 8086CPU 中, 不属于总线接口部件的是 () P196

- A. 20 位的地址加法器
- B. 指令队列
- C. 段地址寄存器
- D. 通用寄存器

(4) 在 8088 系统中, 只需 1 片 8286 就可以构成数据总线收发器, 而 8086 系统中构成
数据总线收发器的 8286 芯片的数量为 ()。P33

- A. 1
- B. 2
- C. 3
- D. 4

(5) CPU 内部的中断允许标志位 IF 的作用是 ()。 P9

- A . 禁止 CPU 响应可屏蔽中断
- B . 禁止中断源向 CPU 发中断请求
- C . 禁止 CPU 响应 DMA 操作
- D . 禁止 CPU 响应非屏蔽中断

(6) 在 8086 的存储器写总线周期中, 微处理器给出的控制信号 (最小模式下) \overline{WR} , \overline{RD} , M/\overline{IO} 分别是 ()。

- A . 1, 0, 1
- B . 0, 1, 0
- C . 0, 1, 1
- D . 1, 0, 0

(7) 当 8086CPU 从总线上撤消地址, 而使总线的低 16 位置成高阻态时, 其最高 4 位用来输出总线周期的 ()。 P10

- A . 数据信息
- B . 控制信息
- C . 状态信息
- D . 地址信息

(8) 8086CPU 在进行 I/O 写操作时, M/\overline{IO} 和 DT/\overline{R} 必须是 ()。

- A . 0, 0
- B . 0, 1
- C . 1, 0
- D . 1, 1

(9) 若在一个总线周期中, CPU 对 READY 信号进行了 5 次采样, 那么该总线周期共包含时钟周期的数目为 ()。

- A . 5
- B . 6
- C . 7
- D . 8

(10) 8086 系统复位后, 下面的叙述错误的是 ()。

- A . 系统从 FFFF0H 处开始执行程序
- B . 系统此时能响应 INTR 引入的中断
- C . 系统此时能响应 NMI 引入的中断
- D . DS 中的值为 0000H

(11) CPU 访问内存时, \overline{RD} 信号开始有效对应的状态是 ()。

- A . T_1
- B . T_2
- C . T_3
- D . T_4

(12) 下列说法中属于最小工作模式特点的是 ()。 P31

- A . CPU 提供全部的控制信号
- B . 由编程进行模式设定
- C . 不需要 8286 收发器
- D . 需要总线控制器 8288

(13) 8088CPU 的指令队列缓冲器由 () 组成。 P18

- A . 1 字节移位寄存器
- B . 4 字节移位寄存器
- C . 6 字节移位寄存器
- D . 8 字节移位寄存器

(14) 在 8086/8088CPU 中, 与 DMA 操作有关的控制线是 ()。 P28

- A . NMI
- B . HOLD
- C . INTR
- D . INTA

(15) 8086CPU 中, 不属于 EU 部分的寄存器是 () P19

- A . IP
- B . BP
- C . DI
- D . SP

2. 填空题

(1) 8086/8088 微处理器被设计为两个独立的功能部件: _____ 和 _____。 P10

- (2) 当 8086 进行堆栈操作时，CPU 会选择 _____ 段寄存器来形成 20 位堆栈地址 P22。
- (3) 8086CPU 时钟频率为 5MHz 时，它的典型总线周期为 _____ ns。 P36
- (4) 8086CPU 的最大方式和最小方式是由引脚 _____ 信号的状态决定。 P25
- (5) 当 Intel 8086 工作在最大方式时，需要 _____ 芯片提供控制信号。 P34
- (6) 若 8086 系统用 8 位的 74LS373 来作为地址锁存器，那么需要 _____ 片这样的芯片。 P33
- (7) 根据功能不同，8086 的标志位寄存器可分为 _____ 标志和 _____ 标志。 P21
- (8) 8086/8088CPU 中与中断操作有关的控制标志位是 _____，与串操作有关的控制标志位是 _____，与单步操作有关的控制标志位是 _____。 P21
- (9) 8086CPU 在执行指令过程中，当指令队列已满，且 EU 对 BIU 又没有总线访问请求时，BIU 进入 _____ 状态。 P19
- (10) 复位后，8086 将从 _____ 地址开始执行指令。 P37
- (11) 8086/8088CPU 的 $A_{19}/S_6 \sim A_{16}/S_3$ 在总线周期的 T_1 期间，用来输出 _____ 位地址信息中的 _____ 位，而在其它时钟周期内，用来输出 _____ 信息。 P27
- (12) 8086CPU 工作在最小模式下，控制数据流方向的信号是 _____、_____、_____、_____、_____。 P27
- (13) 当 8086/8088CPU 在进行写数据操作时，控制线 \overline{RD} 、 \overline{WR} 应分别输出 _____ 电平、_____ 电平。 P27
- (14) 为了减轻总线负载，总线上的部件大都具有三态逻辑，三态逻辑电路输出信号的三个状态是 _____、_____、_____。 P28
3. 完成下列各式补码运算，并根据结果设置标志位 SF、ZF、CF、OF。 P21
- (1) $96 + (-19)$ (2) $90 + 107$
- (3) $(-33) + 14$ (4) $(-33) + (-14)$
4. 写出下列存储器地址的段地址、偏移地址和物理地址。 P20
- (1) 2314H : 0035H (2) 1FD0H : 000AH
5. 在 8086 系统中，下一条指令所在单元的物理地址是如何计算的？ P22
6. 若某存储器容量为 2KB，在计算机存储系统中，其起始地址为 2000H : 3000H，请计算出该存储器物理地址的范围。 P22
7. 8086 的复位信号是什么？有效电平是什么？CPU 复位后，寄存器和指令队列处于什么状态？ P27
8. 8086CPU 标志寄存器中的控制位有几个？简述它们的含义。 P21
9. 设 8088 的时钟频率为 5MHz，总线周期中包含 2 个 T_w 等待周期。问： P36
- (1) 该总线周期是多少？
- (2) 该总线周期内对 READY 信号检测了多少次？
10. 8086CPU 与 8088CPU 的主要区别有哪些？ P16
11. 8086/8088CPU 由哪两部分构成？它们的主要功能是什么？ P17
12. 8086CPU 系统中为什么要用地地址锁存器？ P32
13. 8086/8088CPU 处理非屏蔽中断 NMI 和可屏蔽中断 INTR 有何不同？ P28
14. 简述 8086/8088CPU 中指令队列的功能和工作原理。 P37
15. 简述 8086/8088CPU 中 DEN、DT/R 控制线的作用。 P29

- 16 . 说明空闲状态的含义。
- 17 . 简述时钟发生器 8284 的功能。
- 18 . 简要说明 8086、80286、80386CPU 的主要区别。

第 3 章 16 位/32 位微处理器指令系统

3.1 例 题

1. 指出下列指令中源操作数的寻址方式。

- (1) MOV AX, 002FH
- (2) MOV BX, [SI]
- (3) MOV CX, [BX+SI+2]
- (4) MOV DX, DS: [1000H]
- (5) MOV SI, BX

解：(1) 立即寻址

- (2) 寄存器间接寻址
- (3) 基址变址寻址
- (4) 直接寻址
- (5) 寄存器寻址

2. 若寄存器 AX、BX、CX、DX 的内容分别为 18, 19, 20, 21 时, 依次执行 PUSH AX, PUSH BX, POP CX, POP DX 后, 寄存器 CX 的内容为多少?

解：执行 PUSH AX 指令后, 将 18 压入堆栈, $(SP) - 2 = SP$;

执行 PUSH BX 指令后, 将 19 压入堆栈, $(SP) - 2 = SP$;

执行 POP CX 指令后, 将 19 从堆栈中弹出, 放入 CX, $(SP) + 2 = SP$;

执行 POP DX 指令后, 将 18 从堆栈中弹出, 放入 DX, $(SP) + 2 = SP$;

故上述四条指令执行后, $(CX) = 19$ 。

3. 指出下列指令的错误所在:

- (1) MOV AL, SI
- (2) MOV BL, [SI][DI]
- (3) XCHG CL, 100
- (4) PUSH AL
- (5) IN AL, 256
- (6) MOV BUF, [SI]
- (7) SHL AL, 2
- (8) MOV DS, 2000H
- (9) MUL 100
- (10) MOV AL, BYTE PTR SI

解：(1) AL、SI 的数据类型不匹配

(2) 不允许同时使用变址寄存器 SI、DI, 正确的基址变址寻址方式中应运用一基址、一变址寄存器;

(3) 只能在寄存器与存储器单元或寄存器之间交换数据;

- (4) 只能向堆栈中压入字类型数据；
- (5) I/O 端口地址若超过 8 位，应该由 DX 寄存器提供；
- (6) 两操作数不能同时为存储器操作数；
- (7) 移位次数大于 1，应该由 CL 寄存器提供；
- (8) 立即数不能直接送给段寄存器；
- (9) 乘法指令的操作数不能是立即数；
- (10) PTR 算符不能运用于寄存器寻址方式。

4. 执行下列指令序列后，AX 和 CF 中的值是多少？

```
STC
MOV    CX , 0403H
MOV    AX , 0A433H
SAR    AX , CL      P73
XCHG   CH , CL      P62
SHL    AX , CL
```

解：

STC；CF=1。

MOV CX, 0403H；(CX) = 0403H

MOV AX, 0A433H；(AX)=0A433H

SAR AX, CL；算术右移 3 位，(AX)=0F486H

XCHG CH, CL；互换 CH、CL 中内容，(CX)=0304H

SHL AX, CL；逻辑左移 4 位，(AX)=4860H，CF=1

所以，(AX)=4860H，CF=1。

5. 设计指令序列，完成下列功能：

- (1) 写出将 AL 的最高位置 1，最低位取反，其它位保持不变的指令段。
- (2) 写出将 AL 中的高四位和低四位数据互换的指令段。
- (3) 检测 AL 中的最高位是否为 1，若为 1，则转移到标号 NEXT 处，否则顺序执行，请用两条指令完成之。
- (4) 写出将立即数 06H 送到口地址为 3F00H 的端口的指令序列。

解：

(1) OR AL, 80H

XOR AL, 01H

(2) MOV CL, 4

ROR AL, CL P75

(3) TEST AL, 80H

JNZ NEXT

(4) MOV AL, 06H

MOV DX, 3F00H

OUT DX, AL P65

3.2 习 题

1. 选择题

- (1) 标志寄存器中属于控制标志位的是 ()。 P64
A . DF、OF、SF B . DF、IF、TF
C . OF、CF、PF D . AF、OF、SF
- (2) 已知某操作数的物理地址是 2117AH，则它的段地址和偏移地址可能是 ()。 P64。
A . 2108H : 00EAH B . 2100H : 117AH
C . 2025H : 0F2AH D . 2000H : 017AH
- (3) 8086 在基址变址的寻址方式中，基址、变址寄存器分别是 ()。 P60
A . AX 或 CX、BX 或 CX B . BX 或 BP、SI 或 DI
C . SI 或 BX、DX 或 DI D . CX 或 DI、CX 或 SI
- (4) 下列指令中，正确的一条是 ()。
A . MOV CS, BX B . MOV AX, TAB2-TAB1+100
C . OUT CX, AL D . INC [SI]
- (5) 下列指令执行后有可能影响 CS 值的指令数目是 ()。 P61
JMP、MOV、RET、ADD、INT
JC、LODS、CALL、MUL、POP
A . 3 B . 4 C . 5 D . 6
- (6) 设 (SS)=338AH，(SP)=0450H，执行 PUSH BX 和 PUSHF 两条指令后，堆栈顶部的物理地址是 ()。 P59
A . 33CECH B . 33CF2H
C . 33CF4H D . 33CE8H
- (7) 若 (AX) = -15，要得到 (AX) = 15 应执行的指令是 ()。 P59
A . NEG AX B . NOT AX
C . INC AX D . DEC AX
- (8) 若 (SP)=0124H，(SS)=3300H，在执行 RET 4 这条指令后，栈顶的物理地址为 ()。 P63。
A . 33120H B . 3311EH C . 33128H D . 3312AH
- (9) 已知程序序列为： P65
ADD AL, BL
JNO L1
JNC L2
若 AL 和 BL 的内容有以下四组给定值，使该指令序列转向 L2 执行的给定值是 ()。 P65。
A . (AL) = 0B6H、(BL) = 87H
B . (AL) = 05H、(BL) = 0F8H
C . (AL) = 68H、(BL) = 74H
D . (AL) = 81H、(BL) = 0A2H
- (10) 以下三指令执行后，(DX) = ()。 P65
MOV DX, 0
MOV AX, 0FFABH
CWD
A . 0FFABH B . 0 C . 0FFFFH D . 无法确定

- (11) 设 (AX)=0C544H , 在执行指令 ADD AH , AL 后 , 相应的状态为 ()。
- A . CF=0、OF=0 B . CF=0、OF=1
C . CF=1、OF=0 D . CF=1、OF=1
- (12) 将累加器 AX 内容清零的错误指令是 ()。
- A . AND AX , 0 B . XOR AX , AX
C . SUB AX , AX D . CMP AX , AX
- (13) 将变量 BUF 的偏移地址送入 SI 的正确指令是 ()。
- A . MOV [SI] , BUF B . MOV SI , BUF
C . LEA SI , BUF D . MOV OFFSET BUF , SI
- (14) INC 指令不影响 () 标志。
- A . OF B . CF C . ZF D . SF
- (15) 下列判断累加器 AX 内容是否为全 0 的 4 种方法中 , 正确的有 () 种。
- SUB AX , 0 XOR AX , 0
JZ L1 JZ L1
OR AX , AX TEST AX , 0FFFFH
JZ L1 JZ L1
- A . 1 B . 2 C . 3 D . 4
- (16) 设 AL 中已有压缩型 BCD 码 , 为实现对 AL 的减 1 操作 , 可选用的指令序列是 ()。
- A . DEC AL B . SBB AL , 0
AAS DAS
C . SUB AL , 1 D . SUB AL , 1
AAS DAS
- (17) 已知 AX , BX 中均为带符号数 , 当进行字相除时 , 下面指令或指令序列正确的是 ()。
- A . DIV BX B . CWD
IDIV BX
C . XOR DX , DX D . CBW
DIV BX IDIV BX
- (18) 条件转移指令 JNBE 产生转移的条件是 ()
- A . CF=0 AND ZF=0 B . CF=0 AND ZF=1
C . CF=1 AND ZF=0 D . CF=1 AND ZF=1
- (19) 设 BX=0002H , DI=10A5H , DS=1100H , BP=0100H , CS=2100H
下列指令中包含的物理转移地址是 ()
- LAB DW 0600H , 0640H , 06A0H , 06C0H
JMP LAB[BX]
- A . 116A0H B . 11640H C . 21640H D . 216A0H
- (20) 在下列指令中 , 隐含使用 AL 寄存器的指令有 () 条。
- AAA MOVSB MUL BH
CBW SCASB XLAT
- A . 2 B . 3 C . 4 D . 5

(21) 已知 (SS)=1000H, (SP)=2000H, (BX)=283FH, 指令 CALL WORD PTR[BX] 的机器代码是 0FF17H, 该指令的起始地址为 1000H, 试问执行该指令后, 内存单元 11FFE H 中的内容是 ()。

A. 28H B. 3FH C. 00H D. 02H

(22) 设 AL 中的值为 84H, CF=1, 执行 RCR AL, 1 指令后, AL 中的值和 CF 分别为 ()。

A. 0C2H、1 B. 42H、1 C. 0C2H、0 D. 42H、0

(23) 能够将 CF 置 1 的指令是 ()。

A. CLC B. CMC C. NOP D. STC

(24) 执行下列三条指令后, AX 寄存器中的内容是 ()。

MOV AX, '8'

ADD AL, '9'

AAA

A. 0071H B. 0107H C. 0017H D. 0077H

(25) 下列指令执行后, 能影响标志位的指令是 ()。

A. LOOPNZ NEXT B. JNZ NEXT

C. MOV AX, 2400H D. INT 21H

(26) 若 (DX)=1234H, (IP)=5678H, 执行 JMP DX 指令后, 寄存器变化正确的是 ()。

A. (DX)=1234H、(IP)=5678H

B. (DX)=1234H、(IP)=1234H

C. (DX)=5678H、(IP)=5678H

D. (DX)=5678H、(IP)=1234H

(27) 对于下列程序段:

AGAIN: MOV ES:[DI], AL

INC DI

LOOP AGAIN

在下列指令中, 可完成与上述程序段相同功能的指令是 ()。

A. REP MOVSB B. REP STOSB

C. REP LODSB D. REP SCASB

2. 填空题

(1) 与指令 "MOV BX, OFFSET DATA" 等效的指令是 _____。

(2) 写出将寄存器 BX 的内容求补的正确指令是 _____。

(3) 使 AL 中的操作数 0、1 位变反, 其它位不变的指令是 _____。

(4) 假定 (SP)=0100H, (AX)=2107H, 执行指令 PUSH AX 后, 存放数据 21H 的偏移地址是 _____。

(5) 设 (CS)=3100H, (DS)=40FFH, 并且两段空间均为 64K 个单元, 那么这两段的重叠区域为 _____ 个单元。

(6) 若物理地址为 2D8C0H, 偏移量为 B6A0H, 则段地址为 _____。

(7) 执行下列指令后,

MOV AL, BL

NOT AL

```
XOR    AL , BL
OR     BL , AL
(AL)= _____ , (BL)= _____ 。
```

(8) 执行下列指令后，

```
MOV    AX , 1234H
MOV    CL , 4
ROL    AX , CL
DEC    AX
MOV    CX , 4
MUL    CX
HLT
```

寄存器 AH 的值是 _____，寄存器 AL 的值是 _____；寄存器 DX 的值是 _____。

(9) 已知 (AX)=0FFFFH ， (DX)=0001H

```
MOV    CX , 2
LOP : SHL    AX , 1
      RCL    DX , 1
      LOOP   LOP
```

程序段执行后， (DX)= _____， (AX)= _____。

(10) 填写执行下列程序段后的结果。

```
MOV    DX , 8F70H
MOV    AX , 54EAH
OR     AX , DX
AND    AX , DX
NOT    AX
XOR    AX , DX
TEST   AX , DX
```

(AX)=_____、 (DX)=_____、 SF=_____、
OF=_____、 CF=_____、 PF=_____、 ZF=_____

(11) DAT1 DW 12H , 23H , 34H , 46H , 57H

```
DAT2 DW 03H
      LEA    BX , DAT1
      ADD    BX , DAT2
      MOV    DX , [BX]
      MOV    AX , 4[BX]
      SUB    AX , DX
```

执行上列程序段后， AX 的内容为 _____。

3 . 设 DS=2000H ， SS=1500H ， (ES)=3000H ， (SI)=00B0H ， (BX)=1000H ， (BP)=0020H ，指出下列指令的源操作数的寻址方式是什么？若该操作数为存储器操作数，请计算其物理地址。

(1) MOV AX , DS:[0100H]

- (2) MOV BX , 0100H
- (3) MOV AX , ES:[SI]
- (4) MOV CL , [BP]
- (5) MOV AX , [BX] [SI]
- (6) MOV CX , BX
- (7) MOV AL , 3[BX][SI]
- (8) MOV AL , [BX+20]

4 . 段地址和偏移地址为 3017 : 000A 的存储单元的物理地址是什么？如果该存储单元位于当前数据段，写出将该单元内容放入 AL 中的指令。

5 . 判别下列指令的对错，如有错误，请指出其错误所在。

- (1) MOV AX , BL
- (2) MOV AL , [SI]
- (3) MOV AX , [SI]
- (4) PUSH CL
- (5) MOV DS , 3000H
- (6) SUB 3[SI][DI] , BX
- (7) DIV 10
- (8) MOV AL , ABH
- (9) MOV BX , OFFSET [SI]
- (10) POP CS
- (11) MOV AX , [CX]
- (12) MOV [SI] , ES : [DI+8]
- (13) IN 255H , AL
- (14) ROL DX , 4
- (15) MOV BYTE PTR [DI] , 1000
- (16) OUT BX , AL
- (17) MOV SP , SS : DATA_WORD[BX][SI]
- (18) LEA DS , 35[DI]
- (19) MOV ES , DS
- (20) PUSH F

6 . 设 (DS)=1000H , (AX)=050AH , (BX)=2A80H , (CX)=3142H , (SI)=0050H , (10050H) = 3BH , (10051H) = 86H , (11200H) = 7AH , (11201H) = 64H , (12AD0H) = 0A3H , (12AD1H) = 0B5H。试分析下列指令分别执行后， AX 中的内容。

- (1) MOV AX , 1200H
- (2) MOV AX , DS : [1200H]
- (3) MOV AX , [SI]
- (4) OR AX , [BX] [SI]
- (5) MOV AX , 50H [BX]

7 . 设某用户程序 (SS)=0925H , (SP)=30H , (AX)=1234H , (DS)=5678H , 如有两条进栈指令：

PUSH AX

PUSH DS

试列出两条指令执行后，堆栈中各单元变化情况，并给出堆栈指针 SP 的值。

8. 设 (AL)=2FH, (BL)=97H, 试写出下列指令分别执行后 CF、SF、ZF、OF、AF 和 PF 的内容。

(1) ADD AL, BL P65

(2) SUB AL, BL

(3) AND AL, BL P72

(4) OR AL, BL

(5) XOR AL, BL

9. 执行下列程序段后，AX 和 CF 中的值是多少？

STC

MOV CX, 0403H

MOV AX, 0A433H

SAR AX, CL P73

XCHG CH, CL

SHL AX, CL

10. 设 (AX)=0119H, 试分析，执行下列程序段后，AX 和 CF 的内容分别是多少？

MOV CH, AH

ADD AL, AH

DAA P70

XCHG AL, AH

ADC AL, 34H

DAA

XCHG AH, AL

HLT

11. 分析下面的程序段，执行后 AX 和 IP 的内容为多少？

MOV BX, 16

MOV AX, 0FFFFH

MUL BX P79

JMP DX

12. 下列程序段运行后，HCOD 和 HCOD+1 两字节单元内容是什么？

HEX DB '0123456789ABCDEF'

HCOD DB ?, ?

MOV BX, OFFSET HEX

MOV AL, 1AH

MOV AH, AL

AND AL, 0FH P72

XLAT

MOV HCOD[1], AL

```
MOV CL, 12
SHR AX, CL
XLAT
MOV HCOD, AL
```

13. 下列程序运行后，Z 单元的内容是多少？简要说明程序的功能。（设 X、Y 单元的内容分别为 90H、0B0H）

```
MOV AX, 0          P20
MOV AL, X
ADD AL, Y
ADC AH, 0
MOV BL, 2
DIV BL
MOV Z, AL
```

14. 分析下面程序段，程序运行后 AL、BL 中的内容分别是多少？

```
MOV AL, 200        P20
SHR AL, 1
MOV BL, AL
MOV CL, 2
SHR AL, CL
ADD AL, BL
```

15. 分析下面程序段，程序运行后 AL、CF 中的内容分别是多少？

```
MOV AH, 0          P20
MOV AL, 01H
MOV BL, 4
NEG AL
DIV BL
MOV CL, 02H
RCL AL, CL
```

16. 试分析下列程序段执行后，CL 内容分别是什么？CF 是 1 还是 0？

```
MOV AL, 1          P20
MOV BL, AL
MOV CL, AL
NEG AL
ADC CL, BL
```

17. 下列程序运行到 NEXT 时，CX 和 ZF 的内容分别是多少？

```
STR1 DB 'COMPUTERNDPASCAL'
SCA DB 'N'
```

```
LEA DI, STR1       P21
MOV AL, SCA
```

```

MOV  CX , 10H
CLD
REPNE SCASB
NEXT : ,,

```

18 . 已知 DS 和 ES 指向同一个段，且当前数据段从 0000H 到 00FFH 单元内容分别为 01H , 02H , 03H , , , 0FFH , 00H。问下列程序段执行后， 0000~0009H 的内容是些什么值。

```

MOV  SI , 0000H
MOV  DI , 0001H
MOV  CX , 0080H
CLD
REP  MOVSB P66

```

19 . 执行下列程序段后， SP 及 CF 的值分别是多少？

```

MOV  SP , 6000H
PUSHF      P63
POP  AX
OR   AL , 01H
PUSH  AX
POPF

```

20 . 填入适当指令，使程序段能实现将 AL 中低位十六进制数转换为 ASCII 码。

```

AND  AL , 0FH
ADD  AL , 30H
CMP  AL , 3AH  P65
JL   LP2

```

LP2 :

第 4 章 汇编语言程序设计

4.1 例 题

1. 设有一数据段 DSEG，其中连续定义下列 5 个变量或常量，用段定义语句和数据定义语句写出数据段： P48

- (1) DATA1 为一字符串变量：‘ WELCOME TO MASM !’。
- (2) DATA2 为十进制字节变量： 32, 90, - 20。
- (3) DATA3 为连续 10 个 00H 的字节变量。
- (4) DATA4 为双字变量，其初始值为 12345678H
- (5) COUNT 为一符号常量，其值为以上四变量所用字节数。

解：定义数据段如下：

```
DSEG    SEGMENT
DATA1    DB  ' WELCOME TO MASM !'
DATA2    DB  32, 90, - 20
DATA3    DB  10 DUP (00H)
DATA4    DD  12345678H
COUNT   EQU  $ - DATA1
DSEG     ENDS
```

其中 \$-DATA1 中 \$ 表示当前汇编地址计数器值，用其减去 DATA1 的偏移地址可得该数据段所用字节数。

2. 设有以下数据段定义： P102

```
DSEG    SEGMENT
X1      EQU  30H
X2      EQU  70H
X3      EQU  0F7H
DSEG     ENDS
```

给出下列指令分别执行后， AL 中的内容是多少？

- (1) MOV AL, X1+X2
- (2) MOV AL, X2 MOD X1
- (3) MOV AL, X1 EQ X3
- (4) MOV AL, X1 AND X3
- (5) MOV AL, X1 OR X3
- (6) MOV AL, X2 GT X1

解：(1) (AL)= 30H + 70H = 0A0H

(2) (AL)= 70H MOD 30H = 10H

(3) X1 EQ X3 = 30H EQ 70H 为逻辑运算，其值为假，故 (AL)=00H

- (4) (AL) = X1 AND X3 = 30H AND 0F7H = 30H P98
 (5) (AL)= X1 OR X3 = 30H OR 0F7H = 0F7H
 (6) X2 GT X1 = 70H GT 30H 为逻辑运算，其值为真，故 (AL)=0FFH

3 . 分析下列程序段，回答所提问题。 P98

```

      DA1      DW   1F28H
      DA2      DB   ?
      .....
      XOR      BL , BL
      MOV      AX , DA1
LOP :  AND      AX , AX
      JZ       EXIT
      SHL      AX , 1
      JNC      LOP
      INC      BL
      JMP      LOP
EXIT :  MOV     DA2 , BL
  
```

试问：(1) 程序段执行后， DA2 字节单元内容是什么？

(2) 在程序段功能不变情况下，是否可用 SHR 指令代替 SHL 指令？

解：

```

      XOR      BL , BL      ; (BL)=0
      MOV      AX , DA1     ; (AX)= 1F28H
LOP :  AND      AX , AX     ; 使标志位根据 AX 中内容而变化
      JZ       EXIT        ; 若 (AX)=0 , 则转 EXIT
      SHL      AX , 1       ; 逻辑左移 1 位，移出位进入 CF
      JNC      LOP
      INC      BL           ; 如 CF=1 , 则 BL 加 1
      JMP      LOP
EXIT :  MOV     DA2 , BL
  
```

(1) 如上分析，该程序段被用来统计 DA1 中内容含二进制 1 的个数。 DA2 字节单元内容为 DA1 中内容含二进制 “ 1 ” 的个数，也即 (DA2)=7 。

(2) 无论逻辑左移还是逻辑右移指令， 均能将 DA1 中的二进制数位一位一位地移到 CF 中，其程序段功能不变，故可用 SHR 指令代替 SHL 指令。

4 . 分析下列程序段，回答所提问题。

```

      DA1      DB   87H
      DA2      DB   ?
      .....
      XOR      AH , AH
      MOV      AL , DA1
      MOV      CL , 4
      SHR      AL , CL
  
```

```

MOV    DL , 10
MUL    DL
MOV    BL , DA1
AND    BL , 0FH
ADD    AL , BL
MOV    DA2 , AL

```

试问：（1）程序段执行后，DA2 字节单元内容是什么？

（2）在程序段功能不变情况下，是否可用 SAR 指令代替 SHR 指令？

解： P73-74

```

XOR    AH , AH        ; (AH)=0
MOV    AL , DA1        ; (AL)= 87H
MOV    CL , 4          ;
SHR    AL , CL         ; 取 AL 的高四位 , (AL)=07H
MOV    DL , 10
MUL    DL              ; 高四位的数字乘以 10
MOV    BL , DA1
AND    BL , 0FH        ; 取 DA1 的低四位
ADD    AL , BL
MOV    DA2 , AL        ; 相加得到 ( DA2 ) =57H

```

分析：将 DA1 的高四位乘以 10，再加上低四位，实际完成了将 DA1 中的 BCD 码转换为二进制的运算。

由分析得：(DA2)=57H。

在程序段功能不变情况下，不能用 SAR 指令代替 SHR 指令，因为 SAR 不能将 AL 的高四位从其中分离出来。

5

```

DA_B    DB    0CH , 9 , 8 , 0FH , 0EH , 0AH , 2 , 3 , 7 , 4
        . . . . .
XOR     AX , AX
        XOR    CL , CL
        XOR    BX , BX
LOP :   TEST   DA_B[BX] , 01H
        JE     NEXT
        ADD    AL , DA_B[BX]
        INC    AH
NEXT :   INC    BX
        INC    CL
        CMP    CL , 10
        JNE    LOP

```

试问：（1）上述程序段执行后，AH、AL 寄存器中的内容是什么？

（2）若将“JE NEXT”指令改为“JNE NEXT”，那么 AH、AL 寄存器中的内

容又是什么？

解：

```
        XOR    AX , AX          ; (AX)=0
        XOR    CL , CL          ; (CL)=0
        XOR    BX , BX          ; (BX)=0
LOP :    TEST   DA_B[BX] , 01H
        JE     NEXT             ;若 DA_B[BX] 中二进制数的最低位为 0 转 NEXT
        ADD    AL , DA_B[BX]    ; 否则累加该数到 AL
        INC    AH               ; 统计奇数个数到 AH
NEXT :    INC    BX              ; 修改指针，指向下个二进制数
        INC    CL
        CMP    CL , 10
        JNE    LOP              ; 对 10 个数完成以上操作后，停止
```

分析可知，该程序实际是对 10 个数中的奇数求和。所以，（AH）=4；（AL）=34。

若将“JE NEXT”指令改为“JNE NEXT”，则程序功能变为统计偶数的个数，并累加它们的值，故（AH）=6；（AL）=50。

6．编写完整的汇编源程序，统计下面定义的数据缓冲区 BUF 中，非数字字符的个数，放入 COUNT 单元。设该数据缓冲区最后一个字符为‘\$’，数字字符指‘0’~‘9’。

```
DSEG    SEGMENT    P30
BUF      DB  ' 4334as432bbGGGn34kkkk$ '
COUNT  DW  0
DSEG    ENDS
```

解：分析：（1）由于程序必须反复地从 BUF 中取出字符并判断，故采用循环程序结构。

（2）BUF 缓冲区的最后一个字符为‘\$’，故采用条件判断法来控制循环结束。

（3）非数字字符的个数是指 ASCII 码小于 30H 或大于 39H 的字符。

程序设计如下：

```
        DSEG    SEGMENT
BUF      DB  ' 4334as432bbGGGn34kkkk$ '
SUM       DW  0
DSEG     ENDS
SSEG     SEGMENT    STACK
STK      DB  100    DUP (?)
SSEG     ENDS
CSEG     SEGMENT
        ASSUME  DS : DSEG , SS : SSEG , CS : CSEG
START :  MOV     AX , DSEG
        MOV     DS , AX
        MOV     SI , OFFSET BUF
        MOV     DX , 0
LP0 :    MOV     AL , [SI]
```



```

        CMP    AL , ' $ '
        JE     EXIT
        CMP    AL , ' 0 '
        JNC    LP1
        INC    DX
        JMP    LP2
LP1 :    CMP    AL , 3AH
        JC     LP2
        INC    DX
LP2 :    INC    SI
        JMP    LP0
EXIT :   MOV    COUNT , DX
        MOV    AH , 4CH
        INT    21H
CSEG     ENDS
        END    START

```

4.2 习 题

1. 选择题

(1) 在计算机内部 , 计算机能够直接执行的程序语言是 ()。 K4.1

A . 汇编语言 B . 高级语言 C . 机器语言 D . C 语言

(2) 执行下面的程序段后 , BX 的内容是 ()。 K4.2

NUM= 100

MOV BX , NUM NE 50

A . 50 B . 0 C . 0FFFFH D . 1

(3) 数据定义 BUF DW 1 , 2 , 3 , 4 K4.2

执行指令 MOV CL , SIZE BUF 后 , CL 寄存器的内容是 ()。

A . 1 B . 0 C . 0FFFFH D . 2

(4) 假设 VAR 为变量 , 则指令 MOV SI , OFFSET VAR 的源操作数的寻址方式是 (K4.3)

A . 间接寻址 B . 存储器寻址 C . 寄存器寻址 D . 立即寻址

(5) 数据定义 BUF DB ' 1234 ' , 执行指令 MOV CL , LENGTH BUF 后 , CL 寄存器的内容是 () K4.2

A . 1 B . 2 C . 3 D . 4

(6) 设数据段定义如下 :

```

        DATA    SEGMENT
        ORG    0100H
X1      DB      25 , ' 25 '
X2      DW      ?
Y1      EQU      X1

```

Y2 EQU \$-Y1

DATA ENDS

MOV BX, OFFSET X1 指令执行后, BX 中的内容是 () P95

A . 25 B . 0100H C . 0000H D . ' 25 '

汇编后 Y2 的值是 () P97

A . 4 B . 5 C . 3 D . 6

MOV AL, Y1+1 指令执行后, AL 中的内容是 ()

A . 19H B . 01H C . 35H D . 32H

(7) 设数据段定义如下 :

DATA SEGMENT

NA EQU 15

NB EQU 10

NC DB 2 DUP (4 , 2 DUP (5 , 2))

CNT DB \$-NC

CWT DW \$-CNT

ND DW NC

DATA ENDS

从 DS : 0000 开始至 CNT 单元之前存放的数据依次是 () P95

A . 15、 10、 4、 5、 2、 5、 2、 4、 5、 2、 5、 2

B . 15、 10、 4、 2、 5、 2、 4、 2、 5、 2

C . 0FH、 0AH、 4、 5、 2、 5、 2

D . 4、 5、 2、 5、 2、 4、 5、 2、 5、 2

ND 单元中的值是 () P98

A . 0000H B . 0200H C . 0003H D . 0002H

CWT 单元中的值是 () P99

A . 2 B . 1 C . 11 D . 12

(8) 已知 : VAR DW 1 , 2 , \$+2 , 5 , 6 , 若汇编 VAR 分配的偏移地址是 0010H , 汇编 0014H 单元的内容是 ()。

A . 05H B . 06H C . 16H D . 14H

(9) 使用 8086/8088 汇编语言的伪操作命令定义 : P97

VAR DB 2 DUP (1 , 2 , 3 DUP (3) , 2 DUP (1 , 0))

则在 VAL 存储区前十个字节单元的数据是 ()。

A . 1、 2、 3、 3、 2、 1、 0、 1、 2、 3

B . 1、 2、 3、 3、 3、 3、 2、 1、 0、 1

C . 2、 1、 2、 3、 3、 2、 1、 0、 2、 1

D . 1、 2、 3、 3、 3、 1、 0、 1、 0、 1

(10) 在汇编语言程序设计中, 保护现场的合理且优化的做法是 ()

A . 将子程序中要使用而不允许破坏的寄存器及内存单元加以保护

B . 将主、子程序间传递信息的寄存器加以保护

C . 将所有寄存器加以保护

D．将子程序中要使用的所有寄存器加以保护

2．填空题

- (1) 在宏汇编中，源程序必须通过 _____ 生成目标代码，然后由连接程序将其转化为可执行文件，该文件才可在系统中运行。
- (2) _____ 被用来表示指令在程序中位置的符号地址。
- (3) 用来把汇编语言源程序自动翻译成目标程序的软件叫 _____。
- (4) 指令 MOV AX, SEG BUF 的执行，将 _____ 送到 AX 中。
- (5) 若定义 DATA DW 200AH，执行 MOV BL, BYTE PTR DATA 指令后 (BL)= _____。
- (6) 指令中用于说明操作数所在地址的方法，称为 _____。
- (7) 试分析下述程序段执行后，(AX) = _____、(BX) = _____。

```
XOR    AX, AX
```

```
DEC    AX
```

```
MOV     BX, 6378H
```

```
XCHG   AX, BX
```

```
NEG     BX
```

- (8) 下述程序段执行完后，(AL) = _____。

```
MOV     AL, 10
```

```
ADD     AL, AL
```

```
SHL     AL, 1
```

```
MOV     BL, AL
```

```
SHL     AL, 1
```

```
ADD     AL, BL
```

3．伪指令如下：

```
DAT1    DW  ?, 18 DUP(9)
```

```
DAT2    DB  1, 2, 3, 4
```

```
DAT3    DD  ?, ?
```

```
CNT1    EQU  $ - DAT2
```

```
CNT2    EQU  $ - DAT3
```

分析 CNT1、CNT2 的值以及上述数据定义占用内存的字节数。

4．执行下列指令段后，AX 和 CX 的内容分别是多少？

```
BUF     DB  1, 2, 3, 4, 5, 6, 7, 8, 9, 10
```

```
MOV     CX, 10
```

```
MOV     SI, OFFSET BUF+9
```

```
LEA     DI, BUF+10
```

```
STD
```

```
REP     MOVSB
```

```
MOV     BX, OFFSET BUF
```

```
MOV     AX, [BX]
```

5．如果用调试程序 DEBUG 的 R 命令在终端上显示当前各寄存器的内容如下，请说明当前堆栈段基址是多少？栈顶的物理地址是多少？

C>DEBUG P27

- R

AX=0000 BX=0000 CX=0079 DX=0000 SP=FFEE BP=0000 SI=0000
DI=0000 DS=10E4 ES=10F4 SS=21F0 CS=31FF IP=0100 NV UP DI PL
NZ NA PO NC

6. 分析下列程序段执行后, AX 寄存器的内容是什么?

.....
TABLE DW 10H, 20H, 30H, 40H, 50H, 60H, 70H, 80H
ENTRY DW 6
.....
MOV BX, OFFSET TABLE
ADD BX, ENTRY
MOV AX, [BX]

7. 试分析下列程序段执行后, AX 和 DX 寄存器的内容分别是什么?

.....
VAR1 DB 86H
VAR2 DW 2005H, 0021H, 849AH, 4000H
.....
MOV AL, VAR1
CBW
LEA BX, VAR2
MOV DX, 2[BX]
SUB AX, DX

8. 试分析下列程序段, 回答所提问题。

ORG 3000H
DB 11H, 12H, 13H, 14H, 15H
.....
MOV BX, 3000H
STC
ADC BX, 1
SAL BL, 1
INC BYTE PTR [BX]

(1) 程序段执行后, 3004H 单元中的内容是什么?

(2) 程序段执行后, BX 中的内容是什么? CF 的值是 1 还是 0?

9. 对于下面的数据定义, 各条 MOV 指令单独执行后, 请填充有关寄存器的内容:

TABLE1 DB 01H, 02H
TABLE2 DW 10 DUP (0)
TABLE3 DB 'WELCOME'
MOV AX, TYPE TABLE1 ; (AX)=_____
MOV BX, LENGTH TABLE1 ; (BX)=_____

```

MOV CX , LENGTH TABLE2      ; (CX)=_____
MOV DX , SIZE TABLE2        ; (DX)=_____
MOV SI , LENGTH TABLE3      ; (SI)=_____

```

10. 当执行以下程序后， AX、BX、CX、DX 中的值分别是多少？

```

CODE SEGMENT
    ASSUME CS : CODE , DS : CODE , SS : CODE
    ORG 100H
BEGIN : MOV AX , 01H
        MOV BX , 02H
        MOV DX , 03H
        MOV CX , 04H
        L20 : INC AX
              ADD BX , AX
              SHR DX , 1
              LOOPNE L20
CODE ENDS
      END BEGIN

```

11. 下列为将两位压缩 BCD 码转换为两个 ASCII 字符的程序段，将合适的指令填入空白处，形成正确的程序段。

```

BCDBUF DB 46H
ASCBUF DB ? , ?

```

```

MOV AL , _____
MOV BL , AL
MOV CL , 4
_____ BL , CL
ADD BL , _____
MOV ASCBUF , BL

```

```

_____
_____

```

```

MOV ASCBUF+1 , AL

```

12. 在数据段中， WEEK 是星期一 ~ 星期日的英语缩写， DAY 单元中存有一数，范围在 1~7 之间（ 1 表示星期一， 7 表示星期日）。

```

WEEK DB ' MON ' , ' TUE ' , ' WED ' , ' THU ' , ' FRI ' , ' SAT ' , ' SUN '
DAY DB X ; 数字 1~7

```

编写程序，使其能根据 DAY 的内容用单个字符显示功能调用（ 2 号功能）去显示对应的英文缩写。

13. 设在 DAT 单元存放一个 - 9 ~ + 9 的字节数据，在 SQTAB 数据区中存放了 0~9 的平方值，下面程序段利用直接查表法在 SQR TAB 中查找出 DAT 单元中数据对应的平方值送 SQR 单元。请补充空格处，完善程序功能。

```

DSEG    SEGMENT
DAT      DB    XXH  ; XXH 表示在 - 9~ + 9 之间的任意字节数据
SQTAB   DB    0 , 1 , 4 , 9 , . . . 81
SQR      DB    ?
DSEG     ENDS
SSEG     SEGMENT    STACK
STK      DB    100 DUP (?)
SSEG     ENDS
CSEG     SEGMENT
          ASSUME    CS : CSEG , DS : DESG , SS : SSEG
START :   MOV     AX , DSEG
          MOV     DS , AX
          MOV     AL , DAT
          AND     AL , _____
          JNS     NEXT
          _____
NEXT :    MOV     BX , OFFSET SQTAB
          _____
          MOV     SQR , AL
          MOV     AH , 4CH
          INT     21H
DESG     ENDS
          END     START

```

14 . 设内存中有三个互不相等的无符号字数据，分别存放在 DATA 开始的字单元中，编程将其中最小值存入 MIN 单元。

15 .设计将数字符 ASCII 码串转换成 BCD 码串的子程序，要求转换后的 BCD 码顺序和 ASCII 码顺序相反。

16 . 编写程序在一组字符串中寻找 ‘ AM ’ 的出现次数，该串的前缀字符为 ‘ PROG ’，并以 Ctrl+Z (1AH) 结束，统计结果存入字变量 NUM 中。

17 . 下述程序段执行后， AH 和 AL 寄存器中内容是多少？

```

          DA_C    DB    10  DUP (3 , 5 , 7 , 9)
          LEA     BX , DA_C
          MOV     CX , 10
          XOR     AX , AX
LP :      ADD     AL , [BX]
          CMP     AL , 10
          JB      NEXT
          INC     AH
          SUB     AL , 10
NEXT :    INC     BX

```

LOOP LP

18 . 阅读下列程序 , 回答问题。

```
DSEG  SEGMENT
MUM1  DB  300 DUP (?)
NUM2  DB  100 DUP (?)
DSEG  ENDS
CSEG  SEGMENT
      ASSUME CS : CSEG , DS : DSEG

MAIN  PROC  FAR
START : PUSH  DS
      MOV   AX , 0
      PUSH  AX
      MOV   AX , DSEG
      MOV   DS , AX
      MOV   CX , 100
      MOV   BX , CX
      ADD   BX , BX
      XOR   SI , SI
      AND   DI , 0000H
LP1 :  MOV   AL , NUM1[BX][SI]
      MOV   NUM2[SI] , AL
      INC   SI
      LOOP  LP1
QQQ :  RET
MAIN  ENDP
CSEG  ENDS
      END   START
```

(1) 该程序完成 _____。

(2) 程序执行到 QQQ 处 , (SI)= _____、(DI)= _____、(CX)= _____。

19 . 阅读下列程序

```
DATA  SEGMENT
TABLE  DB  60H , 40H , 50H , 80H , 30H
COUNT DB  $-TABLE
DATA  ENDS
CODE  SEGMENT
ASSUME CS : CODE , DS : DATA
MAIN  PROC  FAR
START : PUSH  DS
      MOV   AX , 0
      PUSH  AX
```

```

        MOV  AX , DSEG
        MOV  AX , DATA
MOV  DS , AX
MOV  CX , COUNT
MOV  DX , CX
        DEC  DX
        LEA  BX , TABLE
LOP0 :  MOV  SI , 00H P30
        MOV  CX , DX
LOP1 :  MOV  AL , [BX+SI]
        CMP  AL , [BX+SI+1]
        JBE  NEXT
        XCHG AL , [BX+SI+1]
        MOV  [BX+SI] , AL
NEXT :  INC  SI
        LOOP LOP1
        DEC  DX
        JNZ  LOP0
        RET
MAIN   ENDP
CODE   ENDS
        END  MAIN

```

回答以下问题：

- (1) 该程序的功能是 _____。
- (2) 程序运行结束时， TABLE+3 单元的内容是 _____。
- (3) 若将 JBE NEXT 改为 JAE NEXT ，则对程序的影响是 _____。

第 5 章 存储器

5.1 例 题

1. 设有一个具有 14 位地址和 8 位字长的存储器，试计算：

(1) 该存储器能存储多少字节信息？ P117

(2) 如果存储器由 $2K \times 4$ 位的 RAM 芯片组成，需多少 RAM 芯片？需多少位地址进行芯片选择？ P119

解：(1) 存储器有 14 位地址和 8 位字长，其存储单元的个数为 $2^{14} = 16K$ ，存储器的容量为 $16K \times 8$ 位。所以，该存储器能存储的信息总量为：16KB。

(2) 所需的 RAM 芯片的数目 $= 16K \times 8 / (2K \times 4) = 16$ (片)。

用 $2K \times 4$ 位的 RAM 芯片扩展成 $16K \times 8$ 位存储器，需进行字位同时扩展。因为每 2 片的 $2K \times 4$ 位进行位扩展才能构成 $2K \times 8$ 位。因此，进行字扩展的就有 $16/2 = 8$ (组)，而字扩展要求为每组分配不同的片选信号，即要求有 8 个不同的片选信号，所以，需 3 位 ($2^3 = 8$) 地址进行芯片选择。一般片选信号是由高位地址线译码产生的。

2. 某微机有 8 条数据线、16 条地址线，现用 SRAM 2114 (容量为 $1K \times 4$ 位) 存储芯片组成存储系统。问采用线译码方式时，系统的最大存储容量最大是多少？此时需要多少个

2114 存储芯片？ P120

解：由于 2114 的容量为 $1K \times 4$ 位，地址线要 10 条，所以剩余 6 条地址线进行线译码，提供 6 个片选信号。所以这时系统的最大存储容量为： $6 \times 1K \times 8$ 位 = $6K \times 8$ 位。

这时需要 2114 的个数为： $6K \times 8 / (1K \times 4) = 12$ 片。

3. 某 8088 存储器系统中，用 2 片 EPROM 27128 ($16K \times 8$) 和 2 片 RAM 6264 ($8K \times 8$) 以及 1 片 74LS138 译码器 2 个 2 输入与门、1 个非门来组成存储器系统，各芯片的主要信号如图 1.5.1 所示，要求起始地址为 00000H，画出存储器系统连接图，并写出每个存储器芯片的地址范围。 P127-137

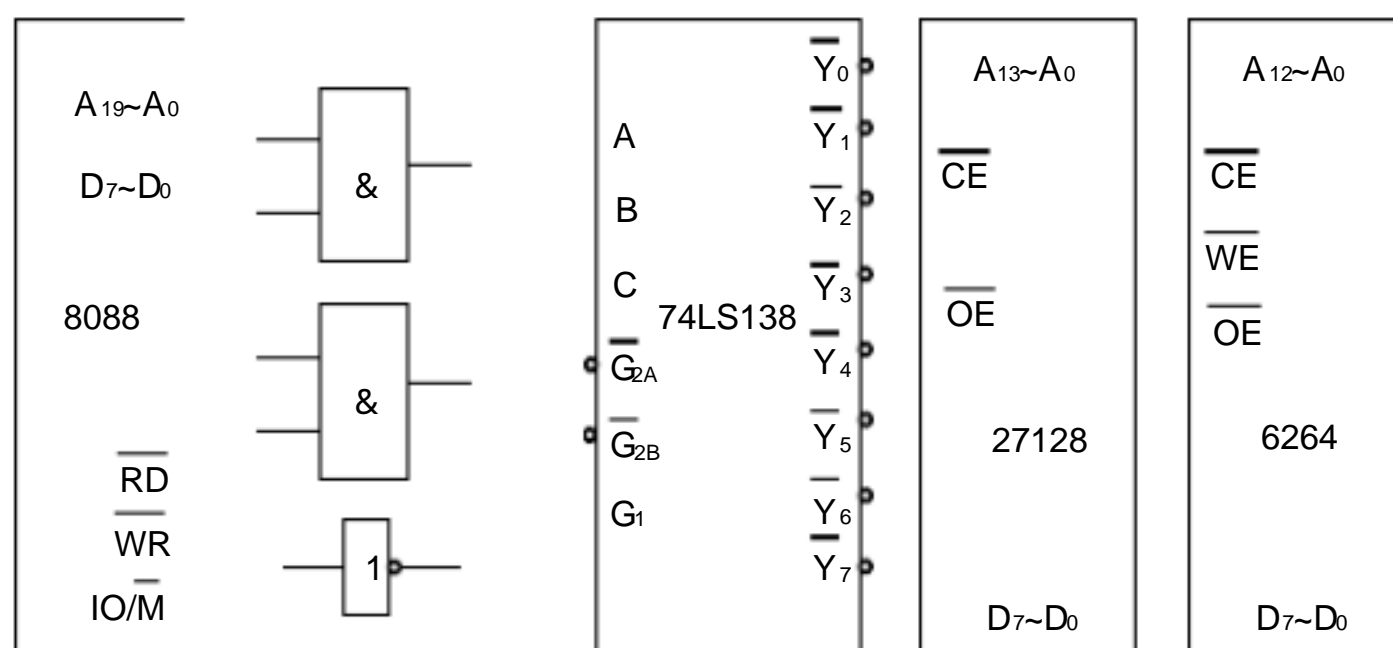


图 1.5.1 各芯片的主要信号图

解：6264 的容量为 $8K \times 8b$ ， $2^{13} = 8K$ ，故有 13 条地址线。CPU 的 20 条地址线中，低 13 位 $A_{12} \sim A_0$ 直接和存储器芯片的地址线相连，用于芯片内的地址译码，而高 7 位 $A_{19} \sim A_{13}$

经地址译码器译码后输出作为存储器芯片的片选信号。27128 芯片的容量为 $16\text{K} \times 8\text{bit}$ ， $2^{14}=16\text{K}$ ，故有 14 条地址线。CPU 的 20 条地址线中，低 14 位 $A_{13} \sim A_0$ 为存储器芯片的片内地址，而高 6 位 $A_{19} \sim A_{14}$ 为片外地址。选择前者高位地址 7 位 $A_{19} \sim A_{13}$ 的部分地址 $A_{17} \sim A_{13}$ 用 74LS138 进行译码， A_{17} 、 A_{16} 、 A_{15} 、 A_{14} 、 A_{13} 分别连接在 74LS138 的 \overline{G}_{2B} 、 \overline{G}_{2A} 、C、B、A 上，8088 的 $\overline{\text{IO}}/\overline{\text{M}}$ 连接到 74LS138 的 G_1 。 \overline{Y}_0 、 \overline{Y}_1 分别作为 6264 的片选 ($\overline{\text{CE}}$) 可满足起始地址为 00000H。用上述连线的 74LS138 作为 27128 ($16\text{K} \times 8\text{b}$) 的片选，需要保证 $A_{13}=0$ 或 $A_{13}=1$ 方可使 27128 的片内地址 $A_{13} \sim A_0$ 全 0 变到全 1， \overline{Y}_2 、 \overline{Y}_3 接 2 输入与门的输入，与门的输出作为 27128 的片选 ($\overline{\text{CE}}$) 可实现上述逻辑。同理 \overline{Y}_4 、 \overline{Y}_5 接另一个 2 输入与门的输入。存储器系统连接图见图 1.5.2。图中 1#、2# 芯片是 6264，3#、4# 芯片是 27128。

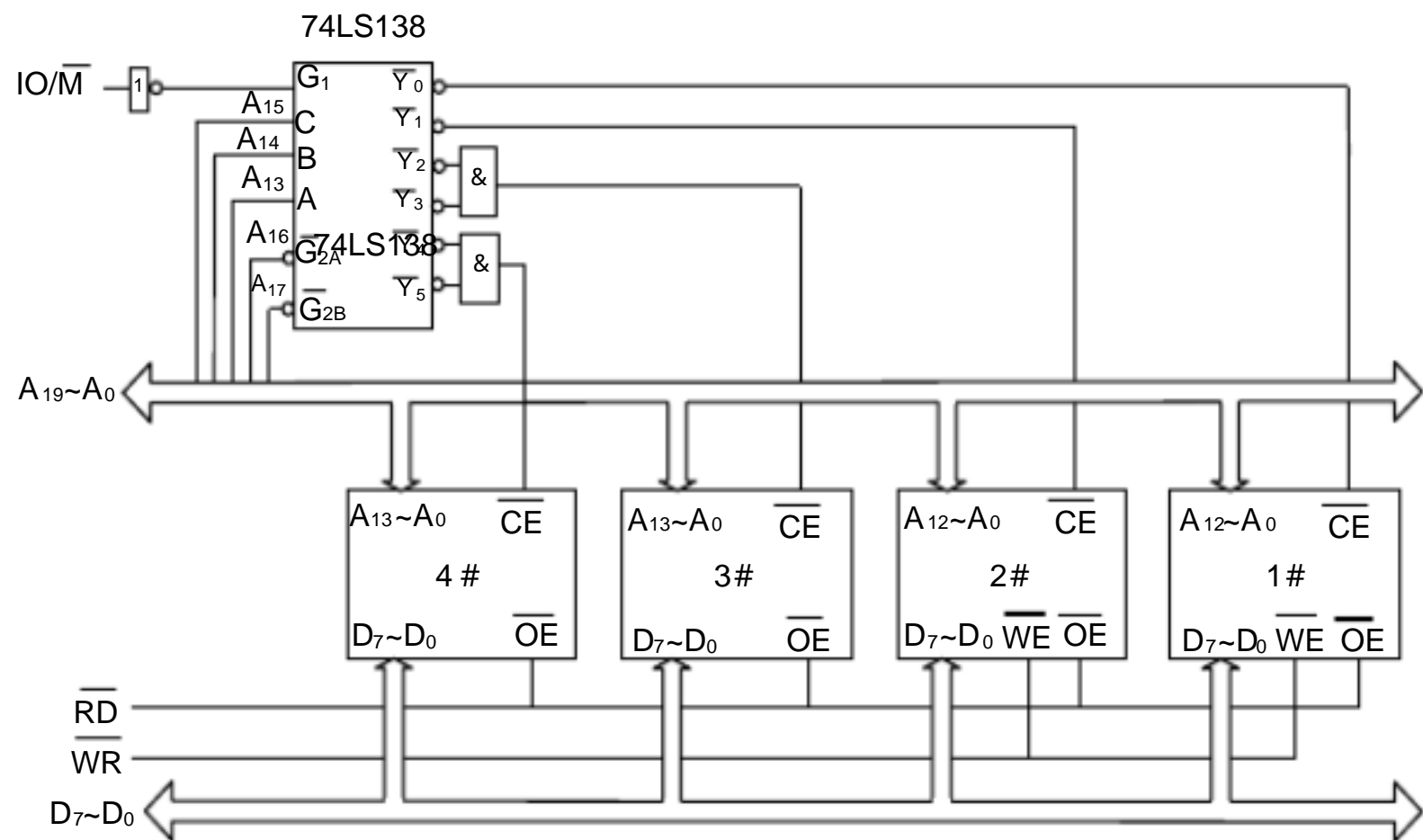


图 1.5.2 存储器系统连接图

表 1.5.1、1.5.2 分别给出 2 片 6264 和 2 片 27128 的地址范围。

表 1.5.1 例 3 RAM6264 芯片的地址范围

芯片号 (片选)	高位地址线							低位地址线	地址范围
	A_{19}	A_{18}	$\frac{A_{17}}{\overline{G}_{2B}}$	$\frac{A_{16}}{\overline{G}_{2A}}$	A_{15}	A_{14}	A_{13}	$A_{12} \sim A_0$	
1# (\overline{Y}_0)	x	x	0	0	0	0	0	00000000000000 ~ 11111111111111	00000H ~ 01FFFH
2# (\overline{Y}_1)	x	x	0	0	0	0	0	00000000000000 ~ 11111111111111	02000H ~ 03FFFH

表 1.5.2 例 3 EPROM27128芯片的地址范围

芯片号 (片选)	高位地址线							低位地址线	地址范围
	A ₁₉	A ₁₈	A ₁₇ $\overline{G_{2B}}$	A ₁₆ $\overline{G_{2A}}$	A ₁₅ C	A ₁₄ B	A ₁₃ A	A ₁₂ ~ A ₀	
3# ($\overline{Y_2}$ 或 $\overline{Y_3}$)	x	x	0	0	0	0	0	00000000000000 ~ 11111111111111	04000H ~ 07FFFH
4# ($\overline{Y_4}$ 或 $\overline{Y_5}$)	x	x	0	0	0	0	0	00000000000000 ~ 11111111111111	08000H ~ 0BFFFH

4. 试完成 4 片 EPROM27128 (16K × 8b) 某 8086 存储器系统的设计。要求起始地址为 C8000H , 画出存储器系统连接图, 并写出每个存储器芯片的地址范围。 P124

解: 8086 存储器系统为 16 位存储器系统, 应采用奇偶分体结构。 4 片 27128 芯片分为两组, 每组 2 片 (奇片和偶片)。 EPROM27128 芯片的容量为 16K × 8bit , $2^{14}=16K$, 故有 14 条地址线 A₁₃ ~ A₀ 连接到 8086 地址总线 A₁₄ ~ A₁。高 5 位 A₁₉ ~ A₁₅ 为片外地址。根据题意经 2 片 74LS138 进行译码及与非门采用全部译码法进行译码。存储器系统连接图如图 1.5.3 所示。2 片 74LS138 的 $\overline{G_{2B}}$ 使能端一个接 A₀、一个接 BHE。偶存储体数据总线同 8086 的低 8 位数据总线 D₇ ~ D₀ 相连接, 奇存储体数据总线和 8086 的高 8 位数据总线 D₁₅ ~ D₈ 相连接。存储器芯片的地址范围见表 1. 5.3。

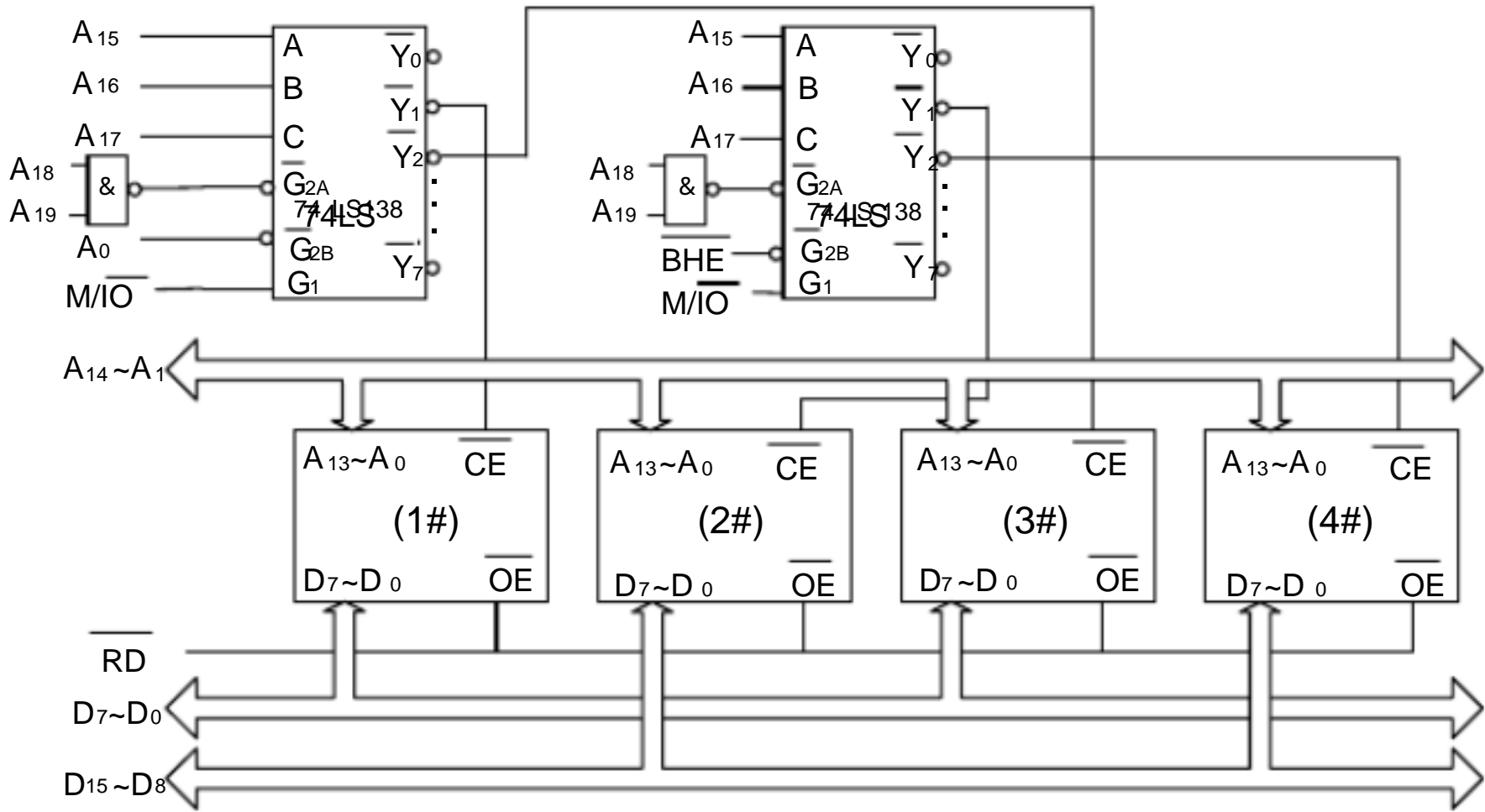


图 1.5.3 存储器系统连接图

C. 偶存储体、其数据线接在高 8 位的 $D_{15} \sim D_8$ 上

D. 奇存储体、其数据线接在高 8 位的 $D_{15} \sim D_8$ 上

(8) 若由 $1K \times 1$ 位的 RAM 芯片组成一个容量为 8K 字 (16 位) 的存储器时, 需要该芯片数为 ()。 P119

A. 128 片 B. 256 片 C. 64 片 D. 32 片

(9) 在 8086 中, 用一个总线周期访问一个字数据时, 必须是 ()。 P126

A. $\overline{BHE} = 0, A_0=0$

B. $\overline{BHE} = 0, A_0=1$

C. $\overline{BHE} = 1, A_0=0$

D. $\overline{BHE} = 1, A_0=1$

(10) 8086 组成的 64KB 的存储空间, 选用 EPROM 的最佳方案是采用芯片为 ()。

A. 1 片 $64K \times 8$ 位

B. 2 片 $32K \times 8$ 位

C. 4 片 $16K \times 8$ 位

D. 8 片 $8K \times 8$ 位

(11) 如果存储体有 1024 个存储单元, 采用双译码 (行列译码) 方式, 则所需的地址译码输出线的最少数目是 ()。 P130

A. 16

B. 32

C. 64

D. 1024

(12) 若 CPU 访问由 $256K \times 1$ 的 DRAM 芯片组成的 $512K \times 8$ 的存储系统, 则 CPU 需使用的地址引脚数、DRAM 的地址引脚数和所需的片选信号数依次为 ()。 P120

A. 19, 18, 2

B. 18, 9, 8

C. 19, 18, 8

D. 19, 9, 2

(13) 若用 8086CPU 和其他芯片组成微机系统, 要求内存容量中的 EPROM 为 8KB, SRAM 为 16KB, 所采用的 EPROM 和 SRAM 的芯片类型及数量在以下方案中最佳的是 ()。 P118

A. 2 片 2732 和 2 片 6264

B. 2 片 2732 和 8 片 6116

C. 1 片 2764 和 2 片 6264

D. 1 片 2764 和 8 片 6116

2. 填空题

(1) P118 按存储介质, 存储器可分为: _____ 存储器、 _____ 存储器和光盘存储器。

(2) P118ROM 一般可分为: 掩膜 ROM、PROM、_____ 和 _____ 四种。

(3) P117 存储器是计算机中的记忆设备, 主要用来存放 _____ 和 _____。

(4) P117 计算机的内存一般是由 _____ 存储器和 _____ 存储器构成。

(5) P119 用 32 片 $4K \times 4$ 位的存储芯片构成字长为 8 位的存储系统的容量为 _____, 共需寻址线 _____ 根, 每个存储芯片的最少引出脚是 _____ 根。

(6) 8086CPU 既可采用字访问方式, 也可采用字节访问方式。存储器是由控制信号 _____ 和 A_0 来决定的。

(7) P119 计算机存储器的容量一般是以 KB 为单位的, 其中 1 KB 等于 _____ 字节。

(8) P118 存储记忆单元是构成存储器的最基本单元, 用来存储 _____ 位二进制信息。

(9) P118 动态存储器中的信息可以随机读写, 但需不断 _____, 使其保持所存的信息。

3. 半导体随机存取存储器的种类有那些? 各有什么特点?

4. P118 简述半导体只读存储器的种类和特点。

5. P132 存储器与 CPU 连接时应考虑哪些问题?

6. 叙述高位地址总线译码方法的种类和特点。
7. 叙述 8088 和 8086CPU 对存储器进行字访问的异同。
8. 设有一个具有 15 位地址和 16 位字长的存储器，试计算：
- (1) 该存储器能存储多少字节信息？
- (2) 如果存储器由 $2K \times 4$ 位的 RAM 芯片组成，需多少 RAM 芯片？需多少位地址进行芯片选择？
9. 某微机系统中，CPU 和 EPROM 的连接如图 1.5.3 所示，求此存储芯片的存储容量及地址空间范围。

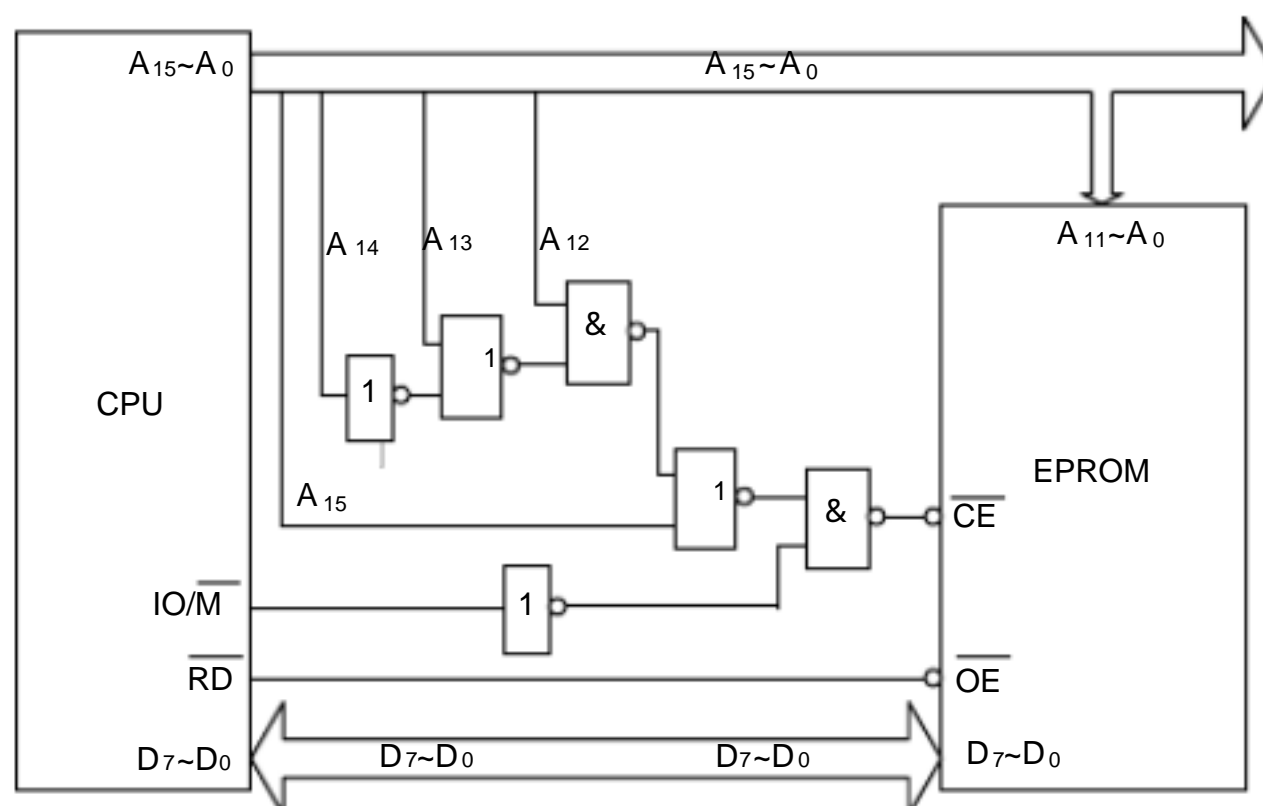


图 1.5.3 CPU 和 EPROM 的连接图

10. 某 8088 存储器系统，试使用 6116、2732 和 74LS138 译码器构成一个存储容量为 12KB ROM (00000H~02FFFH)、8KB RAM (03000H~04FFFH) 的存储系统。
11. 微机存储器系统由 3 片 RAM 芯片组成，如图 1.5.4 所示，其中 U_1 有 12 条地址线，8 条数据线， U_2 、 U_3 各有 10 条地址线，8 条数据线，试计算芯片 U_1 和 U_2 、 U_3 的地址范围以及该存储器的总容量。

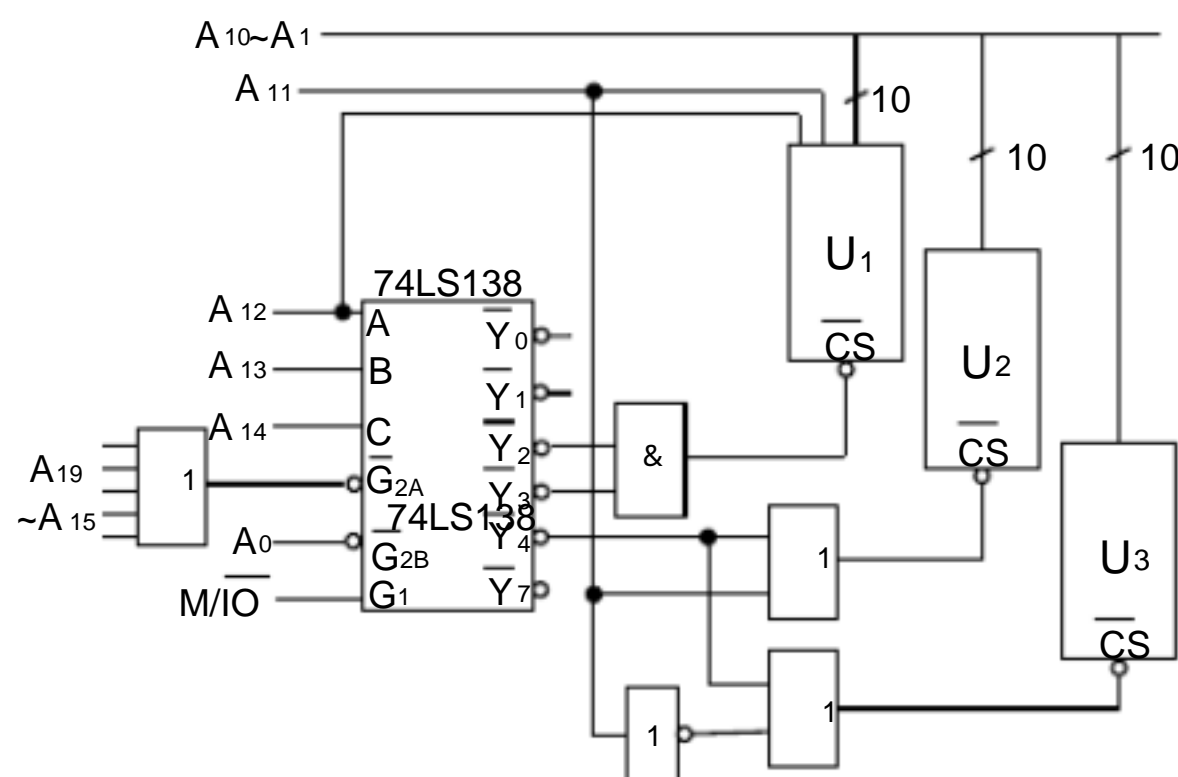


图 1.5.4 微机存储器系统图

12. 16 位微机存储器系统如图 1.5.5 所示，试分析存储器的类型和容量，并说明各存储器芯片的奇偶性和地址范围。

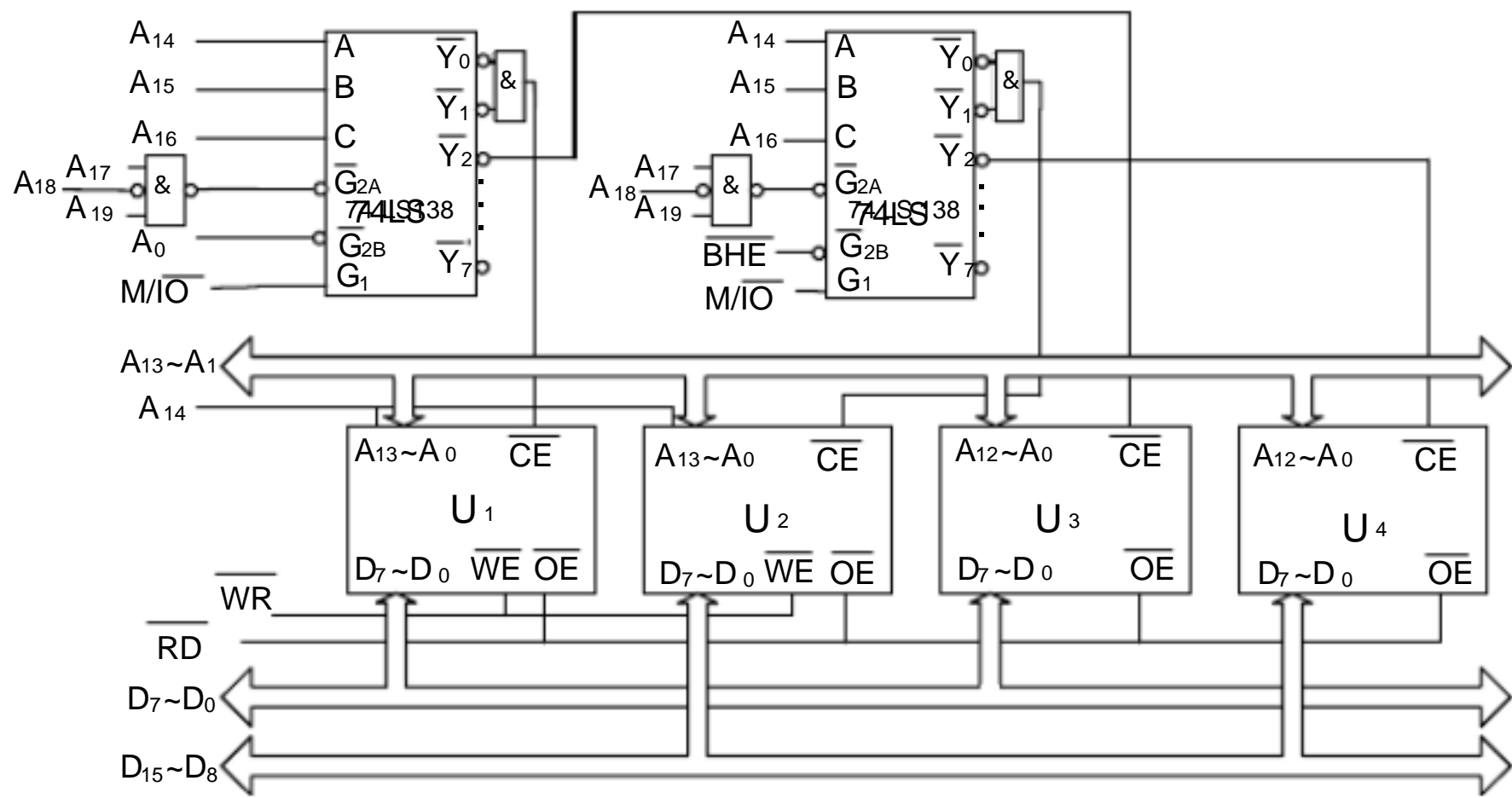


图 1.5.5 微机存储器系统图

第 6 章 输入输出与中断

6.1 例 题

1. 简述查询式数据传送的工作过程。

解：查询式数据传送又称为“条件传送方式”。采用查询式方式传送数据前，CPU 必须对外设的状态进行检测。其步骤如下：

(1) 执行一条输入指令，读取所选外设的当前状态。

(2) 如果外设“忙”或“未准备就绪”，则返回继续检测外设的状态。

(3) 如果外设状态为“空”或“准备就绪”，则发出一条输入、输出指令，进行一次数据传送。

2. 简述 8086CPU 响应 INTR 的中断过程。

解：当 CPU 在 INTR 引脚上收到一个高电平中断请求信号并且中断允许标志 IF 为 1 时，会在当前指令执行完毕后开始响应中断请求。具体过程如下：

(1) 执行中断响应总线周期。它包含两个连续的中断响应总线周期，在此期间，CPU 首先从 $\overline{\text{INTA}}$ 引脚发出两个负脉冲，当外设接收到第二个负脉冲时，把中断类型码从数据总线上发给 CPU。

(2) 将标志寄存器的内容压入堆栈。

(3) 把标志寄存器的 IF 和 TF 清 0。

(4) 保护断点，即把 CS 和 IP 的内容压入堆栈。

(5) 根据中断类型码查找中断向量，并转入相应的中断处理程序。

(6) 恢复断点和标志寄存器。依次从堆栈中弹出 IP、CS 和标志寄存器的内容。

3. 若 8086 系统采用单片 8259A，其中断类型码为 46H，试问其中断向量表的中断向量地址是多少？这个中断源应连向 IRR 的哪一个输入端？若中断服务程序的入口地址为 AB00H：0C00H，则其向量区对应的四个单元的值依次为多少？

解：(1) 若中断类型码为 n ，中断向量地址为 $4n$ ，所以，中断向量地址 $= 46\text{H} \times 4 = 118\text{H}$ 。

(2) 中断类型码是由初始化命令字 ICW₂ 设置的。根据题意，中断类型码为 46H=01000110B，低 3 位为 110B，故该中断源连接到 IR₆ 的输入端。

(3) 中断向量表中，前两个字节为 IP 值，后两个字节为 CS 值，则其向量区对应的四个单元的值依次为 00H、0CH、00H、0ABH。

4. 已知中断向量地址 0020H~0023H 的单元中依次存放 40H、00H、00H、01H，还已知 INT 8 指令本身所在的地址为 9000H：00A0H。若 SP=0100H，SS=0300H，标志寄存器 F=0240H，试指出在执行 INT 8 指令，刚进入它的中断服务程序时，SP、SS、IP、CS 和堆栈顶上三个字的内容。

解：SP=0100H - 6=00FAH

SS=0300H

IP=[(8H × 4 + 1)(8H × 4)]=(0021H)(0020H)=0040H

CS=[(8H × 4 + 3)(8H × 4 + 2)]=(0023H)(0022H)=0100H

在进入中断服务程序前， 保护现场压栈时， 压栈的顺序为先压标志寄存器 F， 再压 CS、IP， 栈顶的三个字如下：

[03000H + (0100H - 2)]= [030FEH]=0240H

[03000H + (0100H - 4)]= [030FCH]=9000H

[03000H + (0100H - 6)]= [030FAH]=00A2H

堆栈内容如下表所示。

表 1.6.1 堆栈表

堆 栈 物 理 地 址	内 容
SP 030FAH	A2H
030FBH	00H
030FCH	00H
030FDH	90H
030FEH	40H
030FFH	02H
03100H	

5．简述 CPU 在程序查询方式和中断方式中所处的地位。 K6.2P139

解： 在程序查询方式中， CPU 处于主动地位，通过检测 I/O 设备的当前状态决定是否进行数据传输；而在中断方式中， CPU 处于被动地位， I/O 设备只有在需要数据传输时，向 CPU 发中断请求， CPU 才有可能与其进行数据传输。

6．下图是一个 LED 接口电路，写出使 8 个 LED 依次点亮 2 秒的控制程序（设延迟 2 秒的子程序为 Delay2s），并说明该接口属于何种输入输出传送方式？为什么？

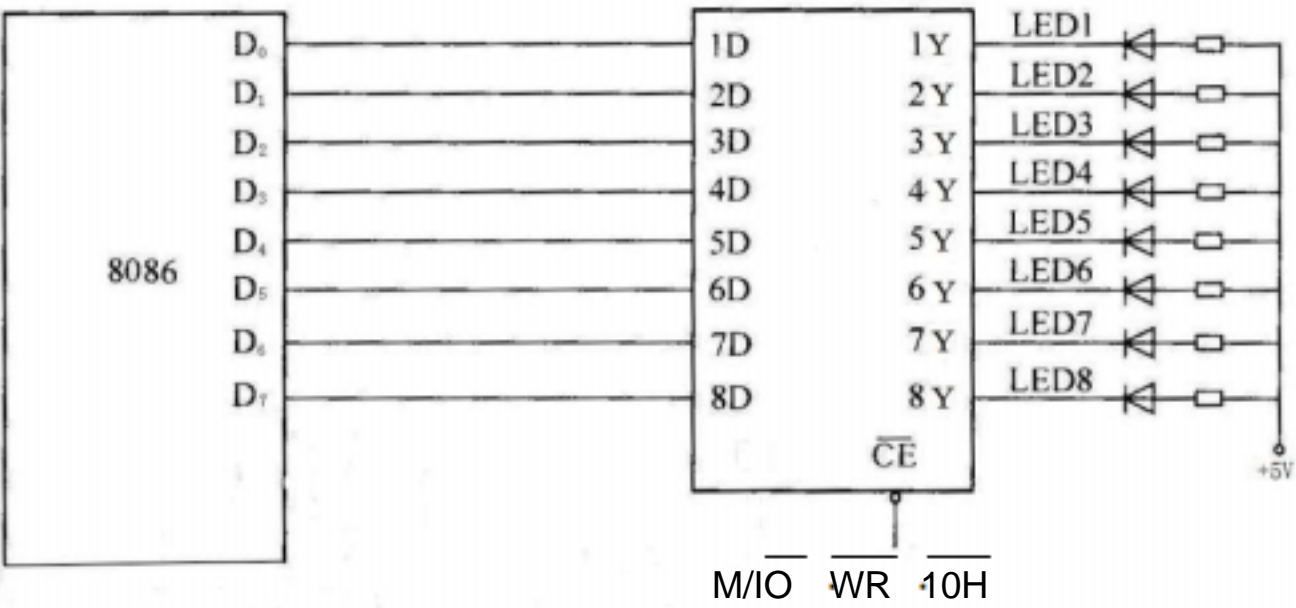


图 1.6.1 LED 接口电路

解：控制程序如下：

```
MOV    AL , 7FH
LOP :  OUT    10H , AL
        CALL  Delay2s
        ROR   AL , 1
```

JMP LOP

该接口属于无条件传送方式。因 CPU 和 LED 之间无联络信号，LED 总是已准备好，可以接收 CPU 的信息。

7 . 在 IBM -PC/XT 微型计算机中只有一片 8259A ,可连接 8 个外部中断源，其连接方法、中断源名称、中断类型码及中断服务程序入口地址如图 1.6.2 和表 1.6.2 所示。 P161

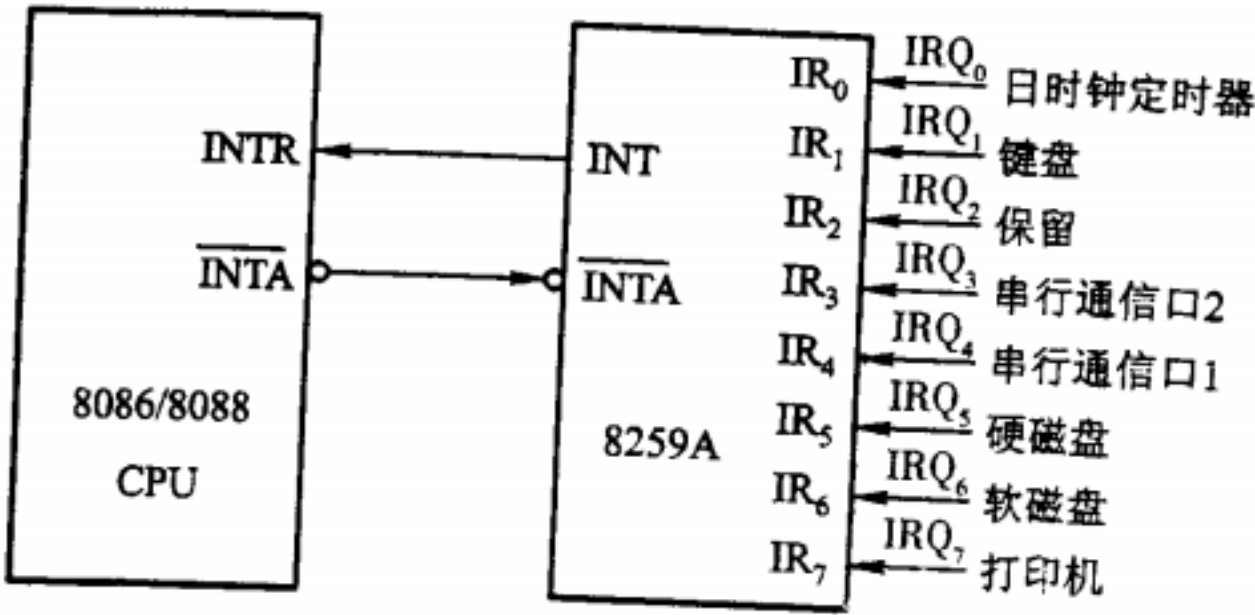


图 1.6.2 8259A 在 IBM-PC/XT 中的连接图

表 1.6.2 IBM - PC/XT 机 8 级外部中断源一览

中断引入端	中断类型码	中断源名称	BIOS 中的中断服务程序过程名（段地址：偏移地址）
IR ₀	08H	日时钟定时器	TIMER_INT(F000:FFA5H)
IR ₁	09H	键 盘	KB_INT(F000:E987H)
IR ₂	0AH	保 留	D ₁₁ (F000:FF23H)
IR ₃	0BH	串 行 通 信 口 2	D ₁₁ (F000:FF23H0
IR ₄	0CH	串 行 通 信 口 1	D ₁₁ (F000:FF23H)
IR ₅	0DH	硬 磁 盘	HD_INT(C800:0760H)
IR ₆	0EH	软 磁 盘	DISK_INT(F000:EF57H)
IR ₇	0FH	打 印 机	D ₁₁ (F000:FF23H)

系统分配给 8259A 的 I/O 端口地址为 20H 和 21H，8259A 采用边沿触发方式、缓冲方式，中断结束采用 EOI 命令方式，中断优先级管理方式采用完全嵌套方式，中断服务程序的符号地址为 INTPR，试对 8259A 进行初始化编程。

解：8259A 初始化编程如下：

```
MOV    AL , 13H
OUT    20H , AL
MOV    AL , 08H
OUT    21H , AL
MOV    AL , 09H
OUT    21H , AL
MOV    AL , 20H
```

```

OUT    20H , AL
; 将中断服务程序入口地址装入中断向量表程序
MOV    AX , 0
MOV    DS , AX
MOV    AX , SEG INTPR
MOV    DS , AX
MOV    DX , OFFSET INTPR
MOV    AL , 0BH
MOV    AH , 25H
INT    21H

```

6.2 习 题

1. 选择题

- (1) 传送数据时，占用 CPU 时间最长的传送方式是 ()。 P140
- A. 查询 B. 中断 C. DMA D. 无条件传送
- (2) 在查询传送方式中，CPU 要对外设进行读出或写入操作前，必须先对外设 (P140)。
- A. 发控制命令 B. 进行状态检测
- C. 发 I/O 端口地址 D. 发读 / 写命令
- (3) 用 DMA 方式传送数据时，是由 () 控制的。 P135
- A. CPU B. 软件 C. CPU+ 软件 D. 硬件控制器
- (4) 8259A 可编程中断控制器中的中断服务寄存器 ISR 用于 ()。 P157
- A. 记忆正在处理中的中断 B. 存放从外设来的中断请求信号
- C. 允许向 CPU 发中断请求 D. 禁止向 CPU 发中断请求
- (5) 一片中断控制器 8259A 能管理 () 级硬件中断。 P157
- A. 10 B. 8 C. 64 D. 2
- (6) 两片 8259A 连接成级联缓冲方式可管理 () 个可屏蔽中断。 P157
- A. 8 B. 14 C. 15 D. 16
- (7) CPU 响应二个硬件中断 INTR 和 NMI 时相同的必要条件是 ()。 P152
- A. 允许中断 B. 当前指令执行结束
- C. 总线空闲 D. 当前访问存储器操作结束
- (8) 8086CPU 响应非屏蔽中断，其中断类型号是由 ()。 P152
- A. 中断控制器 8259 提供 B. 指令码中给定
- C. 由外设提供 D. 由 CPU 自动产生
- (9) 中断向量可以提供 ()。 P153
- A. 被选中设备的起始地址 B. 传送数据的起始地址
- C. 中断服务程序入口地址 D. 主程序的断点地址
- (10) 某中断程序入口地址值填写在中断向量表的 0080H ~ 0083H 存储单元中，则该中断对应的中断类型号一定是： ()。 P154
- A. 1FH B. 20H C. 21H D. 22H
- (11) 有一 8086 系统的中断向量表，在 0000H : 003CH 单元开始依次存放 34H、0FEH、

00H 和 0F0H 四个字节，该向量对应的中断类型码和中断服务程序的入口地址分别为 ()。

- A . 0EH、34FEH : 00F0H
- B . 0EH、0F000H : 0FE34H
- C . 0FH、0F000H : 0FE34H
- D . 0FH、00F0H : 34FEH

(12) 在 8086 系统中，规定中断向量表存放于内存中 () 所在地址的内存单元。 P153

- A . 00000H ~ 003FFH
- B . 80000H ~ 803FFH
- C . 7F000H ~ 7F3FFH
- D . 0FFC00H ~ 0FFFFFFH

(13) 响应下列请求时，其中优先级最低的是 ()。 P153

- A . NMI
- B . INTR
- C . 单步
- D . 无法确定

(14) 采用微机控制的大屏幕 LED 显示器，其数据传送方式是 ()。 P139

- A . 无条件传送
- B . 中断传送
- C . 查询传送
- D . DMA 传送

(15) “INT n” 指令中断是 ()。 P146

- A . 通过软件调用的内部中断
- B . 可用 IF 标志位屏蔽的
- C . 由外部设备请求产生
- D . 由系统断电引起的

(16) 8086/8088 中断类型号为 40H 的中断服务程序入口地址存放在中断向量表中的起始地址是 ()。 P154

- A . DS : 0040H
- B . DS : 0100H
- C . 0000 : 0100H
- D . 0000 : 0040H

(17) 8086/8088 中断类型号 0 ~ 255 应允许来源于 ()。 P153

- A . 指令、外设接口
- B . CPU、外设接口
- C . 指令、CPU
- D . 指令、外设接口、CPU

(18) 8086/8088 的存储器可以寻址 1M 的空间，在对 I/O 进行读写出操作时，20 位地址中只有低 16 位有效。这样，I/O 地址的寻址空间为 ()。 P138

- A . 64K
- B . 256K
- C . 128K
- D . 10K

(19) 8086CPU 响应可屏蔽中断时，CPU ()。 P152

- A . 执行一个中断响应周期
- B . 执行两个连续的中断响应周期
- C . 执行两个连续的中断响应周期，中间有 3 个 T_i (空闲周期)
- D . 不执行中断响应周期

(20) 在系统中，设 8259A 已被编程为 $ICW_2=08H$ ，当一个外设由 8259A 的 IR_4 输入端提出中断请求时，它的中断向量地址是 ()。 P162

- A . 0000AH
- B . 00020H
- C . 00028H
- D . 00030H

(21) 状态信息是通过 () 总线进行传送的。

- A . 数据
- B . 地址
- C . 控制
- D . 外部

2. 填空题

(1) 微机系统中数据传送的控制方式有三种，其中程序控制方式的数据传送又分为无条件传送、_____和中断传送。 P139

(2) CPU 通过接口与外设之间交换的信息包括数据信息、状态信息和 _____，这三种信息通常都是通过 CPU 的 _____ 总线来传输的。

- (3) 中断向量是中断服务程序的入口地址, 每个中断向量占 _____ 字节。 P154
- (4) 8086 的中断系统可处理 _____ 个不同的中断。 P152
- (5) 若在 0000:0008H 开始的 4 个字节中分别存放的是 11H, 22H, 33H, 44H, 则对应的中断类型号为 2 的中断服务程序入口地址为 _____。
- (6) 采用程序查询传送方式时, 若要完成一次数据传送过程, 首先必须执行一条指令, 读取 _____。 P154
- (7) 在中断服务程序中, 进行中断处理之前, 先 _____, 才允许中断嵌套, 只有中断优先级 _____ 的中断源请求中断, 才能被响应。
- (8) 可编程中断控制器 8259A 对程序员提供了 4 个初始化命令字和 _____ 个操作命令字。
- (9) 不可屏蔽中断的优先级比可屏蔽中断的优先级 _____。
- (10) 中断系统可处理多个不同的中断, 每个中断对应一个 _____ 码。CPU 根据某条指令或某个状态标志的设置而产生的中断称为 _____ 中断。
- (11) 当中断控制器 8259A 的 A_0 连地址总线的 A_1 时, 若其中一个端口地址为 62H, 则另一个端口地址为 _____ H; 若某外设的中断类型码为 86H 时, 则该中断源应加到 8259A 中断请求寄存器 IRR 的 _____ 输入端。
- (12) CPU 在执行 IN AL, DX 指令时, M/\overline{IO} 引脚为 _____ 电平, \overline{RD} 引脚为 _____ 电平, \overline{WR} 引脚为 _____ 电平。

3. 简述 I/O 端口的编址方式和特点。 PP138-139
4. CPU 与外设间的接口信息有哪几种? P137
5. CPU 与外设之间有哪几种传送方式? 各有什么特点? P139-145
6. 什么情况下采用无条件传送方式? 有什么特点? P139-140
7. 什么是中断? 简述中断的处理过程。 P146, P150
8. 简述 8086 系统中断的种类及特点。 P152
9. 8086/8088 各类中断的优先级别是如何排列的? P153
10. 外设向 CPU 发中断请求, 但 CPU 不响应, 其原因可能有哪些?
11. 8086 内存的前 1K 字节建立了一个中断向量表, 可以容纳多少个中断向量? 如果有软中断 INT 13H, 则中断向量表地址是多少? 假如从该地址开始的四个内存单元中依次存放 59H, 0ECH, 00H, 0F0H, 则中断服务程序入口地址是多少? 怎样形成的?
12. 在 8086/8088 中, 设 SP=0124H, SS=3300H, 若在代码段的 2248H 单元中存放一条软中断指令 INT 40 H, 则执行该指令后, 堆栈的物理地址为多少? (SP)(SP+1) 为多少? IP 的值为多少?
13. 某一用户中断源的中断类型号为 60H, 其中断处理程序的符号地址为 INTR60。请至少用两种不同的方法设置它的中断向量表。 P153-154
14. 某条件传送接口, 其状态端口地址为 2F0H, 状态位用 D_7 传送, 数据端口地址为 2F1H。假设输入设备已被启动, 在输入数据时可再次启动输入, 用程序查询方式编写程序段, 从输入设备上输入 4000 字节数据送存储器 BUFFER 缓冲区。 P140
15. 简述 8259A 中的三个寄存器 IRR、ISR、IMR 的功能。 P156-157

- 16 . 对 8259A 可编程中断控制器：
- (1) 单片使用时，可同时接收几个外设的中断请求？
 - (2) 级联使用时，从片的 INT 引脚应与主片的哪个引脚相连？
- 17 . 8259A 的中断屏蔽寄存器 IMR 和 8086/8088 的中断允许标志 IF 有什么差别？
- 18 . 8259A 的 ICW₂ 设置了中断类型码的哪几位？说明对 8259A 分别设置 ICW₂ 为 30H、38H 有什么差别？
- 19 . 如何用 8259A 的屏蔽命令字来禁止 IR₂ 和 IR₅ 引脚上的请求？又如何撤销这一禁止命令？设 8259A 的端口地址为 80H、81H，试编程实现。
- 20 . 简述 DMA 工作方式的主要特点。

第 7 章 并行接口

7.1 例 题

1. 试说明 8255A 工作在方式 1 输出时的工作过程。

解：(1) 数据输出时，CPU 向 8255A 写入数据，写信号的上升沿使 $\overline{\text{OBF}}$ 信号有效，表示输出缓冲器满，通知外设取走数据，同时使 INTR 变为低电平；

(2) 当外设取走数据后，向 8255A 发送 $\overline{\text{ACK}}$ 信号，表示数据已经被外设取走；

(3) $\overline{\text{ACK}}$ 信号的下降沿将 $\overline{\text{OBF}}$ 信号置为高电平，上升沿使 INTR 有效，向 CPU 发出中断请求，以便写入下一个数据。

2. 设 8255A 的端口地址为 8000H~8003H，要求 A 口工作在方式 1 输入、B 口工作在方式 0 输出，C 口用作基本输入口，试完成它的初始化编程。

解：根据 8255A 的方式选择控制字格式，结合题目要求分析得出：8255A 的方式控制字为 0B9H，然后通过向控制口发送方式控制字完成初始化编程。

```
MOV DX, 8003H
MOV AL, 0B9H
OUT DX, AL
```

3. 设 8255A 的 A 口、B 口、C 口以及控制端口地址为 8000H~8003H，编程对 PA_7 进行置位输出，而不改变其它位的设置。

```
解： MOV DX, 8003H
      MOV AL, 90H
      OUT DX, AL          ; 初始化 8255A，使 8255A 的 A 口工作在方式 0 输入
      MOV DX, 8000H
      IN AL, DX           ; 从 PA 口读入原来设置内容
      MOV AH, AL          ; 保存读入内容
      MOV DX, 8003H
      MOV AL, 80H
      OUT DX, AL          ; 初始化 8255A，使 8255A 的 A 口工作在方式 0 输出
      OR AH, 80H          ; 对 AH 的最高位置位，其它位不变
      MOV AL, AH
      OUT DX, AL          ; 从 PA 口输出
```

4. 设 8255A 的 A 口、B 口、C 口以及控制端口地址为 8000H~8003H，编程对 PC_7 进行置位输出，而不改变其它位的设置。

解：方法一：端口 C 输出方法。参考上例，略。

方法二：使用端口 C 置 0/置 1 控制字，具体如下：

```
MOV DX, 8003H
MOV AL, 0FH          ; 置位字为 0FH
```

OUT DX, AL ; 从控制口输出

建议：对 C 端口的类似操作方法二比较方便。

5. 已知 8088 系统包含如图 1.7.1 所示的 8255A 接口，设 8255A 的片选信号由地址译码器和相关控制信号提供，8255A 的管脚 A₁、A₀ 分别与地址线 A₂ 和 A₁ 相连。8255A 的控制口地址为 38EH。8255A 的 PA₇ 可根据 PB₁ 的状态决定是否点亮 LED。试完成下列要求：

(1) 写出 8255A 各个端口的地址。

(2) 设计一程序段，使用 8255A 检测 PB₁ 的输入状态，当 PB₁=0 时，使 LED 点亮。

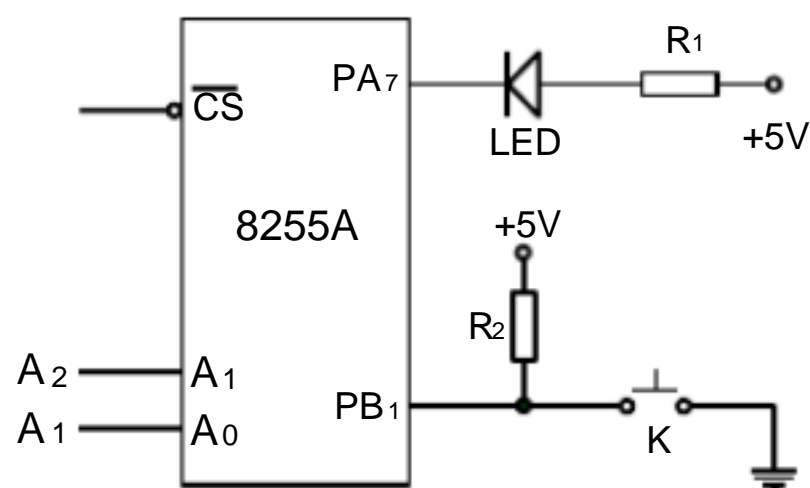


图 1.7.1 8255A 接口电路

解：(1) 由图可知：8255A 的 A 口地址为 388H、B 口地址为 38AH、C 口地址为 38CH。

(2) 设计程序段如下：

```
MOV AL, 10000010B
MOV DX, 38EH
OUT DX, AL ; 8255A 初始化
MOV DX, 38AH
IN AL, DX
K1: TEST AL, 02H
JNZ K1
MOV DX, 388H
MOV AL, 00H
OUT DX, AL
```

6. 已知数码管显示接口电路如图 1.7.2 所示，8255A 的地址为 8000H-8003H。试完成程序（包含 8255A 的初始化部分）实现开关按下 LED 数码管显示数字“4”的功能。

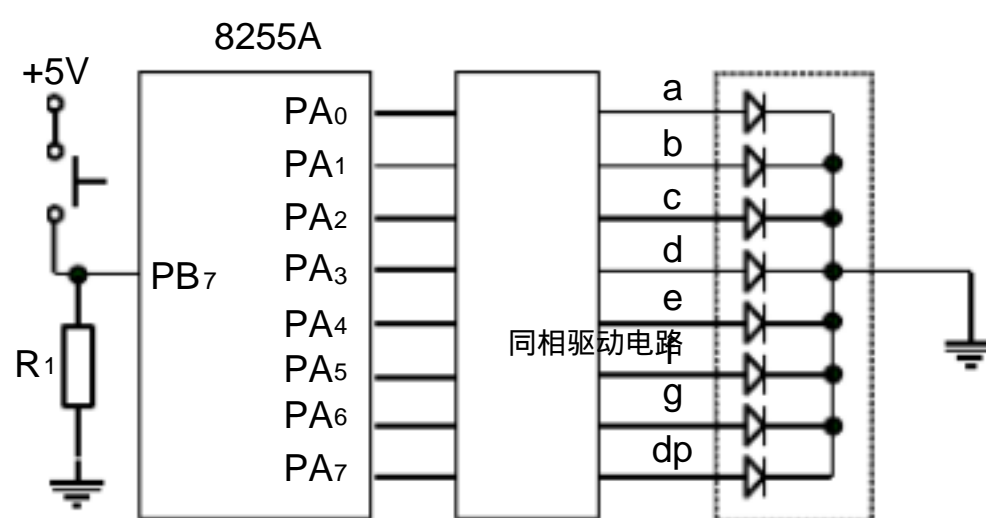


图 1.7.2 数码管显示接口电路

解：根据题目要求可选择 8255A 工作于方式 0，A 口输出、B 口输入。故采用以下程序

段对 8255A 初始化：

```
      MOV    DX , 8003H
      MOV    AL , 10000010B
      OUT    DX , AL                ; 方式控制字送控制端口
      MOV    DX , 8001H
      IN     AL , DX                ; 从 B 端口读入
K1 :  TEST    AL , 80H              ; 检测 PB7
      JZ     K1                    ; 若开关未按下,则等待
      MOV    DX , 8000H
      MOV    AL , 66H
      OUT    DX , AL                ; 从 A 端口送出段码
```

7.2 习 题

1. 选择题

- (1) 8255A 在方式 0 时, 端口 A、B、C 输入输出可以有 () 组合。
A . 4 B . 8 C . 16 D . 6
- (2) 一个 LED 数码显示器以共阳极方式连接, 段码 abcdefg 依次与数据总线 D₀~D₆ 相连, DP 与 D₇ 相连, 为显示字符 “ F ”, 段码值应为 ()。
A . 8EH B . 79H C . 61H D . 9EH
- (3) 某 8086 系统采用 8255A 作为并行 I/O 接口, A 口的口地址为 0C8H, 则初始化时 CPU 所访问的端口地址为 ()。
A . 0C8H B . 0CAH C . 0CBH D . 0CEH
- (4) 8255A 能实现双向传送功能的工作方式为 ()。
A . 方式 0 B . 方式 1 C . 方式 2 D . 方式 3
- (5) 并行接口芯片 8255A 被设定为方式 2 时, 其工作的 I/O 口 ()。
A . 仅能作输入口使用
B . 仅能作输出口使用
C . 既能作输入口, 也能作输出口使用
D . 仅能作不带控制信号的输入口或输出口使用
- (6) 当 8255A 的端口 A 和端口 B 都工作在方式 1 输入时, 端口 C 的 PC₇ 和 PC₆ ()。
A . 被禁用 B . 只能作为输入使用
C . 只能作为输出使用 D . 可以设定为输入和输出使用
- (7) 8255A 的端口 A 工作在方式 2 时, 如果端口 B 工作在方式 1, 则固定用作端口 B 的联络信号的端口 C 的信号是 ()。
A . PC₂~PC₀ B . PC₆~PC₄
C . PC₇~PC₅ D . PC₃~PC₁
- (8) 8255A 的端口 A 工作在方式 2、端口 B 工作在方式 0 时, 则 C 端口 ()。
A . 作 2 个 4 位端口
B . 部分引脚作联络信号, 部分引脚作 I/O 端口

C . 全部引脚作联络信号

D . 8 位 I/O 端口

(9) 若 8255A 的 A、B 口都工作在方式 1 输出, 则 C 口中可以设定为输入输出口的位分别为 ()。

A . PC₇、PC₆

B . PC₅、PC₄

C . PC₃、PC₂

D . PC₁、PC₀

(10) 8255A 的 A 口工作在方式 1 时, 应该置位 C 口的 () 位, 才允许送出 A 口的中断请求信号。

A . PC₇

B . PC₆

C . PC₅

D . PC₄

(11) 通过 8255A 的端口 A 实现双机数据通信时, 其工作方式可以设置为 ()。

A . 方式 0

B . 方式 1

C . 方式 2

D . 都不能

(12) 若 8255A 的地址范围为 600H~603H, 则方式控制字从 () 地址送入。

A . 600H

B . 601H

C . 602H

D . 603H

(13) 若 8255A 的地址范围为 600H~603H, 则置 0/置 1 控制字从 () 地址送入。

A . 600H

B . 601H

C . 602H

D . 603H

(14) 若 8255A 的方式控制字为 10011001B, 则工作在输出方式的是 ()。

A . A 口

B . B 口

C . C 口高 4 位

D . C 口低 4 位

(15) 当 8255A 的 PA 口工作在方式 1 的输入时, 对 PC₄ 置位, 其作用是 ()。

A . 启动输入

B . 停止输入

C . 允许输入

D . 开放输入中断

(16) 8255A 工作在方式 1 的输出时, $\overline{\text{OBF}}$ 信号的低电平表示 ()。

A . 输入缓冲器满信号

B . 输入缓冲器空信号

C . 输出缓冲器满信号

D . 输出缓冲器空信号

(17) 对 8255A 的 C 口 PC₄ 置 1 的控制字为 ()。

A . 00000110B

B . 00001001B

C . 00000100B

D . 00000101B

(18) 8255A 的端口 A 工作在方式 1 输入时, C 口的 () 一定为空闲的。

A . PC₄、PC₆

B . PC₂、PC₃

C . PC₆、PC₇

D . PC₅、PC₆

(19) 8255A 的方式选择控制字为 80H, 其含义是 ()。

A . A、B、C 口全为输入

B . A 口为输出, 其他为输入

C . A、B 为方式 0

D . A、B、C 口均为方式 0, 输出

(20) 一台智能仪器采用 8255A 芯片作数据传送口, 若芯片的 A 口地址为 0F4H, 则当 CPU 执行输出指令访问 0F7H 端口时, 其操作为 ()。

A . 数据从端口 C 送数据总线

B . 数据从数据总线送端口 C

C . 控制字送控制字寄存器

D . 数据从数据总线送端口 B

2 . 填空题

(1) 8255A 并行接口电路可编程工作在基本输入 / 输出、_____和_____这 3 种工

作方式。

(2) 已知一个共阳极七段数码管的段排列如图 1.7.3, 若要使显示字符 “ 3 ”, 则七段编码 gfedcba 应为 _____。

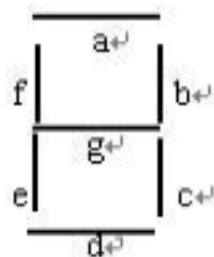


图 1.7.3 七段数码管的段排列图

(3) 8255A 工作在方式 2 时, 使用端口 C 的 _____ 作为与 CPU 和外部设备的联络信号。

(4) 8255A 端口 C 的按位置位复位功能是由控制字中的 $D_7 =$ _____ 来决定的。

(5) 当 8255A 的控制字最高位 $D_7 = 1$ 时, 表示该控制字为 _____ 控制字。

(6) 8255A 的三个端口中只有 _____ 口输入输出均有锁存功能。

(7) LED 数码管分为 _____ 极和 _____ 极两种, 其中 _____ 极数码管的笔划输入线送高电平时点亮。

(8) 8255A 可以允许中断请求的工作方式有 _____ 和 _____。

(9) 多位 LED 数码管显示的工作方式分 _____ 显示和 _____ 显示两种。

(10) 为了使 8255A 的端口地址为偶地址, 一般将 8255A 的 A_1 和 A_0 和 8086 系统总线的 _____ 相连。

(11) 8255A 是一个 _____ 接口芯片。

(12) Intel8255A 使用了 _____ 个端口地址。

3. 8255A 的端口 A 和 B 可分别工作在哪几种方式下?

4. 要求 8255A 的端口 A 工作在方式 2, 端口 B 工作在方式 1, 试写出该 8255A 的方式控制字。

5. 8255A 的方式 0 和方式 1 在功能上有什么区别? 在什么情况下使用方式 1 ?

6. 试编写程序段, 将 PC_5 置 “ 1 ”, PC_3 置 “ 0 ”, 其他位不变, 设该 8255A 的控制端口地址为 8003H。

7. 若 8255A 的 A 口工作在方式 0 输出, B 口工作在方式 1 输入, 除了为 B 口做联络信号的 C 口相关位外, 其余均做输出用。如该 8255A 的控制端口地址为 8003H, 试写出初始化程序段。

8. 当数据从 8255A 的端口 C 读入 CPU 时, 8255A 的控制信号 \overline{CS} 、 \overline{RD} 、 \overline{WR} 、 A_0 、 A_1 分别为什么电平?

9. 设某 8255A 芯片端口地址为 60H ~ 63H, 要求利用 C 口置位 / 复位控制字实现 PC_0 输出如下波形, 试编写程序实现上述功能。 (说明: 延时 5 秒通过 CALL D5S 指令实现。)

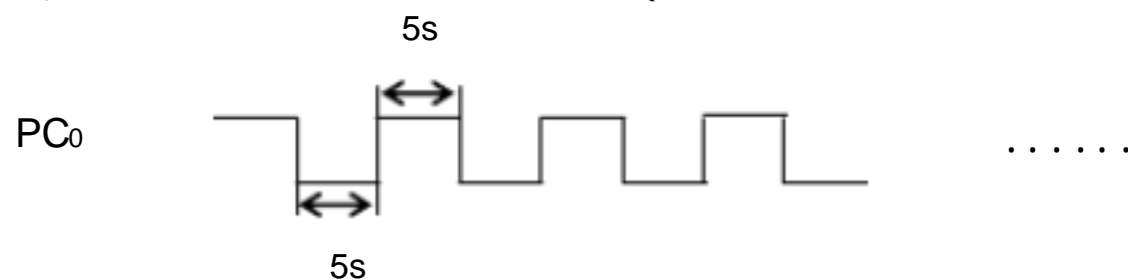


图 1.7.4 PC_0 输出波形图

10 . 某 8086 微机系统中使用 8255A 作为并行口 , A 口为方式 1 输入 , 以中断方式与 CPU 交换数据 , 中断类型号为 0FH (A 口为方式 1 输入时其中断允许位为 PC₄) , B 口工作于方式 0 输出 , C 口余下的 I/O 线作输入。设 8255A 的控制口地址为 0B6H , 试编写 8255A 的初始化程序 , 并设置 A 口的中断向量 (设 A 口中断服务子程序名为 PASER)。

11 . 简述行列式键盘的读入方法。

12 . 图 1.7.5 是 8×8 的非编码键盘和 8255A 的接口电路 , 8255A 的 A 口作输出口 , B 口作输入口。若 A 口地址为 PORTA , B 口地址为 PORTB , 控制口地址为 PORTCN , 试编写 8255A 初始化和等待键按下的程序段。

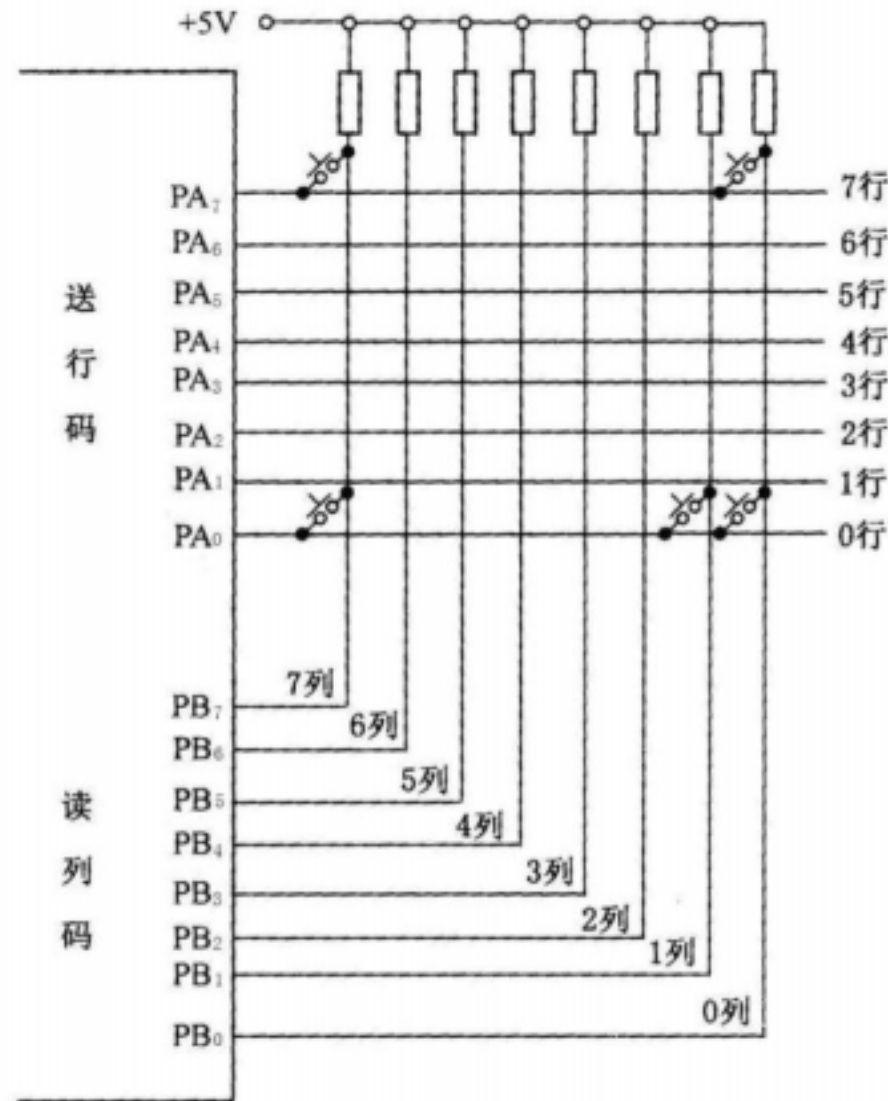


图 1.7.5 键盘接口电路

13 . 8255A 芯片的 A 口、B 口已分别与 8 个 LED 灯、8 个开关连好 , C 口的 PC₂与一手动开关 M 连接 , 译码电路中 , 只有 A₉ ~ A₀用于端口译码 , 其余地址均作 0 处理 , 分析下面连接线路图 , 回答问题。

(1) 8255A 的 4 个端口地址是多少 ?

(2) 试编写 8255A 初始化以及满足下列要求的程序段 : 采用查询方式 , 实现把 B 口的开关量数据送往 A 口 , 控制指示灯。 PC₂ 所连手动开关 M 作为 “ 准备好 ” 开关 , 当设置好 8 个开关量后 , 手动开关 M 闭合 , 表明此时数据已准备好 , 可读取开关量控制相应指示灯亮。

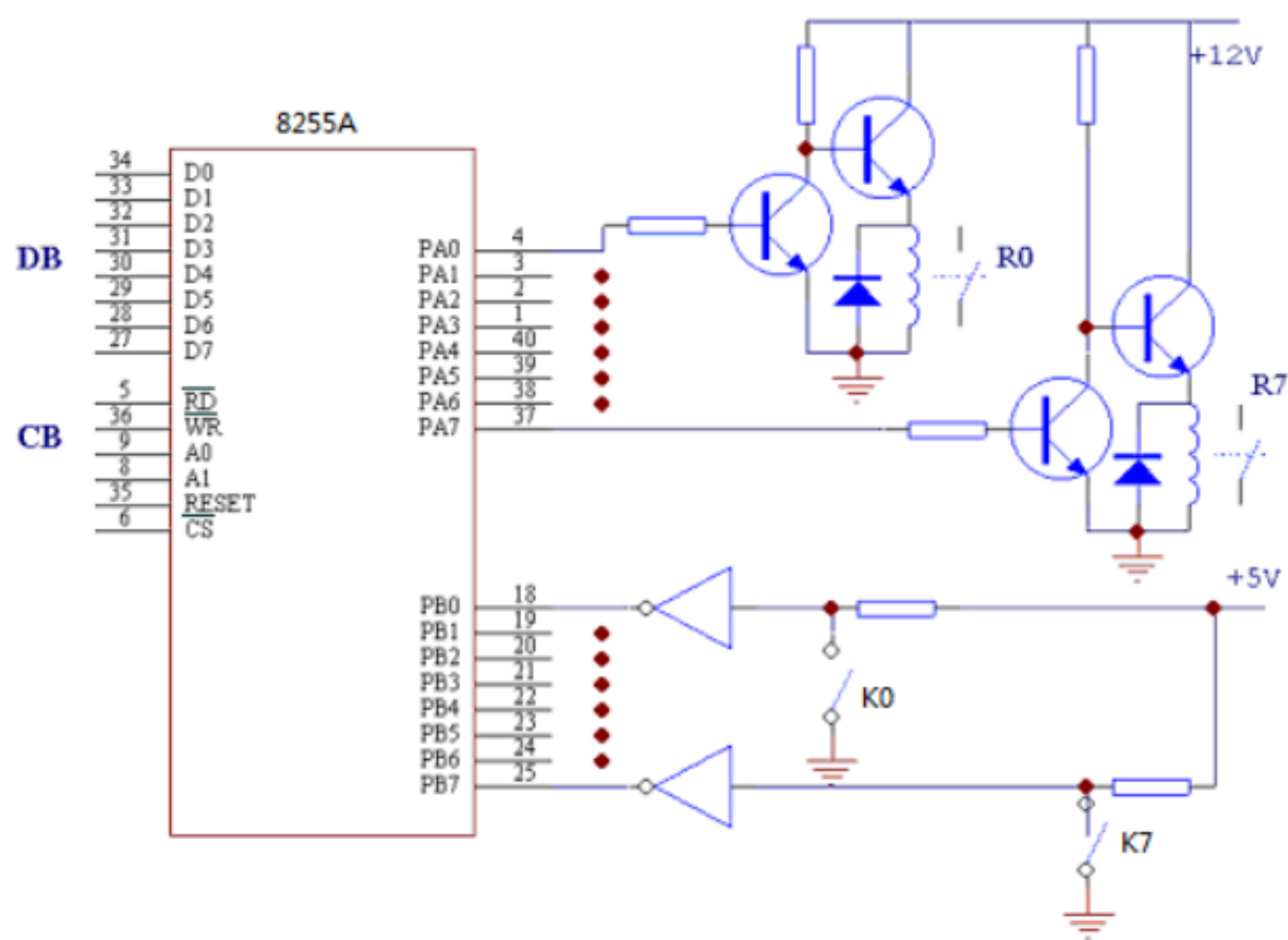


图 1.7.8 习题 15 接口电路图

第 8 章 串行接口

8.1 例 题

1. 何为波特率？设数据传送的速率是 120 字符/秒，而每一个字符格式中，数据位 7 位，停止位、校验位各 1 位，则传送的波特率为多少？ P149

解：波特率是指单位时间内传输的二进制信息的位数，单位为位/秒。

因为每个字符必须有一位起始位，所以每一个字符位数是：7+1+1+1=10 位。

传送的波特率为：10×120=1200 位/秒=1200 波特

2. 串行通信有什么特点？有哪两种最基本的通信方式？其数据格式如何？

解：串行通信是指与外设之间的数据传送是逐位依次传输的，每一位数据占据一个固定的时间长度。这种情况只要少数几条线就可以在系统间交换信息。特别适用于计算机与计算机，计算机与外设之间的远距离通信，但串行通信的速度比较慢。

串行通信有两种最基本的通信方式：异步通信、同步通信。

异步通信所采用的数据格式是以一组可变“位数”的数组组成的。第一位称起始位，它的宽度为 1bit，低电平；接着传送 5~8 位数据位，高电平为“1”，低电平为“0”；也可有一位奇偶校验位（可选）；最后是停止位，宽度可以是 1 bit、1.5 bit 或 2 bit，在两个数据位之间可有空闲位。计算机之间的异步通信速率一般不应变动，但通信的数据是可变的，也就是说，数据字之间的空闲位是可变的。

同步通信所采用的数据格式是在数据块开始处用同步字符来指示，根据控制规则可分为两种：面向字符及面向比特。

相同速率情况下，同步通信的速度高于异步通信。

3. 甲乙两台计算机近距离通过 RS-232C 相连进行串行通信时，常采用什么样的三线连接法？

解：甲乙两台计算机近距离通过 RS-232C 相连进行串行通信时，常采用三线连接法，即甲方计算机的 R×D 端接乙方计算机的 T×D 端，甲方计算机的 T×D 端接乙方计算机的 R×D 端，甲乙双方接地端共同接地，这样就可以进行最简单的计算机串行通信。

4. 简述 8251A 基本功能。

解：8251A 的基本性能：

- (1) 可用于同步和异步传送；
- (2) 同步传送：5~8bit/字符，内部或外部同步，可自动插入同步字符。
- (3) 异步传送：5~8bit/字符，时钟速率为通信波特率的 1、16 或 64 倍。
- (4) 可产生 1、1.5 或 2 位的停止位。可检查假启动位。自动检测和处理终止字符。
- (5) 波特率：DC - 19.2k（异步）；DC - 64k（同步）
- (6) 完全双工，双缓冲器发送和接收器。
- (7) 出错检测，具有奇偶、溢出和帧错误等检测电路。

5. 设置 8251A 为异步传送方式，波特率因子为 64，采用偶校验，1 位停止位，7 位数据。试分别编写采用 8251A 接收数据和发送数据的程序。（设 8251A 与外设有握手信号联系，数据口地址为 0880H，控制口地址为 0882H。）

解：根据题意，8251A 的方式控制字为 01111011B (7BH)，接收时操作命令控制字为 00010100B(14H)，发送时操作命令控制字为 00110001B(31H)，接收时检测状态控制字中 RxRDY 是否为 1，发送时检测状态控制字中 TxRDY 是否为 1。

接收参考程序如下：

```

MOV    DX,0882H           ; 控制口地址为 0882H
MOV    AL,7BH
OUT    DX,AL              ; 写方式控制字
MOV    AL,14H
OUT    DX,AL              ; 写操作命令控制字
LOP:   IN    AL,DX         ; 读入状态控制字
TEST   AL,02H             ; 检测状态控制字中 RxRDY
JZ     LOP
MOV    DX,0880H
IN     AL,DX              ; 输入数据

```

发送参考程序如下：

```

MOV    DX,0882H           ; 控制口地址为 0882H
MOV    AL,7BH
OUT    DX,AL              ; 写方式控制字
MOV    AL,31H
OUT    DX,AL              ; 写操作命令控制字
LOP:   IN    AL,DX         ; 读入状态控制字
TEST   AL,01H             ; 检测状态控制字中 TxRDY
JZ     LOP
MOV    DX,0880H
MOV    AL,XX              ; 需要发送的数据 XX 送 AL
OUT    DX,AL              ; 输出数据

```

8.2 习 题

1. 选择题

- (1) 异步通信传输信息时，其特点是 ()。P194
- A. 通信双方不必同步
 - B. 每个字符的发送是独立的
 - C. 字符之间的传输时间长度相同
 - D. 字符发送速率由波特率确定
- (2) 同步通信传输信息时，其特点是 ()。P195
- A. 通信双方必须同步
 - B. 每个字符的发送不是独立的
 - C. 字符之间的传输时间长度可不同
 - D. 字符发送速率由数据波特率确定

- (3) 对于串行接口,其主要功能为()。 P192
- A. 仅串行数据到并行数据的转换
 - B. 仅并行数据到串行数据的转换
 - C. 输入时将并行数据转换为串行数据,输出时将串行数据转换为并行数据
 - D. 输入时将串行数据转换为并行数据,输出时将并行数据转换为串行数据
- (4) 在异步串行通信中,相邻两帧数据的间隔是()。 P194
- A. 0
 - B. 任意的
 - C. 确定的
 - D. 与波特率有关
- (5) 下列有关异步串行通信的叙述中,正确的是()。 P194
- A. 发送方与接受方无需同步
 - B. 奇偶校验位的作用是检错与纠错
 - C. 在全双工方式下,收发双方只须用一根线相连
 - D. 远程终端一定要通过 MODEM 才能与主机相连接。
- (6) 异步通信区别于同步通信的主要特点是()。 P194-195
- A. 通信双方需要同步字符
 - B. 字符之间的间隔时间长度应相同
 - C. 每个字符的发送是独立的
 - D. 字符发送速率由波特率确定
- (7) 在数据传输率相同的情况下, 同步通信的字符传送速度要高于异步通信, 其主要原因是()。 P194-195
- A. 发生错误的概率低
 - B. 字符成组传送,字符间无间隔
 - C. 附加的多余信息少
 - D. 采用了检错率强的检验方法
- (8) 串行接口中,并行数据和串行数据的转换的实现是利用()。 P196
- A. 数据寄存器
 - B. 移位寄存器
 - C. 锁存器
 - D. A/D 转换器
- (9) 在串行通信中,使用波特率来表示数据的传输速率,它是指()。 P195
- A. 每秒传送的字符数
 - B. 每秒传送的字节数
 - C. 每秒传送的位数
 - D. 每分钟传送的字符数
- (10) 在异步串行通信中,常采用的校验方法是()。 P194
- A. 奇偶校验
 - B. 双重奇偶校验
 - C. 海明码校验
 - D. 循环冗余码校验
- (11) RS-232C 接口的信号电平范围为()。 P197
- A. 0~5V
 - B. -5V~+5V
 - C. 0~10V
 - D. -15V~+15V
2. 填空题
- (1) 在串行通信中有两种基本的通信方式:即 _____ 和同步通信。 P194
- (2) 只有在 _____ 信号到来之后, 或者最先写入 _____ 后, 才能将方式控制字写入 8251A。 P201
- (3) 串行传送时,被传送数据需要在发送部件中进行 _____ 变换。 P195

(4) RS-232C 是用于数据通讯设备和数据终端设备间的 _____ 接口标准。 P197

(5) 数据在传送线上一位一位的依次传送，称为 _____ 传送方式。 P196

(6) 在串行通信数据传送中，通常传送方式有单工、半双工和 _____ 三种。 P196

P199

3. 异步通信中，异步的含义是什么？ P194

4. 某系统采用异步串行方式与外设通信，发送字符格式由 _____ 1 位起始位、 7 个数据位、 1 个奇偶校验位和 2 个停止位组成，波特率为 1200bps。问，该系统每分钟发送多少个字符？

若波特率因子为 16，发送时钟频率为多少？ P194

5. 简述并行通信和串行通信的优缺点。 P196

6. 为什么要在 RS-232C 与 TTL 之间加转换？ P197

7. 调制解调器在通信中的作用是什么？ P201

8. 什么叫异步工作方式？画出异步工作方式时 8251A 的 TXD 和 RXD 线上的数据格式。什么叫同步工作方式？什么叫双同步字符方式？外同步和内同步有什么区别？画出双同步工作时 8251A 的 TXD 和 RXD 线上的数据格式。 P204

9. 设 8251A 为异步工作方式， 1 个停止位，偶校验， 7 个数据位，波特率因子为 16。请写出其方式字。若发送使能，接收使能， \overline{DTR} 端输出低电平， \overline{TxD} 端发送空白字符， \overline{RTS} 端输出低电平，内部不复位，出错标志复位。请给出控制字。 P205

10. 在微机系统中，8251A 作为 CRT 显示器、键盘串行通信接口，如图 1.8.1 所示。8251A 主时钟 CLK 为 2MHz，发送时钟 TxC 和接收时钟 RxC 由分频器提供。片选信号 \overline{CS} 由地址高位译码后提供数据地址为 0D8H 控制地址为 0DAH，8251A 经 RS-232C 接口与显示器、键盘相连，所以它们之间要用 MC1488 和 MC1489 进行电平变换。要求对 8251A 进行初始化编程，并编写发送程序和接收程序。 P200

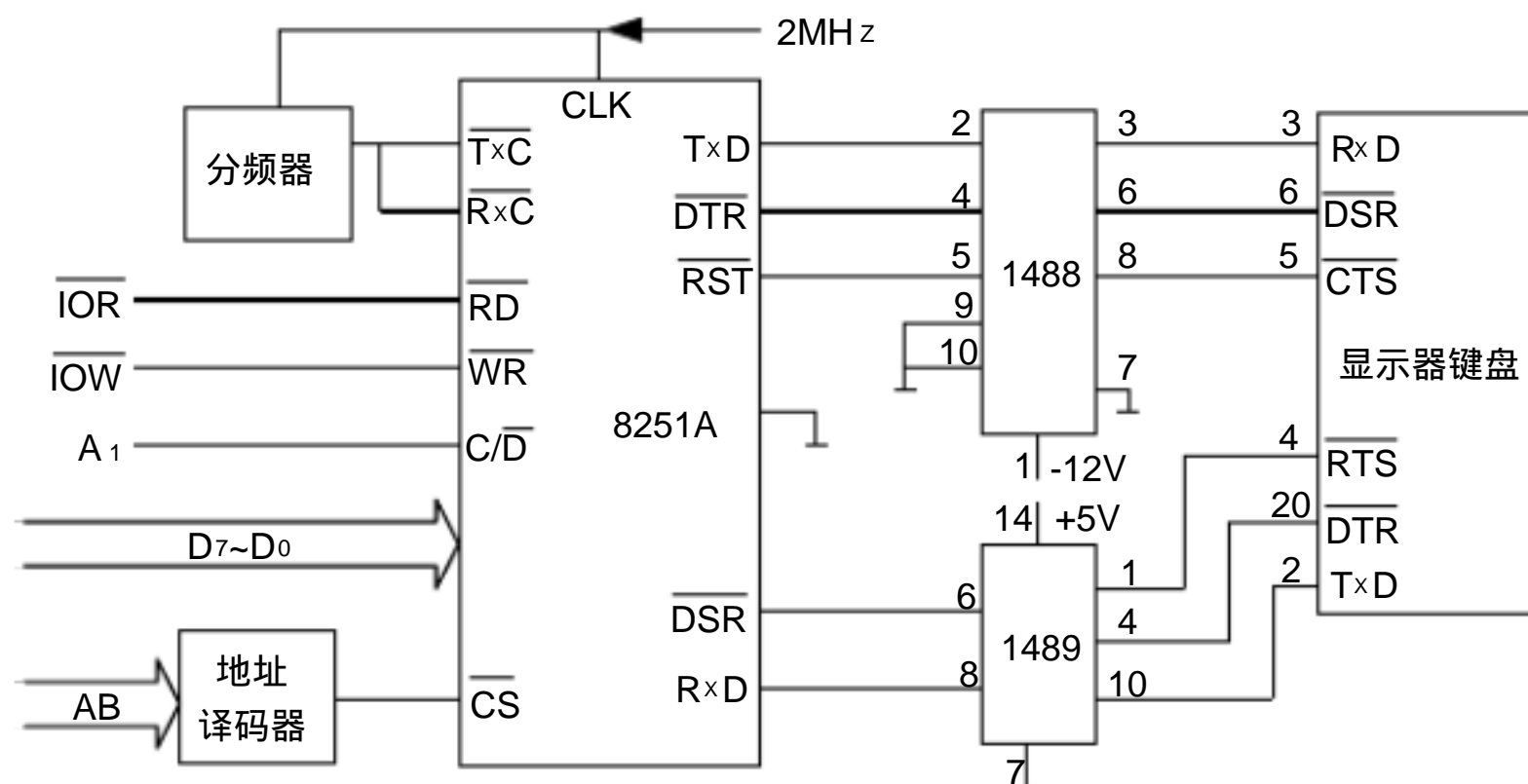


图 1.8.1 8251A 作为 CRT 显示器、键盘串行通信接口图

第 9 章 计数器 / 定时器

9.1 例 题

1．简述 8253 定时 / 计数器方式 0 和方式 4 的区别。 P217 P220

解：8253 方式 0 为计数结束中断方式，方式 4 为软件触发选通方式。

（1）方式 0 和方式 4 都是由软件触发启动计数，无自动重装入计数初值能力，除非再写初值。门控信号 GATE 用于 CLK 进入减 1 计数器的控制；高电平时，CE 减 1；低电平时，CE 停止。

（2）两种方式的区别在于输出信号 OUT 的波形上。方式 0 下，当写入控制字时，OUT 变为低电平，直到计数到 0，输出才变为高电平；而方式 4，当写入控制字时，OUT 变为高电平，当计数到 0 时，输出一个时钟周期的负脉冲，再恢复为高电平。

2．8253 的每个通道都有一个 GATE 端，请说明它有什么作用？ P217-222

解：门控信号 GATE 用于启动或禁止计数器的操作。在不同的工作方式的，门控信号的触发方式有着具体的规定，如表 1.9.1 所示。

表 1.9.1 GAET 信号控制功能

工 作 方 式	低电平或负跳变	正跳变	高电平
方式 0	禁止计数	-	允许计数
方式 1	-	1．启动计数； 2．在下一个脉冲后将输出置 为低电平	-
方式 2	1．禁止计数 2．立即将输出置为高电平	1．启动计数 2．重新装入计数初值	允许计数
方式 3	1．禁止计数 2．立即将输出置为高电平	1．启动计数 2．重新装入计数初值	允许计数
方式 4	禁止计数	-	允许计数
方式 5	-	启 动 计 数	-

3．8253 的初始化编程分哪几步进行？ P223

解：芯片加电后，其工作方式是不确定的，为了正常工作，要对芯片进行初始化。初始化包括两点：一是向控制寄存器写入方式控制字，以选择计数器，确定工作方式，指定计数器计数初值的长度和装入顺序以及计数值的码制；二是向已选定的计数器按方式控制字的要求写入计数初值。

4．对计数器 1 初始化，使其工作于方式 3，采用二进制格式计数，计数初值为 2000H。设 8253 的端口地址为 80H~83H。 P223-224

（1）编写初始化程序。

（2）若要在计数过程中读出当前计数值，又如何编写程序？ P225

解：（1）首先确定控制字：

SC₁SC₀=01 选择 1#计数器

RW₁RW₀=11 先读/写低 8 位，再读/写高 8 位

M₂M₁M₀=011 工作方式 3

BCD=0 二进制

则控制字为 01110110 (76H)

初始化程序段如下：

MOV AL, 76H ; 通道 1 初始化

OUT 83H, AL

MOV AX, 2000H

OUT 81H, AL ; 先写低 8 位

MOV AL, AH

OUT 81H, AL ; 再写高 8 位

（2）8253 计数器是 16 位，要分两次读到 CPU 中，但是计数器正在计数过程中，在读取计数器期间计数值有可能发生变化，因此，CPU 在读取计数值时，要锁存当前计数器的值。其方法是向 8253 输出一个计数器锁存命令。8253 的每一个计数器都有一个 16 位的输出锁存器 OL，一般情况下它的值随计数器的值变化，当写入锁存控制命令后，它就把计数器的现行值锁存，此时计数器继续计数。这样，CPU 就可用输入指令从所读计数器口地址读取锁存器的值。CPU 读取计数值后，自动解除锁存状态，它的值又随计数器而变化。

读取计数器 1 的 16 位当前计数值，控制字为：

SC₁SC₀=01 选择 1#计数器

RW₁RW₀=00 锁存当前计数值到输出锁存器中

M₂M₁M₀ 和 BCD 位无关，默认均取 0，则控制字为 01000000 (40H)

初始化程序段如下：

MOV AL, 40H ; 向通道 1 写锁存命令

OUT 83H, AL

IN AL, 81H ; 先读低 8 位

XCHG AL, AH ; 暂存 AH

IN AL, 81H ; 再读高 8 位

XCHG AL, AH ; 利用交换指令使计数值的低字节到 AL，高字节到 AH

5. 8253 的计数通道 0 的连接如图 1.9.1 所示，试回答下列问题：

（1）计数通道 0 工作于何种工作方式？工作方式的名称是什么？

（2）写出计数通道 0 的计数初值。

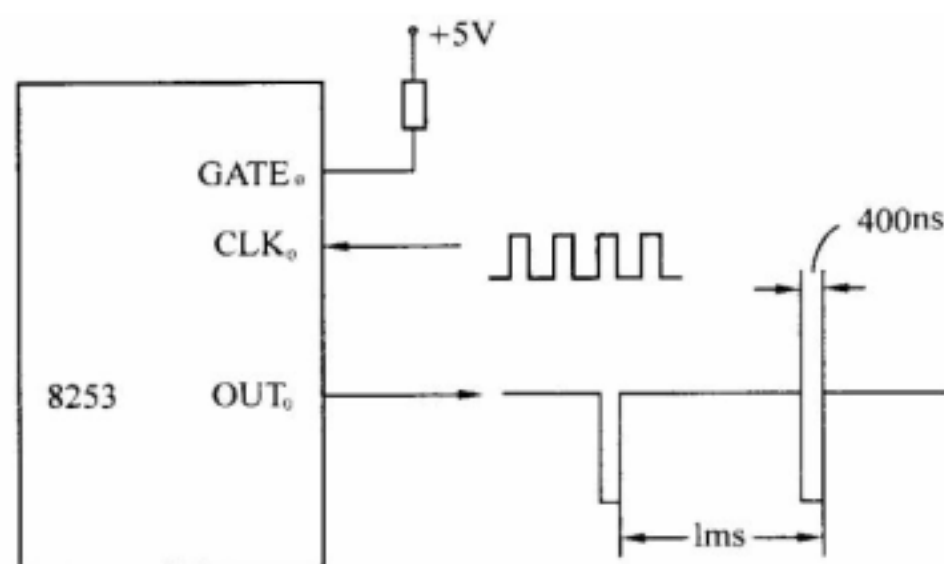


图 1.9.1 8253 示意图

解：(1) 工作于方式 2，是速率发生器。 P224-225

(2) 方式 2 的重复周期是 $T_{out}=n \times T_{clk}$ ，负脉冲宽度为 $1 \times T_{clk}$ 。

所以，计数初值 $n=T_{out}/T_{clk}=1ms/400ns=2500$ 。

6. 如图 1.9.2 所示，某个以 8086 为 CPU 的系统中使用了一块 8253 芯片，所用的时钟脉冲频率为 1MHz。要求 3 个计数通道分别完成以下功能： P123

(1) 通道 0 工作于方式 3，输出频率为 2kHz 的方波；

(2) 通道 1 产生宽度为 480us 的单脉冲；

(3) 通道 2 用硬件方式触发，输出单周期负脉冲，高低电平之比为 26：1。

试编写初始化程序。

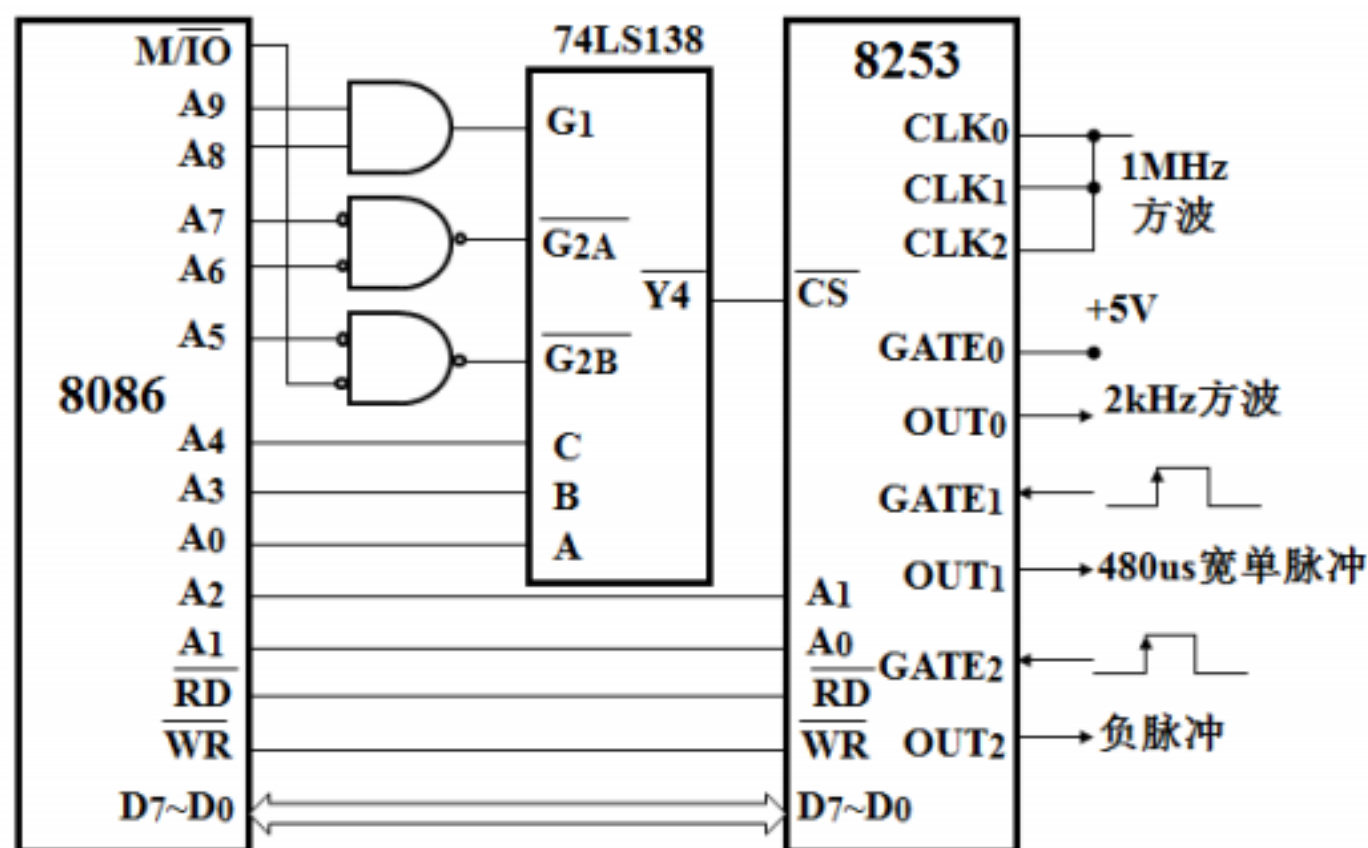


图 1.9.2 8253 连线图

解：本题主要是根据图示中的片选信号产生电路，得到 8253 的端口地址，然后计算计数通道的初值、控制字，完成相应计数通道的初始化编程即可。

(1) 8253 端口地址

根据图 1.9.2 ,分析出 8086CPU 各地址线电平要求如表 1.9.2 所示。从表中可以看出 8253 计数器 0~2、控制端口地址分别为 310H，312H，314，316H。

表 1.9.2 例 6 计数器 8253 端口地址分析列表

G1		$\overline{G2A}$		$\overline{G2B}$	C	B	A1	A0	A	地址	通道
A9	A8	A7	A6	A5	A4	A3	A2	A1	A0		
1	1	0	0	0	1	0	0	0	0	310H	0
1	1	0	0	0	1	0	0	1	0	312H	1
1	1	0	0	0	1	0	1	0	0	314H	2
1	1	0	0	0	1	0	1	1	0	316H	控制

(2) 8253 计数器工作方式选择、初值计算及控制字确定 P215

通道 0 工作于方式 3，计数初值为 $N_0=1\text{MHz}/2\text{kHz}=500$ ，控制字：00110111B。

通道 1 工作在方式 1，计数初值为 $N_1=480\mu\text{s}/4\mu\text{s}=120$ ，控制字：01110011B。

通道 2 工作在方式 5，计数初值为 $N_2=26$ ，控制字：10011011B。

以上控制字均以 BCD 码十进制计数。

(3) 初始化程序 P217

通道 0 初始化程序：

```
MOV DX, 316H          ; 控制口地址
MOV AL, 00110111B      ; 通道 0 控制字
OUT DX, AL
MOV DX, 310H          ; 通道 0 地址
MOV AL, 00H           ; 先写低字节
OUT DX, AL
MOV AL, 05H           ; 后写高字节
OUT DX, AL
```

通道 1 初始化程序：

```
MOV DX, 316H          ; 控制口地址
MOV AL, 01110011B      ; 通道 1 控制字
OUT DX, AL
MOV DX, 312H          ; 通道 1 口地址
MOV AL, 80H           ; 先写低字节
OUT DX, AL
MOV AL, 04H           ; 后写高字节
OUT DX, AL
```

通道 2 初始化程序：

```
MOV DX, 316H
MOV AL, 10011011B      ; 通道 2 控制字
OUT DX, AL
MOV DX, 314H          ; 通道 2 地址
MOV AL, 26H           ; 只写入低字节
OUT DX, AL
```

7. 已知 8253 的两个通道 $\text{CLK}_0=2\text{MHz}$ ， $\text{CLK}_1=2\text{KHz}$ ，现系统要求 8253 的 OUT_1 产生 0.1 秒的定时方波信号。 P225

(1) 说明两个通道的工作方式并计算计数初值。

(2) 画出硬件连线图。

(3) 编写 8253 的初始化程序 (8253 的端口地址为 80H~83H , 均采用二进制计数) 。

解 : (1) 方波使用方式 3 产生 , 输入频率 2MHZ , 因此 $0.1s/(1/2MHZ) = 200000 > 65535$, 计数器无法使用一个通道实现功能 , 采用通道 0 和通道 1 相级连的方法。

$200000 = 200 \times 1000$, 所以 :

通道 0 : 工作于方式 2 或方式 3 , 计数初值 1000 , 控制字 00110100B 或 00110110B ;

通道 1 : 工作于方式 3 , 计数初值 200 , 控制字 01010110B ;

(2) 连线如图 1.9.3 所示。

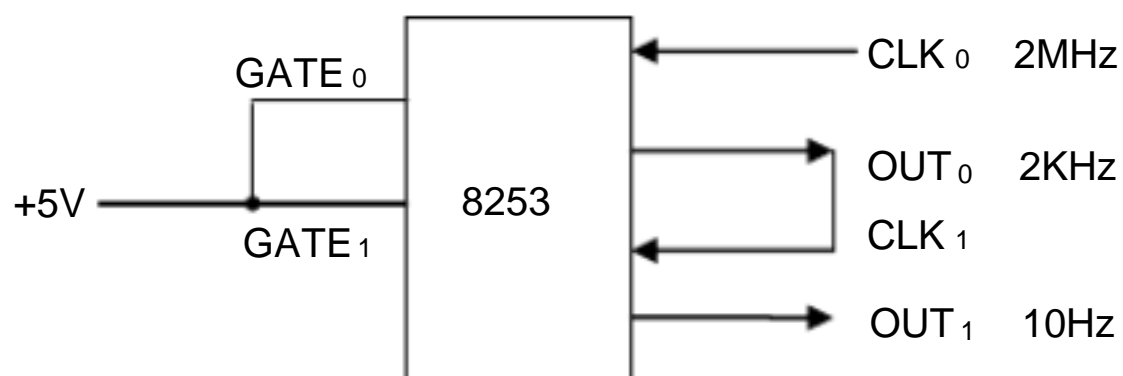


图 1.9.3 例题 7 连线图

(3) 初始化程序如下 :

```
MOV    AL , 00110100 ; 通道 0 初始化 ( 控制字 或为 36H )
OUT    83H , AL
MOV    AX , 1000
OUT    80H , AL
MOV    AL , AH
OUT    80H , AL
MOV    AL , 01010110 ; 通道 1 初始化
OUT    83H , AL
MOV    AL , 200
OUT    81H , AL
```

8 . 使用 8253 产生一次性中断 , 最好采用什么工作方式 ? 若将计数初值送到 8253 通道 0 后经过 20ms 产生一次中断 , 应如何设置编程 ? 设时钟频率 CLK 为 2MHz , 8253 端口地址为 60H ~ 63H。 P223

解 : 使用 8253 产生一次性中断 , 最好采用方式 0。

若 20ms 产生一次中断 , 而 CLK 为 2MHz , 周期为 0.5us , 则计数初值为 $20ms/0.5us = 40000 = 9C40H$ 。 程序如下 :

```
MOV    AL , 00110000B
OUT    63H , AL           ; 设通道 0 为方式 0 , 二进制计数 .
MOV    AX , 9C40H
OUT    60H , AL           ; 先写低 8 位
MOV    AL , AH
OUT    60H , AL           ; 再写高 8 位
```

9.2 习 题

1. 选择题。

(1) 8253 是可编程定时、计数器芯片, 它内部有 ()。 P212

- A. 二个定时器
B. 四个定时器
C. 三个计数器
D. 四个计数器

(2) 8253 的定时与计数 ()。 P216

- A. 是两种不同的工作方式
- B. 定时只加脉冲信号，不设计数值
- C. 实质相同，只是所加的计数脉冲要求不同
- D. 从各自的控制端口设置

(3) 若 8253 处于计数过程中, CPU 要对它装入新的初值, 下列说法正确的是()。

- A . 8253 禁止编程 P217
- B . 8253 允许编程，并改变当前的计数过程
- C . 8253 允许编程，但不改变当前的计数过程
- D . 8253 允许编程，是否影响当前的计数过程随工作方式而变

(4) 当 Intel8253 可编程定时 / 计数器工作在方式 0，在初始化编程时，一旦写入控制字后，()。 P217

- A. 输出信号端 OUT 变为高电平
B. 输出信号端 OUT 变为低电平
C. 输出信号保持原来的电位值
D. 立即开始计数

(5) 若 8253 工作在方式 0, 当计数到 0 时, 下列说法正确的是 ()。 P217

- A. 恢复计数值，重新开始计数
B. 不恢复计数值，重新开始计数
C. 不恢复计数值，停止计数
D. 恢复计数值，停止计数

(6) 某测控系统要产生一单稳信号, 若使用 8253 可编程定时 / 计数器来实现此功能, 则 8253 应工作在 ()。 P218

- A . 方式 0 B . 方式 1 C . 方式 2 D . 方式 3

(7) 下列工作方式中, 8253 初始化编程后能连续计数的是 ()。 P219

- A . 方式 0 B . 方式 1 C . 方式 2 D . 方式 4

(8) 某一测控系统要使用一个连续方波信号, 如果使用 8253 可编程定时 / 计数器来实现此功能, 则 8253 应工作于 ()。P219

- A . 方式 0 B . 方式 1 C . 方式 2 D . 方式 3

(9) 计数器工作在方式 0，采用二进制计数，计数的初值为 1000H，当计数值计到达 0 后，计数器的值为()。 P217

- A . 0 B . 1 C . 1000 D . 1000H

(10) 计数器通道 0 工作在方式 2, 计数的初值为 1000H, 当计数值计到 0 后, 计数器值为 ()。 P219

A . 0 B . 1 C . 1000 D . 1000H

2 . 填空题。

(1) 在微机应用系统中 , 实现定时或延时可采用三种方法实现 : _____、

P212

不可编程的硬件电路定时、_____。

(2) 8253 有三条写命令 , 分别是 _____、_____、写锁存命令。 P214

(3) 8253 定时 / 计数器的计数值为 _____ 位。 P212

(4) 8253 定时 / 计数器有 _____ 个通道。 P214

(5) 8253 控制寄存器 D_5D_4 位为 10 时 , 表示 _____。 P216

(6) 如果要求利用 8253 产生一个方波信号 , 那么 8253 的工作方式应置为 _____。 P219

(7) 8253 定时 / 计数器中 , 其计数器的最小计数初值为 _____ , 最大计数初值为 _____。 P217

(8) 8253 工作于方式 3 时 , 当计数初值为 _____ 数时 , 输出 OUT 为对称方波 ; 当计数初值为 _____ 数时 , 输出 OUT 为近似对称方波。 P219 P220 (9) 某 8253 的端口地址为 40H~43H , 若对计数器 0 进行初始化 , 则工作方式控制字应写入地址 _____ , 计数初始值应写入地址 _____。 P220

(10) 在 PC 机中 , 用 8253 的通道 2 向系统定时提出动态 RAM 刷新请求 , 选用 128K*1 位的 DRAM , 要求在 8ms 内完成芯片 256 行的刷新。已确定通道工作在方式 2 , 则要求计数器的负脉冲输出周期为 _____ , 若 CLK_2 的输入频率为 1.216MHZ , 则置入通道 2 的计数初值为 _____。 P220

3 . 说明 8253 各种计数方式的区别。 P222

4 . 指出 8253 的方式 0 ~ 方式 3 各是何种工作方式 , 为了便于重复计数 , 最好选用哪些工作方式 ? P222

5 . 简述 8253 定时 / 计数器的方式 2 和方式 3 的工作特点。 P222

6 . 说明 8253 方式 1 和方式 5 的工作特点。 P222

7 . 8253 的输出锁存器 OL 有什么作用 ? P224

8 . 8253 选用二进制与十进制计数的区别是什么 ? 每种方式的计数值分别为多少 ?

P222

9 . 系统中有一片 8253 , 其端口地址分别为 280H、281H、282H、283H , 试对 8253 编写初始化程序。计数器 0 低 8 位计数 , 计数值为 256 , 二进制计数 , 设置为方式 3 ; 计数器 2 高、低 8 位计数 , 计数值为 1000 , BCD 计数 , 设置为方式 2。 P222

10 . 一个 8253 的计数器 2 工作在单稳态方式 , 让它产生脉冲宽度为 15ms , 写出控制字和计数初值 (设频率为 2MHz)。 P223

11 . 已知某可编程接口芯片中计数器的端口地址为 40H , 控制口的端口地址为 43H , 计数频率为 2MHz 。计数器到 0 值的输出信号用做中断请求信号 , 执行下列程序后 , 发出中断请求信号的周期是多少 ? P224

```
MOV    AL , 00110110B
OUT    43H , AL
MOV    AL , 0FFH
OUT    40H , AL
```

OUT 40H, AL

12. 8253 计数器 0 按方式 3 工作, 时钟 CLK₀ 为 1MHz, 要求输出方波的频率为 50KHz, 此时写入的计数初值应为多少? 输出方波的“1”和“0”各占多少时间?

13. 8253 的计数通道 0 的连接如下图, 8253 端口地址为 8A0H ~ 8A6H, 使用 OUT₀ 循环点亮 LED 灯, LED 亮灭周期之比为 1:9。试编程实现该功能。

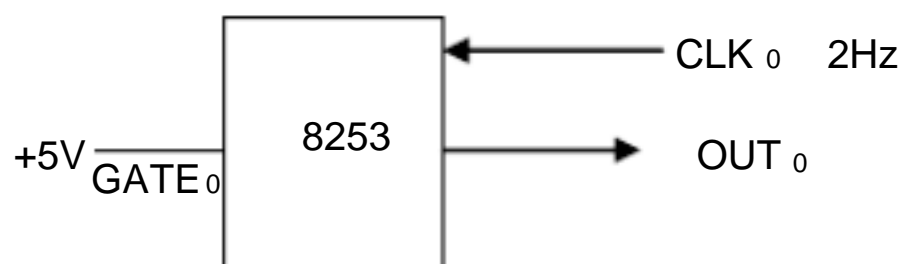


图 1.9.4 习题 13 硬件连线图

14. 系统时钟 5KHz, 使用 8253 分别提供如下信号: 通道 0 提供秒脉冲信号, 通道 1 提供分脉冲信号, 通道 2 提供时脉冲信号。端口地址 60~63H, 试编程完成 8253 初始化, 并给出硬件连接图。 P226

15. 利用 8253 芯片设计一个脉冲波群发生器。该发生器周期性地输出 50KHz、200KHz、100KHz、50KHz、20KHz、10KHz、5KHz、2KHz、1KHz 的方波, 每种频率的信号持续 10ms。假定可提供给 8253 的时钟频率为 2MHz, 8253 的端口地址为 C0H ~ C3H, 试完成软硬件设计。
(提示: 利用 8255A 的 PC₀ 检测持续时间, 8255A 的端口地址为 60H ~ 63H, 已完成初始化)

16. 利用 8253 与 8255A 芯片设计一个脉宽测量系统。当信号从低电平变为高电平, 8253 开始对脉宽持续时间计数, 反之停止计数, 并将测量时间保存到 AX 寄存器。8253 的端口地址为 80H ~ 83H, 频率输入为 1MHz, 脉宽最长时间为 10ms。试完成硬件和软件设计。 P224
(提示: 利用 8255A 的 PC₀ 检测脉宽变化, 8255A 的端口地址为 60H ~ 63H, 已完成初始化)

17. 有一如图所示的脉冲检测系统, 外部正脉冲通过 GATE₀ 送入 8253。若两个脉冲间隔超过 10ms, 则延时 2ms 之后, 8253 驱动扬声器发出频率为 1KHz 的声音并点亮 LED 灯报警。试根据上述功能为 8253 编写程序。 8253 端口地址 2C0H~2C3H。 P224

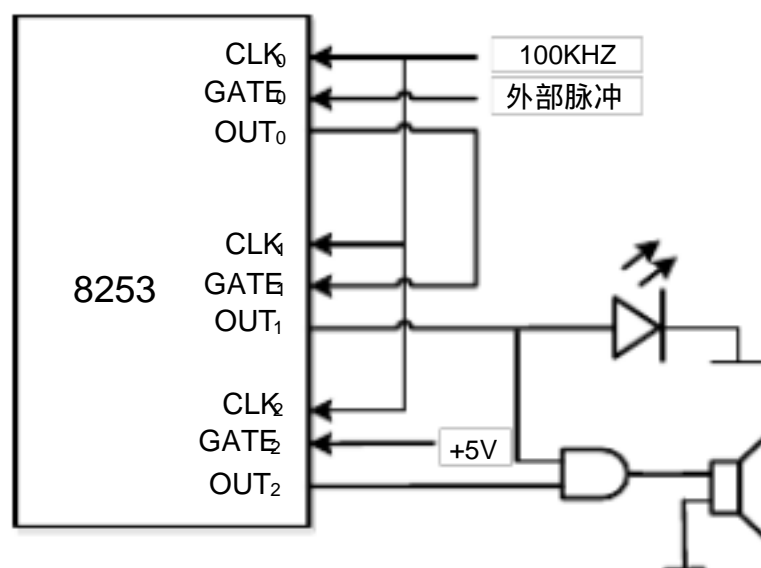


图 1.9.5 习题 17 连接图

18. 如图所示, PCLK 为 1KHz 方波, 通过 8253 产生 2S 的定时信号, 输出连接到 PC₂。试编程使 PB₀~PB₃ 连接的 LED 灯依次点亮, 变换间隔为 2S。

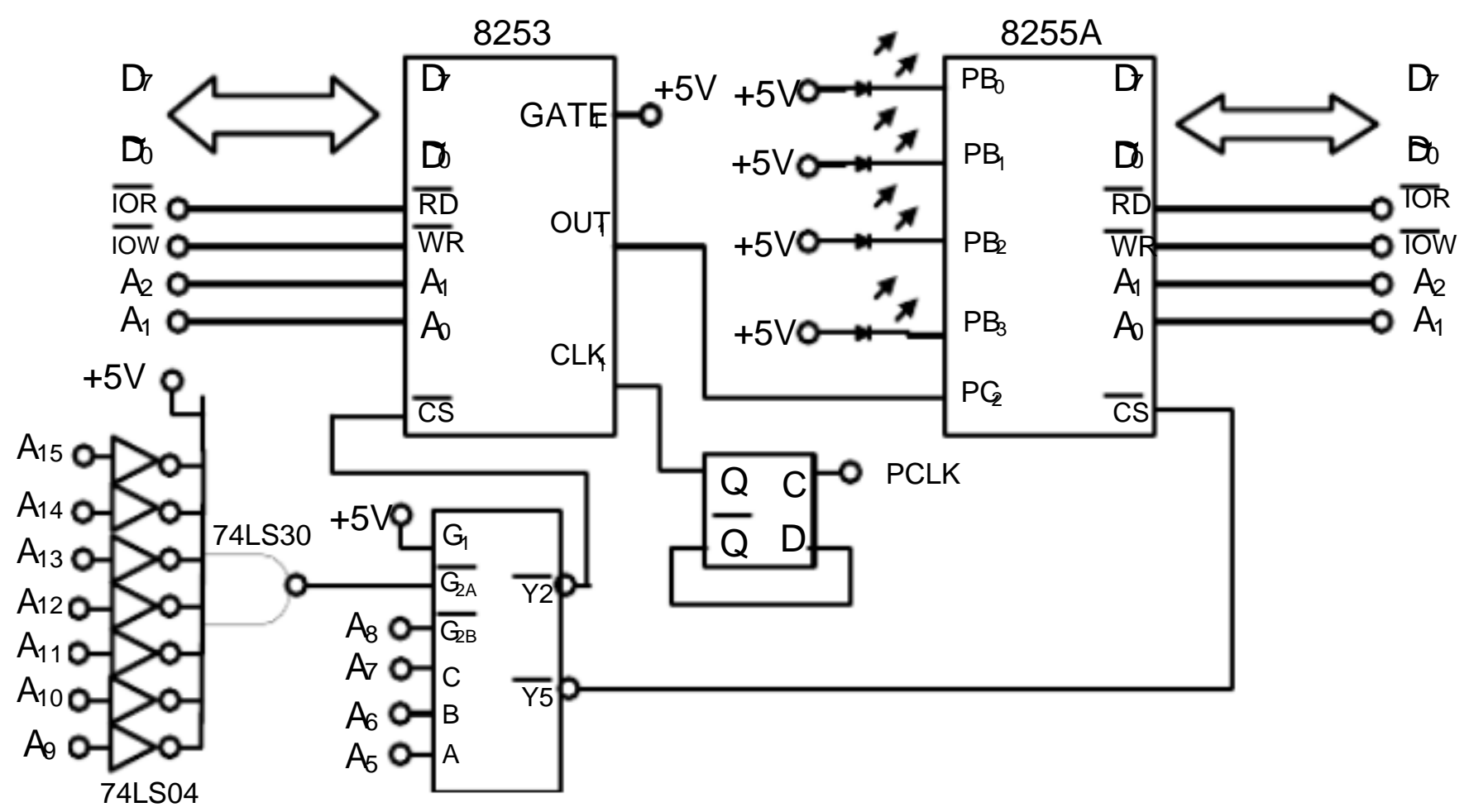


图 1.9.6 习题 18 系统连接图

第 10 章 数/模和模/数转换

10.1 例 题

1. 使用 DAC0832 进行数模转换时，有哪两种方法可对数据进行锁存？ P232

解：在使用 DAC0832 进行数模转换时，可用双缓冲工作方式和单缓冲工作方式进行两种方法对数据进行锁存。具体来说：

双缓冲工作方式是 CPU 对数据进行两步操作：先将数据写入输入寄存器，再将输入寄存器的内容写入 DAC 寄存器。其连接方法是：把 \overline{ILE} 固定为高电平， $\overline{WR_1}$ 、 $\overline{WR_2}$ 均接到 CPU 的 \overline{IOW} ，而 \overline{CS} 和 \overline{XFER} 分别接到两个端口的地址译码信号。双缓冲工作方式的优点是 DAC0832 的数据接收和启动转换可异步进行。可以在 D/A 转换的同时，进行下一数据的接收，以提高通道的转换速率，实现多个通道同时进行 D/A 转换。相关的接线如图 1.10.1 所示。

单缓冲工作方式是使两个寄存器中任一个处于直通状态，另一个工作于受控锁存器状态。一般是使 DAC 寄存器处于直通状态，即把 $\overline{WR_2}$ 和 \overline{XFER} 端都接数字地。此时，数据只要一写入 DAC 芯片，就立刻进行数模转换。这种工作方式可减少一条输出指令，在不要求多个通道同时刷新模拟输出时，可采用这种方法。相关的接线如图 1.10.2 所示。

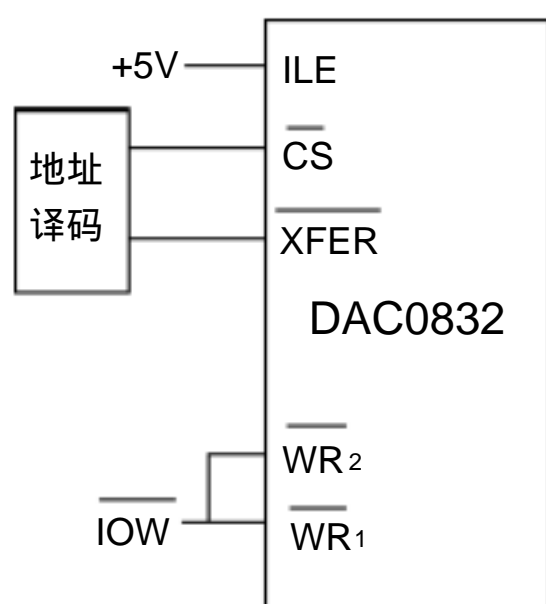


图 1.10.1 DAC0832 双缓冲工作方式图

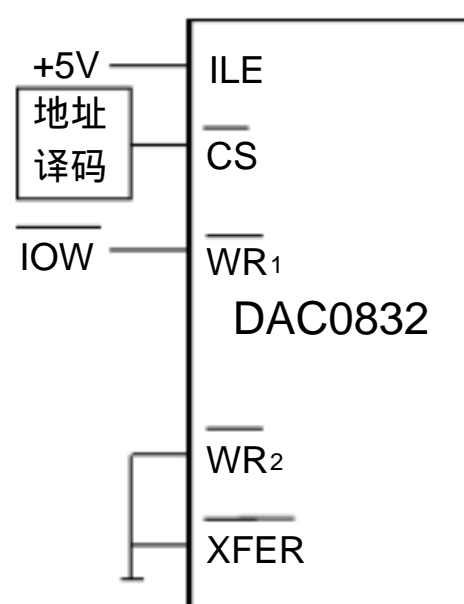


图 1.10.2 DAC0832 单缓冲工作方式图

2. IBM PC/XT 总线扩展槽中扩展一片 DAC 0832 转换器，输出如图 1.10.3 所示的连续梯形波，试设计硬件连线图和软件程序（周期 T 和振幅 A 可自定）。P257

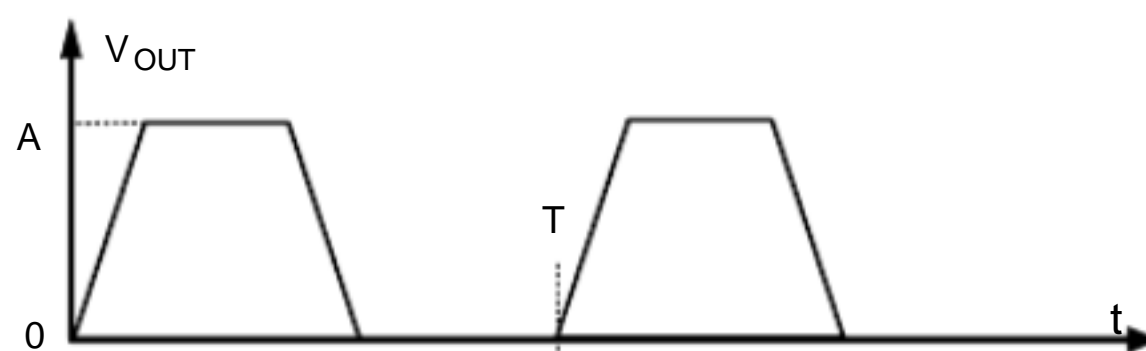


图 1.10.3 DAC0832 转换器输出连续梯形波图

解：DAC 0832 转换器硬件连线图如图 1.10.4 所示

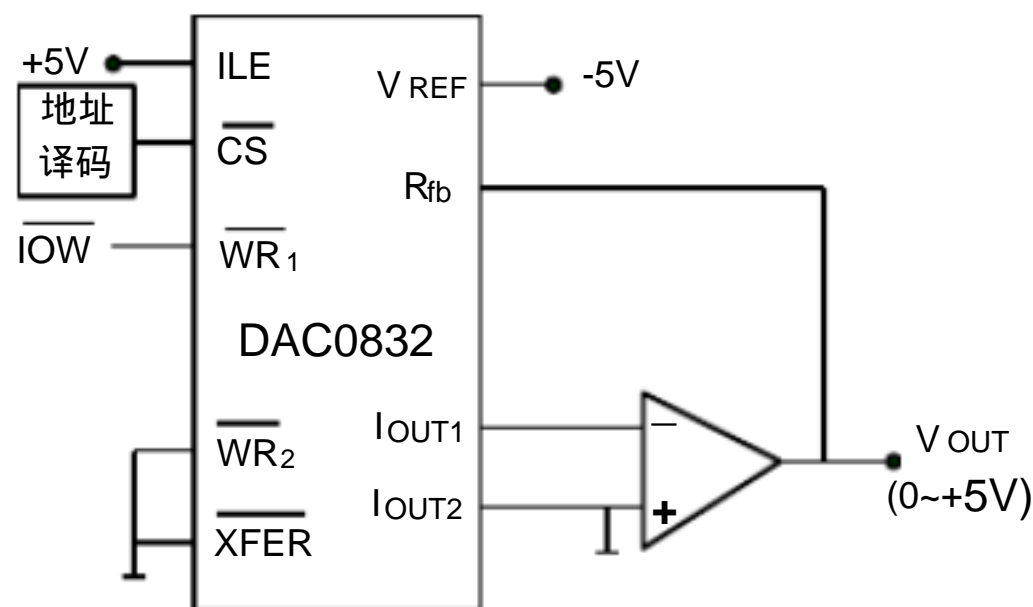


图 1.10.4 DAC0832 转换器硬件连线图

假定端口地址为 PORT1 (小于 256), 程序为：

```

        XOR    AL , AL
LOP :    OUT    PORT1 , AL      ; 输出线性增长的电压
        INC    AL
        CMP    AL , 0FFH
        JNE    LOP
        CALL   DELAY1          ; 延时
        XOR    AL , AL
LOP1 :   DEC    AL
        OUT    PORT1 , AL      ; 输出线性递减电压
        CMP    AL , 00H
        JNE    LOP1
        CALL   DELAY2          ; 延时
        XOR    AL , AL
        JMP    LOP
```

3 . ADC0809 与 IBM PC/XT 接口电路如图 1.10.5 所示。把 8 个模拟输入量巡回采集一遍，并存入 ADCBUF 数据缓冲区。试编写程序实现。 P58

解：分析如下：

当启动 ADC0809 转换时，EOC 并不是立即变为低电平，而是继续保持高电平，最多达到 8 个时钟周期，约 16μ 的时间，此时如果只用 EOC 的高电平判断转换完成，就会出错，即 ADC0809 尚未开始转换（此时为高电平）就误认为转换已结束。因此需要首先检查 EOC 信号是否变为低电平，如高电平则等待。随后再判断转换是否完成，为低电平说明转换在进行中，为高电平说明转换结束。程序段 W0、W1 分别判断了 EOC 由高变低、再由低变高的全过程，保证了转换结束判断的正确性。模拟通道地址 880H 由 BX 指示。

程序如下： P59

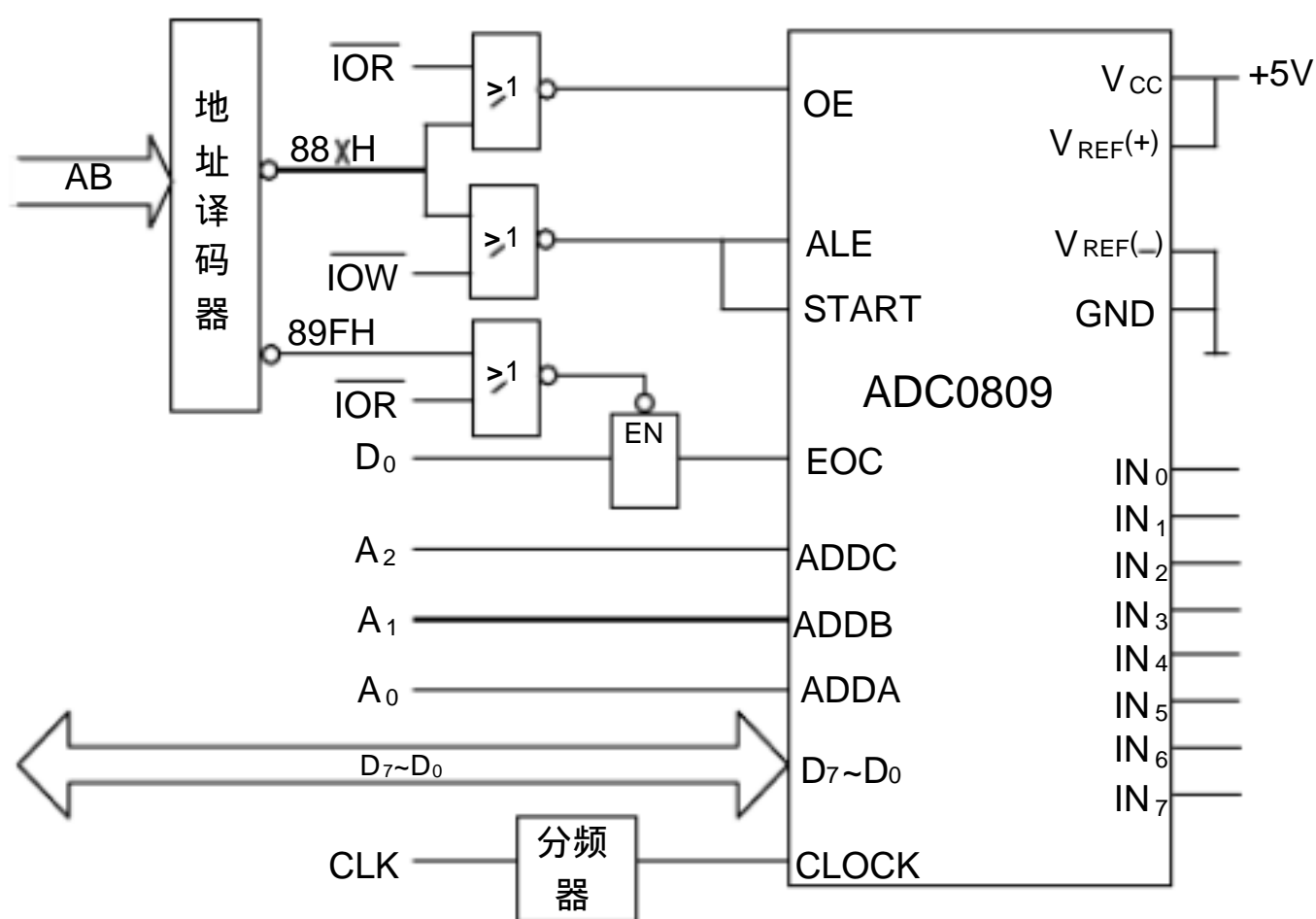


图 1.10.5 ADC0809 与 IBM PC/XT 接口电路图

```

DATA    SEGMENT
BUFADC  DB    8 DUP (?)
DATA    ENDS

CODE    SEGMENT
        ASSUME  CS : CODE , DS : DATA

START :  MOV    AX , DATA
        MOV    DS , AX
        MOV    SI , OFFSET BUFADC
        MOV    CX , 8
        MOV    BX , 880H

L0 :    MOV    DX , BX
        OUT    DX , AL
        MOV    DX , 89FH

W0 :    IN     AL , DX
        TEST   AL , 01H
        JNZ    W0

W1 :    IN     AL , DX
        TEST   AL , 01H
        JZ     W1
        MOV    DX , BX
        IN     AL , DX
        MOV    [SI] , AL
        INC    SI
        INC    BX

```

```

        LOOP    L0
        MOV     AH , 4CH
        INT     21H
CODE     ENDS
        END     START

```

10.2 习 题

1. 选择题

1. (1) 数字量是指 ()。 P228
 - A. 以二进制形式提供的信息
 - B. 数值在一定区间内连续变化的量
 - C. 用二个状态表示的量
 - D. 温度、压力、流量等物理量
- (2) 8 位 D/A 转换器的分辨率能给出满量程电压的 ()。 P230
 - A. 1/8
 - B. 1/16
 - C. 1/32
 - D. 1/256
- (3) A/D 转换器的分辨率与转换精度的关系是 ()。 P230
 - A. 分辨率越高，转换精度越低
 - B. 分辨率高，转换精度一定高
 - C. 分辨率与转换精度没有关系
 - D. 分辨率高，但由于温度等原因，其转换精度不一定高
- (4) 反映一个 D/A 转换器稳定性的技术指标是 ()。 P230
 - A. 精度
 - B. 分辨率
 - C. 输出阻抗
 - D. 电源敏感度
- (5) 当 CPU 使用中断方式从 A/D 转换器读取数据时，A/D 转换器向 CPU 发出中断请求的信号是 ()。 P239
 - A. START
 - B. OE
 - C. INTR
 - D. EOC
- (6) DAC0832 逻辑电源为 ()。 P234
 - A. - 3V ~ + 3V
 - B. - 5V ~ + 5V
 - C. + 5V ~ + 15V
 - D. + 3V ~ + 15V
- (7) 启动 ADC0809 芯片开始进行 A/D 转换的方法是 ()。 P239
 - A. START 引脚输入一个正脉冲
 - B. START 引脚在 A/D 转换期间一直为高电平
 - C. ALE 引脚输入一个正脉冲
 - D. ALE 引脚在 A/D 转换期间一直为高电平
- (8) DAC0832 的分辨率为 ()。 P230
 - A. 8 位
 - B. 10 位
 - C. 12 位
 - D. 16 位

2. 填空题

- (1) 在计算机控制系统中，_____ 功能是把非电量的模拟量转换成电压或电流信号。
P228
- (2) 数/模转换器的性能指标主要有分辨率、精度和_____。 P229
- (3) 模/数转换器的性能指标主要有分辨率、精度、_____和量程。 P238
- (4) A/D 转换器 ADC0809 为 _____ 型的 A/D 转换器，当其参考电压为 5V 时，

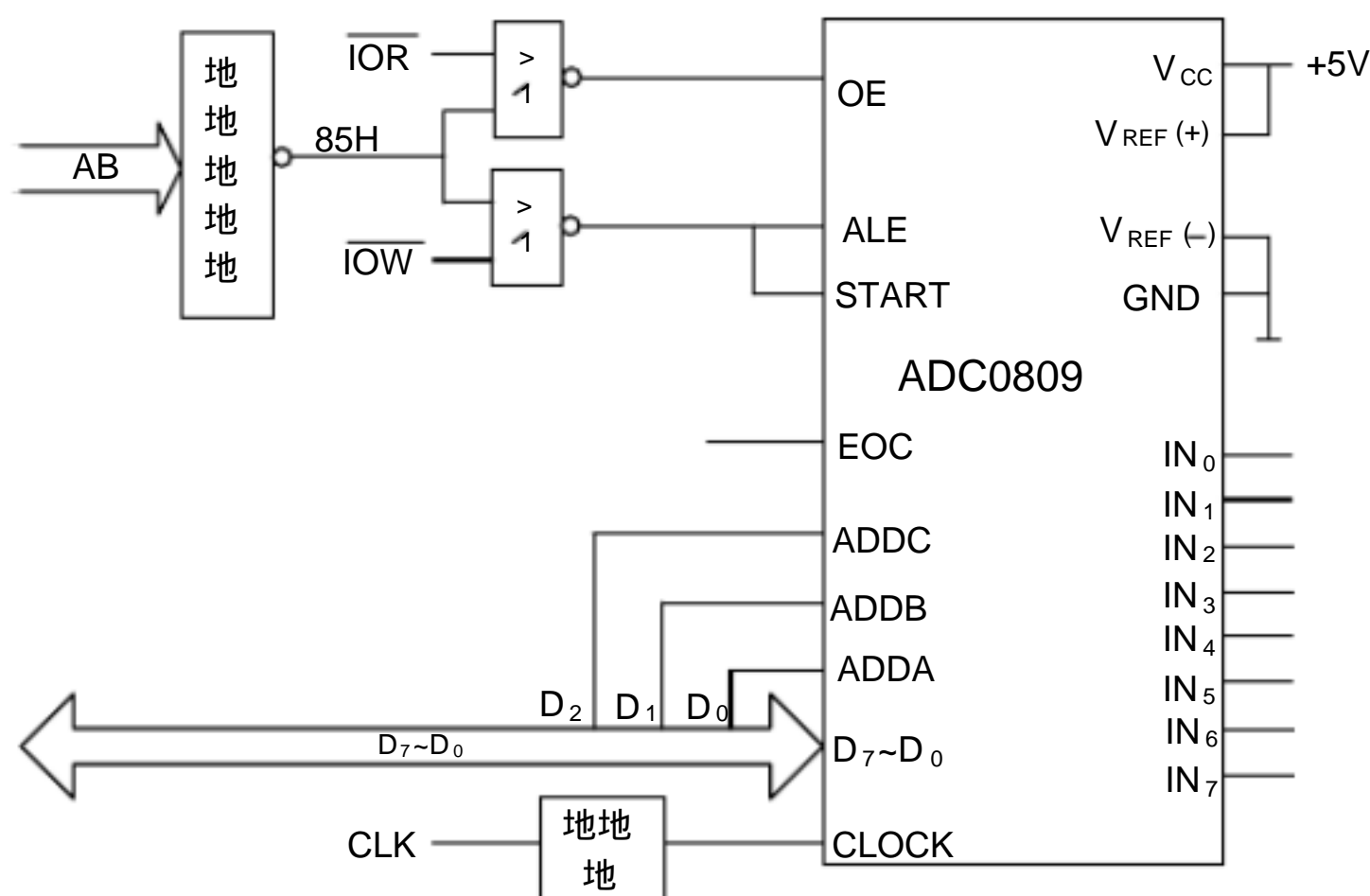
(5) 采样指周期性地采取 _____ , 以取得一个脉冲序列, 从而使连续的模拟量在时间上离散化。

4. DAC0832 将数字量转换成相应的电流量，若将其转换成电压，应如何实现？若使输出电压范围为 $0\sim 5\text{ V}$ ，应如何设计？ P232

6. 根据 DAC0832 转换原理, 编写 DAC0832 产生锯齿波、三角波的程序。 P230

8. 什么是 A/D 的分辨率和 A/D 的精度？ P238

10. 图 1.10.6 是 ADC0809 和微处理器直接连接的示意图。设 ADC0809 端口的地址为 85H，转换结束延迟采用软件延迟，延迟程序为 Delay。试写出从输入通道 IN₇ 读入一个模拟量经 ADC0809 转换后进入微处理器的程序段。 P61



11. ADC0809 通过并行接口 8255A 和 CPU 相连的接口如图所示。若地址译码器的输出 $\overline{Y_0}$ (地址为 80H) 用来选通 8255; $\overline{Y_1}$ (地址为 84H) 用来选通 ADC0809。0809 的 START 和 ALE 同 8255A 的 PB_4 相连, EOC 同 PC_7 相连。P239

(2) 编写 8255A 的初始化程序, 并写出从输入通道 IN_7 读入一个模拟量经 ADC0809 转换后送入微处理器的程序段。

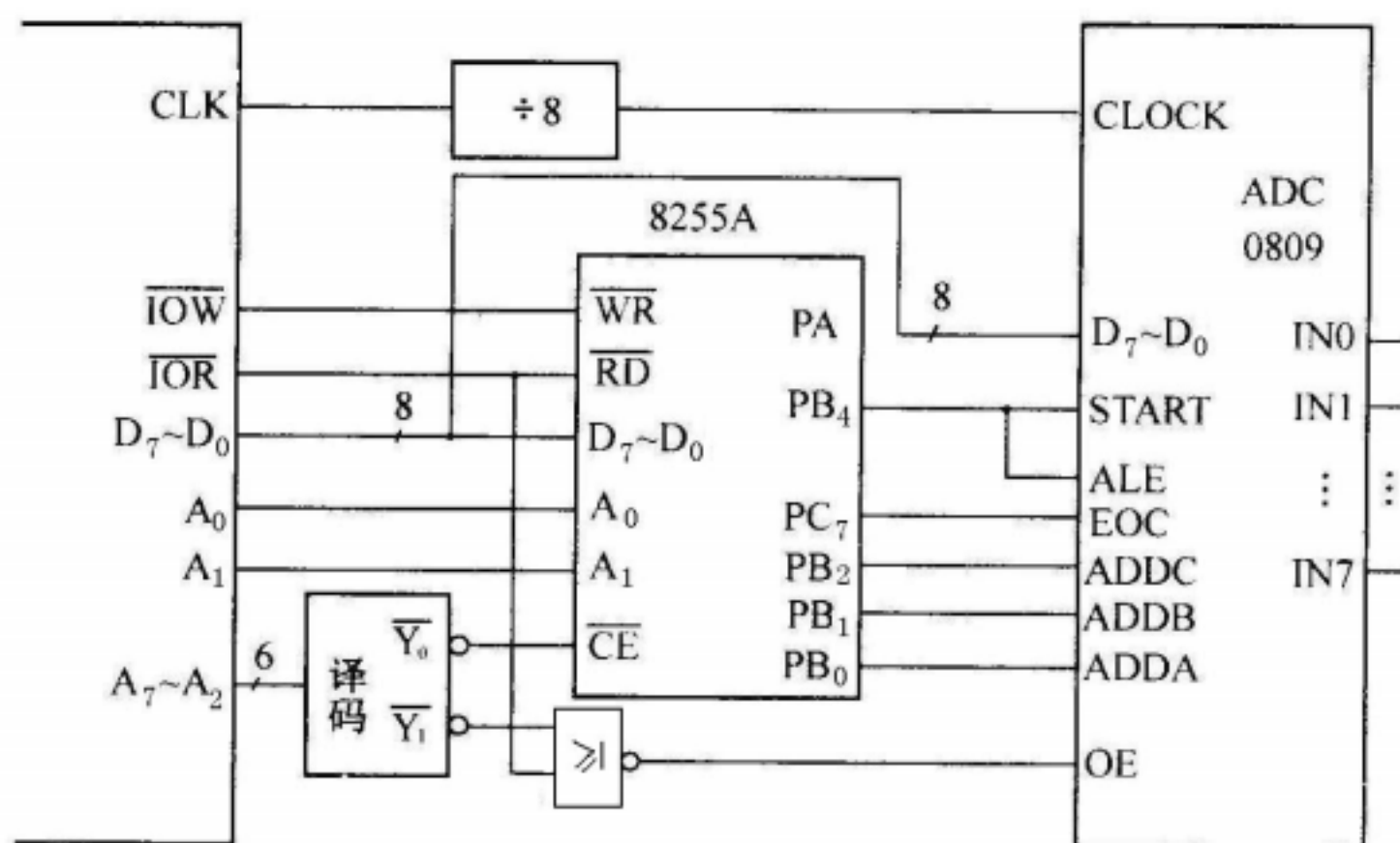


图 1.10.7 ADC0809 通过 8255A 和 CPU相连的接口电路图

第 11 章 总线技术

11.1 例 题

1. 阐述总线、内总线、外总线的概念。

解：总线就是一组信号线的集合，它定义了各引线的信号、电气、机械特性，使计算机内部各组成部分之间以及不同的计算机之间建立信号联系，进行信息传送和通信。按照总线标准设计和生产出来的计算机模板，经过不同的组合，可以配置成各种用途的计算机系统。总线包括内部总线和外部总线。

内总线，又称为微型计算机总线或板总线，一般称为系统总线。它用于微型计算机系统各插件板之间的连接，是微型计算机系统的最重要的一种总线，通常所说的微型机总线指的就是这种总线。

外总线又称通信总线。它用于微机系统与系统之间，微机系统与外部设备之间的通信通道。这种总线数据传输方式可以是并行的（如打印机）或串行的。数据传输速率比片内总线低。

2. 同步总线有哪些优点和缺点？

解：同步方式用“系统时钟”作为控制数据传送的时间标准。同步总线的总线周期固定，接口设计简单，可以获得较高的系统速度，但要解决各种速度的模块的时间匹配问题。如将一个慢速的设备连接到快速的同步系统上，则整个系统必须降低时钟速率来迁就此慢速设备，反而降低了系统的速度。

3. 说明 EISA 总线与 ISA 总线的区别。

解：EISA(Extended Industry Standard Architecture) 是扩展工业标准体系结构总线的简称。由 Compaq、HP、AST 等多家计算机公司联合推出的 32 位标准总线，适用 32 位微处理器。

EISA 总线是在 ISA 总线基础上通过增加地址线、数据线和控制线来实现的。它使用双层插座，在原来 ISA 总线的 98 条信号线上又增加了 98 条信号线，也就是在两条 ISA 信号线之间添加了一条 EISA 信号线。增加的主要信号如下：

- (1) 字节允许信号 $\overline{BE}_0 \sim \overline{BE}_3$ ，用于字节选择。
- (2) 将地址线 $LA_{17} \sim LA_{23}$ 扩展为 $LA_2 \sim LA_{31}$ 。
- (3) 增加了高 16 位数据线 $D_{16} \sim D_{31}$ ，可实现 32 位数据传送。
- (4) 增加了 \overline{EX}_{16} 和 \overline{EX}_{32} ，分别指示系统板是按 16 位或 32 位操作。

另外还增加了 $\overline{M/IO}$ 、 \overline{START} 、 \overline{CMD} 、 \overline{MACK}_n 、 \overline{MREQ}_n 、 \overline{EXRDY} 、 $\overline{MSBURST}$ 、 $\overline{SLBURST}$ 等信号。

11.2 习 题

1. 选择题

(1) 当前的主流微机中通常采用不含 () 的 3 种总线标准。 P63

- A . ISA B . EISA C . PCI D . PC

- (2) 微机系统之间或者微机系统与其它系统(仪器、仪表等)之间采用的总线标准有()。 P197
- A. 片总线 B. STD 总线 C. RS-232C D. EISA 总线
- (3) 1994 年由 COMPAQ 等 7 大公司联合开发的计算机串行接口标准,即万能插口是()。
- A. USB B. RS-232C C. SCSI D. IDE
- (4) 下列各项中, () 不是同步总线协议的特点。 P250
- A. 不需要应答信号 B. 各部件间的存取时间比较接近
- C. 总线长度较短 D. 总线周期长度可变
- (5) 下列部件中, 直接通过芯片级总线与 CPU 相连的是()。
- A. 键盘 B. 磁盘驱动器 C. 内存 D. 显示器
- (6) USB 总线的特点是()。
- A. 并行总线 B. 支持热插拔 C. 双绞线通信 D. 需要插在主板上 196 脚插槽中
- (7) CAN 通信总线多用于连接()
- A. CPU 与内存 B. 工业现场设备 C. 靠近的两台 PC 机 D. 软盘驱动器与主板

2. 填空题

- (1) 早期的 ISA 总线有 _____ 个基本引脚, 可传送数据线 _____ 条, 地址线 _____ 条, 控制线 22 条。在 16 位 CPU 出现后, ISA 总线扩展的 36 条信号线中, 数据 / 地址线 8 条, 最高地址线 7 条, 控制信号线 19 条, 电源和地线 2 条。 P251
- (2) PCI 属于高性能 _____ 总线, 其独立于微处理器的设计, 可以保证其适应微处理器的不断升级换代, 并可以和 ISA 等局部总线 _____。 P256
- (3) EISA 总线是一种支持多处理器的高性能的 _____ 位标准总线。 P253
- (4) AGP(Accelerated Graphics Port)即 _____。它是一种为了提高视频带宽而设计的 _____。 P256
- (5) SCSI 是 _____。它用于计算机与磁盘机、扫描仪、通信设备和打印机等外部设备的连接。目前广泛用于微型计算机中 _____ 与硬盘和光盘的连接, 成为最重要、最有潜力的新总线标准。 P256-257
- (6) CAN 总线采用类似以太网的 CSMA / CA 方法进行总线仲裁, 若用户需要增加一个新的节点到一个 CAN 网络中, 不用对已经存在的节点进行 _____。
3. 什么是微型计算机系统总线? 常见的总线结构形式有哪几种? P248
4. 试说明 PCI 总线的主要特点。 P256
5. 什么是 AGP 总线? 试说明 AGP 总线的主要作用。 P256
6. 1394 串行总线支持哪两种传输类型?
7. CAN 总线报文传输格式按功能分可以具体分为哪四种帧?

第五部分 附录

附录 A 习题参考答案

第 1 章 微型计算机基础

1. 选择题

(1) B (2) A (3) B (4) C (5) D (6) B (7) A (8) D
(9) D (10) D (11) B (12) D (13) D (14) D (15) B (16) D
(17) B (18) B (19) B (20) C (21) C (22) C (23) C (24) D

2. 填空题

(1) 系统、应用
(2) 总线
(3) 00、11
(4) - 128 ~ + 127
(5) $0 \sim 2^{16}-1$
(6) 01100111B
(7) 32H 35H 35H , 00000010 01010101 , 0FFH
(8) 地址、数据
(9) CPU
(10) 数据
(11) CPU
(12) 内存

3.

(1) 111 1100.101B=7C.AH
(2) 10 0111 1011.000011B=27B.0CH
(3) 1 0010 1101.1011B=12D.BH
(4) 1111 0100 0110B=F46H

4. 1101.101B=13.625D、2AE.4H=686.25D、42.57Q=34.734375D

5.

(1) $[+127]_{\text{原}} = [+127]_{\text{反}} = [+127]_{\text{补}} = 01111111$
(2) $[-127]_{\text{原}} = 11111111$ 、 $[-127]_{\text{反}} = 10000000$ 、 $[-127]_{\text{补}} = 10000001$
(3) $[+66]_{\text{原}} = [+66]_{\text{反}} = [+66]_{\text{补}} = 01000010$
(4) $[-66]_{\text{原}} = 11000010$ 、 $[-66]_{\text{反}} = 10111101$ 、 $[-66]_{\text{补}} = 10111110$

6.

(1) 定点整数的表示范围为： $-2^{15} \sim 2^{15}-1$
(2) 定点小数的表示范围为： $-1 \sim 1-2^{-15}$

7.

(1) 42H (2) 68H (3) 20H (4) 35H (5) 24H (6) 0DH
(7) 0AH (8) 2AH (9) 48H、65H、6CH、6CH、6FH

8. 微处理器简称为 MP (micro processor) 或 μ P、CPU, 是指由一片或几片大规模集成电路组成的具有运算和控制功能的中央处理单元。微处理器主要由运算器、控制器、寄存器组成, 是微型计算机的主要组成部分。

微型计算机简称为 MC (micro computer) 或 μ C。以微处理器 (CPU) 为核心, 再配上一定容量的存储器 (RAM、ROM) 和输入/输出接口电路, 这三部分通过外部总线连接起来, 便组成了一台微型计算机。

微型计算机系统简称为 MCS (micro computer system) 或 μ CS。以微型计算机为核心, 再配备以相应的外围设备、辅助电路和电源 (统称硬件), 以及指挥微型计算机工作的系统软件, 便构成了一个完整的计算机系统。

9. 数据总线的特点是双向三态, 其总线位数决定 CPU 与外部一次传输的位数。地址总线的特点是单向三态, 其总线位数决定 CPU 对外部寻址的范围。

10. (1) 字长: 计算机内部一次可以处理的二进制数的位数。字长越长, 计算机所能表示的数据精度越高, 在完成同样精度的运算时数据的处理速度越高。在微型计算机中, 通用寄存器的位数、ALU 的位数、CPU 内部数据总线的位数一般等于字长的位数, 而外部数据总线的位数取决于系统总线的宽度。字长一般是字节的整数倍, 通常由硬件直接实现运算的字长称为基本字长。

(2) 存储器容量: 是衡量计算机主存储器能存储二进制信息量大小的一个重要指标。主存储容量反映了主存储器的数据处理能力, 存储容量越大, 其处理数据的范围就越大, 并且运算速度一般也越快。微型计算机中通常以字节为单位表示存储容量。

(3) 运算速度: 计算机的运算速度以每秒钟能执行的指令条数来表示。

(4) 时钟频率: 又称为系统主频, 指微处理器在单位时间 (秒) 内发出的脉冲数。

第 2 章 16 位和 32 位微处理器

1. 选择题

(1) C (2) C (3) D (4) B (5) A (6) C (7) C (8) B
(9) D (10) B (11) B (12) A (13) B (14) B (15) A

2. 填空题

(1) BIU、EU
(2) SS
(3) 800 _____
(4) MN/ MX
(5) 8288
(6) 3
(7) 状态、控制

- (8) IF、DF、TF
- (9) 空闲
- (10) FFFF0H
- (11) 20、高 4 位、状态
- (12) $\overline{M}/\overline{IO}$ 、 \overline{RD} 、 \overline{WR} 、 \overline{DEN} 、 $\overline{DT/R}$
- (13) 高、低
- (14) 高电平、低电平、高阻态

3.

- (1) 4DH , CF=1 , OF=0 , ZF=0 , SF=0
- (2) 0C5H , CF=0 , OF=1 , ZF=0 , SF=1
- (3) 0EDH , CF=0 , OF=0 , ZF=0 , SF=1
- (4) 0D1H , CF=1 , OF=0 , ZF=0 , SF=1
- 4. (1) 2314H ; 0035H ; 23175H (2) 1FD0H ; 000AH ; 1FD0AH

5. 8086 指令存放在 CS 段中, 指令的段内偏移地址由 IP 提供。所以, 下一条指令的物理地址为: $CS \times 16 + IP$ 。

6. 由于存储器的容量为 2KB, 故其地址范围为 000H : 7FFH。起始逻辑地址为 2000H : 3000H, 则首地址的物理地址为 $2000H \times 16 + 3000H = 23000H$, 末地址的物理地址为 $2000H \times 16 + 3000H + 7FFH = 237FFH$ 。该存储器物理地址的范围为 23000H ~ 237FFH。

7. 8086 的复位信号是输入 8086CPU 的一个控制信号, 符号为 RESET, 高电平有效。通常它与 8284 (时钟发生器) 相连。当 RESET 信号有效 (需保持 4T 高电平), 8086 处于初始化状态。此时, 14 个 16 位寄存器除 CS 为 FFFFH 外全部清 0, 指令队列清空。

8. 标志寄存器中的控制位有 3 个。

方向标志 DF - 决定字符串操作时地址修改的方向。

中断允许标志 IF - 表示 CPU 是否允许响应外部可屏蔽中断。

陷阱标志 TF - 决定 CPU 是否在每条指令执行完自动产生一个内部中断。

9.

(1) 8086/8088 总线周期一般包括 4 个时钟周期 ($T_1 \sim T_4$)。若外设在 T_3 的前沿之前数据不能准备好, 则需插入 T_w 。因此, 该总线周期共包含 6 个状态周期 (4 个 T 状态和 2 个 T_w 状态)。

因为 8088 的时钟频率为 5MHz, 所以, 总线周期 $= 6 \times \text{时钟周期} = 6 \times 0.2 \times 10^{-6} \text{s} = 1.2 \times 10^{-6} \text{s} = 1.2 \mu\text{s}$

(2) 通常, 在总线周期的 T_3 要检测 READY 信号, 以决定外设是否准备好。若 READY 无效, 则在 T_3 之后不进入 T_4 周期, 而插入 T_w 周期, 在 T_w 中也要检测 READY 信号, 以决定是否再插入 T_w , 还是进入 T_4 周期。因为总线周期中包含 2 个 T_w 等待周期, 也就是说在第一个 T_w 检测 READY 时, READY 无效, 而在第二个 T_w 检测 READY 时, READY 信号有效。所以, 该总线周期内共对 READY 信号检测了 3 次。

10.

(1) 8086 是真正的 16 位微处理器, 有 16 条地址 / 数据复用线 $AD_{15} \sim AD_0$, 而 8088 是准 16 位微处理器, 它的内部运算为 16 位, 而数据输出仅有 8 条地址 / 数据复用线 $AD_7 \sim AD_0$ 。

(2) 8086 把 1MB 的存储空间分为两个 512KB, 有奇偶地址之分, 分别由 $\overline{\text{BHE}}$ 信号和 A_0 信号作为选择线, 而 8088 无 $\overline{\text{BHE}}$ 引脚, 因此 1MB 的存储空间不划分奇偶。

(3) 8086 的存储器 / IO 控制线为 $\text{M}/\overline{\text{IO}}$, 而 8088 的为 $\text{IO}/\overline{\text{M}}$ 。

(4) 8086 的指令队列为 6 个字节, 而 8088 的指令队列为 4 个字节。

11. 8086 / 8088CPU 由 BIU 和 EU 两部分组成。BIU 是 8086 / 8088 微处理器的总线接口部件, EU 是 8086 / 8088 微处理器的执行部件。

BIU 的功能是使 8086 / 8088 微处理器与存储器或 I/O 接口电路进行数据交换, 具体来说, BIU 负责从内存的指定部分取出指令, 送到指令队列中排队; 执行指令时所需的操作数, 也由 BIU 从内存的指定区域中取出, 送给 EU 部分执行。

BIU 主要包括四个段寄存器 CS、DS、SS、ES, 指令指针 IP, 指令队列等。

EU 的功能是负责指令的执行。主要包括逻辑运算单元 ALU, 寄存器 AX、BX、CX、DX, 堆栈指针 SP, 寄存器 BP、SI、DI, 标志寄存器 FLAGS 等。

12. 8086CPU 由于引脚数量少, 其地址总线采用了分时复用的双重总线 ($\text{A}_{19}/\text{S}_6 \sim \text{A}_{16}/\text{S}_3$ 和 $\text{AD}_{15} \sim \text{AD}_0$ 等), 仅在总线周期的 T_1 时钟周期输出地址信号, 而在整个总线周期中地址信号需保持不变, 这就需用地址锁存器将 T_1 周期发出的地址信号锁存起来以便在整个总线周期中都能使用, 因此 8086CPU 在 T_1 周期提供地址锁存允许信号 ALE (正脉冲), 用 ALE 的下降沿将地址信息锁存在地址锁存器中。

13.

(1) 非屏蔽中断 NMI 不受中断允许标志 IF 的影响, 而可屏蔽中断 INTR 只有在 $\text{IF}=1$ 时才能响应。

(2) 非屏蔽中断 NMI 响应时无需读取中断类型码, 而可屏蔽中断 INTR 响应时需先读取中断类型码。

14. 解: 8086/8088CPU 中指令队列的功能是完成指令的流水线操作, 其操作原则为先进后出。BIU 单元经总线从存储器中读取指令后存入指令队列缓冲器, EU 单元从指令队列缓冲器中获取先存入的指令并执行。在 EU 执行指令的同时 BIU 可以继续取指令, 由此实现取指令和执行指令的同时操作, 提高了 CPU 的效率。

15. 解: 8086/8088CPU 中通过控制线 $\overline{\text{DEN}}$ 、 $\text{DT}/\overline{\text{R}}$ 提供其数据传输及数据流方向信息。在用 8086/8088CPU 构成系统时, 可用控制线 $\overline{\text{DEN}}$ 、 $\text{DT}/\overline{\text{R}}$ 完成对双向数据缓冲器芯片的控制。当 $\overline{\text{DEN}}$ 为 0 时, 数据缓冲器片选有效。控制线 $\text{DT}/\overline{\text{R}}$ 的作用是控制数据缓冲器中数据传送方向, 当 $\text{DT}/\overline{\text{R}}$ 为 0 时, 数据从数据总线上流入 CPU; 当 $\text{DT}/\overline{\text{R}}$ 为 1 时, CPU 经数据总线流出数据。

16. 解: 所谓空闲状态是指总线接口部件 BIU 不和总线交换信息的状态。当 BIU 需要补充指令队列流的空缺或当 EU 执行指令过程中需经外部总线与存储器或 I/O 接口之间进行信息传输时, CPU 才执行总线周期。在不执行总线周期时, 依然存在时钟周期, 没有总线活动的周期被称为总线空闲周期 T_i 。

17. 解: 时钟发生器 8284 的作用是为 8086/8088CPU 提供频率恒定的时钟信号, 同时提供复位信号发生电路和“准备好”信号控制电路。复位信号发生电路提供系统复位信号 RESET, “准备好”信号控制电路用于对存储器或 I/O 接口产生的“准备好”信号 READY 进行同步。

18. 解: 8086 为 16 位 CPU, 8086 有 16 条数据线、20 条地址线, 可直接寻址的内存空

间为 1MB，8086 只有实地址方式，支持单任务、单用户系统；80286 为增强型 16 位 CPU，有 16 条数据线、24 条地址线，可直接寻址的内存空间为 16MB，80286 有实地址方式和保护地址方式两种，能可靠地支持多用户和多任务系统；80386 为 32 位 CPU，有 32 条数据线、32 条地址线，可直接寻址的内存空间为 4GB，其寄存器结构除段寄存器外都是 32 位寄存器，80386 有三种存储器地址空间，即逻辑地址、线性地址和物理地址，80386 有三种工作方式：实方式、保护方式、虚拟 8086 方式。

第 3 章 指令系统

1. 选择题

- (1) B (2) C (3) B (4) B (5) B
 (6) A (7) A (8) D (9) C (10) C
 (11) C (12) D (13) C (14) B (15) D
 (16) D (17) B (18) A (19) B (20) D
 (21) D (22) C (23) D (24) B (25) D
 (26) B (27) B

2. 填空题

- (1) LEA BX, DATA
 (2) NEG BX
 (3) XOR AL, 03H
 (4) 00FFH
 (5) 16
 (6) 2222H
 (7) 0FFH、0FFH
 (8) 8DH、00H、0000H
 (9) 7、0FFFCH
 (10) (AX)=0FFFFH、(DX)=8F70H、SF=1、OF=0、CF=0、PF=0、ZF=0
 (11) (AX)=2300H

3.

- (1) 直接寻址，其物理地址 $=2000H \times 16 + 0100H = 20100H$
 (2) 立即寻址
 (3) 寄存器间接寻址，其物理地址 $=3000H \times 16 + 00B0H = 300B0H$
 (4) 寄存器间接寻址，其物理地址 $=1500H \times 16 + 0020H = 15020H$
 (5) 基址变址寻址，其物理地址 $=2000H \times 16 + 1000H + 00B0H = 210B0H$
 (6) 寄存器寻址
 (7) 基址变址寻址，其物理地址 $=2000H \times 16 + 1000H + 00B0H + 3 = 210B3H$
 (8) 变址寻址，其物理地址 $=2000H \times 16 + 1000H + 14H = 21014H$

4. 物理地址 $=3017H \times 16 + 000AH = 3017AH$

MOV AX, 3017H


```

MOV DS, AX
MOV AL, [000AH]
或: MOV BX, 000AH
MOV AL, [BX] ;对 DS 赋值同上

```

5.

- (1) MOV AX, BL ;错,操作数类型不匹配
- (2) MOV AL, [SI] ;对
- (3) MOV AX, [SI] ;对
- (4) PUSH CL ;错,压栈动作必须以字为单位
- (5) MOV DS, 3000H ;错,不能向段寄存器送立即数
- (6) SUB 3[SI][DI], BX ;错,不能同时使用两个变址寄存器
- (7) DIV 10 ;错,除法指令的源操作数不能为立即数
- (8) MOV AL, ABH ;错, ABH 前面没有加前导“0”
- (9) MOV BX, OFFSET [SI] ;错, OFFSET 算符后必须跟地址表达式
- (10) POP CS ;错,不能向 CS 中传送数据
- (11) MOV AX, [CX] ;错, CX 不能做间址寄存器
- (12) MOV [SI], ES: [DI+8] ;错,两操作数不能同时为存储器操作数
- (13) IN 255H, AL ;错,口地址大于 255
- (14) ROL DX, 4 ;错,移位次数大于 1,必须放 CL
- (15) MOV BYTE PTR [DI], 1000 ;错,操作数长度不匹配
- (16) OUT BX, AL ;错,应该用 DX 存放口地址
- (17) MOV SP, SS: DATA_WORD[BX][SI] ;对
- (18) LEA DS, 35[DI] ;错,目的操作数必须是 16 位通用寄存器
- (19) MOV ES, DS ;错,段寄存器之间不能直接传送
- (20) PUSH F ;错,格式错误,应为 PUSHF

6.

- (1) (AX)=1200H
- (2) (AX)= (DS : [1200H]) = (11200H) =7AH
- (3) (AX)= (DS : [SI]) = (10050H) =3BH
- (4) (AX)= 050AH OR (DS : [2A80H+0050H]) =050AH OR (12AD0H)
= 050AH OR B5A3H = B5ABH
- (5) (AX)= (DS : [2A80H+50H]) = (12BD0H) =0B5A3H

7. 堆栈物理地址	内容
0927CH	78H
0927DH	56H
0927EH	34H
0927FH	12H
SP=002CH	

8.

- (1) CF=0 SF=1 ZF=0 OF=0 AF=1 PF=1

- (2) CF=1 SF=1 ZF=0 OF=1 AF=0 PF=0
 (3) CF=0 SF=0 ZF=0 OF=0 AF=0 PF=0
 (4) CF=0 SF=1 ZF=0 OF=0 AF=0 PF=0
 (5) CF=0 SF=1 ZF=0 OF=0 AF=0 PF=1
9. (AX)=4860H CF=1
 10. (AX)=3520H、CF=0
 11. (AX)=0FFF0H、(IP)=000FH
 12. HCOD 和 HCOD+1 两字节单元内容分别为 31H、41H
 13. Z=0A0H；程序的功能为求 $(X+Y)/2$ ，结果存放于 Z 单元中。
 14. (AL)=125、(BL)=100
 15. (AL)=0FEH、CF=0
 16. (CL)=3，CF=0。
 17. 由于字符串中包含“N”，故程序运行到 NEXT 时，ZF=1；(CX)=7。
 18. 全是 01H
 19. 6000H、1
 20. ADD AL, 07H

第 4 章 汇编语言程序设计

1. 选择题

- (1) C (2) C (3) D (4) D (5) A
 (6) B B D
 (7) D A B (8) C (9) D (10) A

2. 填空题

- (1) 编译 (2) 标号 (3) 汇编程序 (4) BUF 的段基址 (5) 0AH
 (6) 寻址方式 (7) (AX)=6378H、(BX)=0001H (8) 120

3. 该程序段的前五句为一串操作，将 BUF+9 字节单元的内容复制到 BUF+10 字节单元，再将 BUF+8 字节单元的内容复制到 BUF+9 字节单元，如此操作 10 次。则 BUF 开始的字节单元内容变为 1、1、2、3、4、5、6、7、8、9、10。

故执行程序段后，(AX)=0101H，(CX)=0。

3. CNT1=12

CNT2=8

整个定义所占字节数为 50

5. 堆栈段段基址为 21F0H；栈顶的物理地址 = 21F0H × 16 + FFEEH = 31EEEH。

6. (AX)=40H

7. (AX)=FF65H、(DX)=0021H

8. (1) 3004H 单元中的内容为 16H (2) (BX)=3004H、CF=0。

9. (AX)=1、(BX)=1、(CX)=10、(DX)=20、(SI)=1

10. (AX)=0003H、(BX)=0007H、(CX)=0002H、(DX)=0000H

11. BCDBUF、SHR、30H、AND AL, 0FH、ADD AL, 30H

12 . 参考程序 :

```
DSEG  SEGMENT
WEEK DB  ' MON ', ' TUE ', ' WED ', ' THU ', ' FRI ', ' SAT ', ' SUN '
DAY  DB  2
DSEG  ENDS
SSEG  SEGMENT  STACK
STK  DB 100 DUP ( ? )
SSEG  ENDS
CSEG  SEGMENT
ASSUME CS : CSEG , DS : DSEG , SS : SSEG
START : MOV  AX , DSEG
        MOV  DS , AX
        MOV  AL , DAY
        DEC  AL
        MOV  CL , 3
        MUL  CL
        MOV  BX , OFFSET WEEK
        ADD  BX , AX
        MOV  CX , 3
LP :    MOV  AH , 2
        MOV  DL , [BX]
        INT  21H
        INC  BX
        LOOP LP
        MOV  AH , 4CH
        INT  21H
        CSEG  ENDS
        END START
```

13 . AL、NEG AL、XLAT

14 . 参考程序 :

```
DSEG  SEGMENT
DATA  DW  4321H , 7658H , 9B00H
MIN   DW  ?
DSEG  ENDS
SSEG  SEGMENT STACK
DB    100 DUP ( ? )
SSEG  ENDS
CSEG  SEGMENT
ASSUME CS : CSEG , DS:DSEG , SS : SSEG
START : MOV  AX , DSEG
```

```

MOV DS , AX
LEA SI , DATA
MOV AX , [SI]
MOV BX , [SI+2]
CMP AX , BX
JC NEXT
MOV AX , BX
NEXT : CMP AX , [SI+4]
JC DONE
MOV AX , [SI+4]
DONE : MOV MIN , AX
MOV AH , 4CH
INT 21H
CSEG ENDS
END START

```

15 . 参考程序设计如下 :

子程序名 : ATBC

入口参数 : BX — 存放待转换的 ASCII 码串的偏移地址

SI — 存放转换后的 BCD 码串的偏移地址

CX — ASCII 码串中字符数

出口参数 : SI — 存放转换后的 BCD 码串的偏移地址

```

ATBC PROC
PUSH AX
ADD BX , CX
LOPA : DEC BX
MOV AL , [BX]
AND AL , 0FH
MOV [SI] , AL
INC SI
LOOP LOPA
POP AX
RET
ATBC ENDP

```

16 . 参考程序设计如下 :

```

DSEG SEGMENT
PROG DB ' I AM Amp SAAS ASLKSA AMSDSAASMMASSAM ', 1AH
NUM DW 0
DSEG ENDS
SSEG SEGMENT STACK
STK DB 100 DUP ( ? )

```

```

        SSEG  ENDS
        CSEG  SEGMENT
        ASSUME DS : DSEG , SS : SSEG , CS : CSEG
START : MOV  AX , DSEG
        MOV  DS , AX
        MOV  AX , 0
        MOV  SI , OFFSET PROG
LOPA  : CMP  [SI] , BYTE PTR 1AH
        JE   EXIT
        CMP  [SI] , BYTE PTR  ' A '
        JNE  NEXT
        CMP  [SI] , BYTE PTR  ' M '
        JNE  NEXT
        INC  AX
        INC  SI
NEXT  : INC  SI
        JMP  LOPA
EXIT  : MOV  NUM , AX
        MOV  AH , 4CH
        INT  21H
CSEG  ENDS
END    START

```

17 . (AH)=5、(AL)=6

18 .

(1) 该程序完成将 NUM1+200 开始的 100 个数传送到 NUM2 开始的单元中。

(2) (SI)=0064H、(DI)=0000H、(CX)=0000H

19 .

(1) 该程序的功能是从小到大排序。

(2) 程序运行结束时， TABLE+3 单元的内容是 60H。

(3) 若将 JBE NEXT 改为 JAE NEXT，则对程序的影响是改为从大到小排列。

第 5 章 存储器

1 . 选择题

(1) D (2) D (3) C (4) B (5) B (6) A (7) A

(8) A (9) A (10) B (11) C (12) D (13) A

2 . 填空题

(1) 磁介质、半导体

(2) EPROM、EEPROM

- (3) 程序、数据
- (4) RAM、ROM
- (5) 64KB、16、20
- (6) $\overline{\text{BHE}}$
- (7) 1024
- (8) 1
- (9) 刷新

3. 半导体随机存取存储器有静态随机存取存储器和动态存取存储器两种

- (1) 静态随机存储器通常是 6 管结构，无需刷新，存取速度快，但集成度不高。
- (2) 动态随机存储器通常是单管结构，需刷新，集成度高，但存取速度较慢。

4. 只读存储器 ROM 是用户在使用时只能读出，不能更改的存储器，它分为：

- (1) 掩模 ROM，信息由制造厂家生产时一次写入。
- (2) PROM，用户可自行写入信息，但不能更改。
- (3) EPROM，用户可多次采用紫外线擦除可编程的 ROM，
- (4) EEPROM，用户可多次擦除可编程的 ROM，只是擦除方式是电擦除。

5. 应考虑以下几个方面：

- (1) CPU 的负载能力。
- (2) CPU 与存储器间的速度匹配问题。
- (3) 各种信号线的连接，包括数据线、地址线、控制线。
- (4) 存储器的地址分配及片选信号的产生。

6.

- (1) 线选法（线译码），把高位地址线直接作为片选控制线，存在大量的地址重叠。

(2) 部分译码法，高位剩余地址的部分地址线通过译码，产生存储器片选控制信号，它也存在一定的地址重叠。

(3) 全译码法，高位剩余地址的全部地址线参加译码，产生存储器片选控制信号，存储单元有唯一的地址，无地址重叠。

7. 8088 是准 16 位机，外部数据线为 8 位，所以对存储器进行字访问时，只能一个总线周期访问一个字节，需两个总线周期访问一个字。

8086 对存储器进行字访问时，分为两种情形：对于 未对准的字，和 8088 类似，需两个总线周期访问一个字；对于 对准的字，只需一个总线周期访问一个字。

8.

(1) 存储器有 15 位地址和 16 位字长，其存储单元的个数为 $2^{15}=32\text{K}$ ，存储器的容量为 $32\text{K} \times 16$ 位。所以，该存储器能存储的信息总量为： $32\text{K} \times 16/8\text{B}=32\text{K} \times 2\text{B}=64\text{K}$ （字节）

(2) 所需的 RAM 芯片的数目 $=32\text{K} \times 16/(2\text{K} \times 4)=64$ （片）。

用 $2\text{K} \times 4$ 位的 RAM 芯片扩展成 $32\text{K} \times 16$ 位存储器，需进行字位同时扩展。因为每 4 片的 $2\text{K} \times 4$ 位进行位扩展才能构成 $2\text{K} \times 16$ 位。因此，进行字扩展的就有 $64/4=16$ （组），而字扩展要求为每组分配不同的片选信号，即要求有 16 个不同的片选信号，所以，需 4 位（ $2^4=16$ ）地址进行芯片选择。一般片选信号是由高位地址线译码产生的。

9. 因为片内地址为 $A_{11} \sim A_0$ ，共 12 位，所以此芯片的容量为： $2^{12} \times 8=4\text{KB}$ 。由译码电路可得出： $A_{15}=0$ ， $A_{14}=1$ ， $A_{13}=0$ ， $A_{12}=1$ 时，片选信号有效。

所以地址空间的范围是： 5000H ~ 5FFFH 。

10. 2732EPROM 容量为 4KB , 12KB/4KB=3 片。2732 地址线 12 根 $A_{11} \sim A_0$, 高位地址 $A_{19} \sim A_{12}$ 采用全译码。用一片 74LS138 , C、B、A 分别接 A_{14} 、 A_{13} 、 A_{12} , $A_{19} \sim A_{15}$ 可以通过或门接 74LS138 的 $\overline{G_{2A}}$ 。3 片 2732 的片选 \overline{CS} 接 74LS138 的 $\overline{Y_0}$ 、 $\overline{Y_1}$ 、 $\overline{Y_2}$, 地址分别为 (00000H~00FFFH)、(01000H~01FFFH)、(02000H~02FFFH)。

6116RAM 容量为 2KB , 8KB/2KB=4 片。6116 地址线 11 根 $A_{10} \sim A_0$, 高位地址 $A_{19} \sim A_{11}$ 采用全译码。6116 译码电路在 2732 的译码电路基础上增加了对 A_{11} 的译码。具体为用上述 74LS138 的 $\overline{Y_3}$ 和 A_{11} 通过或门接一片 6116 的片选 \overline{CS} , 该片 6116 地址为 (03000H~037FFFH) ; 用 74LS138 的 $\overline{Y_3}$ 和 $\overline{A_{11}}$ 通过或门接一片 6116 的片选 \overline{CS} , 该片地址为 03800H~03FFFFH ; 用 74LS138 的 $\overline{Y_4}$ 和 A_{11} 通过或门接一片 6116 的片选 \overline{CS} , 该片地址为 04000H~047FFFH ; 用 74LS138 的 $\overline{Y_4}$ 和 $\overline{A_{11}}$ 通过或门接一片 6116 的片选 \overline{CS} , 该片地址为 04800H~04FFFFH 。

11. U_1 的容量为 4KB , U_2 、 U_3 的容量为 1KB , 存储器的总容量 6KB。 U_1 的地址范围分别为地址 02000H~03FFFH 的偶数地址 , U_2 的地址范围分别为地址 04000H~047FFFH 的偶数地址 , U_3 的地址范围分别为地址 04800H~04FFFFH 的偶数地址。

12. U_1 、 U_2 类型为 RAM , 容量为 16KB ; U_3 、 U_4 类型为 ROM , 容量为 8KB ; U_1 、 U_3 为偶存储体 ; U_2 、 U_4 为奇存储体 ; U_1 、 U_2 为一组地址范围 A0000H ~ A7FFFH ; U_3 、 U_4 为一组地址范围 A8000H ~ AFFFFH 。

第 6 章 输入输出与中断

1. 选择题

- (1) A (2) B (3) D (4) A (5) B
(6) C (7) B (8) D (9) C (10) B
(11) C (12) A (13) C (14) A (15) A
(16) C (17) D (18) A (19) C (20) D (21) A

2. 填空题

- (1) 条件查询
(2) 控制信息、数据
(3) 4
(4) 256
(5) 46541H
(6) IN、外设状态信息
(7) 开中断、更高
(8) 3
(9) 高
(10) 中断类型、软件
(11) 60H、 IR_6
(12) 低、低、高

3. I/O 端口的编址方式有独立编址和统一编址。

独立编址：存储器和 I/O 端口在两个不同的地址空间，访问 I/O 端口用专门的 IN 和 OUT 指令。

统一编址：存储器和 I/O 端口共用统一的地址空间，访问存储器的指令就可以访问 I/O 端口，无需专门的 I/O 指令。

4. CPU 和外设之间的接口信息有 3 种，它们是数据信息、状态信息、和控制信息。

(1) 数据信息，可以有数据量、模拟量、开关量三种类型。

(2) 状态信息，表示外设当前所处的工作状态，如 Ready、Busy。

(3) 控制信息，由 CPU 发出，用于控制 I/O 接口的工作方式以及外设启动和停止的信息。

5. CPU 与外设之间传送数据有四种方式：无条件传送、查询传送方式、中断传送方式、DMA 方式。

无条件传送方式的特点是硬件和软件简单，但这种方式必须已知且确信外设已准备好的情况下才能使用，否则就会出错，要求 CPU 与外设是同步工作的。

查询传送方式：在数据传送前必须查询外设的状态，当外设准备好之后才能传送数据；未准备好，CPU 则等待。这种方式保证了数据的准确传送，但当外设没有准备好时，CPU 要等待，不能进行其它操作，这样就浪费了 CPU 的时间，降低了 CPU 的效率。

中断传送方式：当外设向 CPU 发出中断申请时，CPU 暂停正在执行的程序，转去执行中断服务，待服务程序执行完后即返回断点处，继续执行原程序。中断方式大大提高了 CPU 的效率。

DMA 方式：由专门的硬件（即 DMA 控制器）控制数据在外设与内存之间进行直接数据交换而不通过 CPU，这样数据传送的速度上限就取决于存储器的工作速度。

6. 用于外设的定时是固定的且已知的场合，外设必须在微处理器限定的指令时间内准备就绪，并完成数据的传送。它是最简便的传送方式，所需的硬件和软件都较少，传送速度较快。

7. 当 CPU 内部或外部因某种事件发生需要处理时，向 CPU 提出申请，CPU 就暂时中断当前的工作，转去执行请求中断的那个事件的服务程序，待服务程序执行完后，立即返回被暂时中断了的程序，并从断点处继续向下执行，这一过程称为中断。实现这种功能的部件称为中断系统。产生中断的请求源称为中断源。

中断的处理过程为：

(1) 保护现场

(2) 开中断

(3) 中断服务

(4) 关中断

(5) 恢复现场

(6) 开中断返回

8. 8086/8088 的中断共分为两种：软件中断（内部中断）、硬件中断（外部中断）。

软件中断是由指令的执行所引起的，包括以下情况：除法出错中断、单步中断、INTO 溢出中断、中断指令 INT n。

硬件中断是由 CPU 外部请求所引起的中断，有两条外部请求输入线，非屏蔽中断 NMI

和可屏蔽中断 INTR。

9. 8086/8088 中各类中断的优先级由高到低的顺序是：

除法出错中断、INTO 溢出中断、中断指令 INT n NMI INTR 单步中断

10.

- (1) 该中断请求持续时间太短
- (2) CPU 未能在当前指令周期的最后一个时钟周期采样到中断请求信号
- (3) CPU 处于关中断状态
- (4) 该中断级被屏蔽

11. 可以容纳 256 个中断向量。中断向量表指针是 $13H \times 4 = 004CH$ 。

由于 CS=0F000H, IP=0EC59H, 故中断服务程序入口地址为 0FEC59H。

12. 堆栈的物理地址为 3311EH。

(SP)=4AH、(SP+1)=22H、IP=(00101H)(00100H)

13. 参考程序：

- (1) 利用 MOV 指令设置中断向量

.....

```
MOV  AX, 0
MOV  ES, AX
MOV  BX, 60H * 4
MOV  AX, OFFSET INTR60
MOV  ES: WORD PTR [BX], AX
MOV  AX, SEG INTR60
MOV  ES: WORD PTR [BX+2], AX
```

- (2) 借助 DOS 功能调用 (INT 21H 的 25H 功能号) 设置中断向量

```
MOV  AX, SEG INTR60
MOV  DS, AX
MOV  DX, OFFSET INTR60
MOV  AL, 0BH
MOV  AH, 25H
INT  21H
```

14. 参考程序：

```
LEA  SI, BUFFER
MOV  CX, 4000
L1:  MOV  DX, 2F1H
L2:  IN   AL, DX
SHL  AL, 1
JNC  L2 ; 查询状态
DEC  DX
IN   AL, DX ; 输入数据
MOV  [SI], AL
INC  SI
```

LOOP L1

15 .

(1) IRR 是中断请求寄存器, 用来存放从外设来的中断请求信号 $IR_0 \sim IR_7$ 。

(2) ISR 是中断服务寄存器, 用来记忆正在处理的中断级别。

(3) IMR 是中断屏蔽寄存器, 用来存放 CPU 送来的屏蔽信号, IMR 中某一位或几位为“1”时, 对应的中断请求被屏蔽。

16 .

(1) 8259A 可编程中断控制器有 8 个中断请求输入引脚 $IR_0 \sim IR_7$ 。单片使用时, 用这些引脚可同时接收 8 个外设的中断请求。

(2) 级联使用时, 从片的 INT 引脚应与主片的 $IR_0 \sim IR_7$ 中的任一引脚相连。

17. 中断屏蔽寄存器 IMR 的 8 位对应 8 个中断级, 其中为 1 的位所对应的中断输入线 IR 处于被屏蔽方式, 被屏蔽的中断级请求不能使 8259A 的 INT 输出端产生有效的请求信号, 故即使中断允许标志 IF 为 1 也无法响应中断。IF 是中断允许标志, 当 IF 为 0 时所有可屏蔽中断被禁止。

18. ICW₂ 设置了中断类型码的高 5 位。若 ICW₂ 设置为 30H, 则 8 级中断的类型码依次为 30H~37H; 若 ICW₂ 设置为 38H, 则 8 级中断的类型码依次为 38H~3FH。

19. 参考程序如下:

```
IN AL, 80H
```

```
OR AL, 00100100B
```

```
OUT 80H, AL ;发 OCW1 屏蔽字, 禁止  $IR_2$  和  $IR_5$  的请求
```

```
,
```

```
AND AL, 11011011B
```

```
OUT 80H, AL ;发 OCW1 屏蔽字, 撤销禁止
```

20. DMA 工作方式的特点是:

(1) 数据传输速度快, 且进行批量数据传输。

(2) 传输速率只受存储器存取速度的限制。

(3) CPU 不参加操作, 要把总线控制权交给 DMAC。

(4) 通过专门的硬件 DMAC, 直接控制数据传输, 硬件电路比较复杂。

第 7 章 并行接口

1. 选择题

(1) C (2) A (3) D (4) C (5) C

(6) D (7) A (8) B (9) B (10) D

(11) C (12) D (13) D (14) B (15) D

(16) C (17) B (18) C (19) D (20) C

2. 填空题

(1) 选通输入/出方式、双向传输方式

(2) 0110000

- (3) $PC_7 \sim PC_3$
- (4) 0
- (5) 方式控制
- (6) A
- (7) 共阳、共阴、共阴
- (8) 方式 1、方式 2
- (9) 静态、动态
- (10) A_2 、 A_1
- (11) 可编程的通用并行输入输出
- (12) 4

3. A 口可以工作在方式 0、方式 1、方式 2；B 口可以工作在方式 0、方式 1。

4. 8255A 的方式控制字为 11000100B

5. 方式 0 为基本输入输出方式，它适合于不需要应答信号的简单输入 / 输出场合，在这种情况下，A 口和 B 口作为 8 位的端口，C 口的高 4 位和低 4 位可作为两个 4 位的端口。

方式 1 为选通输入输出方式，C 口的部分口线作为联络线，而这些信号与端口 C 的位之间有着固定的对应关系，这种关系不是程序可以改变的，除非改变工作方式。

6. 参考程序段：

```
MOV  DX, 8003H
MOV  AL, 00001011B
OUT  DX, AL          ; PC5 置 1
MOV  AL, 00000110B
OUT  DX, AL          ; PC3 置 0
```

7. 初始化程序段：

```
MOV  DX, 8003H
MOV  AL, 10000110B    ; 方式控制字
OUT  DX, AL          ; 送控制口
```

8. 数据从 8255A 的端口 C 读入 CPU，表示 8255A 被选通，故 \overline{CS} 为低电平；由于此时对 8255A 端口 C 操作，故 $A_1 A_0$ 应分别为 1（高电平）、0（低电平）。CPU 执行的是读操作，故 \overline{RD} 为低电平， \overline{WR} 为高电平。

9. 参考程序：

```
MOV  AL, 10000000B    ; 8255A 初始化
OUT  63H, AL          ; A 口、B 口未用，C 口低 4 位输出
L1: MOV  AL, 00000001B
OUT  63H, AL          ; PC0 1
CALL  D5S
MOV  AL, 00000000B
OUT  63H, AL          ; PC0 0
CALL  D5S
JMP  L1
```

10. 初始化程序及中断矢量设置的参考程序为：

```

MOV    AL , 0B9H          ; 控制字
OUT    0B6 H , AL
CLI                                ; 关中断
MOV    AL , 08H
OUT    0B6 H , AL          ; 关 8255A 中断
MOV    AX , 0
MOV    DS , AX
MOV    DI , 0FH×4
MOV    AX , OFFSET PASER    ; 取中断服务子程序的偏移地址
MOV    [DI] , AX
MOV    AX , SEG PASER        ; 取中断服务子程序的段基址
MOV    [DI+2] , AX
MOV    AL , 09H
OUT    0B6 H , AL          ; 开 8255A 中断
STI                                ; 开中断

```

11. 将行线接输出口，列线接输入口，当按键没有按下时，所有列线输入端都是高电平。采用行扫描法，先将某一行输出为低电平，其他行输出为高电平，用输入口来查询列线上的电平，逐次读入列值，如行线上的值为 0 时，列线上的值也为 0，则表明有键按下。否则，接着读入下一列，直到该行有按下的键为止。如该行没有找到有键按下，就按此方法逐行找下去，直到扫描全部的行和列。

12. 参考程序如下：

```

MOV    DX , PORTCN
MOV    AL , 10000010B      ; 8255A 初始化
OUT    DX , AL
WAIT : MOV    DX , PORTA
MOV    AL , 0
OUT    DX , AL
MOV    DX , PORTB
IN     DX , AL
CMP    AL , 0FFH
JZ     WAIT

```

13.

(1) 8255A 的端口地址分别为 88H ~ 8BH。

(2) 参考程序如下：

```

MOV    AL , 10000011B
OUT    8BH , AL            ; 8255A 初始化
LP : IN    AL , 8AH          ; 读入手动开关量
TEST   AL , 04H            ; 未准备好，继续等待
JNZ    LP
IN     AL , 89H            ; 开关量送 LED 显示

```

```

        OUT    88H , AL
        HLT
14 .
        MOV    AL , 81H
        OUT    83H , AL           ; 8255A 初始化
        MOV    AL , 0BH
        OUT    83H , AL           ; 置 PC5 为 1 ,  $\overline{\text{STB}}$  无效
LP:    IN      AL , 82H           ; 读 PC3BUSY 状态
        TEST   AL , 08H
        JNZ    LP
        MOV    AL , DATA        ; 写数据到 A 口
        OUT    80H , AL
        MOV    AL , 0AH           ; 置 PC5 为 0 ,  $\overline{\text{STB}}$  有效
        OUT    83H , AL
        MOV    AL , 0BH           ; 置 PC5 为 1 ,  $\overline{\text{STB}}$  无效
        OUT    83H , AL
        RET

```

15 .

A 口方式 0 输出 , B 口方式 0 输入 , 方式选择控制字为 82H(1 0000 010) , 8255A 初始化程序和控制检测程序如下 :

```

MOV    AL , 82H
OUT    63H , AL           ; 8255A 初始化
IN     AL , 61H           ; 读 B 口
NOT    AL
OUT    60H , AL           ; 从 A 口输出 , 使相应的继电器动作
CALL   DELAY10mS

```

第 8 章 串行接口

1 . 选择题

(1) B (2) B (3) D (4) B (5) D (6) C
 (7) C (8) B (9) C (10) A (11) D

2 . 填空题

(1) 异步通信
 (2) 复位 RESET、复位命令字 ($D_6=1$ 的命令字)
 (3) 并 - 串转换
 (4) 串行通信
 (5) 串行
 (6) 全双工

3 . 异步的含义是发送器和接收器不共享共用的同步信号 , 也不在数据中传送同步信号 ,

它是在字符的首尾放置起始位和停止位，供接收端用起始位和停止位判断一个字符。

4. 由于每发送一个 7 位的字符，就必须发送 $1+7+1+2=11$ 个串行数据位，故每分钟发送的字符个数为： $1200/11 \times 60 = 6545$

在异步方式时，发送时钟频率是波特率的 1, 16 或 64 倍，即波特率系数的倍数。由于波特率因子为 16，故，发送时钟频率 $=1200 \times 16=19200=19.2\text{KHz}$

5.

(1) 并行通信适宜于近距离数据传送，串行通信适宜于远距离数据传送

(2) 并行传送速度快，串行传送的速度慢，它们传送的速率和距离成反比。

(3) 串行通信的费用比并行通信低。

6. 因为 RS-232C 通信标准规定的电平信号 - 5V ~ - 15V 为逻辑 1, +5V ~ +15V 为逻辑 0, 因此在通信时要与 TTL 电平之间加转换器。通常用 MC1488 实现 TTL RS-232C; MC1489 实现 RS-232C TTL, 也可用 MAX232 芯片实现 RS-232C 与 TTL 之间的电平转换。

7. 计算机的通信是一种数字信号的通信，在长距离通信时，若用数字信号直接传送，经过传送线，信号会发生畸变，因此，在远距离的计算机与计算机或计算机与外设之间进行通信时，就要通过调制解调器，在计算机输出时把数字信号转变为模拟信号；在输入计算机时把模拟信号转换为数字信号。故此，远距离通信时，必须在计算机的输出端和远方终端的接收处分别加调制解调器。

8. 异步方式即每一个字符加起始位和停止位，作为字符开始和结束的标志，以字符为单位一个个发送和接收。异步方式的帧格式如下：

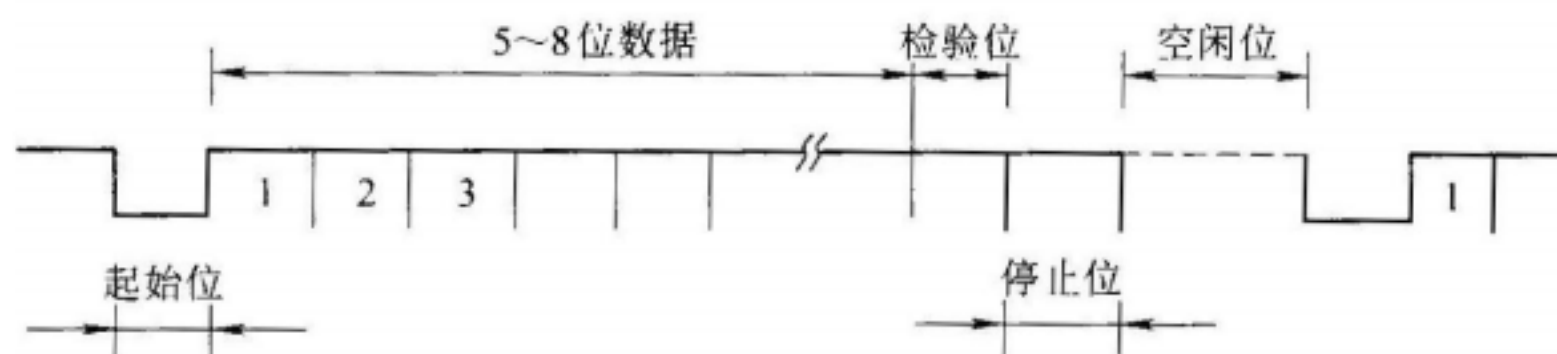


图 A.1 异步方式的帧格式

同步工作方式是在数据块开始处加同步字符标识。双同步字符方式即为数据块前加两个同步字符标识。外同步和内同步的区别在于，外同步发送的一帧数据中不包含同步字符，同步是由专门的控制线产生一个同步信号 SYNC 加到串行接口上，当 SYNC 一到达，表明数据块开始传送，接口就连续接收数据和 CRC 编码。

双同步的帧格式如下：

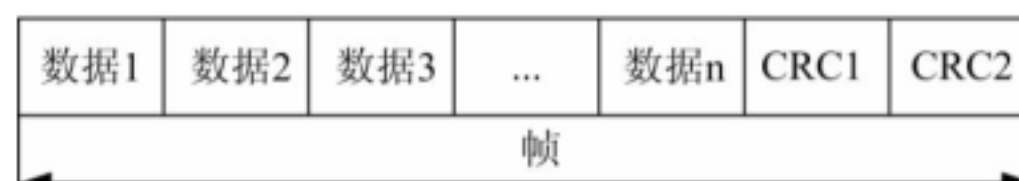
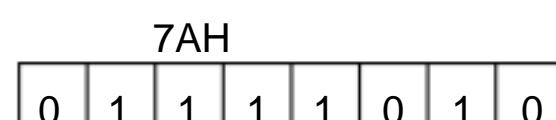


图 A.2 双同步方式的帧格式

9. 方式控制字：



命令控制字：

3FH

0	0	1	1	1	1	1	1
---	---	---	---	---	---	---	---

10 . 8251A 初始化编程：

```

CSHCX : MOV    AX , 0
        MOV    CX , 03H
        MOV    DX , 0DAH    ; 控制地址
BBB :   CALL   YYY
        LOOP   BBB
        MOV    AL , 40H      ; 复位命令字 ( D6=1 的命令字 )
        CALL   YYY
        MOV    AL , 4EH      ; 设置 8251A 为异步方式 , 波特率因子为 16
        CALL   YYY          ; 8 位数据位 , 1 位停止位
        MOV    AL , 37H      ; 命令 8251A 发送器和接收器启动
        CALL   YYY
; 输出子程序 , 将 AL 中数据输出到 DX 指示的端口
YYY     PROC
        OUT    DX , AL
        PUSH   CX
        MOV    CX , 02H
DDD :   LOOP   DDD          ; 延时
        POP    CX
        RET
YYY     ENDP

```

发送子程序编程说明：

将输出到 CRT 的字符事先放在堆栈中，发送时先对状态字的 TxRDY 位进行测试，若为 1 表示发送缓冲器已空，CPU 向 8251A 输出一个字符使它继续向 CRT 发送。

；发送子程序

```

SEND    PROC
        MOV    DX , 0DAH
CCC :   IN     AL , DX      ; 读状态
        TEST   AL , 01H    ; 判 TxRDY 是否为 1 ?
        JZ     CCC
        MOV    DX , 0D8H   ; 数据地址
        POP    AX
        OUT    DX , AL     ; 发送数据
        RET
SEND    ENDP

```

接收子程序编程说明：

从键盘接收的字符放入 AL 中，接收程序先对状态字的 RxRDY 位进行测试，若为 0 表示接收的数据未准备好，不能输入数据，继续测试；若 RxRDY 位为 1 表示接收缓冲器中来

自键盘的数据已准备好， CPU 可从 8251A 输入一个字符至 AL 中，然后再继续处理。

；接收子程序

```
RECE    PROC
        MOV    DX , 0DAH
EEE :   IN     AL , DX          ; 读状态
        TEST   AL , 02H       ; 判 RxRDY 是否为 1 ?
        JZ     EEE
        MOV    DX , 0D8H
        IN     AL , DX        ; 接收数据
        RET
RECE    ENDP
```

第 9 章 计数器 / 定时器

1. 选择题

- (1) C (2) C (3) D (4) B (5) C
(6) B (7) C (8) D (9) A (10) D

2. 填空题

- (1) 软件延时、可编程的定时 / 计数器芯片
(2) 写控制命令、写计数初值
(3) 16
(4) 3
(5) 写高 8 位
(6) 方式 3
(7) 0, 65535
(8) 偶, 奇
(9) 43H, 40H
(10) 31.25us, 38

3.

8253 每个计数通道可工作于 6 种不同的工作方式：

- (1) 方式 0——计数结束中断方式，在写入控制字后，输出端即变低，计数结束后，输出端由低变高，常用该输出信号作为中断源。其余 5 种方式写入控制字后，输出均变高。方式 0 可用来实现定时或对外部事件进行计数。
- (2) 方式 1——可编程单稳态输出方式，用来产生单脉冲。
- (3) 方式 2——比率发生器，用来产生序列负脉冲，每个负脉冲的宽度与 CLK 脉冲周期相同。
- (4) 方式 3——方波发生器，用于产生连续的方波。方式 2 和方式 3 都实现对时钟脉冲进行 n 分频。
- (5) 方式 4——软件触发选通，由软件触发计数，在计数器回 0 后，从 OUT 端输出一个负脉冲，其宽度等于一个时钟周期。

(6) 方式 5——硬件触发选通，由硬件触发计数，在计数器回 0 后，从 OUT 端输出一个负脉冲，其宽度等于一个时钟周期。

6 种方式中，方式 0、1 和 4，计数初值装入计数器后，仅一次有效。如果要通道在此按此方式工作，必须重新装入计数值。对于方式 2、3 和 5，在减 1 计数到 0 值后，8253 会自动将计数值重装进计数器。

4.

(1) 方式 0 是计数结束停止计数方式

(2) 方式 1 是可重复触发单稳态方式

(3) 方式 2 是分频器工作方式

(4) 方式 3 是方波输出方式

为便于重复计数最好选用方式 2 和方式 3。

5.

(1) 写入一次计数初值后，输出连续波形。其实质是，当减 1 计数器减为 0 时，计数初值寄存器 CR 立即将原写入的计数初值再次送入减 1 计数器，并开始下一轮的计数，即 CR 内容能自动地、重复地装入到 CE 中。

(2) 计数器既可软件触发启动（此时 GATE 必须为高电平）；也可硬件启动（由 GATE 引脚上电平从低到高的跳变）。

(3) 方式 2 的 OUT 端输出 N-1 个 CLK 的正脉冲，1 个 CLK 的负脉冲；而方式 3 的 OUT 端输出对称的方波（计数初值 N 为偶数）或近似对称的方波（计数初值 N 为奇数）。

6. 方式 1：硬件可重复触发单稳态方式；方式 5：硬件触发选通方式。方式 5 和方式 1 相比，两者均为硬件触发启动计数器工作的方式，但在 OUT 端输出的负脉冲宽度不一样，方式 1 输出计数初值 N 个 CLK 宽度的负脉冲，而方式 5 仅输出 1 个 CLK 宽度的窄负脉冲。

7. 8253 的每一个计数器都有一个 16 位的输出锁存器 OL，一般情况下它的值随计数器的变化而变化。因此，CPU 在读取计数值时，要锁存当前计数器的值。其方法是向 8253 输出一个计数器锁存命令。当写入锁存控制命令后，它就把计数器的现行值锁存，此时计数器继续计数。这样，CPU 就可用输入指令从所读计数器口地址读取锁存器中的值。CPU 读取了计数值后，自动解除锁存状态，它的值又随计数器而变化。

8.

(1) 采用二进制计数时，如果计数初值 N 为 8 位二进制数（十进制数 255），则在用 MOV AX, N 写入 AL 时，N 可以写成任何进制数。如果计数初值 N 为 16 位二进制数（十进制数 65535），则可有两种方式写入，一种是把十进制数转换成 4 位十六进制数，分两次写入对应的计数通道（先低后高）；另一种是把十进制数直接写入 AX（由系统自动转化成十六进制数），即

```
MOV    AX, N
OUT    PORT, AL      ; PORT 为通道地址
MOV    AL, AH
OUT    PORT, AL
```

(2) 采用十进制计数时，必须把计算得到的计数初值的十进制数后加上 H，变成 BCD 码表示形式，例如 N=50，则写为：

```
MOV    AL, 50H
```

```
OUT    PORT , AL
```

如果 N=1250，则写为：

```
MOV    AL , 50H
OUT    PORT , AL
MOV    AL , 12H
OUT    PORT , AL
```

(3) 采用二进制计数时，计数初值为 0 时，计数值最大，为 65536；采用十进制计数时，计数初值为 0 时，计数值最大，为 10000。

```
9.    MOV    DX , 283H
      MOV    AL , 16H      ; 计数器 0 初始化
      OUT    DX , AL
      MOV    DX , 280H
      MOV    AL , 00H
      OUT    DX , AL      ; 写入计数值
      MOV    DX , 283H
      MOV    AL , 0B5H    ; 计数器 2 初始化
      OUT    DX , AL
      MOV    DX , 282H
      MOV    AL , 00H
      OUT    DX , AL      ; 先写低 8 位
      MOV    AH , 10H
      OUT    DX , AL      ; 再写高 8 位
```

10. 2MHz 的时钟，周期为 0.5us，应计数 30000 次，十六进制数为 7530H。

单稳态方式为工作方式 1，其方式控制字为：10110010

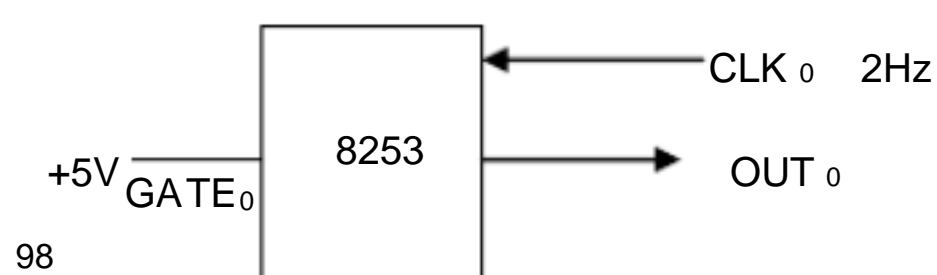
计数初值低位为：30H；高位为：75H

11. 由于是按二进制方式计数，计数初值为 FFFFH，即 65535，而计数频率为 2MHz，即每过 0.0005ms 计一个数，故计完时间为 $65535 \times 0.0005 = 32.7675\text{ms}$ ，即发出中断请求信号的周期是 32.7675ms。

12. CLK₀ 为 1MHz，周期为 1us，OUT₀ 为 50KHz，则计数初值为 $1000/50 = 20$ 。而方波的输出波形，当计数初值为偶数时，高电平和低电平的持续时间相等，各占 10 个 T_{clk}，即 10us。

13. 解：要实现比例为 1:9 的周期性亮灭，需在 8253 的 OUT₀ 产生占空比为 0.1 的周期性矩形波，因此使用方式 2 来实现该功能。计数初值为 $9+1 = 10$ 。

程序段如下：



```
MOV    AL , 17H
MOV    DX , 8A6H
OUT    DX , AL ; 通道 0 初始化
```

```
MOV AL, 10H
MOV DX, 8A0H
OUT 61H, AL ;写低 8 位
```

图 A.3 习题 13 硬件连线图

14 .

通道 0：工作于方式 3，计数初值 5000，控制字 00100111B；
 通道 1：工作于方式 3，计数初值 60，控制字 01010111B；
 通道 2：工作于方式 3，计数初值 60，控制字 10010111B。

```
MOV AL, 27H ;通道 0 初始化
OUT 63H, AL
MOV AL, 50H
OUT 60H, AL ;写高 8 位
MOV AL, 57H ;通道 1 初始化
OUT 63H, AL
MOV AL, 60H
OUT 61H, AL ;写高 8 位
MOV AL, 97H ;通道 2 初始化
OUT 63H, AL
MOV AL, 60H
OUT 62H, AL ;写高 8 位
```

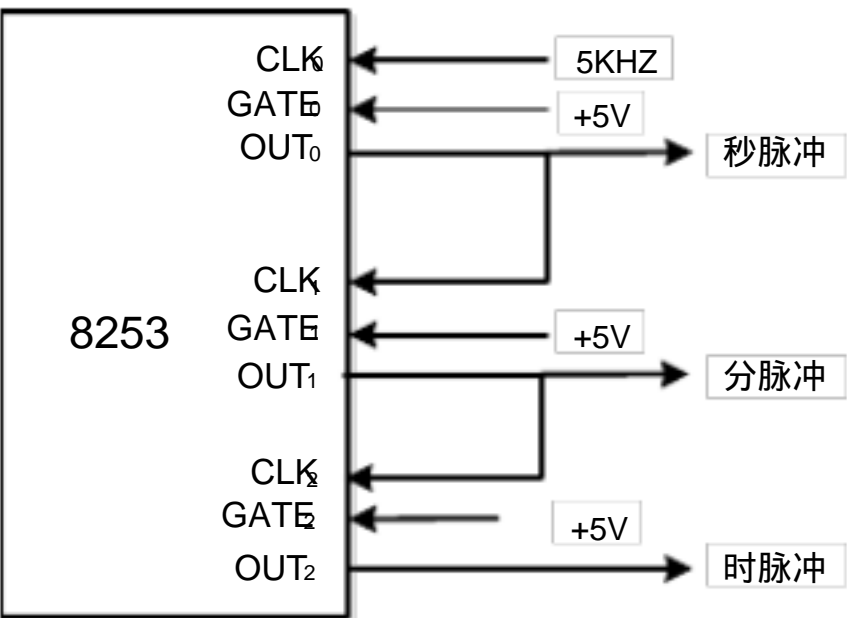


图 A.4 习题 14 硬件连线图

15 . 利用两个通道， CLK 皆为 2MHz 时钟，因此：

通道 0：方式 2，做 10ms 计时 $10\text{ms}/(1/2\text{MHz})=2 \times 10^4=4\text{E}20\text{H}$
 通道 1：方式 3， 输出波形，频率分别为 500KHz，200KHz，... 1KHz
 计数初值分别为： 4，10，20，40，100，200，400，1000，2000
 OUT₀ 输出到 8255A 的 PC₀，供 8086 查询 10ms 时间是否已到。

```
DATA SEGMENT
COUNT DW 4, 10, 20, 40, 100, 200, 400, 1000, 2000
DATA ENDS
```

```

... ( 设 8255A 已完成初始化 )
LEA  SI , COUNT      ; SI 为计数初值表指针
MOV  AL , 34H
OUT  0C3H , AL        ; 通道 0 方式 2
MOV  AL , 76H
OUT  0C3H , AL        ; 通道 1 方式 3
MOV  AX , 4E20H
OUT  0C0H , AL
MOV  AL , AH
OUT  0C0H , AL        ; 计数值写入通道 0
MOV  AX , [SI]
OUT  0C1H , AL
MOV  AL , AH
OUT  0C1H , AL        ; 计数值写入通道 1
ADD  SI , 2
LOP : IN  AL , 62H
      TEST AL , 01H
      JNZ  LOP
LOP1 : IN  AL , 62H
      TEST AL , 01H
      JZ   LOP1          ; 检测 OUT0 上升沿
      MOV  AX , [SI]
      OUT  0C1H , AL
      MOV  AL , AH
      OUT  0C1H , AL
      CMP  AX , 2000      ; SI 是否已到表的末尾 ?
      JNZ  BB
      LEA  SI , COUNT    ; 是 , 重新指向表的起始处
BB :  ADD  SI , 2
      JMP  LOP

```

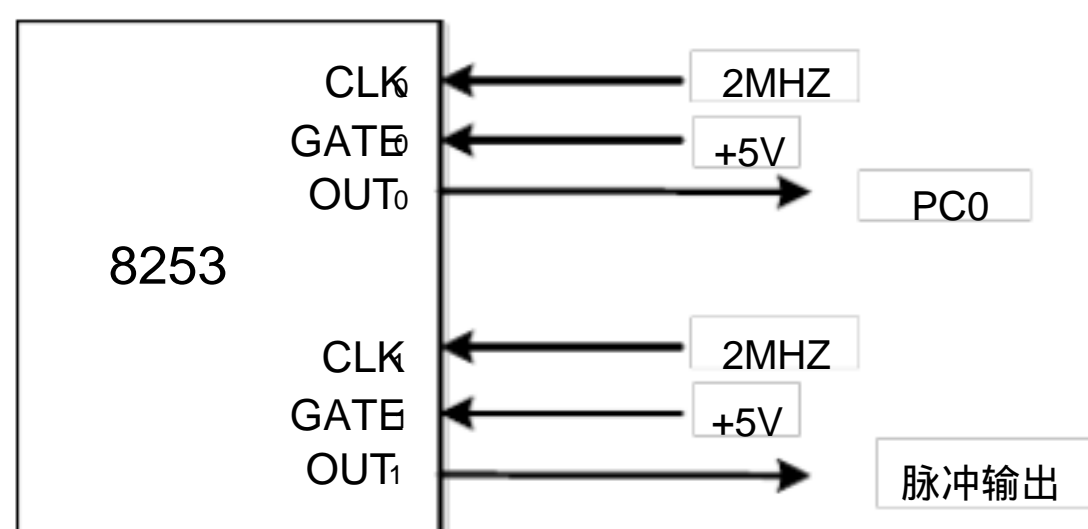


图 A.5 习题 15 硬件连线图

16. 利用一个通道使用方式 3, 做 10ms 计时 $10\text{ms}/(1/1\text{MHz})=10^4=2710\text{H}$
 外部信号控制 GATE, 正跳变时允许计数, 负跳变时停止计数, 8086 将计数值读出, 减去初值就是时间长度。

```
... (设 8255A 已完成初始化)
MOV AL, 36H
OUT 83H, AL ; 通道 0 方式 3
MOV AX, 2710H
OUT 80H, AL
MOV AL, AH
OUT 80H, AL ; 计数值写入通道 0
LOP: IN AL, 62H
TEST AL, 01H
JNZ LOP
LOP1: IN AL, 62H
TEST AL, 01H
JZ LOP1 ; 检测 OUT0 上升沿
MOV AL, 00H ; 向通道 0 写锁存命令
OUT 83H, AL
IN AL, 80H ; 先读低 8 位
MOV BL, AH
IN AL, 80H ; 再读高 8 位
MOV BH, AL
MOV AX, 2710H
SUB AX, BX
```

17. 通道 0 使用方式 1, 外部出现正脉冲时启动计数, 输出低电平禁止通道 1 计数。如果外部脉冲间隔超过 10ms, OUT₀ 变回高电平, 通道 1 使用方式 0 开始计时, 2ms 之后输出高电平点亮 LED 并允许扬声器工作, 开始报警。因此:

```
通道 0: 方式 1, 初值 1000 通道 1: 方式 0 初值 200 通道 2: 方式 3, 初值 100
MOV AL, 23H ; 通道 0 初始化
MOV DX, 02C3H
OUT DX, AL
MOV DX, 02C30H
MOV AL, 10H
OUT DX, AL ; 写高 8 位
MOV AL, 61H ; 通道 1 初始化
MOV DX, 02C3H
OUT DX, AL
MOV DX, 02C1H
```

```

MOV AL , 02H
OUT DX , AL      ; 写高 8 位
MOV AL , 0A7H    ; 通道 2 初始化
MOV DX , 02C3H
OUT DX , AL
MOV DX , 02C2H
MOV AL , 01H
OUT DX , AL      ; 写高 8 位

```

18. 通道 1 使用方式 2, 8255A 通过 PC₂ 检测上升沿, 检测到说明计时时间到。使用逻辑右移改变 B 口逻辑, 实现跑马灯。

8253 端口地址 40H~46H, 8255A 端口地址 A0H~A6H。8253 通道 1 方式 2, 初值 $2S/(1/500\text{HZ}) = 1000$ 。8255A 的端口 B 输出, C 口下半部输入。

```

MOV AL , 88H
OUT 0A6H , AL ; 8255A 初始化
MOV AL , 65H
OUT 046H , AL ; 8253 通道 1 初始化
MOV AL , 10H
OUT 042H , AL
MOV AL , 0
OUT 0A2H , AL
MOV BL , 11101110B
LOP : IN AL , 0A4H
TEST AL , 04H
JNZ LOP
LOP1 : IN AL , 0A4H
TEST AL , 04H
JZ LOP1
MOV AL , BL
OUT 0A2H , AL
ROL BL
JMP LOP

```

第 10 章 数/模和模/数转换

1. 选择题

(1) A (2) D (3) D (4) A (5) D (6) C (7) A (8) A

2. 填空题

- (1) 传感器
- (2) 建立时间
- (3) 转换时间

(4) 逐次逼近、 $\pm 1/2\text{LSB}=\pm 9.75\text{mV}$

(5) 模拟量的瞬时值

3. 是指 D/A 转换器对输入量变化的敏感程度的描述，通常用数字量的位数来表示。对一个分辨率为 n 位的转换器，能够分辨满刻度的 $1/2^n$ 的输入信号，所以， n 位二进制数最低位具有的权值就是它的分辨率。

4. DAC0832 采用 8 位梯形电阻网络，将数字量转换成模拟量，并以电流形式输出， I_{out1} 输出随数字量的大小作线性变化， I_{out2} 随数字量的反码大小作线性变化。

$I_{\text{out1}} + I_{\text{out2}} = \text{常数}$ 。

要求 I_{out1} 和 I_{out2} 两端等于或非常接近地电位，因此可用一级运放作为电流—电压的变换，该运放必须反向输入，保证 I_{out1} 为地电位（即运放同相端接地，反相端虚地）。

运放的反馈电阻采用 DAC0832 内部的 R_{FB} ，这样可以保证精度及良好的温度特性。

因反相输入经运放后要反一次相，因此输出 $0\sim 5\text{V}$ 的模拟电压， V_{REF} 应接 -5V 。相关的电路实现如下图所示。

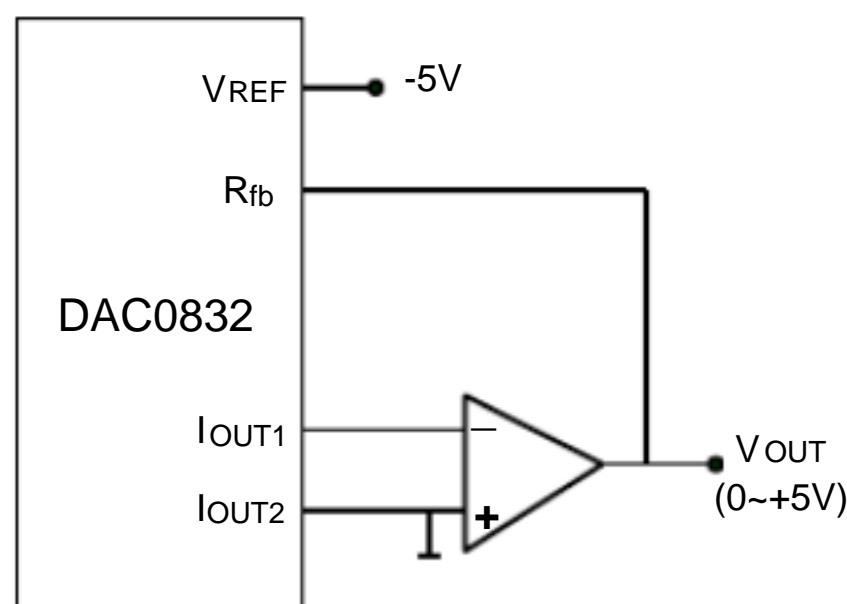


图 A.6 DAC0832 电流—电压的变换图

5. 多路 D/A 同时输出，这就需要双缓冲寄存器。由于计算机是分时操作，同时给几个 D/A 送控制量是办不到的，采取的方案是首先分别给几个 D/A 送控制字到输入缓冲寄存器，控制信号为 $\overline{\text{ILE}}$ 、 $\overline{\text{CS}}$ 、 $\overline{\text{WR}}_1$ ，此时 D/A 并不开始转换。然后同时启动 DAC 寄存器，控制信号为 $\overline{\text{XFER}}$ 、 $\overline{\text{WR}}_2$ ，这就保证了几路 D/A 同时转换，接线图如下图所示。

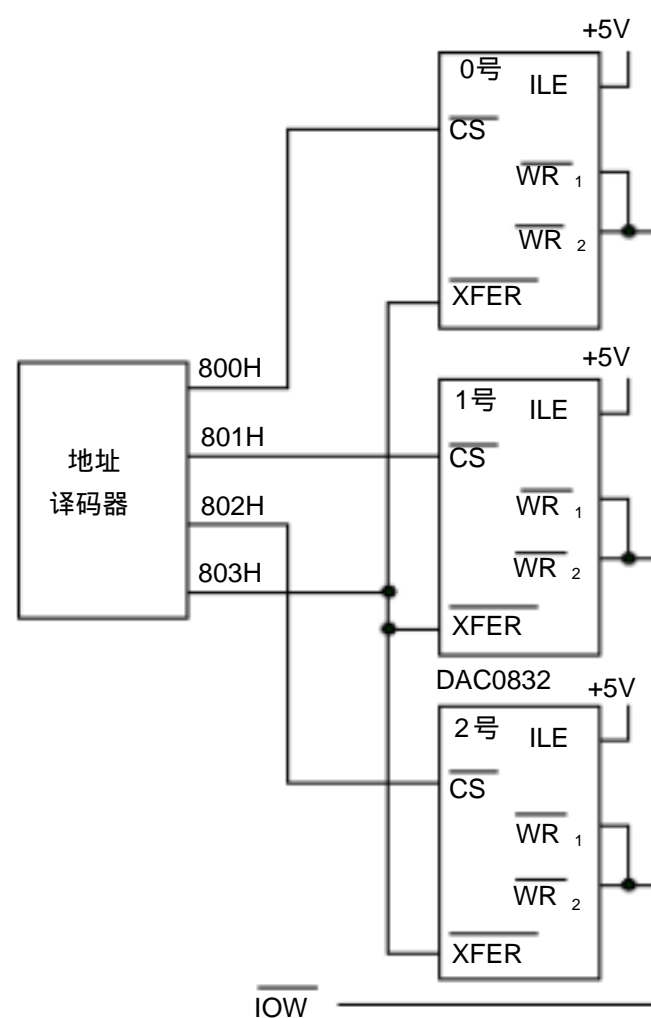


图 A.7 多路 D/A 同时输出双缓冲接口图

驱动程序如下：

```

MOV    DX , 0800H      ; 给出 D/A 的起始地址
MOV    AL , DATA0     ; 给出第 0 路的数字量
OUT    DX , AL         ; 数据送第 0 路输入寄存器
INC    DX              ; 第 1 路输入寄存器地址
MOV    AL , DATA1
OUT    DX , AL         ; 数据送第 1 路输入寄存器
INC    DX
MOV    AL , DATA2     ; 数据送第 2 路输入寄存器
OUT    DX , AL
INC    DX              ; XFER 的地址
OUT    DX , AL         ; 同时启动转换

```

6 . 产生锯齿波程序：

```

CCC :   MOV    AL , VOUNT
        INC    AL
        MOV    COUNT , AL
        MOV    DX , 34CH
        OUT    DX , AL
        JMP    CCC

```

产生三角波程序：

```

CCC :   MOV    AL , COUNT
        INC    AL
        MOV    COUNT , AL

```



```

MOV    DX , 34CH
OUT    DX , AL
CMP    AL , 0FFH
JNZ    AAA
BBB :  MOV    DX , AL
        DEC    AL
        MOV    COUNT , AL
        CMP    AL , 0
        JNZ    BBB
        JMP    CCC

```

7. DAC0832 中具有两级锁存器，第一级锁存器为输入寄存器，锁存信号为 \overline{ILE} ；第二级锁存器为 DAC 寄存器，锁存信号为 \overline{XFER} 。

为了使 DAC0832 进行数/模转换，可使用两种方法对数据进行锁存。第一种方法是使输入寄存器工作在锁存状态，而 DAC 寄存器工作在不锁存状态，即使 $\overline{WR_2}$ 和 \overline{XFER} 均为低电平，DAC 寄存器的锁存端为无效状态，而使输入寄存器的有关控制信号 \overline{ILE} 为高电平， \overline{CS} 为低电平，当 $\overline{WR_1}$ 来一个负脉冲时，就可完成一次变换。

第二种方法是输入寄存器工作在不锁存状态，DAC 寄存器工作在锁存状态，即使 $\overline{WR_1}$ 为低电平， \overline{CS} 为低电平而 \overline{ILE} 为高电平，这样输入寄存器的锁存信号处于无效状态，而 $\overline{WR_2}$ 、 \overline{XFER} 输入一个负脉冲，使 DAC 寄存器为锁存状态。

8. A/D 的分辨率是指 A/D 转换器对输入量变化的敏感程度，通常用转移器输出数字量的位数来表示。例如，对 8 位 A/D 转换器，其数字输出量的变化范围为 0~255，当输入电压为 5V 时，转换电路对输入模拟电压的分辨能力为 $5V/255=19.6mV$ 。

A/D 转换器的精度是指与数字输出量所对应的模拟输入量的实际值与理论值之间的差值。通常用最小有效位 LSB 的数值来表示。

9. 双积分 A/D 转换器电路简单，能常态干扰（串模干扰）有很强的抑制作用，尤其对正负波形对称的干扰信号，抑制效果更好，同时转换精度高，但转换速度慢，常用的 A/D 转换芯片的转换时间为毫秒级，因此，适用于模拟信号变化缓慢、采样速率要求较低、而对精度要求较高，或现场干扰较严重的场合。

逐次逼近型 A/D 转换器转换速度快，但转换精度较双积分 A/D 转换器低。逐次逼近型 A/D 转换器应用更广泛。

10. 输入通道 IN_7 读入一个模拟量经 ADC0809 转换后进入微处理器的程序段：

```

MOV    AL , 07H
OUT    85H , AL

```

```
CALL Delay
IN AL, 85H
HLT
```

11. 8255 的端口地址为：80H，81H，82H，83H。从输入通道 IN₇ 读入一个模拟量经 ADC0809 转换后送入微处理器的参考程序段：

```
MOV AL, 88H          ; 8255A 初始化，PC 口的高 4 位为输入
OUT 83H, AL          ; PB 口为输出
MOV AL, 07H
OUT 81H, AL          ; 取通道 7，产生 PB4 为触发信号
MOV AL, 17H          ; 启动 ADC0809
OUT 81H, AL
MOV AL, 07H
OUT 81H, AL          ; 在 PB4 产生启动转换信号
LOP: IN AL, 82H       ; 检查 EOC
TEST AL, 80H
JZ LOP               ; EOC=0，继续查询
IN AL, 84H           ; EOC=1，使 0809 的 OE 有效，允许输出
HLT
```

第 11 章 总线技术

1. 选择题

(1) D (2) C (3) A (4) D (5) C (6) B (7) B

2. 填空题

- (1) 62、8、20
- (2) 局部、完全兼容
- (3) 32
- (4) 加速图形端口、总线规范
- (5) 小型计算机系统接口、主机
- (6) 任何硬件或软件上的修改

3. 采用一组线路，配置适当的接口电路，与存储器和各台外围设备连接组成微型计算机系统，这组共有的连接线路就称为总线。根据总线的结构和使用范围，常用的总线结构形式有单总线、双总线和多总线。

4. PCI 是 Peripheral Component Interconnect 的缩写，即外围元件互联。PCI 属于高性能局部总线，PCI 局部总线的时钟频率为 33MHz 可扩展到 66MHz，数据总线为 32 位可扩展到 64 位，可支持多组外围部件。PCI 提供了一套整体的系统解决方案，能提高网卡、硬盘的性能；可高效地配合视频、图形及各种高速外围设备进行数据传输。PCI 除了具有常规总线主控功能加速执行高吞吐量、高优先级的任务外，对于 PCI 兼容的外围设备，由于它能提供较快速的存取速度，能够大幅度减少外围设备取得总线控制权所需的时间，较好地解决了大批量高速传输过程中，由于处理不及时造成外设数据丢失的问题。

5. AGP(Accelerated Graphics Port)即加速图形端口。 Intel 公司开发了 AGP 标准,推出 AGP 的主要目的就是要大幅提高高档 PC 机的图形尤其是 3D 图形的处理能力。它是一种为了提高视频带宽而设计的总线规范。它支持的 AGP 插槽可以插入符合该规范的 AGP 插卡。其视频信号的传输速率可以从 PCI 的 132MB/s 提高到 266MB/s 或者 532MB/s。采用 AGP 的目的是为了使 3D 图形数据越过 PCI 总线,直接送入显示子系统。这样就能突破由 PCI 总线形成的系统瓶颈,从而实现了以相对低价格来达到高性能 3D 图形的描绘功能。

6. 异步传输和等时传输。

7.

- (1) 数据帧:携带数据从发送器至接收器。
- (2) 远程帧:由总线单元发出,请求发送具有同一识别符的数据帧。
- (3) 错误帧:报告检测到的总线错误。
- (4) 过载帧:用以在先行的或后续的数据帧提供附加延时。