

公告

昵称：焦少
园龄：6年4个月
粉丝：36
关注：5
+加关注

<	2019年2月						>
日	一	二	三	四	五	六	
27	28	29	30	31	1	2	
3	4	5	6	7	8	9	
10	11	12	13	14	15	16	
17	18	19	20	21	22	23	
24	25	26	27	28	1	2	
3	4	5	6	7	8	9	

搜索

找找看

谷歌搜索

常用链接

- 我的随笔
- 我的评论
- 我的参与
- 最新评论
- 我的标签

随笔分类

- FPGA_Altera
- FPGA_Altera Nios II
- FPGA_Altera Quartus II
- FPGA_Altera SignalTap II
- FPGA_Altera TimeQuest
- FPGA_Verilog/VHDL
- FPGA_Xilinx
- FPGA_Xilinx ISE
- FPGA_Xilinx Vivado
- FPGA_设计开发(5)
- 安全_安全协议与体系
- 安全_操作系统和数据库
- 安全_加密解密(2)
- 安全_可信计算
- 安全_物联网安全(2)
- 安全_信息安全(5)
- 安全_信息对抗
- 安全_智能终端
- 办公_Diagram
- 办公_Excel
- 办公_PDF
- 办公_PowerPoint
- 办公_Visio
- 办公_Word
- 工作_经验分享(7)
- 工作_职场法则(3)
- 工作_职业发展(7)
- 供应商_产业链全景图(10)
- 供应商_分类管理(3)
- 技术_3D 打印
- 技术_AI人工智能(5)
- 技术_AR 现实增强
- 技术_IoT物联网(5)
- 技术_Java Card(8)

随笔-131 文章-0 评论-2

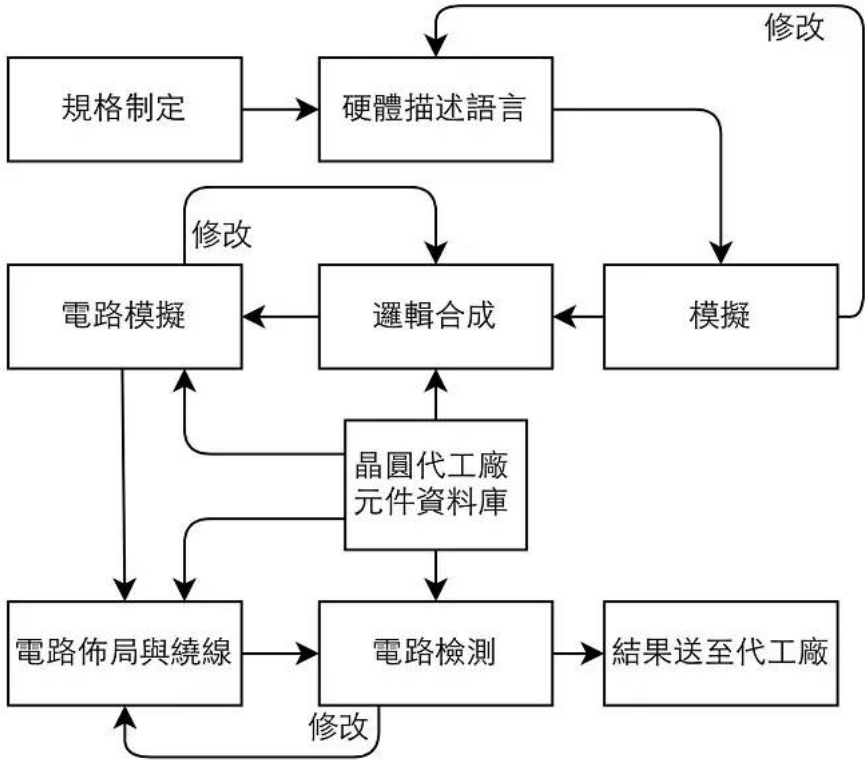
终于有人讲透了芯片是什么（设计-晶圆-封测）

导读：芯片由集成电路经过设计、制造、封装等一系列操作后形成，一般来说，集成电路更着重电路的设计和布局布线，而芯片更看重电路的集成、生产和封装这三大环节。但在日常生活中，“集成电路”和“芯片”两者常被当作同一概念使用。

复杂繁琐的芯片设计流程

芯片制造的过程就如同用乐高盖房子一样，先有晶圆作为地基，再层层往上叠的芯片制造流程后，就可产出必要的 IC 芯片（这些会在后面介绍）。然而，没有设计图，拥有再强制造能力都没有用，因此，建筑师的角色相当重要。但是 IC 设计中的建筑师究竟是谁呢？本文接下来要针对 IC 设计做介绍。

在 IC 生产流程中，IC 多由专业 IC 设计公司进行规划、设计，像是联发科、高通、Intel 等知名大厂，都自行设计各自的 IC 芯片，提供不同规格、效能的芯片给下游厂商选择。因为 IC 是由各厂自行设计，所以 IC 设计十分仰赖工程师的技术，工程师的素质影响着一间企业的价值。然而，工程师们在设计一颗 IC 芯片时，究竟有那些步骤？设计流程可以简单分成如下。



设计第一步，订定目标

在 IC 设计中，最重要的步骤就是规格制定。这个步骤就像是在设计建筑前，先决定要几间房间、浴室，有什么建筑法规需要遵守，在确定好所有的功能之后在进行设计，这样才不用再花额外的时间进行后续修改。IC 设计也需要经过类似的步骤，才能确保设计出来的芯片不会有任何差错。

规格制定的第一步便是确定 IC 的目的、效能为何，对大方向做设定。接着是察看有哪些协定要符合，像无线网卡的芯片就需要符合 IEEE 802.11 等规范，不然，这芯片将无法和市面上的产品相容，使它无法和其他设备连线。最后则是确立这颗 IC 的实作方法，将不同功能分配成不同的单元，并确立不同单元间连结的方法，如此便完成规格的制定。

设计完规格后，接着就是设计芯片的细节了。这个步骤就像初步记下建筑的规画，将整体轮廓描绘出来，方便后续制图。在 IC 芯片中，便是使用硬体描述语言（HDL）将电路描写出来。常使用的 HDL 有 Verilog、VHDL 等，藉由程式码便可轻易地将一颗 IC 地功能表达出来。接着就是检查程式功能的正确性并持续修改，直到它满足期望的功能为止。

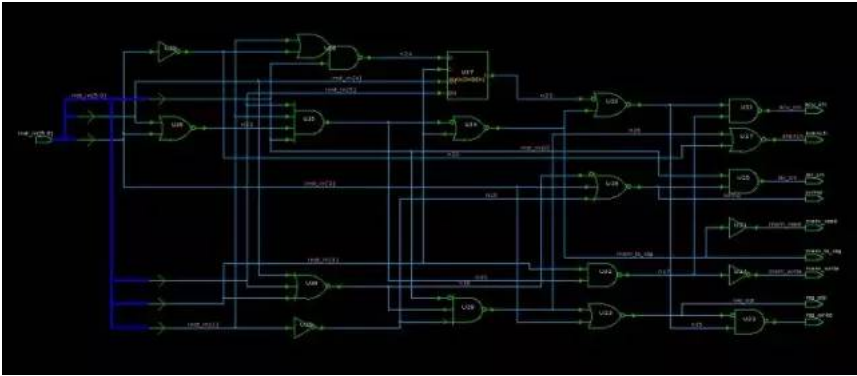
- 技术_Smart Wear 智能穿戴(1)
- 技术_VR 虚拟现实
- 技术_大数据
- 技术_定位导航
- 技术_区块链(1)
- 技术_生物识别
- 技术_无人机
- 技术_无人驾驶(1)
- 技术_云计算(1)
- 脚本_Perl
- 脚本_Python
- 脚本_TCL
- 接口协议_Bluetooth 蓝牙(11)
- 接口协议_Ethernet/RJ45
- 接口协议_HID/CCID
- 接口协议_I2C/SPI
- 接口协议_JTAG/SWD
- 接口协议
- _LCD/LED/SEG7/Touch/VGA
- 接口协议_Lora
- 接口协议_NFC 近场通信(4)
- 接口协议_PCIE(1)
- 接口协议_RFID 射频识别(1)
- 接口协议_SerDes
- 接口协议_UART
- 接口协议_USB
- 接口协议_Zigbee(1)
- 软件_Android
- 软件_C#
- 软件_C/C++
- 软件_Data Base 数据库
- 软件_Embedded System 嵌入式系统(4)
- 软件_Hadoop
- 软件_Java
- 软件_VB
- 软件_VC++
- 算法_Algorithm
- 算法_Image Processing 图像处理
- 算法_Machine L & Deep Learning 机器学习
- 算法_Matlab
- 算法_Video Processing 视频处理
- 通信_Communication(1)
- 通信_光模块
- 通信_核心网
- 通信_可见光通信(7)
- 通信_无线通信
- 通信_有线通信
- 系统_CentOS
- 系统_iOS
- 系统_Linux
- 系统_RedHat
- 系统_Ubuntu
- 项目管理(5)
- 项目管理_CMMI(1)
- 项目管理_IPD(1)
- 项目管理_敏捷开发(1)
- 硬件_ADC/DAC(1)
- 硬件_Altium Designer(1)
- 硬件_Analog Circuit 模拟电路
- 硬件_ANSYS Electronics Desktop
- 硬件_Ansys HFSS
- 硬件_ANSYS Q3D Extractor
- 硬件_ANSYS SIwave

```
module adder(x, y, carry, out);
input [31:0] x, y;
output reg carry;
output reg [31:0] out;
always@(*) begin
    {carry,out[31:0]} = x+y;
end
endmodule
```

▲ 32 bits 加法器的 Verilog 范例。

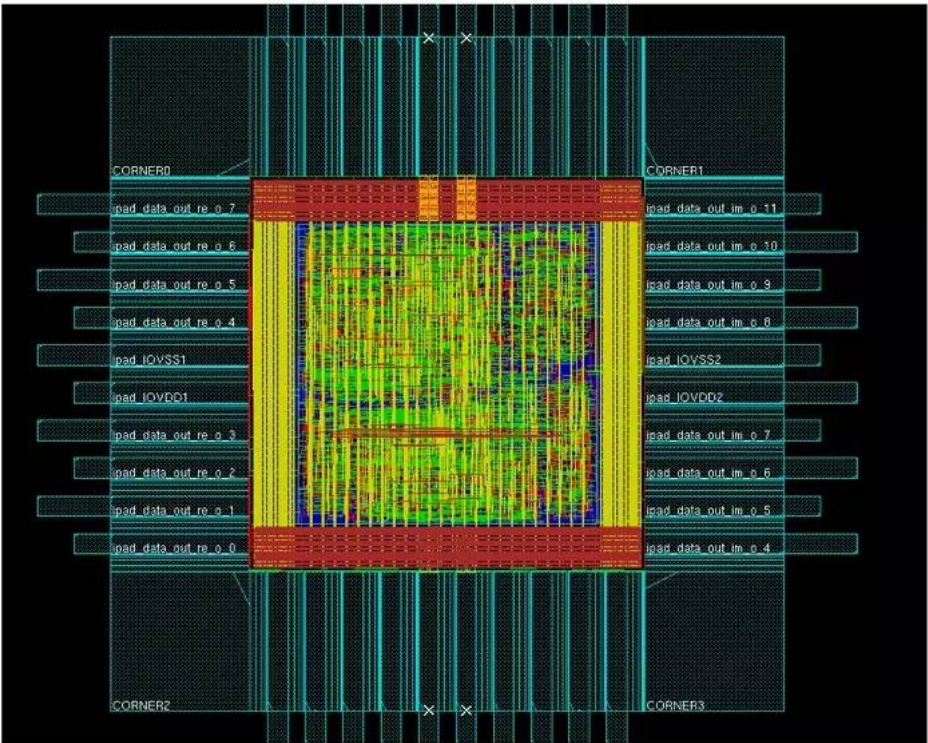
有了电脑，事情都变得容易

有了完整规画后，接下来便是画出平面的设计蓝图。在 IC 设计中，逻辑合成这个步骤便是将确定无误的 HDL code，放入电子设计自动化工具（EDA tool），让电脑将 HDL code 转换成逻辑电路，产生如下的电路图。之后，反覆的确定此逻辑闸设计图是否符合规格并修改，直到功能正确为止。



▲ 控制单元合成后的结果。

最后，将合成完的程式码再放入另一套 EDA tool，进行电路布局与绕线（Place And Route）。在经过不断的检测后，便会形成如下的电路图。图中可以看到蓝、红、绿、黄等不同颜色，每种不同的颜色就代表着一张光罩。至于光罩究竟要如何运用呢？



▲ 常用的演算芯片- FFT 芯片，完成电路布局与绕线的结果。

硬件_ARM

硬件_ASIC 芯片集成电路(5)

硬件_Cadence Allegro

硬件_Cadence OrCAD

硬件_Cadence Sigrity

硬件_CPLD

硬件_DDR 2/3/4(2)

硬件_Digital Circuit 数字电路(1)

硬件_DSP 数字信号处理

硬件_EMC 电磁干扰

硬件_Hardware(10)

硬件_MCU(1)

硬件_ModelSim

硬件_Multisim

硬件_Passive Device 无源被动器件(1)

硬件_Power Integrity 电源完整性

硬件_Power 电源(1)

硬件_Signal Integrity 信号完整性

硬件_STM32

智能玩具(4)

随笔档案

2018年1月 (42)

2017年12月 (52)

2017年11月 (36)

2017年8月 (1)

技术牛人博客

PCBA的日记

技术达人 | beautifulzzzz

技术达人 | Fredric

技术达人 | 科创笔记

技术达人 | 襄坤在线

开源社区网站

ASIC开源设计

分布式版本控制 | Github

开源GPU设计

开源软件下载|

开源硬件论坛|Xilinx

开源硬件社区 | Arduino

开源中国

深度开源|Java

硬件资源网站

EDA365电子工程师论坛

Electrical Integrity SI&PI

电路城

可靠性论坛

微波家园论坛

中国EDA设计论坛

中国PCB论坛网

中国电子顶级开发网论坛

积分与排名

积分 - 53816

排名 - 9435

最新评论

1. Re:硬件调试套路总结

谢谢您

--文斯墨客

2. Re:一位电子工程师从学校到工作岗位的项目经历, 或许你可以借鉴

第二次读到此文章, 虽然在读研, 但可以

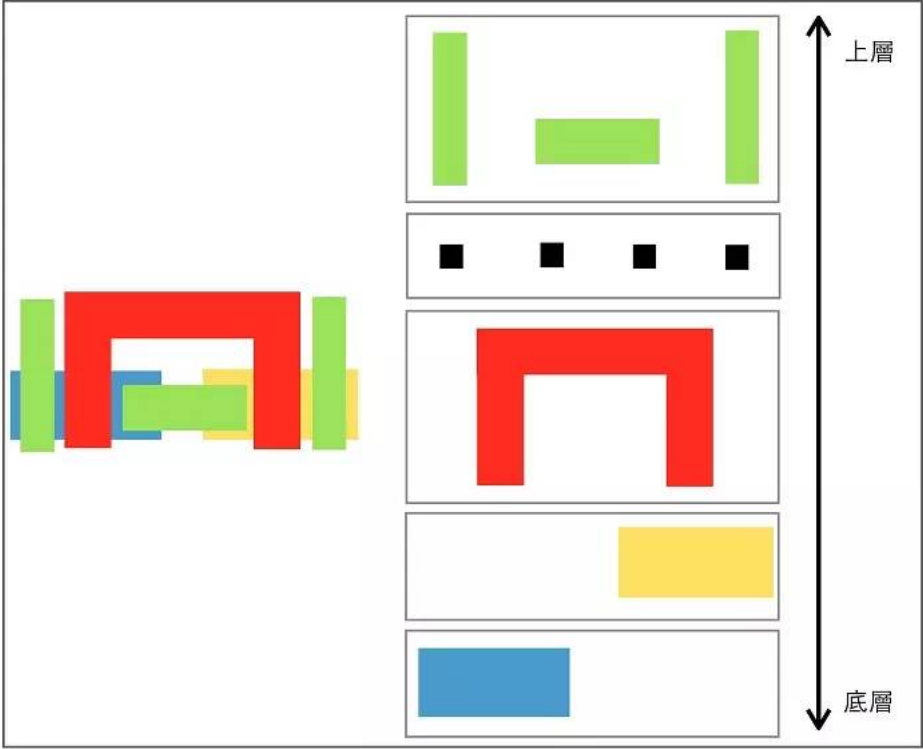
感到作者经历的心情, 因为我也对电子

技术痴迷, 本科学化学, 跨专业考研到微

层层光罩，叠起一颗芯片

首先，目前已经知道一颗 IC 会产生多张的光罩，这些光罩有上下层的分别，每层有各自的任务。下图为简单的光罩例子，以积体电路中最基本的元件 CMOS 为范例，CMOS 全名为互补式金属氧化物半导体（Complementary metal-oxide-semiconductor），也就是将 NMOS 和 PMOS 两者做结合，形成 CMOS。至于什么是金属氧化物半导体（MOS）？这种在芯片中广泛使用的元件比较难说明，一般读者也较难弄清，在这裡就不多加细究。

下图中，左边就是经过电路布局与绕线后形成的电路图，在前面已经知道每种颜色便代表一张光罩。右边则是将每张光罩摊开的样子。制作是，便由底层开始，依循上一篇 IC 芯片的制造中所提的方法，逐层制作，最后便会产生期望的芯片了。



至此，对于 IC 设计应该有初步的了解，整体看来就很清楚 IC 设计是一门非常复杂的专业，也多亏了电脑辅助软体的成熟，让 IC 设计得以加速。IC 设计厂十分依赖工程师的智慧，这裡所述的每个步骤都有其专门的知识，皆可独立成多门专业的课程，像是撰写硬体描述语言就不单纯的只需要熟悉程式语言，还需要了解逻辑电路是如何运作、如何将所需的演算法转换成程式、合成软体是如何将程式转换成逻辑闸等问题。

什么是晶圆？

在半导体的新闻中，总是会提到以尺寸标示的晶圆厂，如 8 寸或是 12 寸晶圆厂，然而，所谓的晶圆到底是什么东西？其中 8 寸指的是什么部分？要产出大尺寸的晶圆制造又有什么难度呢？以下将逐步介绍半导体最重要的基础——「晶圆」到底是什么。

晶圆（wafer），是制造各式电脑芯片的基础。我们可以将芯片制造比拟成用乐高积木盖房子，藉由一层又一层的堆叠，完成自己期望的造型（也就是各式芯片）。然而，如果没有良好的地基，盖出来的房子就会歪来歪去，不合自己所意，为了做出完美的房子，便需要一个平稳的基板。对芯片制造来说，这个基板就是接下来将描述的晶圆。

电子，非常有幸能看到此文，再次敬佩作者对电子技术的向往

--离逝的风无悔

阅读排行榜

- 1. 终于有人讲透了芯片是什么（设计-晶圆-封测）(10693)
- 2. 蓝牙核心技术了解（蓝牙协议、架构、硬件和软件笔记）(6818)
- 3. 适合初学者的嵌入式Linux计划(6334)
- 4. PCB各层介绍及AD软件画PCB时的规则(5325)
- 5. 物联网常见通信协议RFID、NFC、Bluetooth、ZigBee等梳理(2622)
- 6. 如何做好FAE工作及FAE职位发展(2318)
- 7. 科普：PCI-E插槽都有哪些样子？(2231)
- 8. 第一次接触FPGA至今，总结的宝贵经验(2184)
- 9. 一文读懂机器学习、数据科学、人工智能、深度学习和统计学之间的区别(1609)
- 10. 多年厮杀，腾讯、阿里、百度、小米的投资版图长什么样！（1533）
- 11. 主流蓝牙芯片盘点，Nordic/TI/博通哪家强？(1468)
- 12. 硬件原理图Checklist检查表（通用版）(1462)
- 13. 一位电子工程师从学校到工作岗位的项目经历，或许你可以借鉴(1235)
- 14. 做嵌入式驱动的你一定要挺住！(1217)
- 15. 硬件工程师的你也不想一辈子画图、调板子吧！！(1030)
- 16. 硬件PCB Layout布局布线Checklist检查表（通用版）(1015)
- 17. NFC进场通信总结概述(960)
- 18. 数字电路电平标准全解析(935)
- 19. NFC学习总结(786)
- 20. 智能卡市场发展现状与展望(752)

评论排行榜

- 1. 一位电子工程师从学校到工作岗位的项目经历，或许你可以借鉴(1)
- 2. 硬件调试套路总结(1)

推荐排行榜

- 1. 一位电子工程师从学校到工作岗位的项目经历，或许你可以借鉴(3)
- 2. （完整版!!）十多年从事微波、系统、芯片的经验分享(1)
- 3. 硬件调试套路总结(1)
- 4. 电阻、电容、电感等被动元件的供应商汇总(1)
- 5. 蓝牙核心技术了解（蓝牙协议、架构、硬件和软件笔记）(1)
- 6. 适合初学者的嵌入式Linux计划(1)



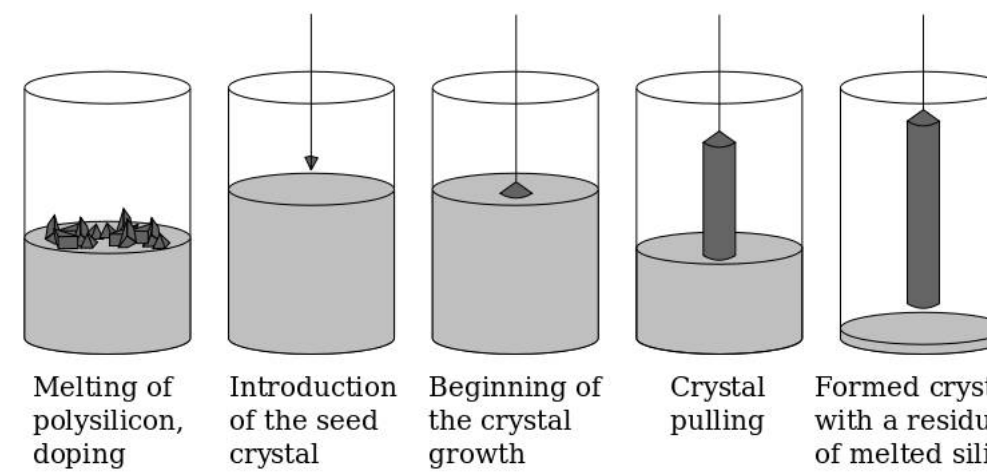
(Souise: Flickr/Jonathan Stewart CC BY 2.0)

首先，先回想一下小时候在玩乐高积木时，积木的表面都会有一个一个小圆型的凸出物，藉由这个构造，我们可将两块积木稳固的叠在一起，且不需使用胶水。芯片制造，也是以类似这样的方式，将后续添加的原子和基板固定在一起。因此，我们需要寻找表面整齐的基板，以满足后续制造所需的条件。

在固体材料中，有一种特殊的晶体结构——单晶（Monocrystalline）。它具有原子一个接着一个紧密排列在一起的特性，可以形成一个平整的原子表层。因此，采用单晶做成晶圆，便可以满足以上的需求。然而，该如何产生这样的材料呢，主要有二个步骤，分别为纯化以及拉晶，之后便能完成这样的材料。

如何制造单晶的晶圆

纯化分成两个阶段，第一步是冶金级纯化，此一过程主要是加入碳，以氧化还原的方式，将氧化硅转换成 98% 以上纯度的硅。大部份的金属提炼，像是铁或铜等金属，皆是采用这样的方式获得足够纯度的金属。但是，98% 对于芯片制造来说依旧不够，仍需要进一步提升。因此，将再进一步采用西门子制程（Siemens process）作纯化，如此，将获得半导体制程所需的高纯度多晶硅。



▲ 硅柱制造流程（Source：Wikipedia）

接着，就是拉晶的步骤。首先，将前面所获得的高纯度多晶硅融化，形成液态的硅。之后，以单晶的硅种（seed）和液体表面接触，一边旋转一边缓慢的向上拉起。至于为何需要单晶的硅种，是因为硅原子排列就和人排队一样，会需要排头让后来的人该如何正确的排列，硅种便是重要的排头，让后来的原子知道该如何排队。最后，待离开液面的硅原子凝固后，排列整齐的单晶硅柱便完成了。



▲ 单晶硅柱 (Souise: Wikipedia)

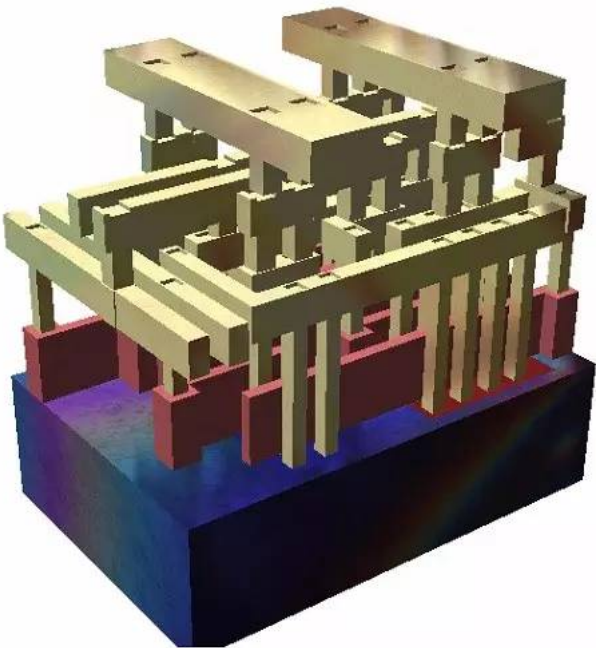
然而，8寸、12寸又代表什么东西呢？他指的是我们产生的晶柱，长得像铅笔笔桿的部分，表面经过处理并切成薄片后的直径。至于制造大尺寸晶圆又有什么难度呢？如前面所说，晶柱的制作过程就像是在做棉花糖一样，一边旋转一边成型。有制作过棉花糖的话，应该都知道要做出大而且扎实的棉花糖是相当困难的，而拉晶的过程也是一样，旋转拉起的速度以及温度的控制都会影响到晶柱的品质。也因此，尺寸愈大时，拉晶对速度与温度的要求就更高，因此要做出高品质 12 寸晶圆的难度就比 8 寸晶圆还来得高。

只是，一整条的硅柱并无法做成芯片制造的基板，为了产生一片一片的硅晶圆，接着需要以钻石刀将硅晶柱横向切成圆片，圆片再经由抛光便可形成芯片制造所需的硅晶圆。经过这么多步骤，芯片基板的制造便大功告成，下一步便是堆叠房子的步骤，也就是芯片制造。至于该如何制作芯片呢？

层层堆叠打造的芯片

在介绍过硅晶圆是什么东西后，同时，也知道制造 IC 芯片就像是用乐高积木盖房子一样，藉由一层又一层的堆叠，创造自己所期望的造型。然而，盖房子有相当多的步骤，IC 制造也是一样，制造 IC 究竟有哪些步骤？本文将就 IC 芯片制造的流程做介绍。

在开始前，我们要先认识 IC 芯片是什么。IC，全名积体电路 (Integrated Circuit)，由它的命名可知它是将设计好的电路，以堆叠的方式组合起来。藉由这个方法，我们可以减少连接电路时所需耗费的面积。下图为 IC 电路的 3D 图，从图中可以看出它的结构就像房子的樑和柱，一层一层堆叠，这也就是为何会将 IC 制造比拟成盖房子。



▲ IC 芯片的 3D 剖面图。（Source: Wikipedia)

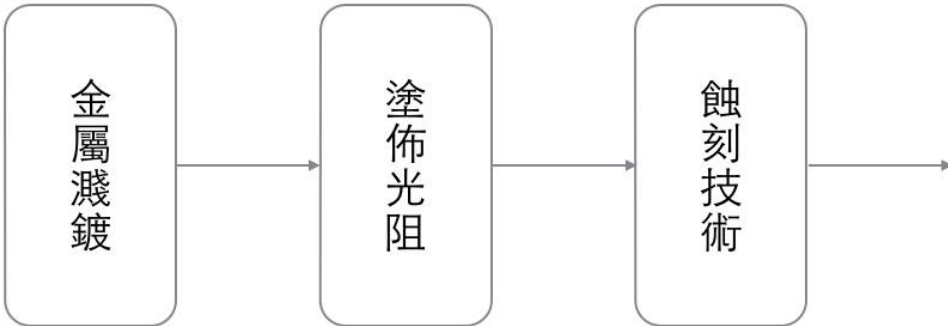
从上图中 IC 芯片的 3D 剖面图来看，底部深蓝色的部分就是上一篇介绍的晶圆，从这张图可以更明确的知道，晶圆基板在芯片中扮演的角色是何等重要。至于红色以及土黄色的部分，则是于 IC 制作时要完成的地方。

首先，在这裡可以将红色的部分比拟成高楼中的一楼大厅。一楼大厅，是一栋房子的门户，出入都由这裡，在掌握交通下通常会有较多的机能性。因此，和其他楼层相比，在兴建时会比较复杂，需要较多的步骤。在 IC 电路中，这个大厅就是逻辑闸层，它是整颗 IC 中最重要的部分，藉由将多种逻辑闸组合在一起，完成功能齐全的 IC 芯片。

黄色的部分，则像是一般的楼层。和一楼相比，不会有太复杂的构造，而且每层楼在兴建时也不会有太多变化。这一层的目的是，是将红色部分的逻辑闸相连在一起。之所以需要这么多层，是因为有太多线路要连结在一起，在单层无法容纳所有的线路下，就要多叠几层来达成这个目标了。在这之中，不同层的线路会上下相连以满足接线的需求。

分层施工，逐层架构

知道 IC 的构造后，接下来要介绍该如何制作。试想一下，如果要以油漆喷罐做精细作图时，我们需先割出图形的遮盖板，盖在纸上。接着再将油漆均匀地喷在纸上，待油漆乾后，再将遮板拿开。不断的重复这个步骤后，便可完成整齐且复杂的图形。制造 IC 就是以类似的方式，藉由遮盖的方式一层一层的堆叠起来。



制作 IC 时，可以简单分成以上 4 种步骤。虽然实际制造时，制造的步骤会有差异，使用的材料也有所不同，但是大体上皆采用类似的原理。这个流程和油漆作画有些许不同，IC 制造是先涂料再加做遮盖，油漆作画则是先遮盖再作画。以下将介绍各流程。

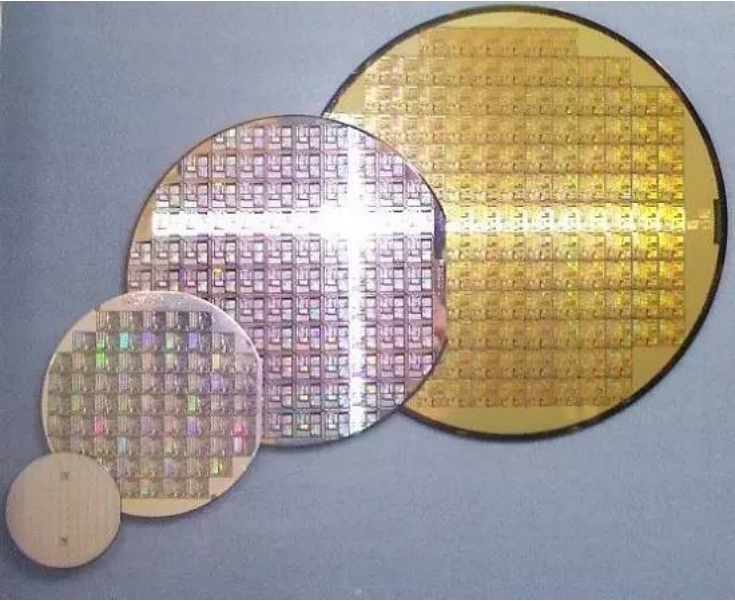
金属溅镀：将欲使用的金属材料均匀洒在晶圆片上，形成一薄膜。

涂布光阻：先将光阻材料放在晶圆片上，透道光罩（光罩原理留待下次说明），将光束打在不要的部分上，破坏光阻材料结构。接着，再以化学药剂将被破坏的材料洗去。

蚀刻技术：将没有受光阻保护的硅晶圆，以离子束蚀刻。

光阻去除：使用去光阻液将剩下的光阻溶解掉，如此便完成一次流程。

最后便会在一整片晶圆上完成很多 IC 芯片，接下来只要将完成的方形 IC 芯片剪下，便可送到封装厂做封装，至于封装厂是什么东西？就要待之后再说明。



▲ 各种尺寸晶圆的比较。（Source: Wikipedia）

纳米制程是什么？

三星以及台积电在先进半导体制程打得相当火热，彼此都想要在晶圆代工中抢得先机以争取订单，几乎成了 14 纳米与 16 纳米之争，然而 14 纳米与 16 纳米这两个数字的究竟意义为何，指的又是哪个部位？而在缩小制程后又将来带来什么好处与难题？以下我们就就纳米制程做简单的说明。

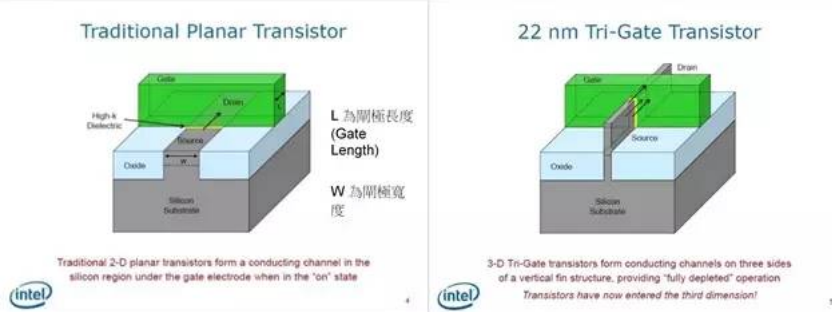
纳米到底有多细微？

在开始之前，要先了解纳米究竟是什么意思。在数学上，纳米是 0.000000001 公尺，但这是个相当差的例子，毕竟我们只看到小数点后有很多个零，却没有实际的感觉。如果以指甲厚度做比较的话，或许会比较明显。

用尺规实际测量的话可以得知指甲的厚度约为 0.0001 公尺（0.1 毫米），也就是说试着把一片指甲的侧面切成 10 万条线，每条线就约等同于 1 纳米，由此可略为想像得到 1 纳米是何等的微小了。

知道纳米有多小之后，还要理解缩小制程的用意，缩小电晶体的最主要目的，就是可以在更小的芯片中塞入更多的电晶体，让芯片不会因技术提升而变得更大；其次，可以增加处理器的运算效率；再者，减少体积也可以降低耗电量；最后，芯片体积缩小后，更容易塞入行动装置中，满足未来轻薄化的需求。

再回来探究纳米制程是什么，以 14 纳米为例，其制程是指在芯片中，线最小可以做到 14 纳米的尺寸，下图为传统电晶体的长相，以此作为例子。缩小电晶体的最主要目的就是为减少耗电量，然而要缩小哪个部分才能达到这个目的？左下图中的 L 就是我们期望缩小的部分。藉由缩小闸极长度，电流可以用更短的路径从 Drain 端到 Source 端（有兴趣的话可以利用 Google 以 MOSFET 搜寻，会有更详细的解释）。



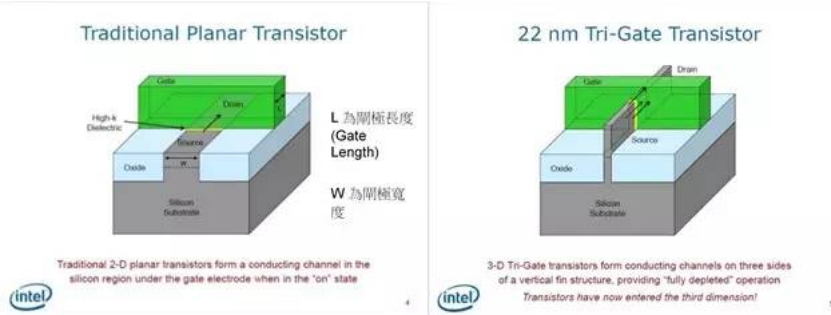
（Source: www.slideshare.net）

此外，电脑是以 0 和 1 作运算，要如何以电晶体满足这个目的呢？做法就是判断电晶体是否有电流流通。当在 Gate 端（绿色的方块）做电压供给，电流就会从 Drain 端到 Source 端，如果没有供给电压，电流就不会流动，这样就可以表示 1 和 0。（至于为什么要用 0 和 1 作判断，有兴趣的话可以去查布林代数，我们是使用这个方法作成电脑的）

尺寸缩小有其物理限制

不过，制程并不能无限制的缩小，当我们将电晶体缩小到 20 纳米左右时，就会遇到量子物理中的问题，让电晶体有漏电的现象，抵消缩小 L 时获得的效益。作为改善方式，就是导入 FinFET（Tri-Gate）这个概念，如右上

图。在 Intel 以前所做的解释中，可以知道藉由导入这个技术，能减少因物理现象所导致的漏电现象。



(Source: www.slideshare.net)

更重要的是，藉由这个方法可以增加 Gate 端和下层的接触面积。在传统的做法中（左上图），接触面只有一个平面，但是采用 FinFET（Tri-Gate）这个技术后，接触面将变成立体，可以轻易的增加接触面积，这样就可以在保持一样的接触面积下让 Source-Drain 端变得更小，对缩小尺寸有相当大的帮助。

最后，则是为什么会有人说各大厂进入 10 纳米制程将面临相当严峻的挑战，主因是 1 颗原子的大小大约为 0.1 纳米，在 10 纳米的情况下，一条线只有不到 100 颗原子，在制作上相当困难，而且只要有一个原子的缺陷，像是在制作过程中有原子掉出或是有杂质，就会产生不知名的现象，影响产品的良率。

如果无法想像这个难度，可以做个小实验。在桌上用 100 个小珠子排成一个 10×10 的正方形，并且剪裁一张纸盖在珠子上，接着用小刷子把旁边的珠子刷掉，最后使他形成一个 10×5 的长方形。这样就可以知道各大厂所面临到的困境，以及达成这个目标究竟是多么艰巨。

随着三星以及台积电在近期将完成 14 纳米、16 纳米 FinFET 的量产，两者都想争夺 Apple 下一代的 iPhone 芯片代工，我们将看到相当精彩的商业竞争，同时也将获得更加省电、轻薄的手机，要感谢摩尔定律所带来的好处呢。

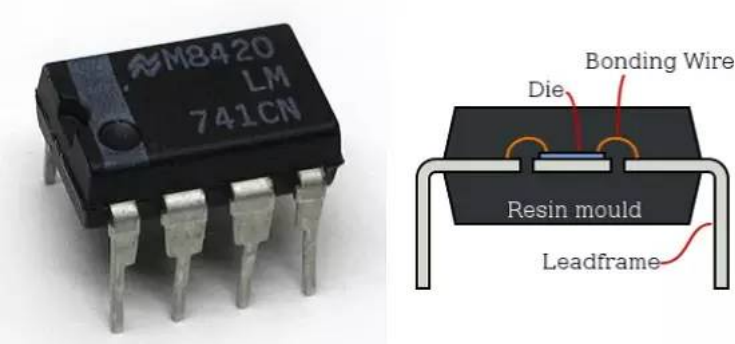
告诉你什么是封装

经过漫长的流程，从设计到制造，终于获得一颗 IC 芯片了。然而一颗芯片相当小且薄，如果不在外施加保护，会被轻易的刮伤损坏。此外，因为芯片的尺寸微小，如果不用一个较大尺寸的外壳，将不易以人工安置在电路板上。因此，本文接下来要针对封装加以描述介绍。

目前常见的封装有两种，一种是电动玩具内常见的，黑色长得像蜈蚣的 DIP 封装，另一为购买盒装 CPU 时常见的 BGA 封装。至于其他的封装法，还有早期 CPU 使用的 PGA（Pin Grid Array；Pin Grid Array）或是 DIP 的改良版 QFP（塑料方形扁平封装）等。因为有太多种封装法，以下将对 DIP 以及 BGA 封装做介绍。

传统封装，历久不衰

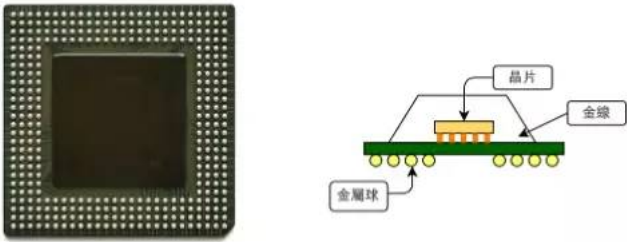
首先要介绍的是双排直立式封装（Dual Inline Package；DIP），从下图可以看到采用此封装的 IC 芯片在双排脚下，看起来会像条黑色蜈蚣，让人印象深刻，此封装法为最早采用的 IC 封装技术，具有成本低廉的优势，适合小型且不需接太多线的芯片。但是，因为大多采用的是塑料，散热效果较差，无法满足现行高速芯片的要求。因此，使用此封装的，大多是历久不衰的芯片，如下图中的 OP741，或是对运作速度没那么要求且芯片较小、接孔较少的 IC 芯片。



▲ 左图的 IC 芯片为 OP741，是常见的电压放大器。右图为其剖面图，这个封装是以金线将芯片接到金属接脚（Leadframe）。(Source：左图 Wikipedia、右图 Wikipedia)

至于球格阵列（Ball Grid Array，BGA）封装，和 DIP 相比封装体积较小，可轻易的放入体积较小的装置中。此外，因为接脚位在芯片下方，和 DIP 相比，可容纳更多的金属接脚

相当适合需要较多接点的芯片。然而，采用这种封装法成本较高且连接的方法较复杂，因此大多用在高单价的产品上。



▲ 左图为采用 BGA 封装的芯片。右图是使用覆晶封装的 BGA 示意图。（Source：左图 Wikipedia）

行动装置兴起，新技术跃上舞台

然而，使用以上这些封装法，会耗费掉相当大的体积。像现在的行动装置、穿戴装置等，需要相当多种元件，如果各个元件都独立封装，组合起来将耗费非常大的空间，因此目前有两种方法，可满足缩小体积的要求，分别为 SoC（System On Chip）以及 SiP（System In Packet）。

在智慧型手机刚兴起时，在各大财经杂志上皆可发现 SoC 这个名词，然而 SoC 究竟是什么东西？简单来说，就是将原本不同功能的 IC，整合在一颗芯片中。藉由这个方法，不单可以缩小体积，还可以缩小不同 IC 间的距离，提升芯片的计算速度。至于制作方法，便是在 IC 设计阶段时，将各个不同的 IC 放在一起，再透过先前介绍的设计流程，制作成一张光罩。

然而，SoC 并非只有优点，要设计一颗 SoC 需要相当多的技术配合。IC 芯片各自封装时，各有封装外部保护，且 IC 与 IC 间的距离较远，比较不会发生交互干扰的情形。但是，当将所有 IC 都包装在一起时，就是噩梦的开始。IC 设计厂要从原先的单纯设计 IC，变成了解并整合各个功能的 IC，增加工程师的工作量。此外，也会遇到很多的状况，像是通讯芯片的高频讯号可能会影响其他功能的 IC 等情形。

此外，SoC 还需要获得其他厂商的 IP（intellectual property）授权，才能将别人设计好的元件放到 SoC 中。因为制作 SoC 需要获得整颗 IC 的设计细节，才能做成完整的光罩，这同时也增加了 SoC 的设计成本。或许会有人质疑何不自己设计一颗就好了呢？因为设计各种 IC 需要大量和该 IC 相关的知识，只有像 Apple 这样多金的企业，才有预算能从各知名企业挖角顶尖工程师，以设计一颗全新的 IC，透过合作授权还是比自行研发划算多了。

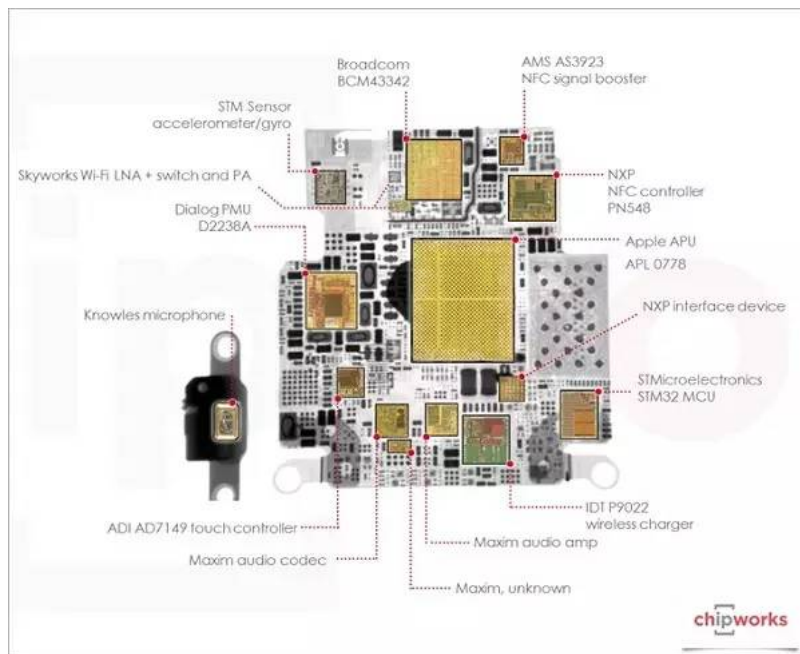
折衷方案，SiP 现身

作为替代方案，SiP 跃上整合芯片的舞台。和 SoC 不同，它是购买各家的 IC，在最后一次封装这些 IC，如此便少了 IP 授权这一步，大幅减少设计成本。此外，因为它们是各自独立的 IC，彼此的干扰程度大幅下降。



▲ Apple Watch 采用 SiP 技术将整个电脑架构封装成一颗芯片，不单满足期望的效能还缩小体积，让手表有更多的空间放电池。（Source：Apple 官网）

采用 SiP 技术的产品，最著名的非 Apple Watch 莫属。因为 Watch 的内部空间太小，它无法采用传统的技术，SoC 的设计成本又太高，SiP 成了首要之选。藉由 SiP 技术，不单可缩小体积，还可拉近各个 IC 间的距离，成为可行的折衷方案。下图便是 Apple Watch 芯片的结构图，可以看到相当多的 IC 包含在其中。



▲ Apple Watch 中采用 SiP 封装的 S1 芯片内部配置图。(Source: chipworks)

完成封装后，便要进入测试的阶段，在这个阶段便要确认封装完的 IC 是否有正常的运作，正确无误之后便可出货给组装厂，做成我们所见的电子产品。至此，半导体产业便完成了整个生产的任务。

十大IDM企业：

- 1、英特尔(Intel)(收购了Altera)
- 2、三星(Samsung)
- 3、海力士半导体(SK Hynix)
- 4、美光(Micron) (收购了尔必达)
- 5、德州仪器(TI) (收购了国半)
- 6、恩智浦(NXP)(收购了Freescall(飞思卡尔))
- 7、东芝(Toshiba)
- 8、英飞凌(Infineon)(收购了IR)
- 9、意法半导体(ST)
- 10、索尼(Sony)

Fabless（纯设计，无晶圆厂）企业很多，如：

高通(Qualcomm)

安华高(Avago)(收购了博通)

联发科(MTK)

英伟达(NVIDIA)

超微(AMD)

深圳市海思

Apple

亚德诺半导体(ADI)(收购Linear)

瑞萨电子(Renesas)

美满科技(Marvell)

赛灵思(Xilinx)

展讯

安森美(ON)(收购了Fairchild、Aptina)

罗姆半导体(ROHM)

联咏(Novatek)

戴乐格半导体(Dialog)

瑞昱(Reltek)

奇景光电(Himax)

凌云半导体 (Cirrus Logic)

莱迪思(Lattice)

大唐半导体

中国华大

奕力

敦泰

中兴

瑞芯微(Rockchip)

全志(Allwinner)

珠海炬力(ACTIONS)

格科微

汇顶科技

思比科微

国芯

国民技术

君正

澜起

盈方微

思立微

.....等等很多

晶圆代工企业:

1、台积电(TSMC)

2、格罗方德(GlobalFoundries)(合并了IBM的IC业务和新加坡特许CSM)

3、台湾联华电子(UMC)

4、三星(Samsung)

5、中芯国际(SMIC)

6、Powerchip

7、Tower Jazz

8、富士通(Fujitsu)

9、先锋半导体 (Vanguard)

10、上海华虹宏力(HHNEC)

11、Dongbu

12、SSMC

13、WIN

14、力晶半导体 (PSC)

15、世界先进(VIS)

16、美格纳(MagnaChip)

17、华润上华 (CSMC)

18、天津中环 (TJSemi)

19、吉林华微

20、上海华力微电子 (HLMC)

21、长江存储（武汉新芯、紫光）

- 22、无锡SK海力士意法半导体
- 23、英特尔半导体（大连）
- 24、上海先进（ASMC）
- 25、和舰科技（苏州）（HJTC）
- 26、天水天光
- 27、深圳方正微
- 28、杭州士兰（Silan）
- 29、中国南科集团
- 30、茂德科技ProMOS

.....

主要晶圆厂国内分布情况			
晶圆厂	地点	尺寸	生产项目
三星	西安	12寸	储存型快闪记忆体
英特尔	大连	12寸	处理器
展讯/英特尔	大连	12寸	储存型快闪记忆体
中芯国际	北京	12寸	逻辑晶片代工
	武汉	12寸	NOR快闪记忆体
	上海	12寸	高通芯片
	天津	8寸	高通芯片
	深圳	8寸	图像传感器、逻辑电路和电源管理电路等消费及通讯电子
台积电	南京	12寸	逻辑晶片代工
	上海	8寸	汽车芯片生产
格罗方德	重庆	12寸	2017年投产
	成都		
台湾联华电子	厦门	12寸	逻辑晶片代工
	泉州		
	苏州和舰厂	8寸	
华虹宏力	上海		准逻辑、嵌入式非易失性存储器、电源管理、功率器件、射频、模拟和混合信号等
SK海力士	无锡	12寸	DRAM
晶合	安徽合肥	12寸	逻辑晶片代工
士兰集成电路	杭州	8寸	正在建设

封测厂：

- 1、日月光(ASE) (收购硅品科技)
- 2、安靠(Amkor) (收购J-devices)
- 3、江苏长电科技 (收购星科金朋)
- 4、力成科技 (收购超丰)
- 5、新加坡联合科技 (UTAC)
- 6、南茂科技
- 7、顾邦科技
- 8、天水华天科技
- 9、南通富士通微电子
- 10、京元电子
- 11、Nepes
- 12、Unisem
- 13、福懋科技
- 14、菱生精密
- 15、深圳硅格
- 16、苏州晶方
- 17、无锡华润安盛
- 8、嘉盛半导体
- 19、无锡华进半导体
- 20、苏州固锝
- 21、苏州日月新
- 22、深圳佰维存储
- 23、北京首钢微 (BSMC)
- 24、池州华钛半导体 (NationT)
- 25、顾中科技(苏州)
- 26、宁波芯健半导体
- 27、深圳康姆科技
- 28、江苏新潮科技
- 29、南通华达微电子
- 30、飞思卡尔半导体 (中国)
- 31、海太半导体 (无锡)
- 32、英特尔产品(成都)有
- 33、上海凯虹
- 34、晟碟半导体(上海)(SanDisk)
- 35、气派科技
-等等

热点报告推荐（关注后回复相应代码即可阅读）：

A1：人工智能：未来制胜之道(阿里研究院重磅报告)

H2：2015中国智能家居市场专题研究报告H3：十大智能家居系统解决方案（深度推荐）R1：机器人行业深度报告（完整版）R2：2015工业机器人专题研究报告T1：中国创新智能硬件市场发展专题研究报告2015T2：智能硬件趋势分析（怎样才能造出消费者喜欢的东西）M1：手机产品基础硬件知识解析（全面，浅显易懂）M2：手机产业链全景图I1：工业4.0专题研究报告2015W1：智能穿戴设备产业发展状况及趋势报告W2：2015年中国智能可穿戴设备市场专题研究报告

分类：硬件 ASIC 芯片集成电路

好文要顶

关注我

收藏该文



焦少

关注 - 5

粉丝 - 36

+加关注

0

0

« 上一篇: [适合初学者的嵌入式Linux计划](#)

» 下一篇: [半导体上下游供应商汇总 \(值得收藏\)](#)

posted @ 2017-11-28 11:24 焦少 阅读(10698) 评论(0) 编辑 收藏

[刷新评论](#) [刷新页面](#) [返回顶部](#)

注册用户登录后才能发表评论，请 [登录](#) 或 [注册](#)，[访问网站首页](#)。

【推荐】超50万VC++源码: 大型组态工控、电力仿真CAD与GIS源码库!

【推荐】专业便捷的企业级代码托管服务 - Gitee 码云

相关博文:

- 终于有人把我“恋”了~~~
- 终于有人要做中国的Stackoverflow了!
- 终于有人对91无线下手了
- 什么是简单的设计?
- 研磨设计模式终于上市了

最新新闻:

- 英伟达第四财季净利润5.67亿美元 同比下滑49%
 - 大疆等在美被诉专利侵权 起诉方疑似NPE机构
 - 特朗普的《AI 倡议》存在一个致命问题: 海外AI人才的政策依然欠缺
 - 人类能找到长寿密钥? 消灭自由基、服用二甲双胍、激活端粒酶
 - 巴菲特四季度持仓报告: 减持苹果1.1% 清仓甲骨文
- » 更多新闻...