

软件学院本科生 2021—2022 学年第二学期《计算机组成原理》课程期末考试试卷（A 卷）

专业： 年级： 学号： 姓名： 成绩：

草 稿 区

得 分

一、选择题（本题共 30 分，每题 5 分）

1. 以下十进制数中，无法用有限个二进制位表示的是（ ）。
- (A) 0.1 (B) 2 (C) 0.75 (D) 1.75
2. 若用 16 位浮点数表示不超过 10^6 的数，阶码、尾数用补码表示（含 1 个符号位），则数值位分配最合理的是（ ）。
- (A) 阶码 5 位，尾数 9 位 (B) 阶码 5 位，尾数 11 位 (C) 阶码 4 位，尾数 10 位 (D) 阶码 4 位，尾数 12 位
3. 在以下存储器的不同层次中，（ ）主要是由 DRAM 组成的。
- (A) 寄存器 (B) 缓存 (C) 主存 (D) 辅存
4. 在总线结构中，（ ）上的信号通常是单向传输的。
- (A) 数据总线 (B) 地址总线 (C) 控制总线 (D) 所有总线
5. 在 C++ 程序中：`int* a = new int(0); cout << *a << endl;` 中，第二句涉及到的寻址方式是（ ）。
- (A) 直接寻址 (B) 间接寻址 (C) 变址寻址 (D) 基址寻址
6. 在一个指令周期中，必然存在且一定需要访存的周期是（ ）。
- (A) 取指周期 (B) 间址周期 (C) 执行周期 (D) 中断周期

得分

二、设计题（本题共 20 分）

1. 设 CPU 共有 16 根地址线，8 根数据线，并用 \overline{MREQ} 作为访存控制信号（低电平有效），用 \overline{WR} 作为读写控制信号。现有 RAM 芯片规格为 $2K \times 8 \text{ bit}$ 、 $8K \times 8 \text{ bit}$ 、 $16K \times 1 \text{ bit}$ 、 $4K \times 4 \text{ bit}$ ，ROM 芯片规格为： $2K \times 8 \text{ bit}$ 、 $4K \times 8 \text{ bit}$ 、 $8K \times 8 \text{ bit}$ ，以及各种门电路和 74138 译码器（包括控制端 $G, \overline{G_A}, \overline{G_B}$ ），请按要求设计 CPU 与存储器的连接方式：
- （1）地址空间分配为：最小 4K 地址为系统程序区；相邻 4K 为系统程序工作区；再相邻 24K 为用户程序区；
- （2）指出选用的存储芯片类型及数量；并画出片选逻辑。

得分

三、计算题（本题共 20 分，每小题 10 分）

1. 已知 $x = \frac{19}{64}, y = -\frac{25}{32}$ ，请使用原码两位乘法计算 $x \cdot y$ 。（结果用真值表示）

2. 已知两个补码 $[x]_{\text{补}} = 0.110010$, $[y]_{\text{补}} = 1.101101$, 请使用补码一位乘法 (Booth 算法) 计算 $[x \cdot y]_{\text{补}}$ 。

得分

四、简答题（本题共 30 分）

1. （5 分）存储系统的层次结构主要体现在哪两个存储层次上？这两个存储层次分别是为了解决哪方面的问题？
其中，缓存 (Cache) 所在的层次之所以有效的依据是什么？

2. （5 分）某台机器现在有 5 个中断源，其硬件排队的优先级为 A-B-C-D-E，如果需要将优先级调整为 D-B-E-C-A，
请写出中断服务程序为每个中断源所要设置的屏蔽字。

3. （5 分）请简述基址寻址、变址寻址和相对寻址的寻址过程。

4. (5 分) 在编程时, 为了避免浮点数精度陷阱, 对 float 类型变量 a, b , 应如何判断 $a \geq b$ 和 $a < b$?
5. (5 分) 试论述为何在补码中的减法运算可以等价地转换为加法运算, 并给出“取反加一”算法的理论依据。
6. (5 分) 在将两个 $1K \times 8 \text{ bit}$ 存储芯片字扩展为 $2K \times 8 \text{ bit}$ 时, 地址线错误地进行了如下图所示的连接, 请分析这种错误连接的弊端 (提示: ① CPU 逻辑地址与存储器物理地址间的对应关系 ② cache 的命中率)。

