



# CYCLIC REDUNDANCY CHECK (CRC)

ARQUITETURA DE COMPUTADORES AVANÇADA - P1G2

FRANCISCO PETRONILHO Nº 89241

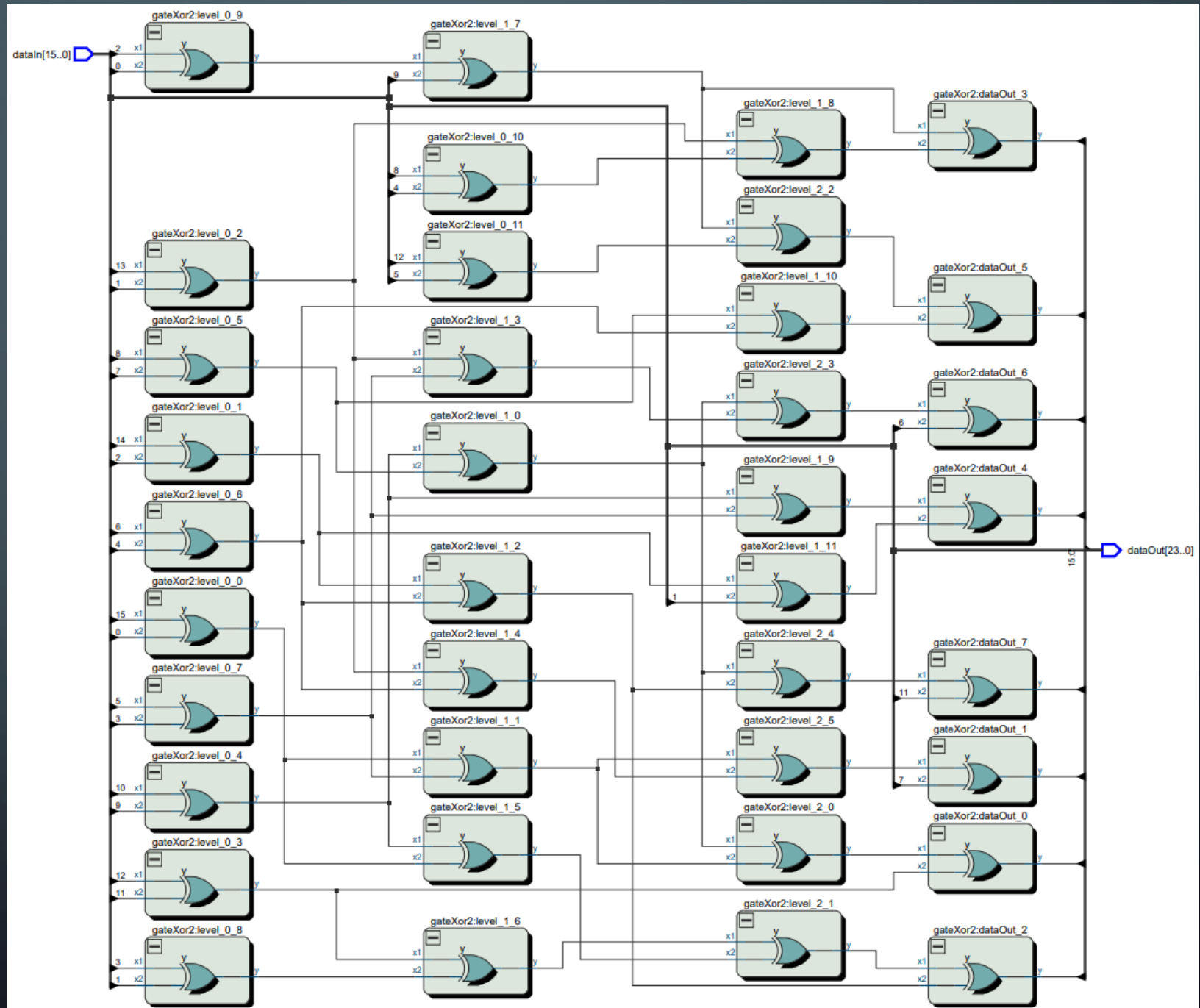
RODRIGO SANTOS Nº 89180

# ENCODER

- Propriedades do resto:
  - Identificar bits de entrada que influenciam cada bit do resto
- 1ª solução:
  - Cálculo de cada bit do resto em paralelo (paralelização no tempo)
    - 64 portas x-or
    - 11 portas x-or de atraso no pior caso
- 2ª solução:
  - Minimização do número de portas (aproveitamento de combinações comuns)
    - 38 portas x-or
    - 4 portas x-or de atraso no pior caso

	Generating Polynomial	$x^8 + x^5 + x^3 + x^2 + x + 1$							
		$r^7$	$r^6$	$r^5$	$r^4$	$r^3$	$r^2$	$r^1$	$r^0$
0	$x^8$			1		1	1	1	1
1	$x^9$		1			1	1	1	
2	$x^{10}$	1			1	1	1		
3	$x^{11}$		1			1		1	1
4	$x^{12}$	1			1		1	1	
5	$x^{13}$			1	1	1			1
6	$x^{14}$	1	1	1			1	1	
7	$x^{15}$	1	1	1				1	1
8	$x^{16}$	1	1	1		1			1
9	$x^{17}$	1	1	1	1	1	1		1
10	$x^{18}$	1	1			1		1	1
11	$x^{19}$	1						1	1
12	$x^{20}$				1			1	1
13	$x^{21}$			1			1		1
14	$x^{22}$	1				1		1	
15	$x^{23}$							1	1
Total bits		9	9	9	7	7	12	9	10

# ENCODER



# CHECKER

- Algoritmo da divisão
  - Cálculo do resto em série
- 1ª solução
  - Sem paralelização
    - 87 portas lógicas ( 80 x-or, 6 or, 1 nor)
- 2ª solução
  - Síncrono utilizando um LFSR (paralelização no espaço)
    - 33 portas lógicas (14 x-or, 13 or, 6 and) e 15 flip flop's

# CHECKER

