WOJSKOWA AKADEMIA TECHNICZNA

im. Jarosława Dąbrowskiego

WYDZIAŁ CYBERNETYKI



Sprawozdanie

z zajęć laboratoryjnych z przedmiotu

Podstawy podzespołów komputerów

Temat: Badanie układów kombinacyjnych

Sprawozdanie wykonał:	 	 	
Numer grupy:	 	 	
Prowadzący:	 	 	
Data realizacji ćwiczenia:	 	 	
Data oddania sprawozdania:	 	 	
Liczba punktów:	 	 	

Uwagi prowadzącego:

1. Badanie układu kodera

Dane wejściowe do zadanie zostały przedstawione w tabeli 1.

Wejścia Wyjścia D \mathbf{C} В L.p. x_9 x_8 x_7 x_6 x_5 A x_3 x_2 x_0 x_4 x_1

Tabela 1. Tabela prawdy układu kodera

Dla danych przedstawionych w tabeli 1 wyprowadzono, przedstawione poniżej, równania opisujące działanie poszczególnych wyjść układu kodera. Równania zoptymalizowano pod kątem użycia, w budowanym układzie kodera, najmniejszej liczby funktorów dwuwejściowych.

Równania wyjścia kodera maja postać:

$$A = x_0 + x_2 + x_3 + x_5 + x_8 + x_9 = (x_0 + x_2) + (x_3 + x_5) + (x_8 + x_9)$$

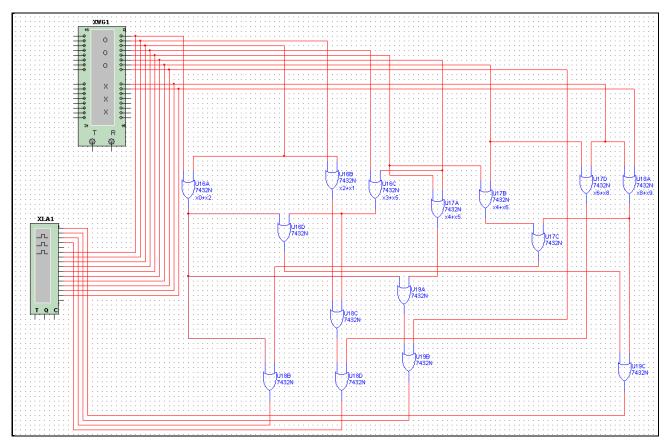
$$B = x_0 + x_2 + x_4 + x_5 + x_7 = (x_0 + x_2) + (x_4 + x_5) + x_7$$

$$C = x_0 + x_2 + x_4 + x_6 + x_8 + x_9 = (x_0 + x_2) + (x_4 + x_6) + (x_8 + x_9)$$

$$D = x_1 + x_2 + x_3 + x_5 + x_6 + x_8 = (x_1 + x_2) + (x_3 + x_5) + (x_6 + x_8)$$

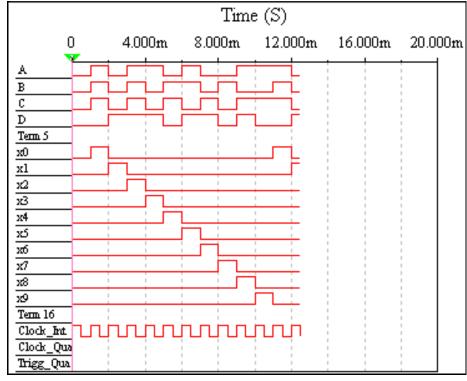
W oparciu o wyprowadzone równania, używając dwuwejściowych funktorów zbudowano, przedstawiony na rysunku 1, układ kodera. Układ zbudowano z wykorzystaniem powtarzających się działań dwuargumentowych w oparciu o elementy:

- za działanie $(x_0 + x_2)$ odpowiada układ o identyfikatorze U16A;
- za działanie $(x_3 + x_5)$ odpowiada układ o identyfikatorze U16C;
- za działanie $(x_8 + x_9)$ odpowiada układ o identyfikatorze U18A.



Rys. 1 Schemat układu kodera

Następnie zbadano zaprojektowany układ z wykorzystaniem analizatora stanów logicznych (komponent *Logic Analyzer*), czego rezultat przedstawiono na rysunku 2.



Rys. 2 Przebiegi czasowe dla układu kodera

Uzyskane w wyniku przeprowadzonej analizy rezultaty wprowadzono do tabeli 2.

Wyjścia D A L.p.

Tabela 2. Wyniki działania układu kodera

W kolejnym kroku realizacji zadania wyprowadzono równania układu dekodera, przyjmując odwróconą kolejność danych przedstawionych w tabeli 1 (wejście staje się wyjściem, natomiast wyjście – wejściem). Równania zoptymalizowano pod kątem użycia w budowanym układzie dekodera najmniejszej liczby funktorów dwuwejściowych.

Wyznaczone równania wyjścia dekodera mają postać:

$$x_{0} = \overline{D} * C * B * A = (\overline{D} * C) * (\overline{B} * A)$$

$$x_{1} = D * \overline{C} * \overline{B} * \overline{A} = (\overline{C} + B) * (D * \overline{A})$$

$$x_{2} = D * C * B * A = (D * C) * (B * A)$$

$$x_{3} = D * \overline{C} * \overline{B} * A = (\overline{C} + \overline{B}) * (D * A)$$

$$x_{4} = \overline{D} * C * B * \overline{A} = (\overline{D} + A) * (C * B)$$

$$x_{5} = D * \overline{C} * B * A = (D * \overline{C}) * (B * A)$$

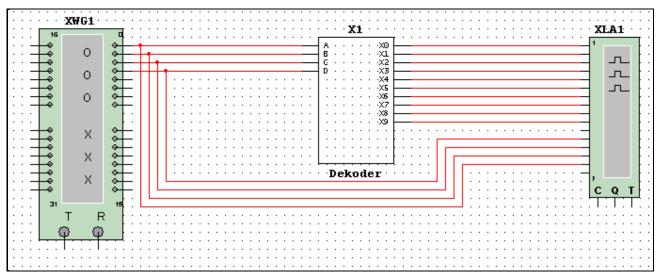
$$x_{6} = D * C * \overline{B} * \overline{A} = (D * C) * (\overline{B} * A)$$

$$x_{7} = \overline{D} * \overline{C} * B * \overline{A} = (\overline{D} + \overline{A}) * (\overline{C} * B)$$

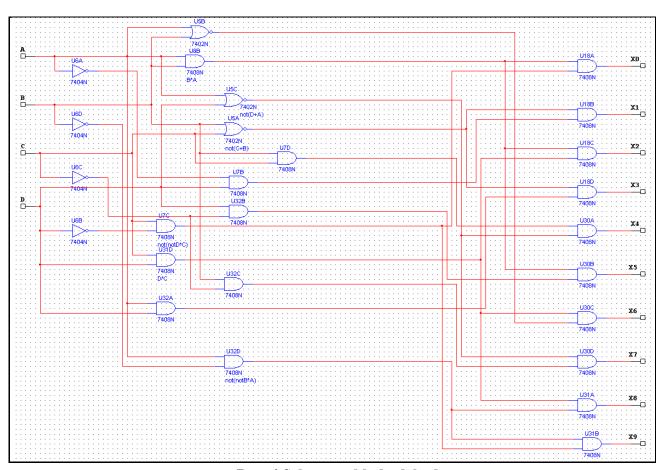
$$x_{8} = D * C * \overline{B} * A = (D * C) * (\overline{B} * A)$$

$$x_{9} = \overline{D} * C * \overline{B} * A = (\overline{D} * C) * (\overline{B} * A)$$

Na podstawie wyznaczonych równań zbudowano układ dekodera w środowisku Multisim. Schematy zaprojektowanego układu przedstawiono na rysunkach 3 oraz 4.

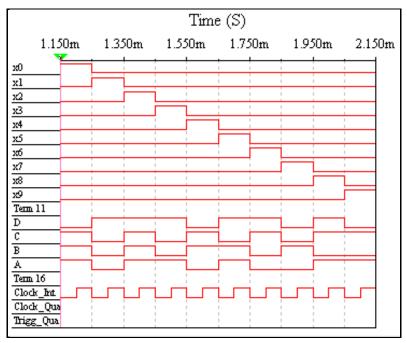


Rys. 3 Schemat połączeń dla badanego układu



Rys. 4 Schemat układu dekodera

Dla tak zbudowanego układu przeprowadzono analizy mające na celu weryfikację poprawności jego działania, wykorzystując do tego analizator stanów logicznych. Uzyskane przebiegi czasowe zostały przedstawione na rysunku 5.



Rys. 5 Przebiegi czasowe dla układu dekodera

Na podstawie uzyskanych wyników uzupełniono tabelę 3.

Tabela 3. Wyniki działania układu dekodera

_	Wyjścia									
L.p.	x_9	x_8	x_7	x_6	x_5	x_4	x_3	x_2	x_1	x_0
0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	0	0	1	0
2	0	0	0	0	0	0	0	1	0	0
3	0	0	0	0	0	0	1	0	0	0
4	0	0	0	0	0	1	0	0	0	0
5	0	0	0	0	1	0	0	0	0	0
6	0	0	0	1	0	0	0	0	0	0
7	0	0	1	0	0	0	0	0	0	0
8	0	1	0	0	0	0	0	0	0	0
9	1	0	0	0	0	0	0	0	0	0

2. Badanie translatora kodu

Dane wejściowe do zadania zostały przedstawione w tabeli 4.

Tabela 4. Tabela prawdy układu translatora kodu

x_2	x_1	x_0	D	C	В	A
0	0	0	1	1	0	0
0	0	1	0	0	0	0
0	1	0	1	0	0	0
0	1	1	1	1	0	1
1	0	0	0	0	1	1
1	0	1	1	0	1	1
1	1	0	0	0	1	0
1	1	1	0	1	1	1

Dla danych przedstawionych w tabeli 4 wyprowadzono przedstawione poniżej równania opisujące działanie poszczególnych wyjść układu. Poniżej zamieszczono tablice Karnaugh'a wyznaczone dla poszczególnych wyjść budowanego układu.

Tabela 5 Tablica Karnaugh'a dla wyjścia A

x ₀ x ₂ x ₁	0	1
0 0	0	0
0 1	0	1
11	0	1
10	1	1

Tabela 6 Tablica Karnaugh'a dla wyjścia B

x ₂ x ₁	0	1
0 0	0	0
0 1	0	0
11	1	1
1 0	1	1

Tabela 7 Tablica Karnaugh'a dla wyjścia C

		.,
x ₀ x ₂ x ₁	0	1
0 0	1	0
0 1	0	1
11	0	1
10	0	0

Tabela 8 Tablica Karnaugh'a dla wyjścia D

x ₂ x ₁	0	1
0 0	1	0
0 1	1	1
11	0	0
10	0	1

Równania zoptymalizowano pod kątem użycia w budowanym układzie translatora kodu najmniejszej liczby funktorów dwuwejściowych.

Wyznaczone równania wyjścia translatora mają postać:

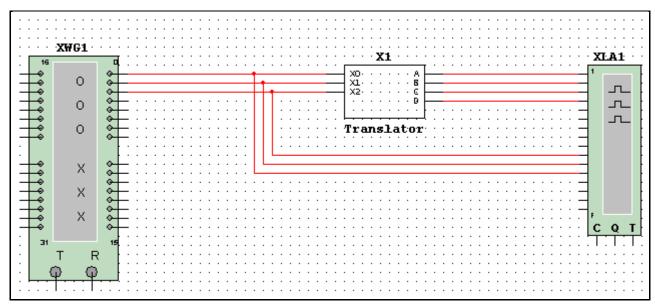
$$A = x_0 x_1 + x_2 \overline{x_1}$$

$$B = x_2$$

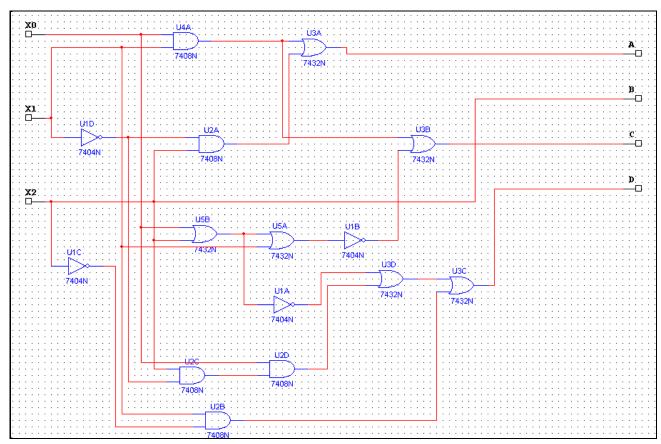
$$C = \overline{x_0} \overline{x_1} \overline{x_2} + x_0 x_1 = (\overline{x_0 + x_2}) \overline{x_1} + x_0 x_1$$

$$D = \overline{x_0} \overline{x_2} + \overline{x_2} x_1 + x_2 \overline{x_1} x_0 = (\overline{x_0 + x_2}) + \overline{x_2} x_1 + (x_2 \overline{x_1}) x_0$$

Następnie, *używając funktorów o liczbie wejść nie większej niż dwa* zbudowano w środowisku Multisim, układ translatora kodu. Schemat zaprojektowanego rozwiązania przedstawiono na rysunkach 6 oraz 7.

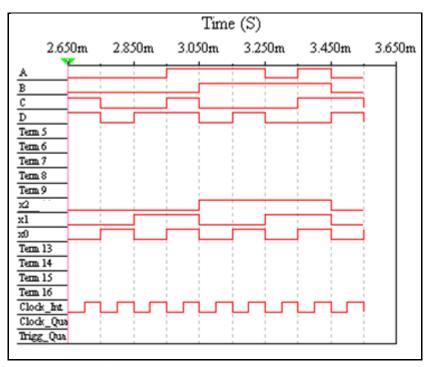


Rys. 6 Schemat połączeń dla badanego układu



Rys. 7 Schemat układu translatora

Dla tak zbudowanego układu przeprowadzono analizy mające na celu weryfikację poprawności jego działania, wykorzystując do tego analizator stanów logicznych. Uzyskane przebiegi czasowe zostały przedstawione na rysunku 8.



Rys. 8 Przebiegi czasowe dla układu translatora

Na podstawie uzyskanych wyników uzupełniono tabelę 9, prezentującą wyniki działania układu translatora kodu.

Tabela 9 Wyniki działania układu translatora kodu

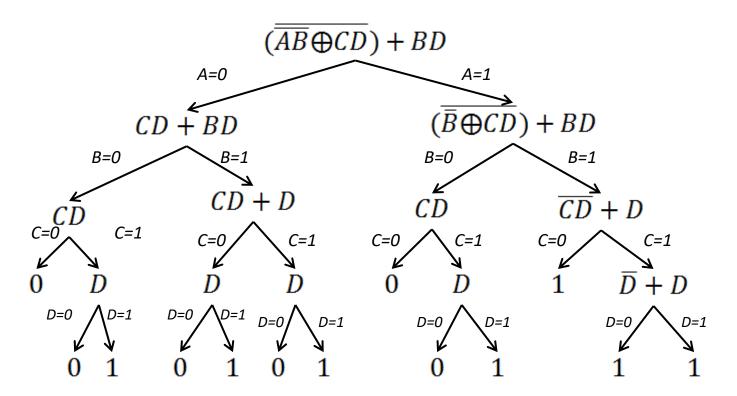
x_2	x_1	x_0	D	С	В	A
0	0	0	1	1	0	0
0	0	1	0	0	0	0
0	1	0	1	0	0	0
0	1	1	1	1	0	1
1	0	0	0	0	1	1
1	0	1	1	0	1	1
1	1	0	0	0	1	0
1	1	1	0	1	1	1

3. Badanie multipleksera

Funkcja logiczna zadana przez prowadzącego została przedstawiona poniżej:

$$Y = (\overline{\overline{AB} \oplus CD}) + BD$$

Dla zadanej funkcji opracowano binarny diagram decyzyjny (przedstawiony na rysunku 9), a następnie na podstawie uzyskanych wyników wypełniono tablicę Karnaugha (tabela 10).



Rys. 9 Binarny diagram decyzyjny dla zadanej funkcji

Tabela 10. Tablica opisująca działanie układu kombinacyjnego

BA DC	00	01	11	10
00	0	0	1	0
01	0	0	1	0
11	1	1	1	1
10	0	0	1	1

Ze względu na fakt, iż liczba zmiennych funkcji jest większa od liczby wejść adresowych multipleksera, w kolejnym kroku wykonano numerację poszczególnych komórek bez uwzględnienia zmiennej wejściowej, która będzie podawana na wejścia informacyjne. W celu ułatwienia rozróżniania wejść adresowych układu oraz nazw zmiennych przyjęto, iż wejścia adresowe układu A, B, C będą w dalszej części sprawozdania określane symbolami Au, Bu, Cu. Na tym etapie realizacji zadania przyjęto, iż:

- zmienna A zostanie przypisana do wejścia adresowego Au układu multipleksera,
- zmienna B zostanie przypisana do wejścia adresowego Bu układu multipleksera,
- zmienna C zostanie przypisana do wejścia adresowego Cu układu multipleksera,

• zmienna **D** będzie podawana na wejścia informacyjne układu multipleksera.

Na tej podstawie opracowano tablicę z określonym przydziałem wejść, którą zamieszczono poniżej.

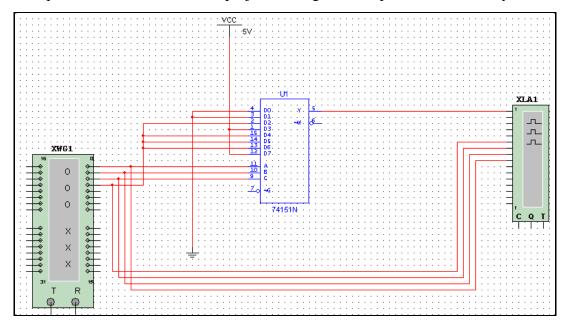
D C	0 0	01	11	10
0 0	0 0	1 0	3 1	2 ₀
0 1	4 0	5 0	7 ₁	6 ₀
11	4 1	5 ₁	7 ₁	6 ₁
10	0 0	1 0	3 1	2 1

Tabela 11. Tablica z przydziałem wejść

Na podstawie powyższej tablicy określono wartości podawane na poszczególne wejścia danych układu multipleksera:

$$D_0 = 0$$
; $D_1 = 0$; $D_2 = D$; $D_3 = 1$; $D_4 = D$; $D_5 = D$; $D_6 = D$; $D_7 = 1$;

W kolejnym kroku realizacji zadania zbudowano układ realizujący zadaną funkcję, z użyciem układu Multipleksera 74151. Schemat zaprojektowanego układu przedstawiono na rysunku 10.



Rys. 10 Schemat układu zbudowanego z użyciem multipleksera

W kolejnym etapie zadania zbudowano *używając funktorów o liczbie wejść nie większej niż dwa*, układ realizujący zadaną przez prowadzącego funkcję. Na podstawie wyznaczonej tablicy Karnaugh'a przeprowadzono minimalizację funkcji logicznej:

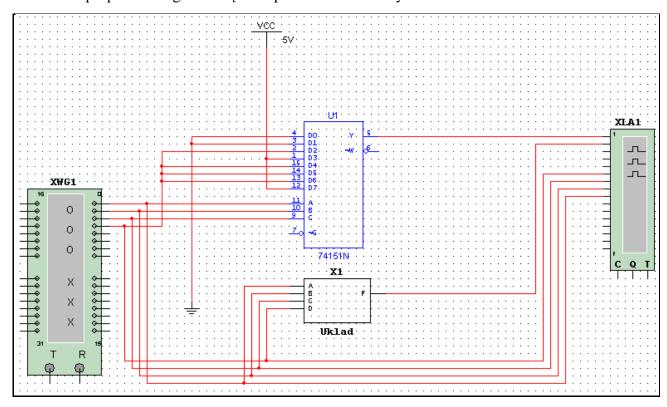
Tabela 12. Wyznaczenie równania dla wyjścia F układu

D C	00	01	11	10
0 0	0	0	1	0
01	0	0	1	0
11	1	1	1	1
10	0	0	1	1

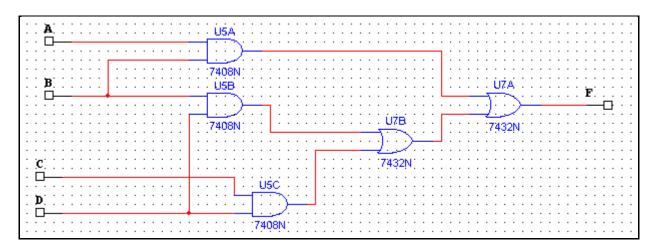
W wyniku czego uzyskano postać funkcji:

$$F = DC + BA + DB$$

Schemat zaproponowanego rozwiązania przedstawiono na rysunkach 11 oraz 12.

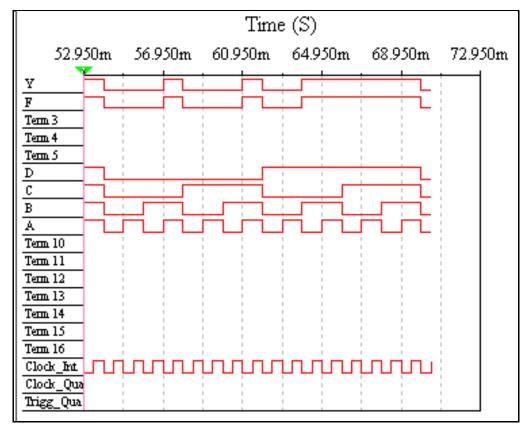


Rys. 11 Schemat połączeń dla badanych układów



Rys. 12 Schemat układu realizującego zadaną przez prowadzącego funkcję

Następnie przeprowadzono proces sprawdzenia poprawności działania opracowanych rozwiązań, wykorzystując program Multisim. Uzyskane przebiegi czasowe dla zaprojektowanych układów przedstawiono na rysunku 13.



Rys. 13 Przebiegi czasowe dla układu zbudowanego z użyciem bramek logicznych

Na podstawie rezultatów analizy sposobu działania obu zaprojektowanych układów, realizujących zadaną przez prowadzącego funkcję, uzupełniono tabelę 13. W kolumnie F tabeli wprowadzono wyniki działania układu bazującego na bramkach, zaś w kolumnie Y wyniki działania rozwiązania wykorzystującego multiplekser. Na podstawie uzyskanych wyników

działania układów można stwierdzić, iż są one w obu przypadkach zgodne z tabelą 10, co świadczy o poprawności realizacji zadania.

Tabela 13 Wyniki działania układu kombinacyjnego bazującego na multiplekserze (Y) oraz bramkach (F)

D	С	В	A	Y	F
0	0	0	0	0	0
0	0	0	1	0	0
0	0	1	0	0	0
0	0	1	1	1	1
0	1	0	0	0	0
0	1	0	1	0	0
0	1	1	0	0	0
0	1	1	1	1	1
1	0	0	0	0	0
1	0	0	1	0	0
1	0	1	0	1	1
1	0	1	1	1	1
1	1	0	0	1	1
1	1	0	1	1	1
1	1	1	0	1	1
1	1	1	1	1	1

4. Wnioski

W tej części sprawozdania student zamieszcza swoje wnioski z realizacji poszczególnych zadań, opisuje napotkane problemy podczas realizacji poleceń oraz sposoby ich rozwiązania.

- uzasadnienie wyboru zastosowanej metody projektowej. Porównanie jej z innymi znanymi metodami, dla każdego zaprojektowanego układu;
- omówienie uzyskanych wyników;
- własne spostrzeżenia i wnioski z ćwiczenia.