**WOJSKOWA AKADEMIA TECHNICZNA**

#### im. Jarosława Dąbrowskiego

**WYDZIAŁ CYBERNETYKI**

Изображение выглядит как эмблема, символ, герб, нашивка

Автоматически созданное описание

Sprawozdanie

z zajęć laboratoryjnych z przedmiotu **Architektura i organizacja komputerów**

Temat: *Mikroprogram pobrania rozkazu*

**Sprawozdanie wykonał: Godlevskyi Andrii**

**Numer grupy: WCY23KY1S1**

**Prowadzący: Artur Miktus**

1. ***Treść zadania***

Изображение выглядит как текст, снимок экрана, число, Шрифт

Автоматически созданное описание

1. ***Wydruk zawartości PM***

**0 \_\_\_ TEST\_\_\_  TINT  \_\_\_  Brak przerwania**

**NA  \_\_\_  48**

**1 \_\_\_ TEST\_\_\_  UNB   \_\_\_  Zawsze pozytywny**

**NA  \_\_\_  52**

**48 \_\_\_ S1  \_\_\_  OLR   \_\_\_  LR -> BUS**

**D1  \_\_\_  IRAP  \_\_\_  BUS -> RAP**

**S3  \_\_\_  ORBP  \_\_\_  RBP -> BUS**

**D3  \_\_\_  IRR   \_\_\_  BUS -> RR**

**C1  \_\_\_  RRC  \_\_\_  Rozpoczęcie  RRC**

**49 \_\_\_ S1  \_\_\_  ORR   \_\_\_  RR -> BUS**

**D1  \_\_\_  ILK   \_\_\_  BUS -> LK**

**S2  \_\_\_  IRAE  \_\_\_  SUMA ->RAE**

**D2  \_\_\_  NSI  \_\_\_  LR + 1 -> LR**

**C2  \_\_\_  CEA   \_\_\_  Oblicz adr. efekt.**

**TEST\_\_\_  TIND  \_\_\_  Adresowanie pośrednie**

**NA  \_\_\_  50**

**50 \_\_\_ S1  \_\_\_  ORAE  \_\_\_  RAE -> BUS**

**D1  \_\_\_  IRAP  \_\_\_  BUS -> RAP**

**S3  \_\_\_  ORBP  \_\_\_  RBP -> BUS**

**D3  \_\_\_  IX    \_\_\_  BUS -> X**

**C1  \_\_\_  RRC  \_\_\_  Rozpoczęcie  RRC**

**51 \_\_\_ S2  \_\_\_  OX    \_\_\_  X -> BUS**

**D2  \_\_\_  IBI  \_\_\_  BUS -> RAE**

**C2  \_\_\_  OPC   \_\_\_  OP /AOP+32/-> RAPS**

1. ***Wydruk zawartości PM***

0

**Tabela 1. Tablica opisująca działanie układu kombinacyjnego**

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| **BA** | **00** | **01** | **11** | **10** |
| **DC** |
| **00** | 0 | 1 | 0 | 1 |
| **01** | 0 | 0 | 1 | 1 |
| **11** | 1 | 1 | 0 | 0 |
| **10** | 1 | 0 | 1 | 0 |

Ze względu na fakt, iż liczba zmiennych funkcji jest większa od liczby wejść adresowych multipleksera, w kolejnym kroku wykonano numerację poszczególnych komórek bez uwzględnienia zmiennej wejściowej, która będzie podawana na wejścia informacyjne. W celu ułatwienia rozróżniania wejść adresowych układu oraz nazw zmiennych przyjęto, iż wejścia adresowe układu **A, B, C** będą w dalszej części sprawozdania określane symbolami **Au, Bu, Cu**.

Na tym etapie realizacji zadania przyjęto, iż :

* zmienna **A** zostanie przypisana do wejścia adresowego **Au** układu multipleksera,
* zmienna **B** zostanie przypisana do wejścia adresowego **Bu** układu multipleksera,
* zmienna **C** zostanie przypisana do wejścia adresowego **Cu** układu multipleksera,
* zmienna **D** będzie podawana na wejścia informacyjne układu multipleksera.

Na podstawie powyższej tablicy określono wartości podawane na poszczególne wejścia danych układu multipleksera:

D0 = D; D1 = notD; D2 = notD; D3 = D; D4 = D; D5 = D; D6 = notD; D7 = notD;

W kolejnym kroku realizacji zadania zbudowano układ realizujący zadaną funkcję, z użyciem układu Multipleksera 74151. Schemat zaprojektowanego układu przedstawiono na rysunku 2.

**Rys. 3 Schemat układu zbudowanego z użyciem multipleksera**

Изображение выглядит как текст, диаграмма, линия, Параллельный

Автоматически созданное описание

Następnie przeprowadzono proces sprawdzenia poprawności działania opracowanych rozwiązań, wykorzystując program Multisim. Uzyskane przebiegi czasowe dla zaprojektowanych układów przedstawiono na rysunku 3.

**Rys. 3 Przebiegi czasowe dla układu zbudowanego z użyciem bramek logicznych**

Изображение выглядит как текст, снимок экрана, дисплей, число

Автоматически созданное описание

Na podstawie rezultatów analizy sposobu działania zaprojektowanego układu, realizującego zadaną przez prowadzącego funkcję można stwierdzić, że wyniki są zgodne z tabelą 1, co świadczy o poprawności realizacji zadania.