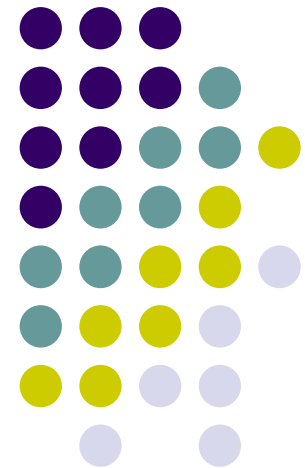


Dispositifs à transfert de charges

- CCD
- BCCD
- PCCD
- CCIS
- CID
- et capteurs MOS





Introduction

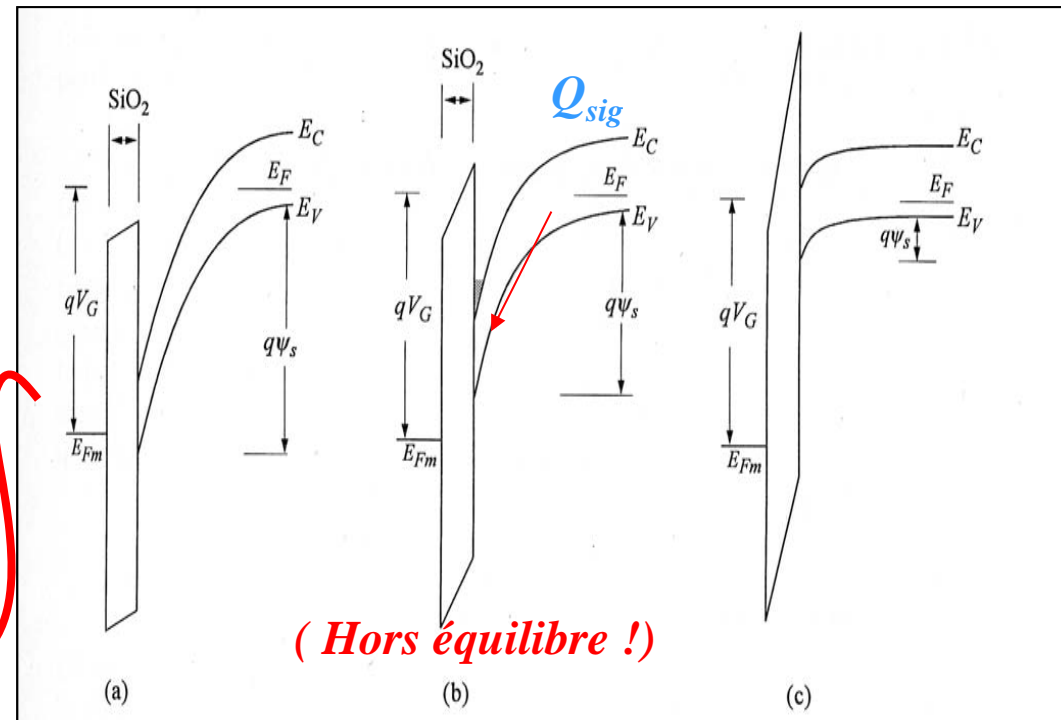
- Utilisation du temps de stockage d'une capacité MOS
- Mis à profit pour injecter (électriquement ou optiquement) hors équilibre des charges.
- Une commande séquentielle doit faire transiter cette charge analogique

Chronologie des CCD (d'après Ng)



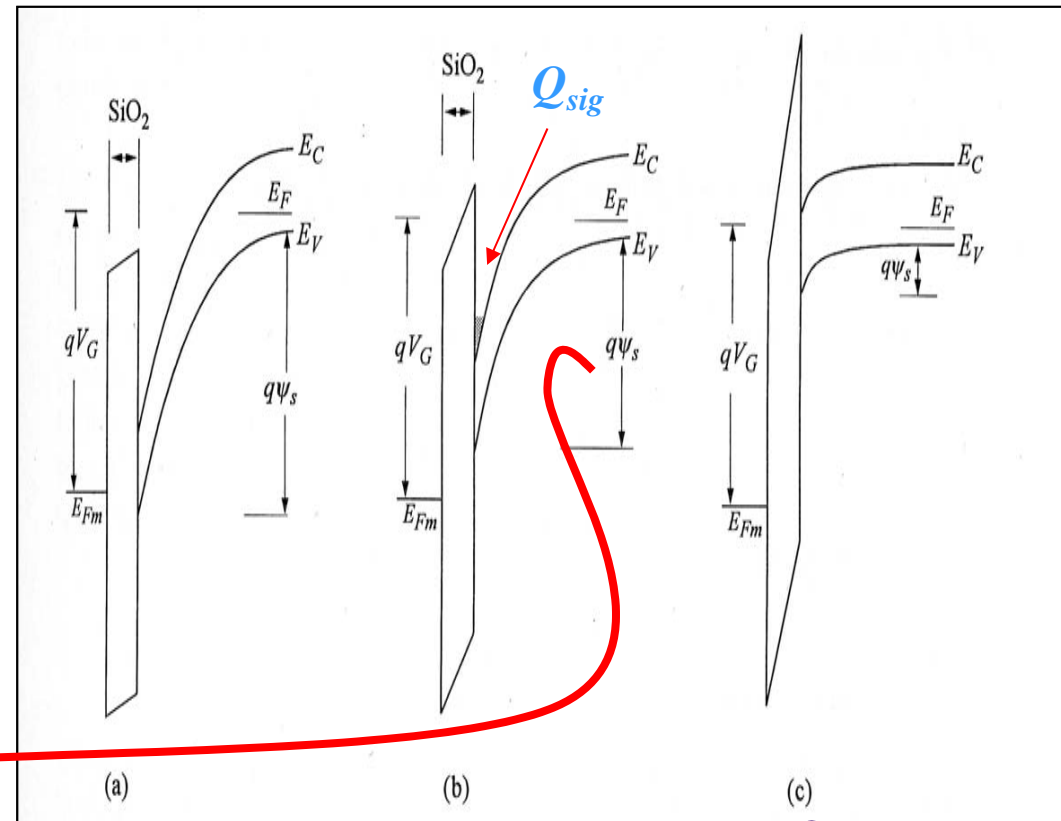
- 1969: Boyle et Smith des Bell Labs inventent les CCD
- 1970: recherche intensive sur les CCDs
- 1971: première caméra CCD noir et Blanc
- 1972: Bell Labs annoncent une caméra couleur
- 1973: caméra CCD sur le marché
- 1974: brevet sur les CCDs décerné à Boyle et Smith
- 1975: caméra CCD avec résolution télévision
- 1976: première utilisation de caméra CCD pour l'astronomie (université d'Arizona) ⇔ énorme progrès dans la détection
- 1977: mémoire 64 Kbits TI avec CCDs
- Début années 80: la taille des capteurs CMOS ⇔ concurrent

Rappel: déplétion profonde



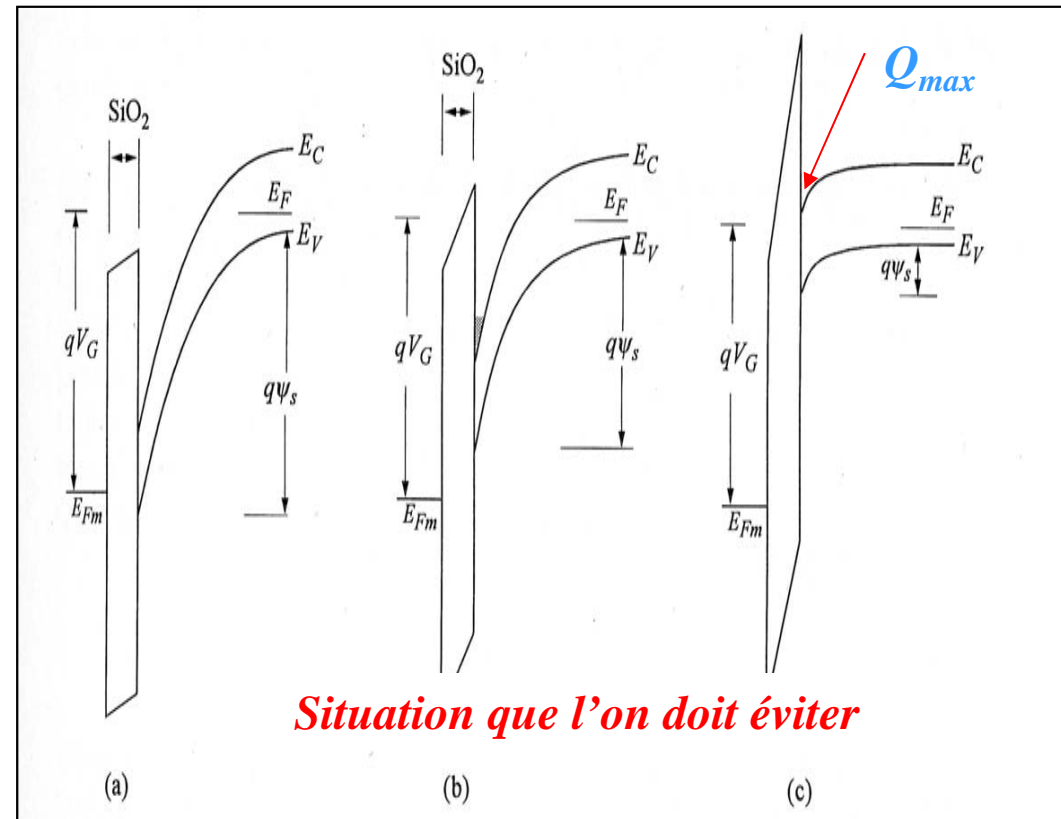
$$\psi_s = V_G - V_{FB} + \frac{qN_A \epsilon_{SC}}{C_{ox}^2} - \frac{1}{C_{ox}} \sqrt{2qN_A \epsilon_{SC} (V_G - V_{FB}) + \left(\frac{qN_A \epsilon_{SC}}{C_{ox}} \right)^2}$$

Rappel: déplétion profonde



$$\psi_s = V_G - V_{FB} + \frac{qN_A \epsilon_{SC}}{C_{ox}^2} - \frac{Q_{sig}}{C_{ox}} - \frac{1}{C_{ox}} \sqrt{2qN_A \epsilon_{SC} (V_G - V_{FB} - \frac{Q_{sig}}{C_{ox}}) + \left(\frac{qN_A \epsilon_{SC}}{C_{ox}} \right)^2}$$

Rappel: déplétion profonde

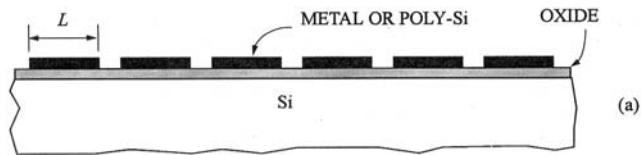


$$Q_{\max} \approx C_{ox} V_G \Leftrightarrow \psi_s = \frac{2kT}{e} \ln\left(\frac{N_A}{n_i}\right)$$

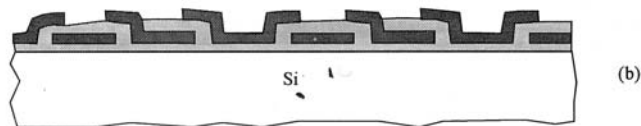
charge max $\approx 10^{11}$ porteurs / cm²

Ex: carré de 10 μm $\Leftrightarrow 10^5$ porteurs
 Détection minimale : 20 porteurs \Leftrightarrow dynamique
 de 10^4 .

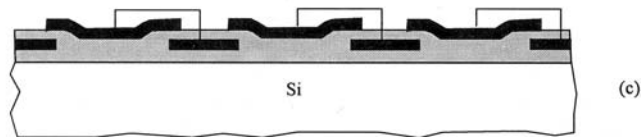
Réalisation



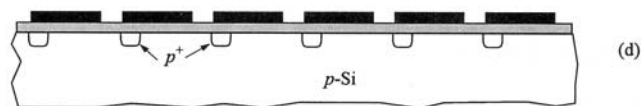
3 phase single level gate



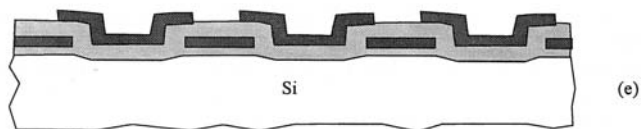
3 phase three level poly-Si gate



2 phase with step oxide

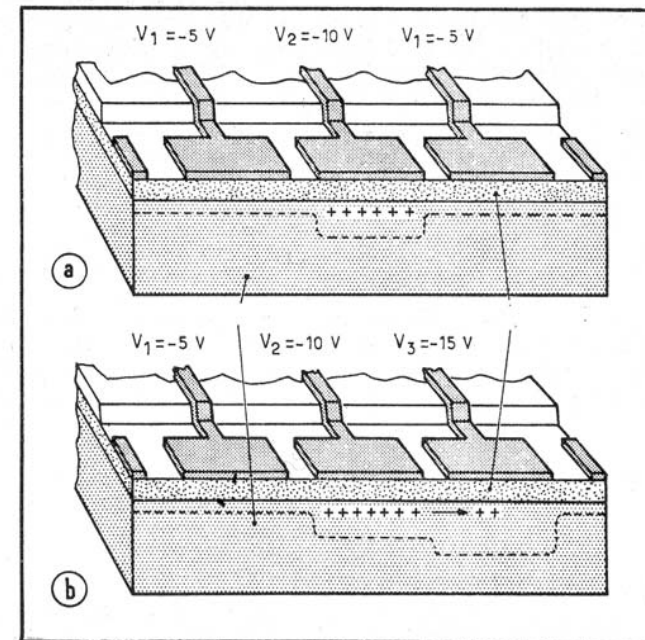


2 phase with heavily doped pockets



4 phase two level poly-Si gate

— Le CCD en fonction mémoire (a) et registre à décalage (b) : seule, la polarisation appliquée aux électrodes diffère.





Mécanisme de transfert de charges

- Un cycle d'horloge adapté doit permettre de faire transiter les charges vers les capacités adjacentes.
- Un exemple avec un cycle d'horloge à 3 phases permet un tel transfert de paquets de charge.

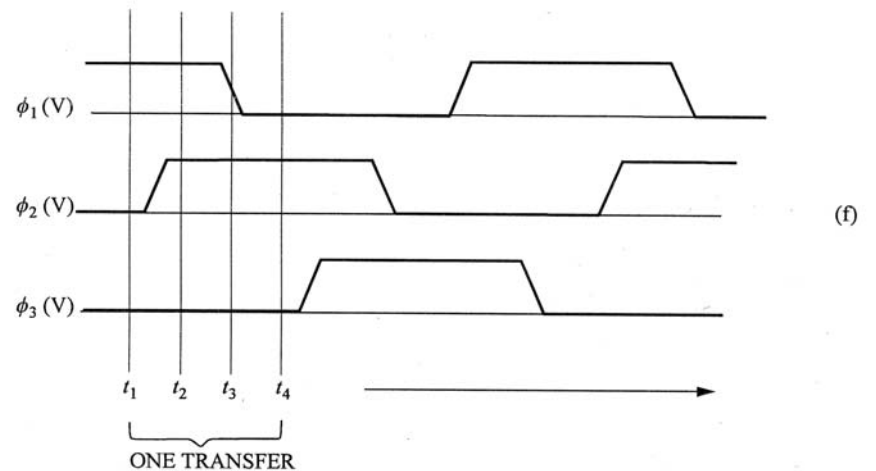
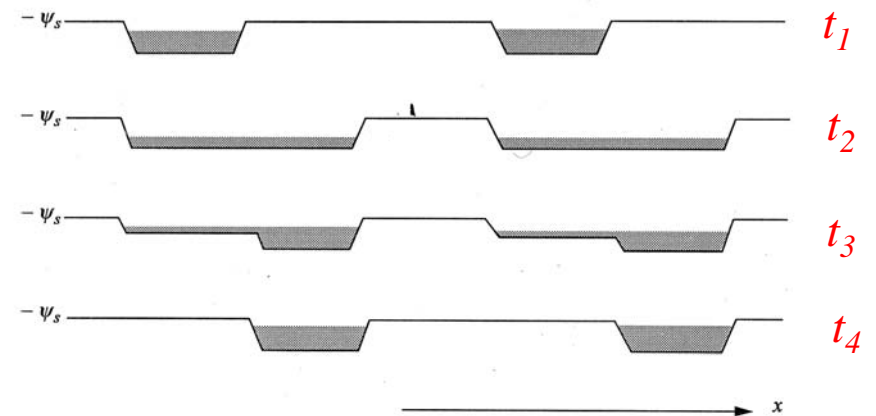
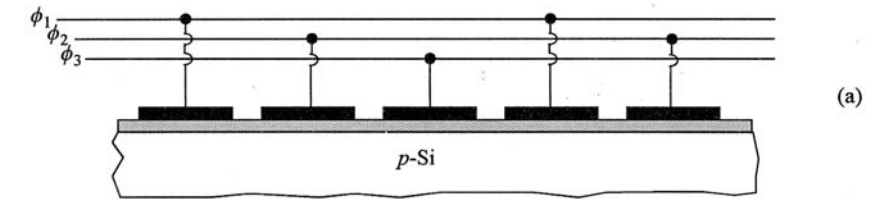
Illustration du transfert de charges

Potentiel de surface en fonction de x aux différents temps

Tensions sur les différentes grilles



Dispo

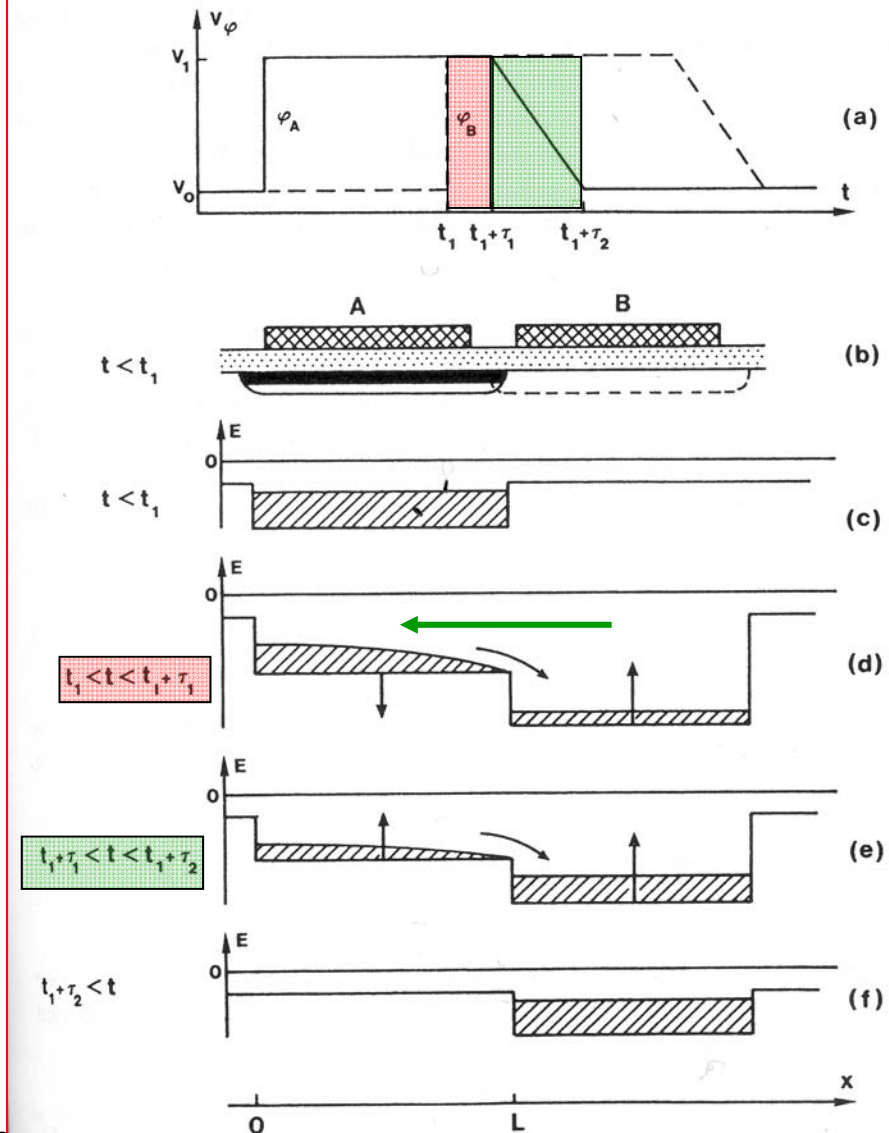


Temps de transfert et limitation



- 3 mécanismes contribuent au transfert:
 - **Champ auto induit** (« self induced drift ») dû à la différence de concentration entre les 2 puits adjacents. Compte pour environ 98% à 99% du processus global de transfert
 - Diffusion thermique
 - Effet du champ de bord (« fringing field »)

Les deux derniers ont des constantes de temps bcp plus longues





Transfert par champ auto induit

- Durant le transfert de charge, le potentiel de surface en présence de charges d'inversion varie (la charge dans le puits variant):

$$V_s(x, t) = V_G - \frac{e}{C_{ox}} n(x, t)$$

- Le champ auto induit est donné par :

$$E_s = -\frac{\partial V_s(x, t)}{\partial x} = \frac{e}{C_{ox}} \frac{\partial n(x, t)}{\partial x}$$

- Le courant associé au déplacement de ces charges (champ et diffusion) s'écrit:

$$j_n(x, t) = \mu_n e n(x, t) E_s(x, t) + e D_n \frac{\partial n(x, t)}{\partial x}$$



Transfert par champ auto induit

- L'équation de continuité s'écrit ($g = r = 0$)

$$\frac{\partial n(x,t)}{\partial t} = \frac{\partial}{\partial x} \left[\left(\frac{\mu_n e}{C_{ox}} n(x,t) + D_n \right) \frac{\partial n(x,t)}{\partial x} \right] = \frac{\partial}{\partial x} \left(D_{eff} \frac{\partial n(x,t)}{\partial x} \right)$$

$$D_{eff} = D' + D_n \text{ avec } D' = \frac{\mu_n e}{C_{ox}} n(x,t) \text{ et } \frac{D'}{D_n} = \frac{en(x,t)/C_{ox}}{kT/e}$$

- Au début du transfert, le puits est plein ($D' \gg D_n$) \Leftrightarrow transfert par champ auto induit, vers la fin, $n(x,t)$ tend vers 0 et $D_{eff} \approx D_n$ et le transfert est assuré par la diffusion thermique.



Transfert par champ auto induit

- Le début du transfert est donc régi par le champ:

$$\frac{\partial n(x,t)}{\partial t} = \frac{\mu_n e}{C_{ox}} \frac{\partial}{\partial x} \left(n(x,t) \frac{\partial n(x,t)}{\partial x} \right)$$

- Séparation de variables

$$n(x,t) = g(t)h(x)$$

- Nouvelle équation

$$\frac{1}{g^2(t)} \frac{dg(t)}{dt} = \frac{\mu_n e}{C_{ox}} \frac{1}{h(x)} \frac{d^2}{dx^2} (h^2(x))$$

Constante de temps par champ auto induit

- On arrive alors:

$$\frac{1}{g^2(t)} \frac{dg(t)}{dt} = -A \text{ soit finalement } g(t) = \frac{t_0}{t - t_0} g_0$$

- On montre que t_0 dépend de la structure du CCD (Mathieu) et s'écrit

$$t_0 \approx 2L^2 C_{ox} / \pi \mu_n e n_0$$

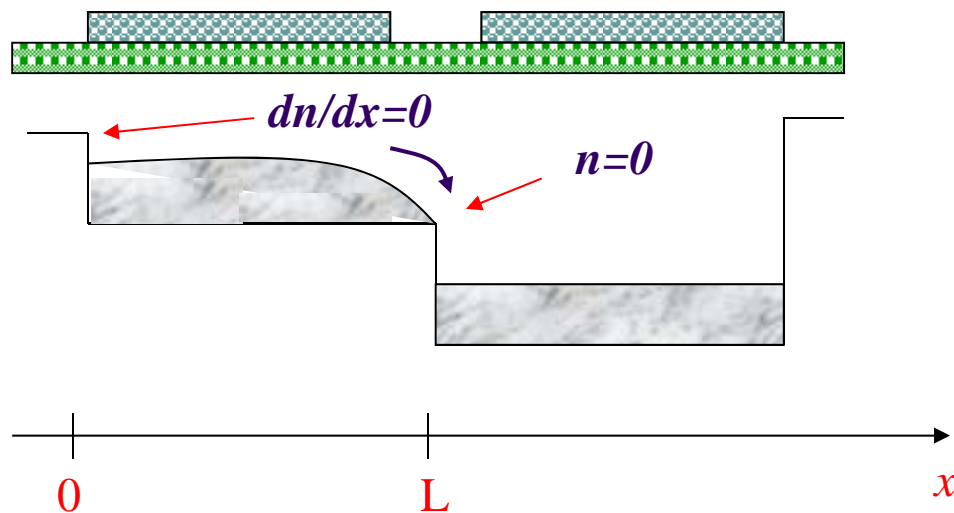
L: longueur d'une capacité
 n_0 : population initiale

Transfert par diffusion thermique



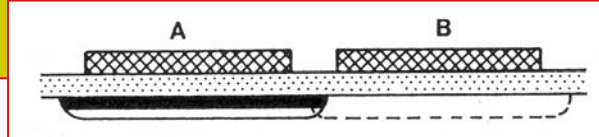
- Dans ce cas (fin du transfert $D_{\text{eff}} \gg D_n$), soit:

$$\frac{\partial n(x,t)}{\partial t} = D_n \frac{\partial^2 n(x,t)}{\partial x^2}$$



$$n(t) = \frac{2a_0 L}{\pi} e^{-t/\tau_d}$$
$$\tau_d = 4\tau_t / \pi^2 \approx \tau_t / 2$$
$$\tau_t = L^2 / D_n \text{ (temps de transit)}$$
$$a_0 = \frac{2}{L} \int_0^L n(x,0) \cos \frac{\pi x}{2L} dx$$

Transfert par effet de bord (fringing effect)



- Origine due à la présence des grilles adjacentes qui influe sur le potentiel de surface de la grille étudiée !
- Le champ de bord est fonction de la distance par rapport à la surface et est maximum autour d'une profondeur de $L/2$ (voir Ng)
- Il a le même sens que le champ auto induit

Constante de temps:

$$t = \frac{0.31L^3}{\mu V_G x_{ox}} \left(\frac{\epsilon_{ox}}{\epsilon_{SC}} \right)$$

Choix de la période (ou fréquence) de l'horloge



- 3 critères (facteurs):
 - Permettre le transfert des charges sans en « oublier »
 - Période suffisamment courte devant le temps de stockage ou temps de relaxation thermique
 - Petite devant le signal analogique ($1/f$) à transmettre

Temps de stockage : rappel (voir capa MOS)

- Temps de mise en équilibre de la structure (entre la déplétion profonde et la forte inversion)
⇔ temps de création de la couche d'inversion.
C'est cet intervalle de temps qui est exploité dans les CCDs.

$$\tau_s \approx 2 - 10 \tau \frac{N_A}{n_i}$$

n_i variant exponentiellement avec la température, on augmente exponentiellement le temps de stockage en refroidissant le composant.



Inefficacité de transfert :

- Au bout d'une période d'horloge, il est évident qu'il existe encore une fraction de charges non transférée.

- *Efficacité de transfert:*

$$\eta = (n(0) - n(T)) / n(0) = 1 - n(T) / n(0)$$

- *Inefficacité de transfert:*

$$\varepsilon = 1 - \eta = n(T) / n(0)$$

Dépendance en fréquence du rendement de sortie

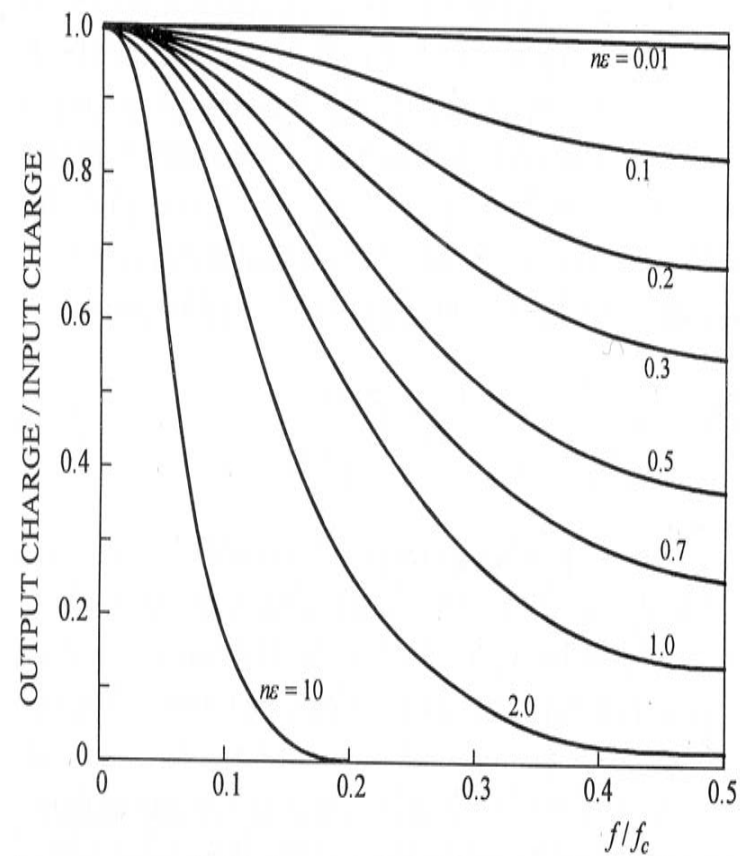


$$\frac{Q(sortie)}{Q(entrée)} = \exp \left[-n\varepsilon \left\{ 1 - \cos \left(\frac{2\pi f}{f_c} \right) \right\} \right]$$

- n nombre de transfert
- ε perte de charge ou inefficacité de transfert à chaque transfert
- f_c fréquence d'horloge
- f signal analogique à transférer

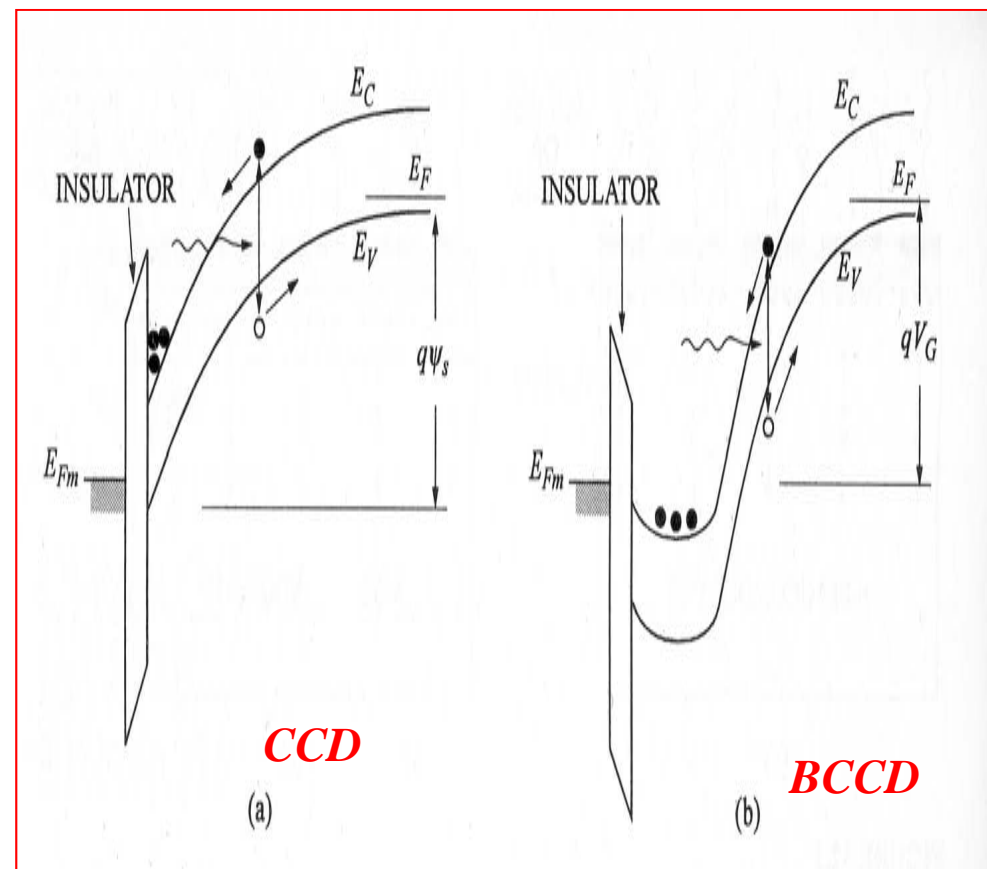
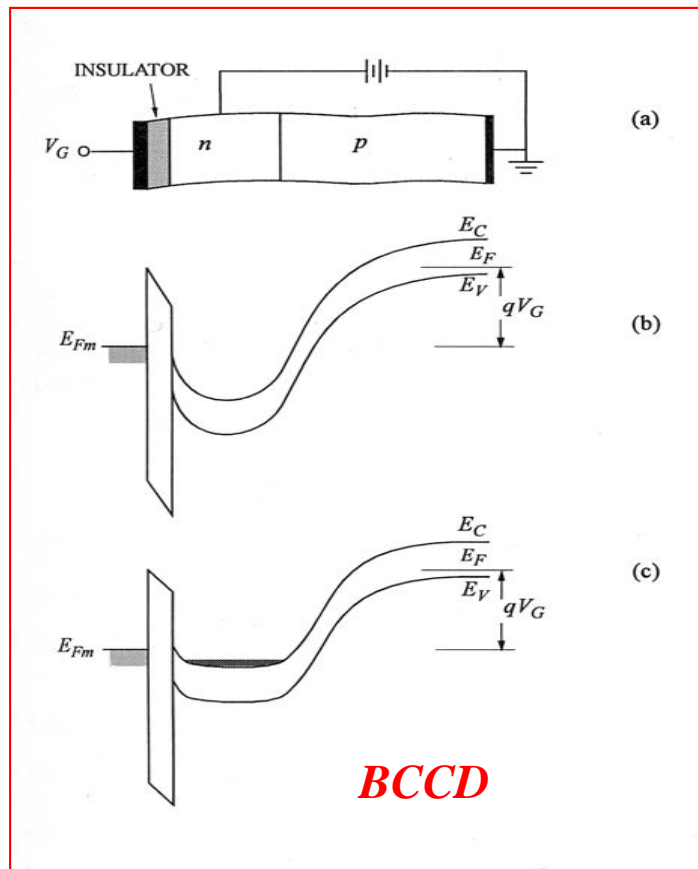
Dépendance en fréquence du rendement de transfert

- Plusieurs facteurs limitent l'efficacité de transfert
 - Décroissance exponentielle de la charge durant le transfert \Leftrightarrow *transfert non complet pour un temps fini*
 - Piégeage des charges à l'interface Si-SiO₂ (piégeage rapide, dépiégeage lent)
 - Solution: injection de charge de saturation des pièges mais réduction du SNR
 - Éloigner les charges de l'interface par des structures BCCD, PCCD et P²CCD

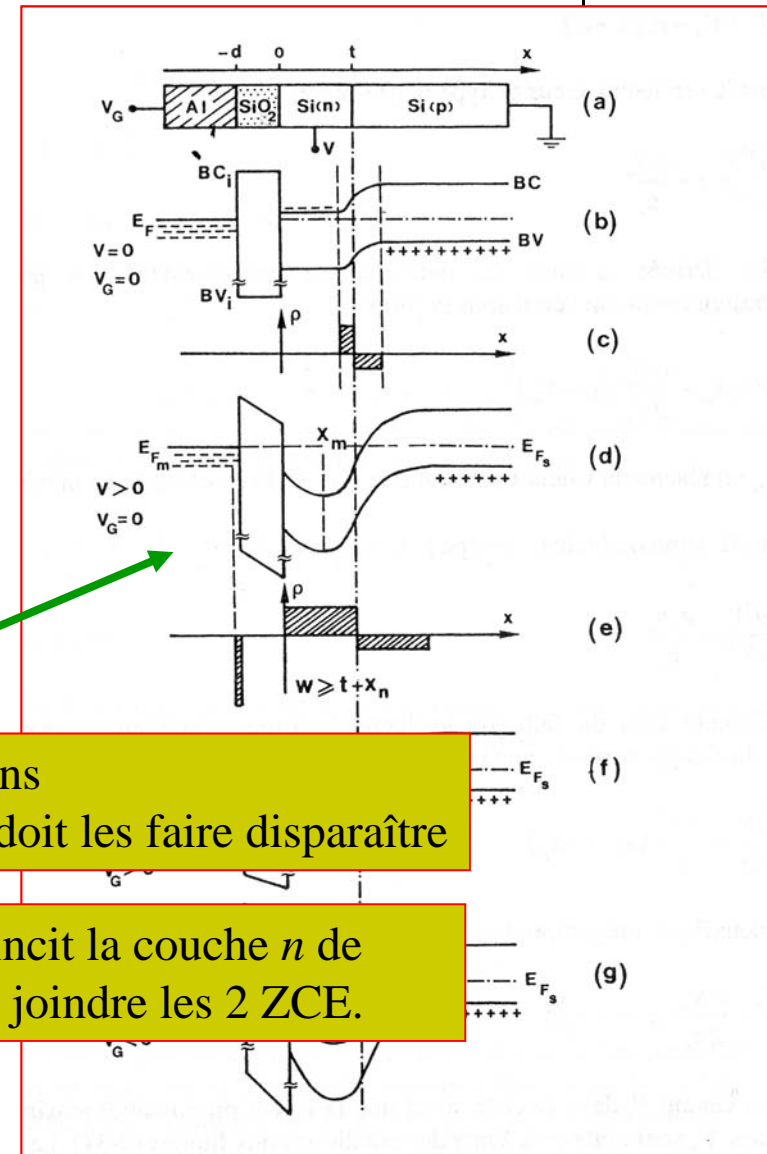
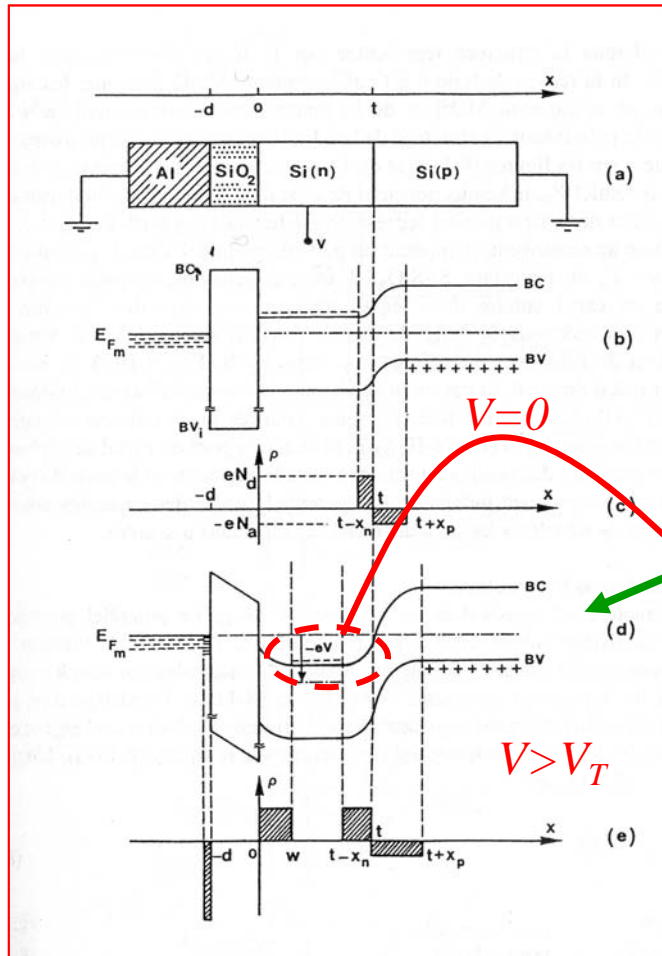


Dispositifs à canal enterré (« buried channel »)

- Intérêt: éloigner les paquets de charges de l'interface



Les BCCDs



Électrons
 \Leftrightarrow On doit les faire disparaître

On amincit la couche n de façon à joindre les 2 ZCE.

Avantages et inconvénients des BCCDs.

- Avantages:
 - Porteurs en volume
 - Effet d'interface réduit
 - Mobilité en volume \Leftrightarrow les électrons vont plus vite qu'en surface
- Inconvénient:
 - Densité de charge plus faible
 - Division par 2 à 3 de la taille des paquets

 **Solutions:** les PCCD et P²CCD

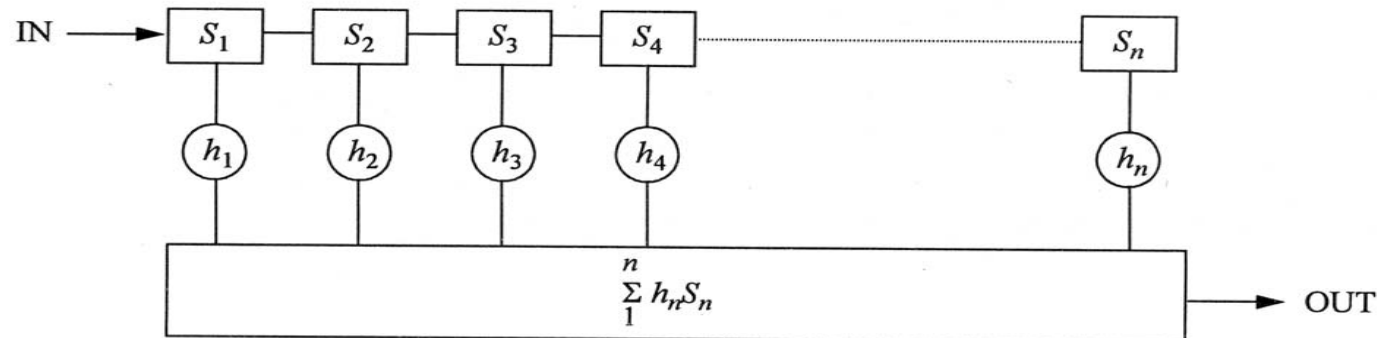
Les Périaltic CCD et Profiled-Peristaltic CCD



- Architecture:
 - Double canal n
 - en surface
 - en volume
- Double charge
 - En surface : grande densité transférable
 - En volume: vitesse et éloignement de l'interface
- Au début, les charges sont transférées rapidement (champ auto induit), la dernière fraction (qq %) est stockée dans le volume et transférée par le mécanisme des BCCDs.
- Dans le cas des P²CCDs, la surface est dopée par un double profil, ce qui permet de garder les charges loin de l'interface.

Application des CCDs

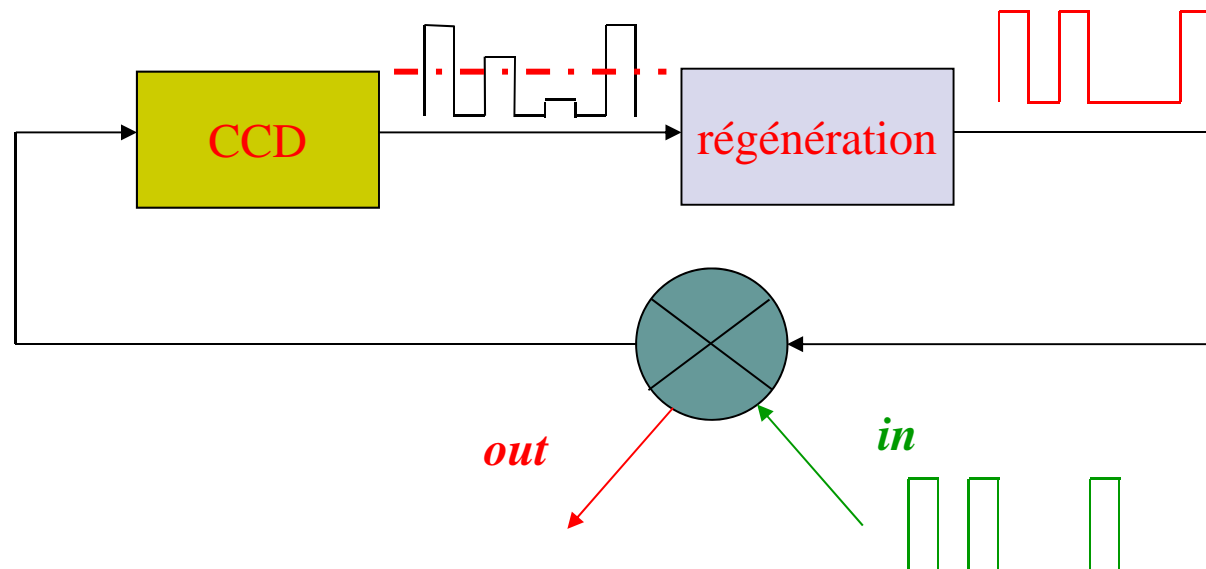
- *Lignes à retard*: le retard est déterminé par la fréquence d'horloge et le nombre d'étages (de cellules)
- *Traitement du signal*: filtres transversaux



Filtres transversaux

Applications (suite)

- *Mémoires* : si les CCDs sont connectées en boucle \Leftrightarrow on peut les utiliser en mémoire avec un système de régénération

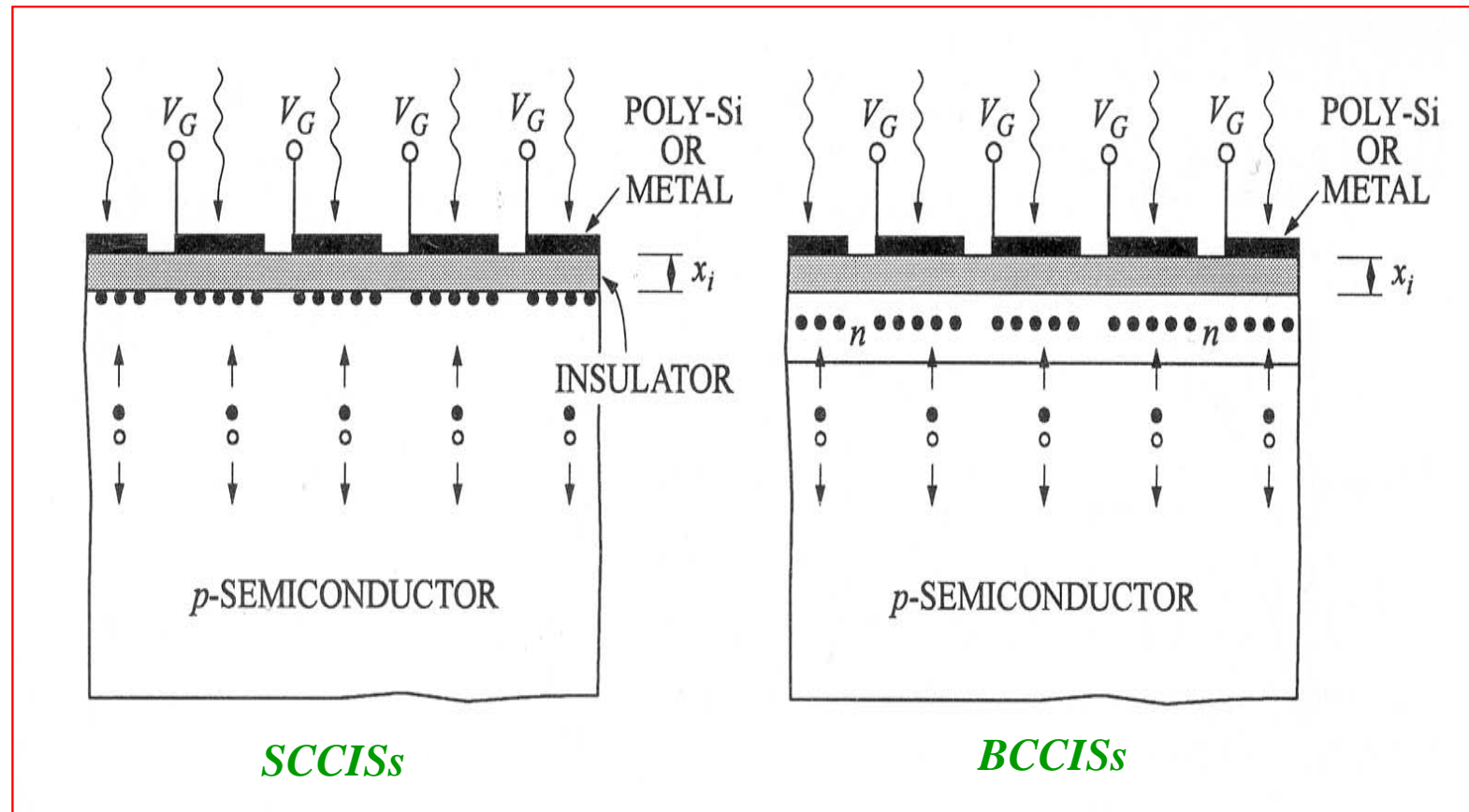


- Comme les CCDs sont par nature d'architecture série, les temps d'accès sont très réduits

Applications (suite)

- Imagerie: les caméras de télévision (caméscope également) \Leftrightarrow principale application des CCISs.
 - *Charge Coupled Image Sensor (ou Solid State Sensor)*
- Principe: transférer l'information collectée par des photo détecteurs sous format série.
- Les CCDs peuvent à la fois extraire un signal analogique mais également être sensible à la lumière.

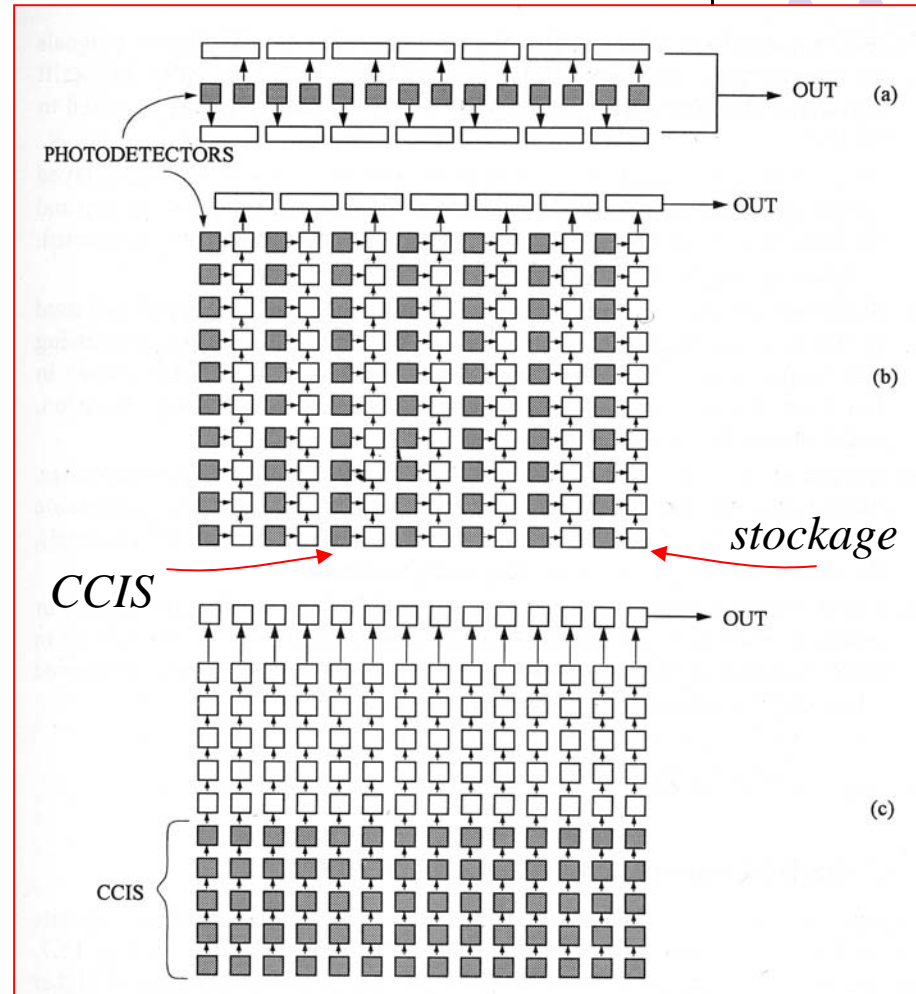
Imagerie:

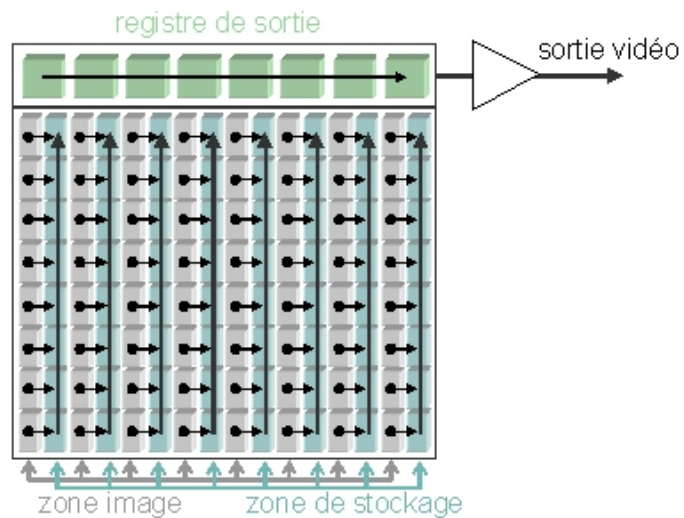


CCISs

- a) Ligne de CCDs (ou CCISs) avec 2 registres de sortie.
- b) Capteur 2D avec transfert interligne (plus rapide)
- c) Capteur 2D avec réseau de transfert (densité de pixels plus grandes mais rendu de l'image moins bon)

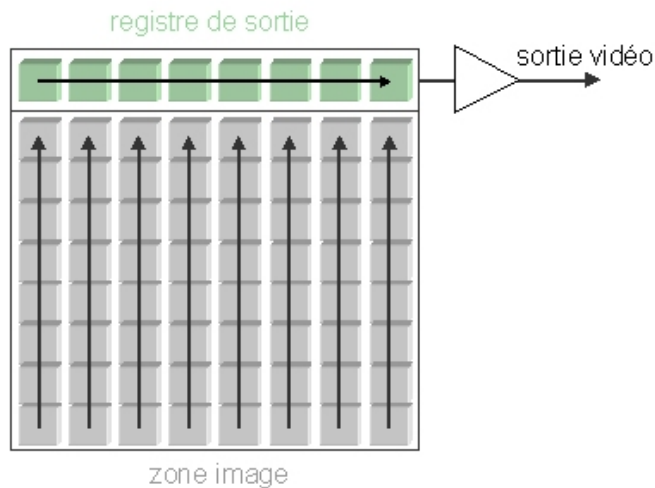
Les registres de sorties sont cadencés à une fréquence plus rapide que la fréquence de transfert interne





Transport des charges avec un capteur à transfert interligne

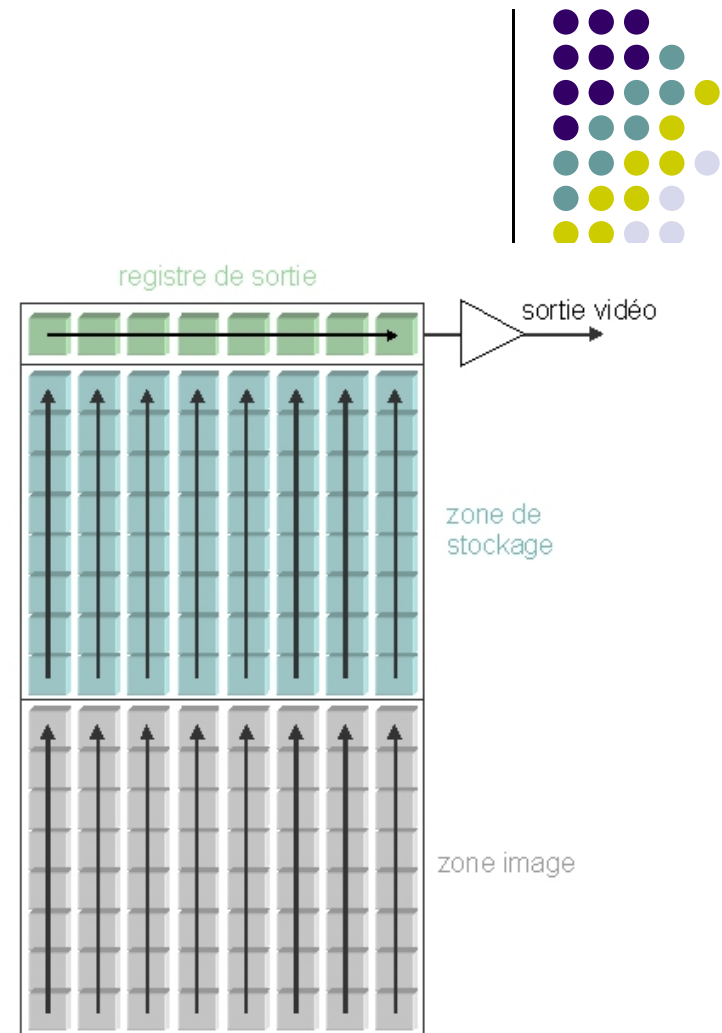
- 1) les charges sont transférées dans les colonnes de stockage
- 2) les charges sont transférées vers le registre de sortie
- 3) les charges sont évacuées en série



Transport des charges avec un capteur à transfert parallèle-série :

- 1) après le temps d'intégration, l'obturateur est fermé et les charges sont transférées dans le registre horizontal
- 2) les charges sont évacuées en série

sopnia



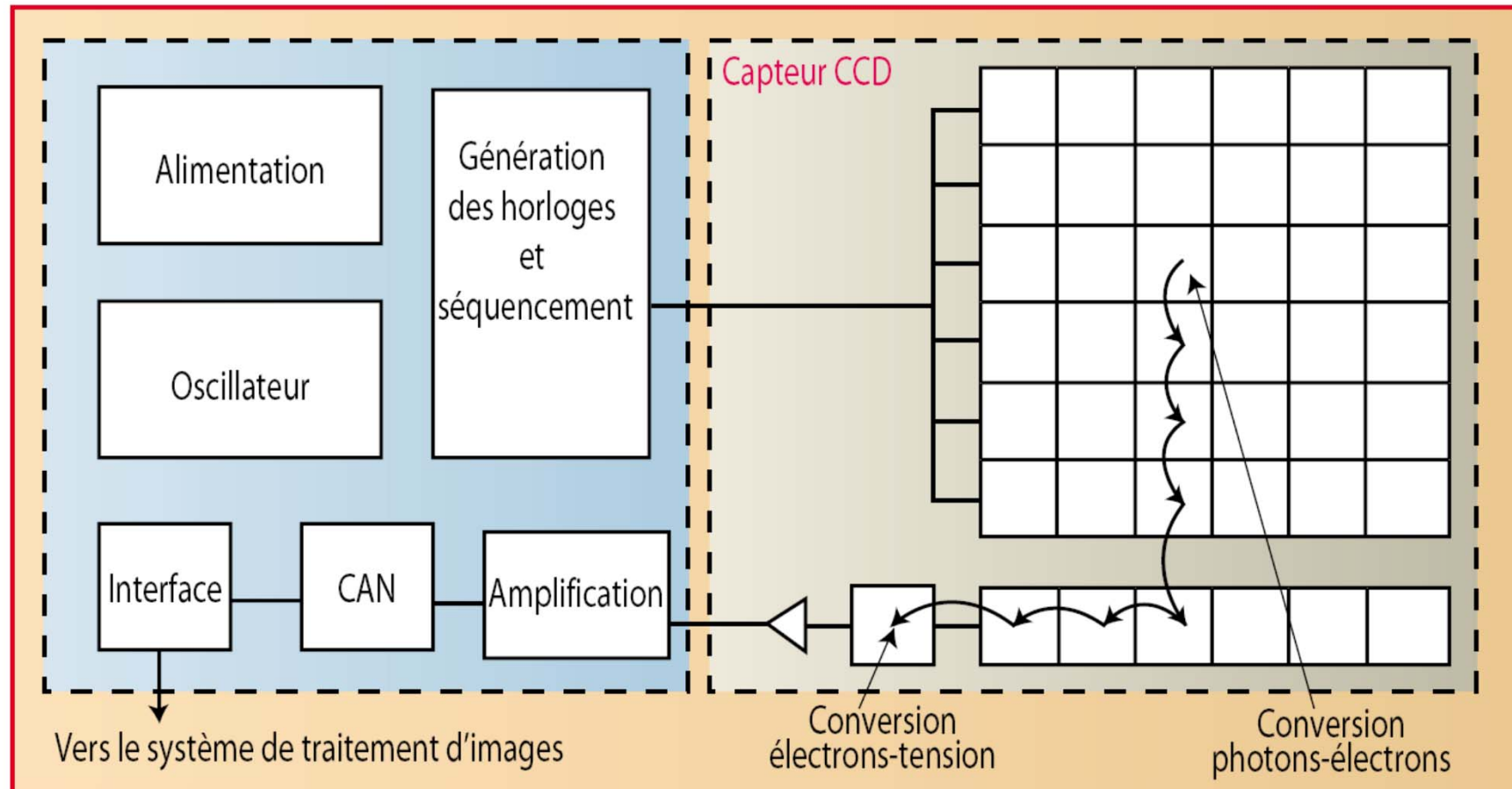
Transport des charges avec un capteur à transfert de trame

- 1) les charges sont transférées dans la surface de stockage
- 2) les charges sont transférées vers le registre de sortie
- 3) les charges sont évacuées en série

CCISs



CAMÉRA À CAPTEUR CCD

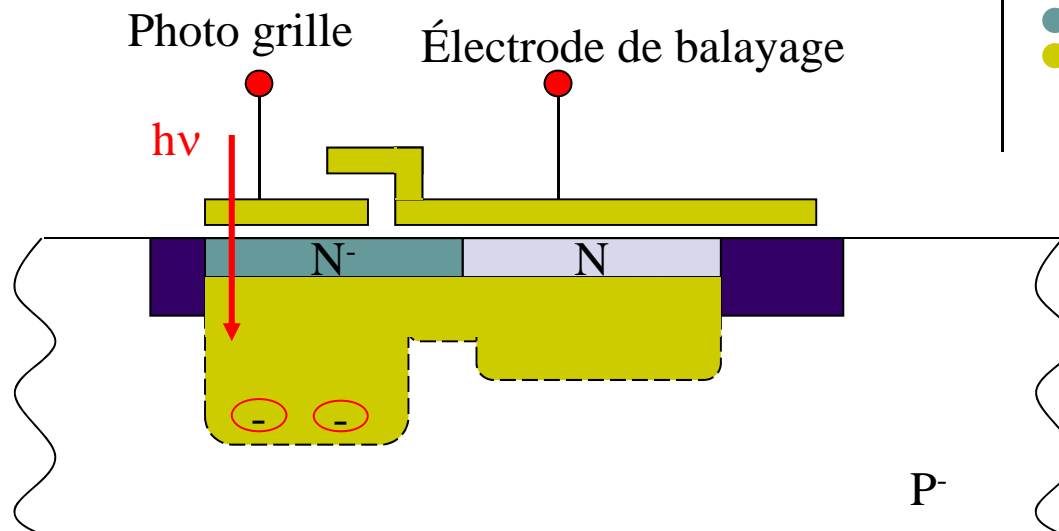


Dans une caméra CCD, les charges collectées durant le temps d'exposition sont transférées, de pixel à pixel, jusqu'à un point de sortie unique où elles sont converties en tension. La matrice est donc "lue" ligne à ligne, dans l'ordre. Le signal de sortie du composant est analogique.

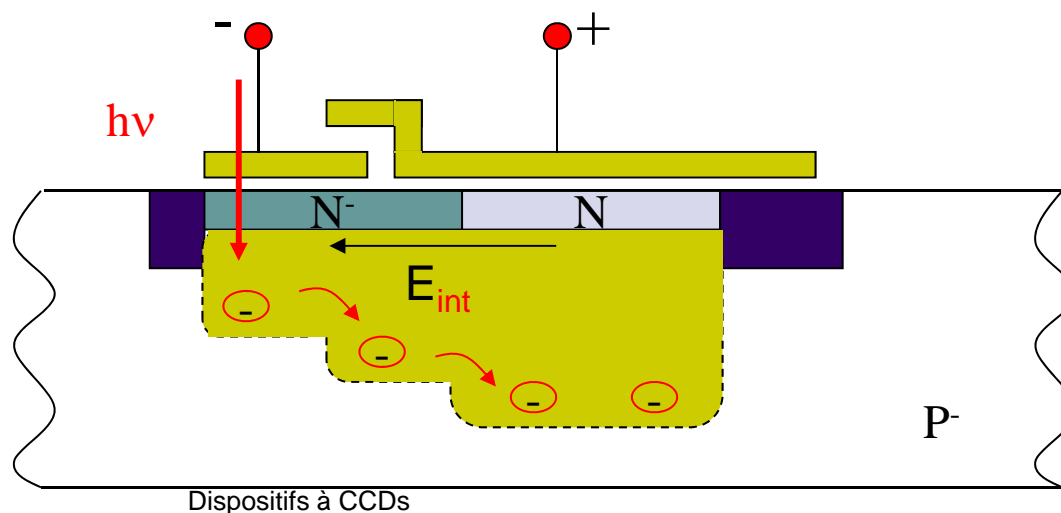
CCISs



Intégration de la lumière



Transfert au CCD



CCISs



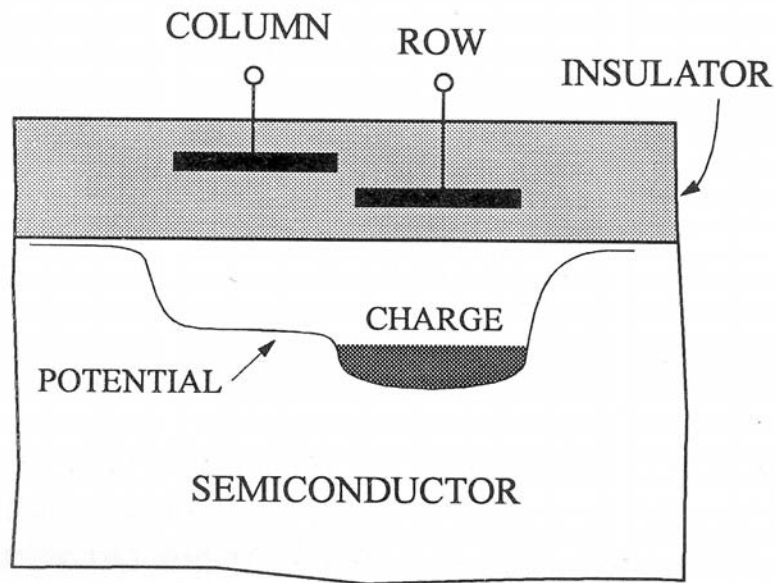
- L'architecture des CCISs va dépendre de la méthode de traitement du signal vidéo (en ligne, par paquets,...)
- Quelques exemples:
 - Amplificateur à grille flottante
 - Analyse à décharge de photodiode
 - Analyse linéaire
 - Analyse d'image
 - ...

Dispositif à injection de charges (CIDs)



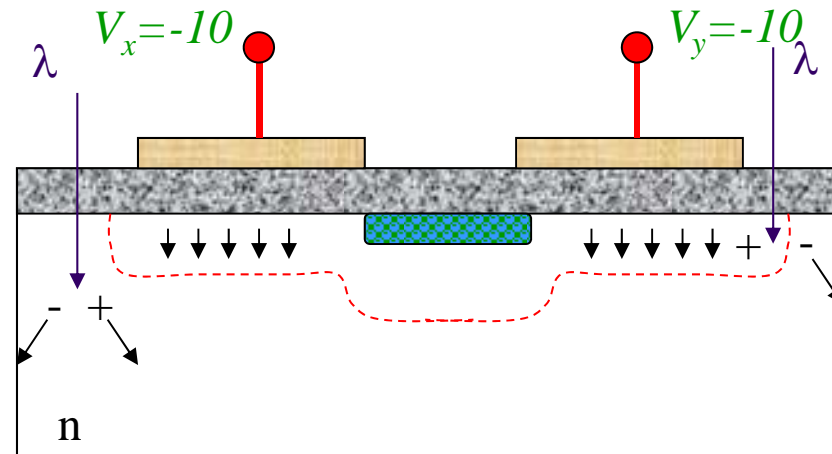
- En fait, même structure que les CCISs.
- La différence essentielle est dans le mode de lecture:
 - CCIS: transfert latéral des charges
 - CID: transfert des charges dans le substrat
- Dans le mode « image », l'adressage x-y est assuré par la réalisation de 2 puits.

Dispositif à injection de charges (CIDs) (*d'après Ng*)



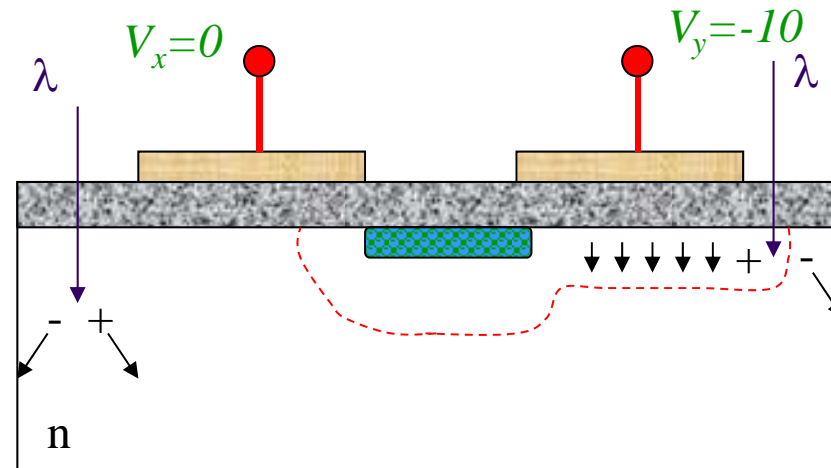
- *Les 2 puits sont très proches, les photo - porteurs peuvent être transférés d'une cellule à l'autre.*
- *Lorsque les deux grilles sont polarisées de telle sorte que la surface est en accumulation, les charges sont injectées vers le substrat.*

Principe du CID



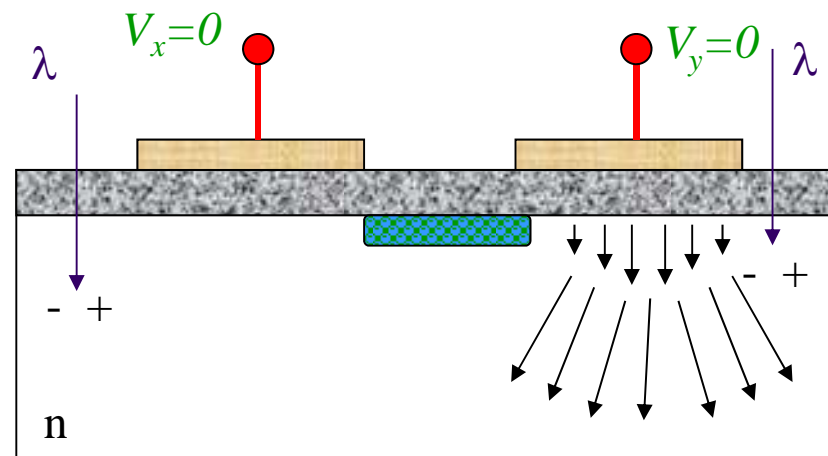
- *Les deux MOS sont en inversion (en fait déplétion profonde) ⇔ les photo – porteurs sont collectés sous les deux grilles.*

Principe du CID



- *Une des 2 grilles est amenée à « 0 » \Leftrightarrow les charges s'accumulent sous une seule grille.*

Principe du CID

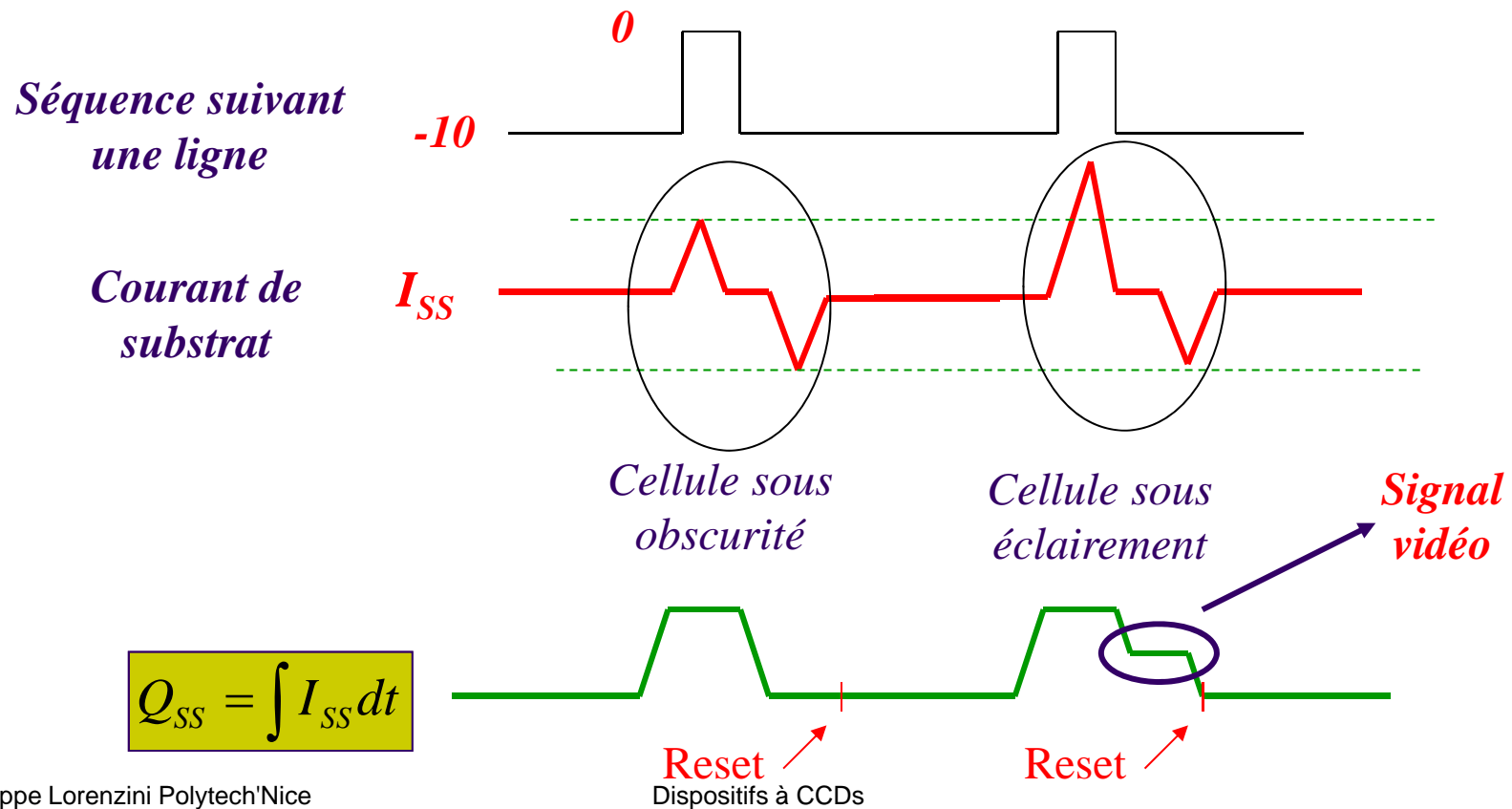


• *La polarisation a disparu \Leftrightarrow les charges sont évacuées par le substrat \Leftrightarrow un courant apparaît dans le substrat proportionnel à la charge donc à la lumière.*



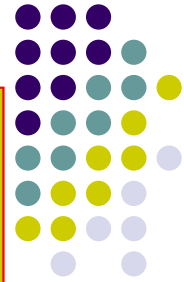
Principe du CID

Signaux de commande de lecture de réseau , pour un axe de lecture par exemple x



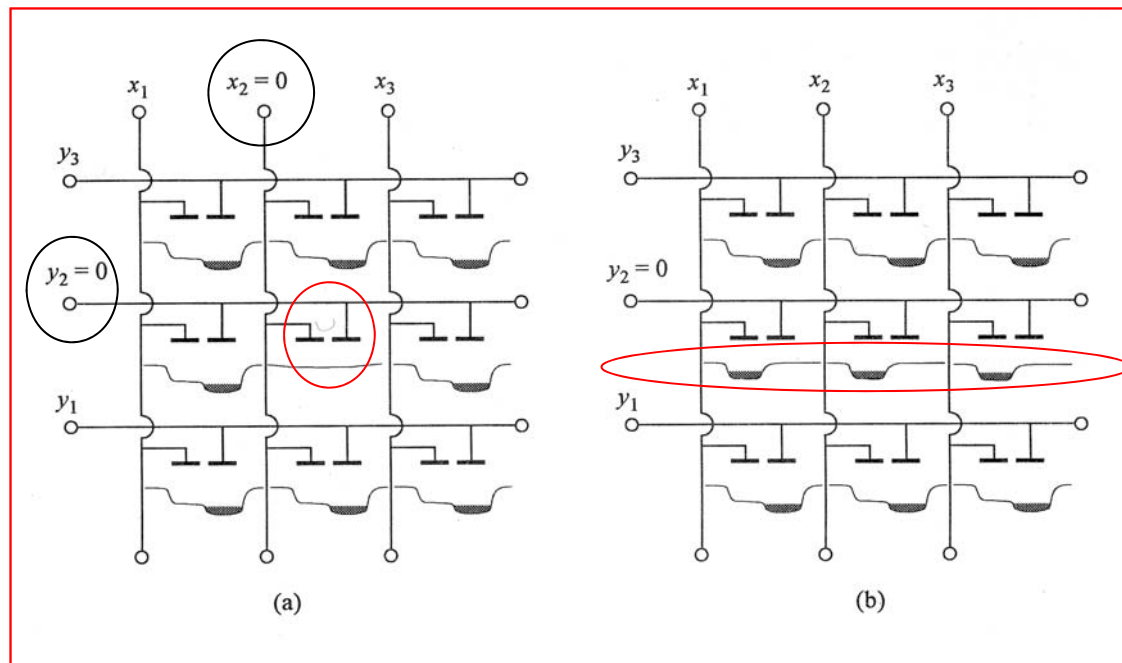
Dispositif à injection de charges (CIDs)

(d'après Ng)



Pixel : point image

- Accès aléatoire
- Pas de transfert obligatoire
- Efficacité de transfert non critique



Pixel (2,2) sélectionné

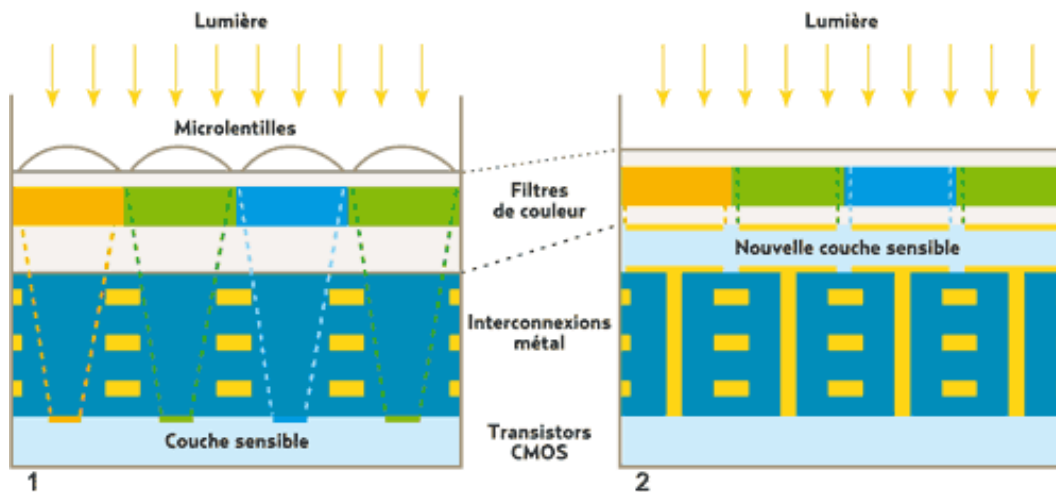
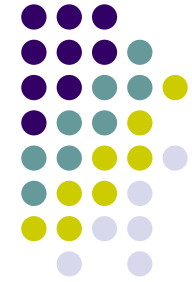
Ligne y_2 sélectionnée



Les CCD en résumé

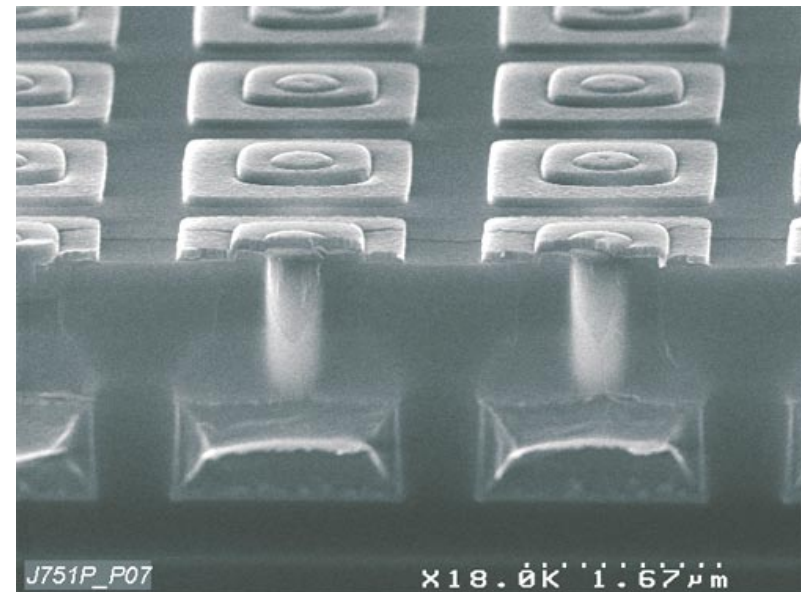
- Excellentes performances:
 - Résolution / vitesse / Bruit / Uniformité
 - Maturité / marché bien identifié
 - Technologie de choix pour:
 - caméscopes haut de gamme et caméras numériques
 - science, astronomie, médical, ...
- Mais:
 - plusieurs sources de tension
 - consommation
 - technologie propriétaire
 - pas d'électronique intégrée
 - Rendement faible (50% de la surface : métal)

Surface 100% utile ! (Leti-CEA/STm)



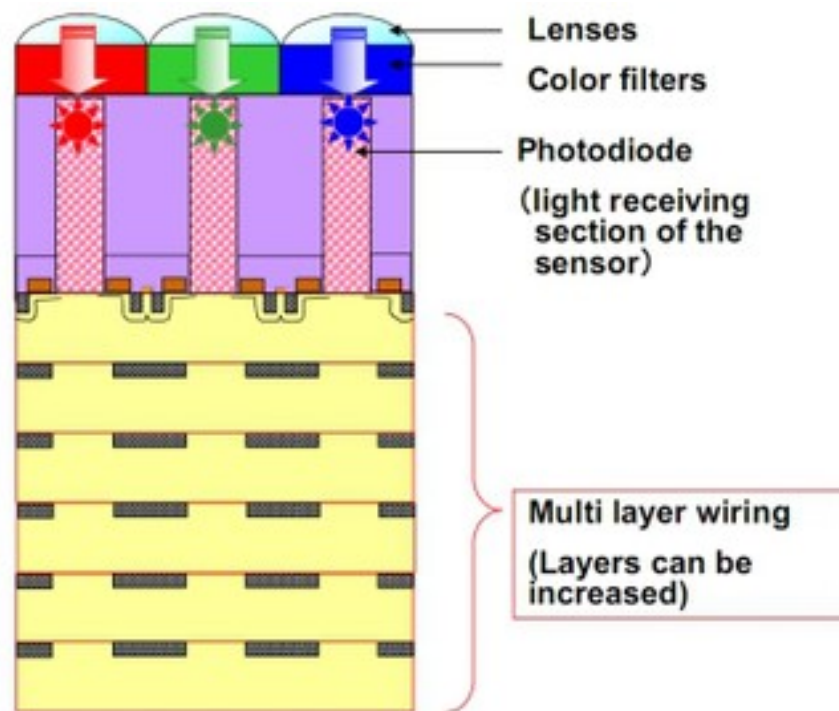
classique

innovant



<http://www.cea-technologies.com/article/article.php?article=579#>

capteur CMOS Toshiba 14.6 mégapixels



The lenses are attached to the back side of a substrate with a planed surface, and deliver light directly to the photodiodes. With no interference from wiring, light sensitivity and overall performance are boosted.

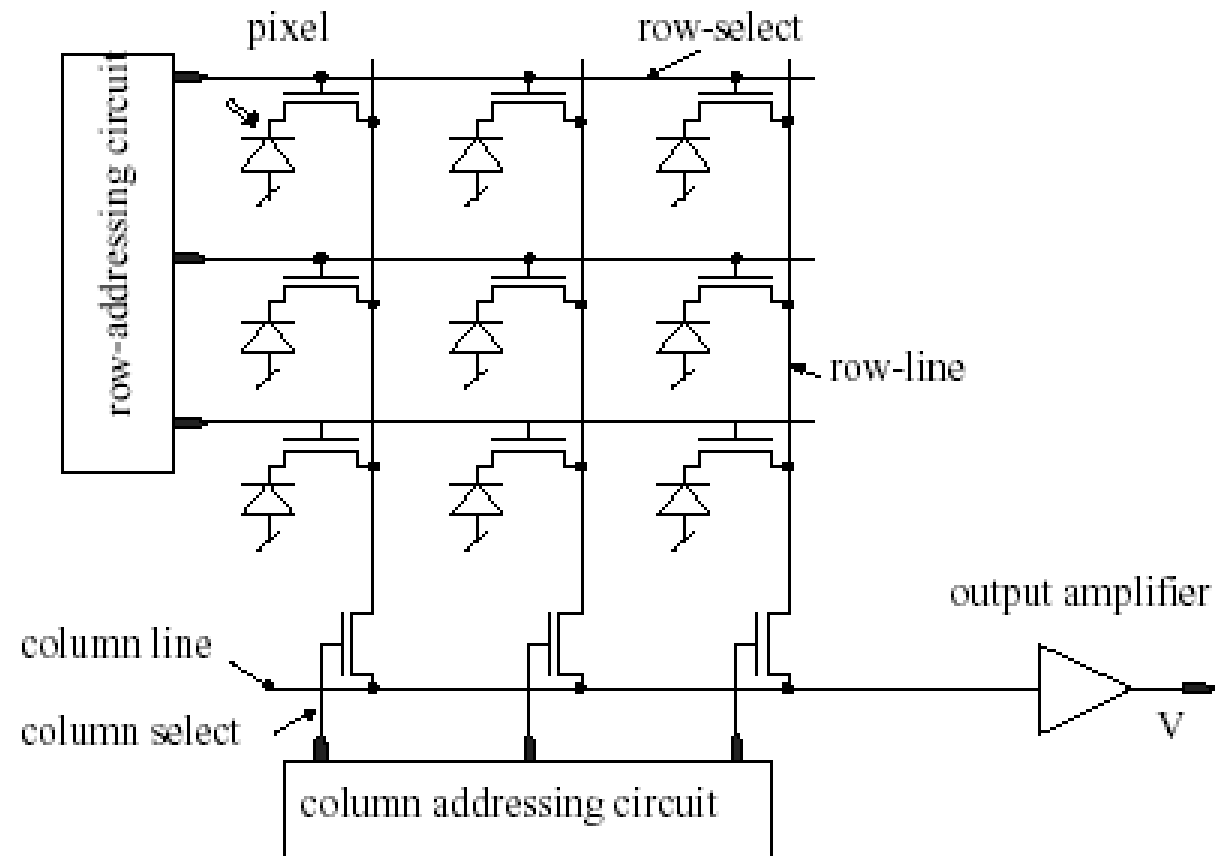


Les capteurs CMOS

- Avantages:
 - Procédés de fab. Standards
 - Consommation (/100 CCD)
 - Taille:
 - Ressources en Design
 - Pixels adressables
 - Intégration « on chip » du traitement du signal
- Inconvénients:
 - Courant d'obscurité
 - Bruit
 - uniformité



Structures

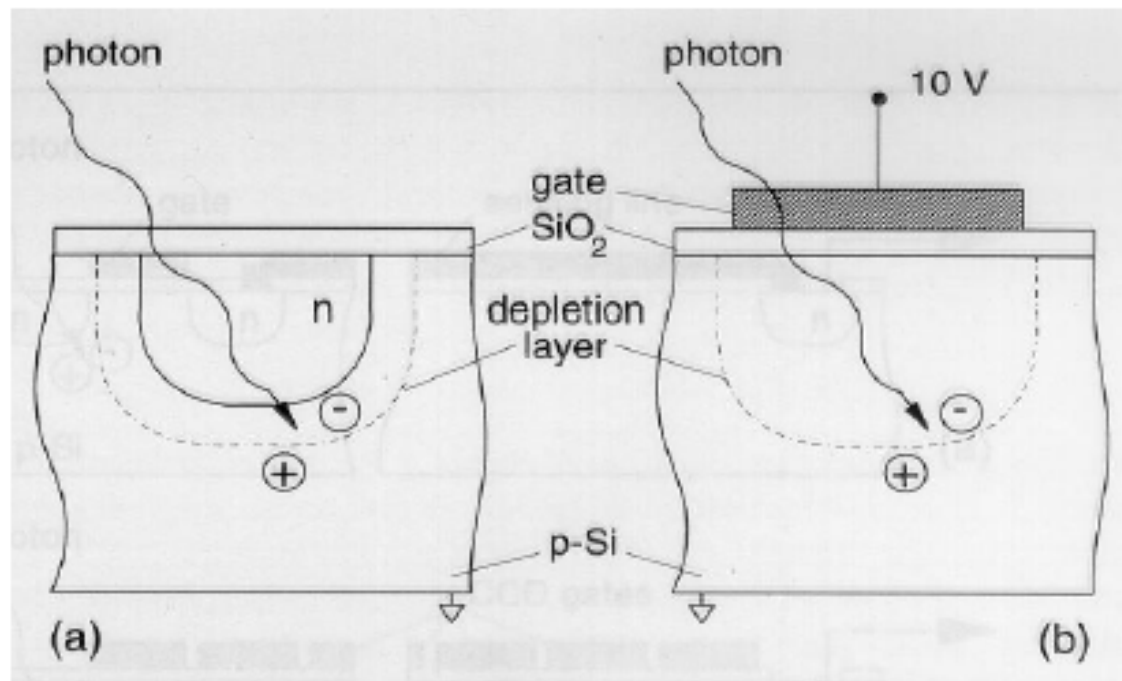


Structures: collection des charges



pn junction
photodiode array

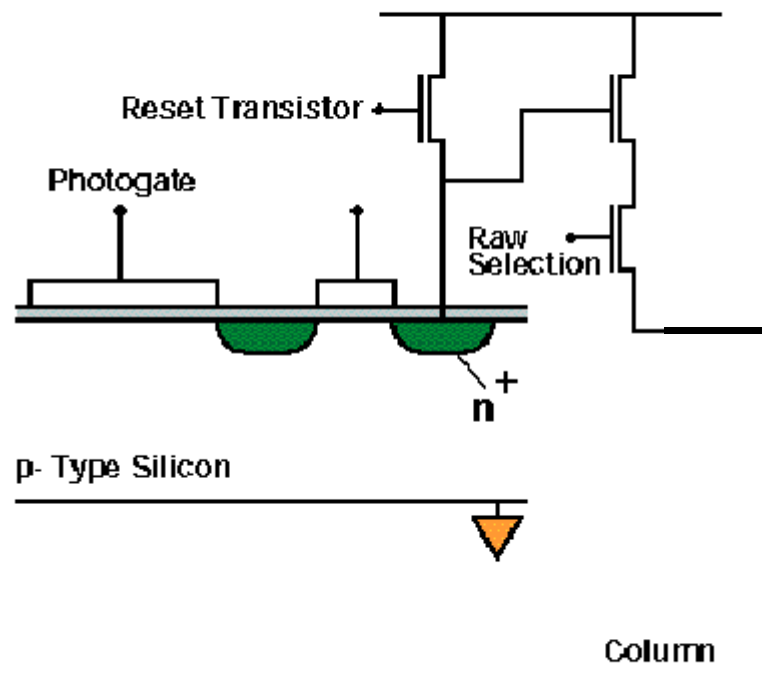
MOS Capacitor
photogate



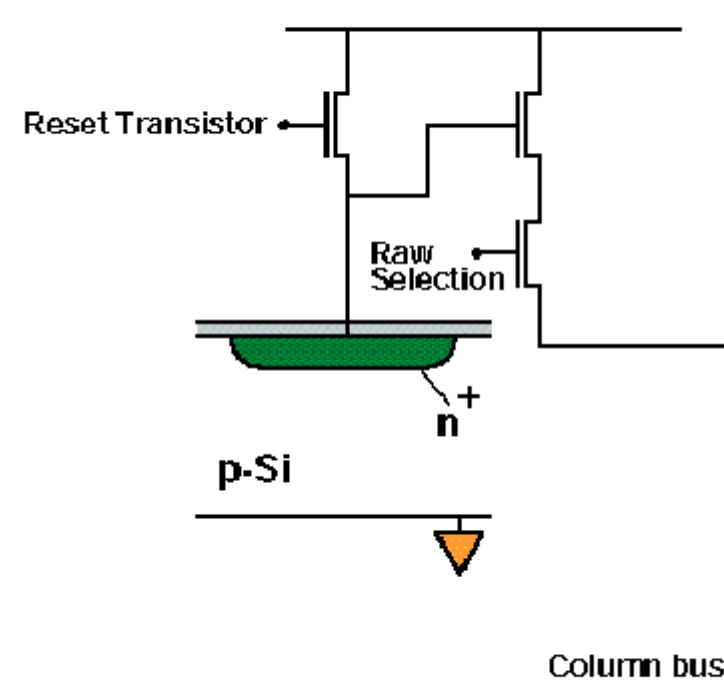
Lecture du signal:



Photogate APS



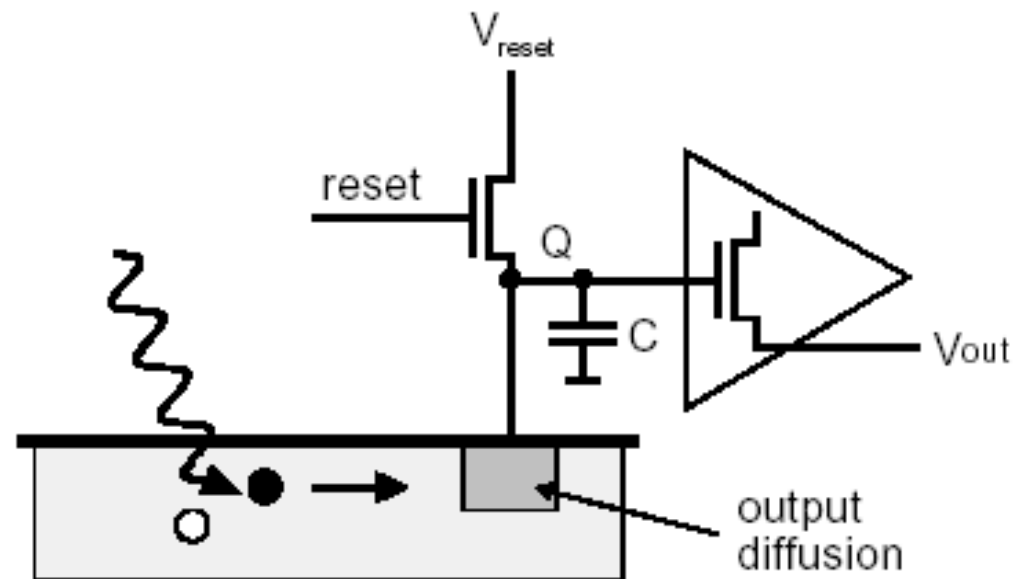
Photodiode APS





Output signal: $V_{out} = Q / C$

For $C = 40 \text{ fF}$, conversion gain: $q / C = 4 \mu\text{V/e}$



Bibliographie



- *Kwok K. Ng*, « complete guide to semiconductor devices », McGraw-Hill, 1995
- *H. Lilen*, « circuits intégrés JFET-MOS-CMOS, principes et applications », éditions radio, 3^e édition, 1979
- *H. Mathieu*, « Physique des semiconducteurs et des composants électroniques », Masson, 4^e édition, 1998.