

EXAMEN D'ARCHITECTURE DES ORDINATEURS

L1 – HLEE202 – Session 1

25/05/2020 – Durée : 1h – 14h à 15h

Répondez aux questions uniquement dans les cadres
Vous devez renvoyer votre copie en pdf au plus tard à 15h05

Nom :
Prénom :
Groupe :

Problème 1 : Architecture

On considère la machine dont la structure est donnée dans la Figure 1.

Question 1-1 :

Quelle est la séquence de signaux nécessaire à la réalisation du cycle Fetch (cycle Fetch de cours, i.e. **pas d'incréméntation du compteur ordinal**).

Ph1 :
Ph2 :
Ph3 :

Question 1-2 :

Donnez un schéma explicatif (Mémoire et unité de traitement) ainsi que la séquence de signaux nécessaire à la réalisation des instructions suivantes :

LOAD A, Indirect Etendue, RA

Ph1 à 3 : Fetch de cours
Ph4 :
Ph5 :

STORE B, Indexé, RA

Ph1 à 3 : Fetch de cours
Ph4 :
Ph5 :

ADD B, Immédiat Etendue, RA

Ph1 à 3 : Fetch de cours

Ph4 :

Ph5 :

JUMP, Direct, RA

Ph1 à 3 : Fetch de cours

Ph4 :

Ph5 :

JUMP C, Relatif, RA

Ph1 à 3 : Fetch de cours

Ph4 :

Ph5 :

Problème 2 : Décodage d'instructions

Donnez et expliquez le schéma général du décodage d'instructions.

Donnez et expliquez le schéma du décodeur microprogrammé.

Programmez les instructions suivantes que vous avez codé dans la première question :

LOAD A, Indirect Etendue, RA

COP MA = 107

JUMP, Direct, RA

COP MA = 221

JUMP C, Relatif, RA

COP MA = 234

dans un décodeur microprogrammé en utilisant le tableau suivant. Pensez aussi à y ajouter le cycle Fetch.

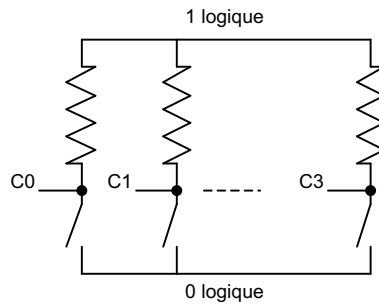
		AdrSuiv	SeIMS	Cond	FIN	Ordres
Ph4	0					
	107					
	221					
	234					
Phi pour i>4	349					
	350					
	351					
	352					
	353					
	354					
	355					
	356					
	357					
	358					
	359					
	360					
	361					
	362					
	363					
	364					
	365					
	366					
	367					
	368					
	369					
	370					
	371					
	372					
	373					
	374					
	375					
Fetch	497					
	498					
	499					
	500					

Problème 3 : PIO

On veut déclencher un programme d'alarme à l'adresse 0500 (en hexadécimal) **dès qu'un des quatre interrupteurs est fermé.**
On dispose, pour cela, d'un PIO dont les registres ont pour adresses :

Adresse *RC* → 01E0

Adresse *RD* → 01E2



Choisir le mode de fonctionnement pour le PIO.

Donnez le schéma de câblage entre le système à contrôler et le PIO

Donnez le programme de configuration.

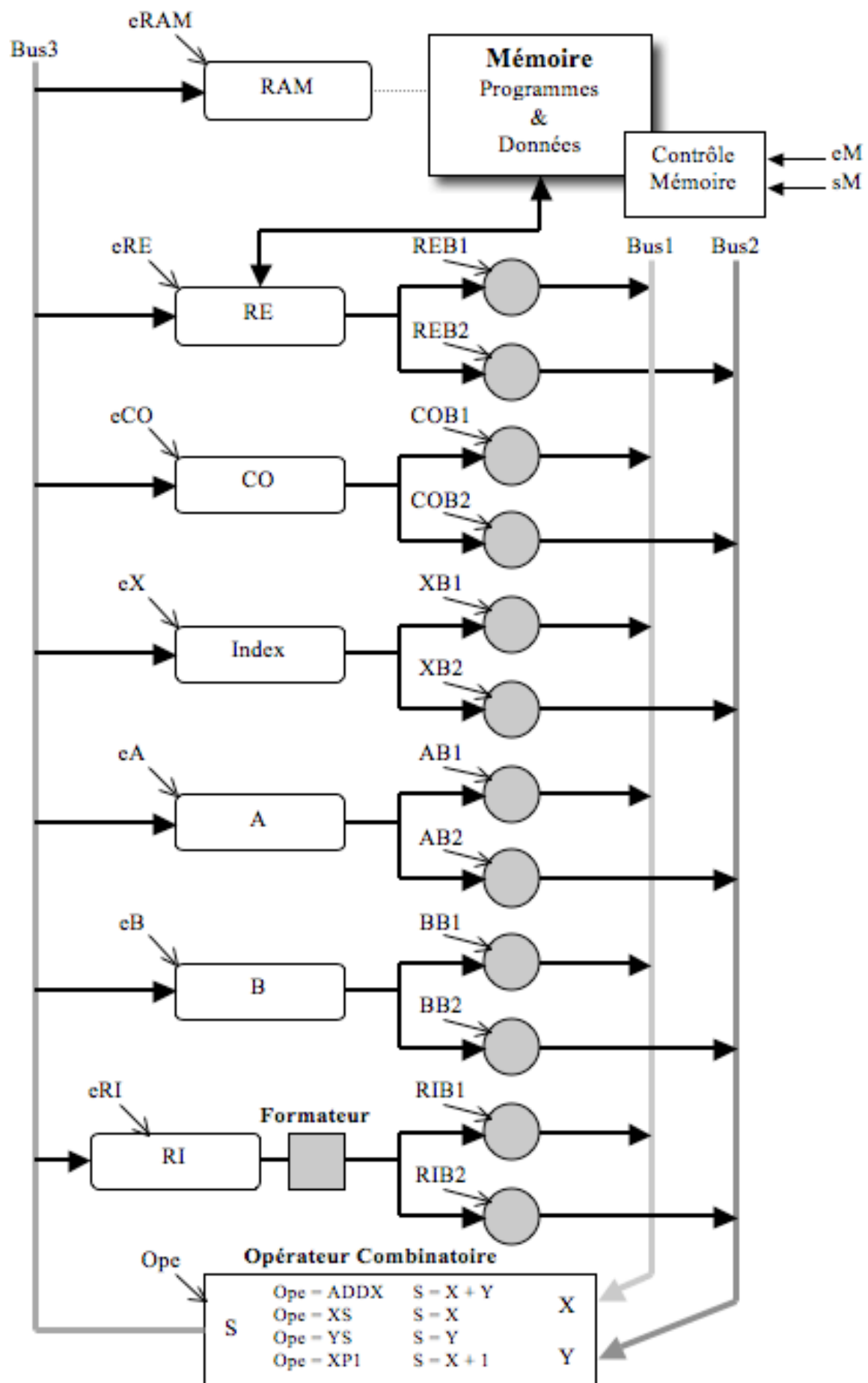


Figure 1 : Structure de la machine

MEMENTO DE L'INTERFACE UNIVERSEL - PIO

Mode

7	6	5	4	3	2	1	0
m	m	x	x	1	1	1	1

m m = 00 → Mode 0 Sortie
 01 → Mode 1 Entrée
 10 → Mode 2 E/S bidirectionnelle
 11 → Mode 3 Contrôle d'état

Vecteur

Le vecteur d'interruption est toujours pair.

Interruption

7	6	5	4	3	2	1	0
A	x	x	x	0	0	1	1

A = 0 → désarmé
 1 → armé

En mode 3

7	6	5	4	3	2	1	0
A	F	V	M	0	1	1	1

A = 0 → désarmé
 1 → armé
F = 0 → une valeur active suffit
 1 → toutes valeurs actives sont nécessaires
V = 0 → valeur active = 0
 1 → valeur active = 1
M = 0 → pas d'entrée masquée
 1 → il y a des entrées masquées

Définition du masque des entrées (si des entrées doivent être masquées)

7	6	5	4	3	2	1	0
.	.	.	mi

mi = 0 → Ai non masquée
 1 → Ai masquée

Définition du sens des connexions (immédiatement si choix du mode 3)

7	6	5	4	3	2	1	0
.	.	.	si

si = 0 → Ai est une sortie
 1 → Ai est une entrée