# **ARHITECTURA CALCULATOARELOR**

# **PROCESORUL MIPS, PIPELINE**

# **VERSIUNE PE 16 BIȚI**

STUDENTĂ: ROTARIU LAURA-ALEXANDRA

GRUPA: 30224-2

## Descrierea elementelor funcționale și nefuncționale

Codul scris se compilează fără erori și se generează fișierul bit pentru arhitectura pipeline top-level(test\_env). Proiectul MIPS16-ciclu unic este funcțional. Pentru cel MIPS16-Pipeline am realizat modificările necesare transformării celui ciclu unic în varianta pipeline și am reparat hazardurile de date și cele de control care apar, dar neavând acces la o plăcuță, varianta de program fără hazarduri nu a fost testată pe plăcuță.

Programul MIPS parcurge un șir de 10 numere și pentru fiecare număr se face XOR cu un alt număr. Dacă rezultatul este zero, se face operația logică OR cu un alt număr și se adaugă la sumă, altfel se face AND cu un alt număr și apoi se adaugă rezultatul la sumă și după 10 iterații se salvează suma in memorie.

## Descrierea problemelor întâmpinate

Nu am întâmpinat probleme la realizarea procesorului MIPS16, varianta pipeline.

1. Modificări particulare pentru instrucțiunile alese

Pentru instrucțiunile suplimentarea alese (de tip R- XOR și SLT și de

tip I- ANDI și ORI) nu a trebuit să fac modificări particulare.