

5.2 指令执行过程

指令周期

- 概念
 - CPU从主存中每取出一条指令所需要的全部时间称为指令周期，即CPU完成一条指令的时间
 - 一个指令周期包含多个机器周期，一个机器周期包含若干个时钟周期，是CPU操作的基本单位
 - 每个指令周期内的机器周期数可以不等，每个机器周期内的节拍数可以不等
- 基本组成
 - 取指周期：取出指令
 - 间址周期：取出有效地址
 - 执行周期：取出操作数
 - 中断周期：保存程序断点
- 不同指令的指令周期
 - 无条件转移指令，不需要访存，所以只有取指周期、执行周期
 - 对于间接寻址的指令，首先要进行访存，取出有效地址，根据有效地址取出操作数，所以其具有间址周期
 - 当CPU采用中断方式实现主机和I/O设备的信息交换的时候，CPU在每次指令执行结束前都要发出中断查询信号，所以需要中断周期

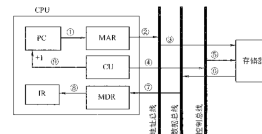


图 5.4 取指周期的数据流

取指周期

- PC-->MAR-->地址总线-->主存
- CU发出控制信号-->控制总线-->主存
- 主存-->数据总线-->MDR-->IR(存放指令)
- CU发出读命令-->PC内容加1

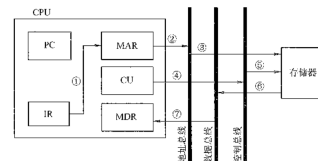


图 5.5 一次取指周期的数据流

指令周期的数据流

间址周期

- Ad (IR) (或MDR) ----> MAR----> 地址总线----> 主存
- CU发出读命令-->控制总线-->主存
- 主存-->数据总线-->MDR (存放有效地址)

执行周期

- 执行周期根据IR中的数据 and ALU操作的产生执行结果，不同指令的执行过程不同

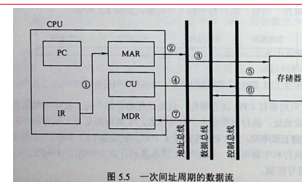


图 5.5 一次取指周期的数据流

中断周期

- CU控制将SP减1, SP-->MAR-->地址总线-->主存
- CU发出写命令-->控制总线-->主存
- PC-->MDR-->数据总线-->主存 (程序断点存入主存)
- CU (中断服务程序的入口地址) ----> PC

指令执行方案

- 单指令周期
 - 所有指令完成时间相同
 - 指令串行执行，指令周期取决于最长指令执行时间
 - 降低了系统整体运行速度
- 多指令周期
 - 不同类型的指令选用不同的执行步骤完成
 - 指令串行执行，对于不同指令分配不同的周期
- 流水线方案
 - 指令之间并行，将每个时钟周期都利用起来
 - 尽量让多个指令并行运行

cisc可以通过优化实现流水线 risc必须要实现流水线