

7.4 IO方式（下）

多重中断和中断屏蔽技术

处理中断的时候又来了中断 套娃

多重中断功能具备的条件

中断服务程序中设置开指令

优先级高的中断源有权中断优先级低的中断源

DMA方式

概述

DMA方式是一种完全由硬件进行成组信息传送的控制方式，DMA方式在外设与内存之间开辟一条“直接数据通道”

适用于磁盘机 磁带机等高速设备

硬件开销大

它使主存与CPU的固定联系脱钩，主存既可被CPU访问，又可被外设访问

在数据块传送时，主存地址的确定、传送数据的计数等都由硬件电路直接实现

特点

主存中要开辟专用缓冲区，及时供给和接收外设的数据

DMA传送速度快，CPU和外设并行工作，提高了系统效率

DMA在传送开始前要通过程序进行预处理，结束后要通过中断方式进行后处理

主存地址计数器：存放要交换数据的主存地址

传送长度计数器：记录传送数据的长度，计数溢出时，数据即传送完毕，自动发中断请求信号

数据缓冲寄存器：暂存每次传送的数据

组成

DMA请求触发器：I/O发出控制信号，使得DMA请求触发置位

“控制/状态”逻辑：由控制和时序电路及状态标志组成，用于指定传送方向，修改传送参数，并对DMA请求信号和CPU响应信号进行协调和同步。

中断机构：当一个数据块传送完毕后触发中断机构，向CPU提出中断请求

传送方式

停止CPU访问主存：CPU放弃地址线、数据线和有关控制线的使用权，DMA接口获得总线控制权

DMA与CPU交替访存：这种方式适用于CPU的工作周期比主存存取周期长的情况

周期挪用（或周期窃取）

CPU不在访存，I/O的访存请求与CPU未发 生冲突

CPU正在访存，此时必须待存取周期结束后，CPU再将总线占有权让出

I/O和CPU同时请求访存，出现访存冲突，此时CPU要暂时放弃总线占有权，由I/O设备挪用 一个或几个存取周期

传送过程

预处理：由CPU完成一些必要的准备工作（寄存器置初值、设置传送方向、启动该设备）

数据传送：DMA的数据传输可以以单字节（或字）为基本单位，也可以以数据块为基本单位，数据传送阶段完全由DMA（硬件）控制

后处理：DMA控制器向CPU发送中断请求，CPU执行中断服务程序做DMA结束处理

DMA方式与中断方式的区别

中断方式是程序的切换，需要保护和恢复现场 DMA方式除了预处理和后处理，其他时候不占用CPU的任何资源

中断请求的响应只能发生在每条指令执行完毕时 DMA 请求的响应可以发生在每个机器周期结束时

中断传送过程需要CPU的干预 DMA传送过程不需要CPU的干预，适合于高速外设的成组数据传送

DMA请求的优先级高于中断请求

中断方式具有对异常事件的处理能力 中断方式具有对异常事件的处理能力

中断方式具有对异常事件的处理能力 DMA方式靠硬件传送