

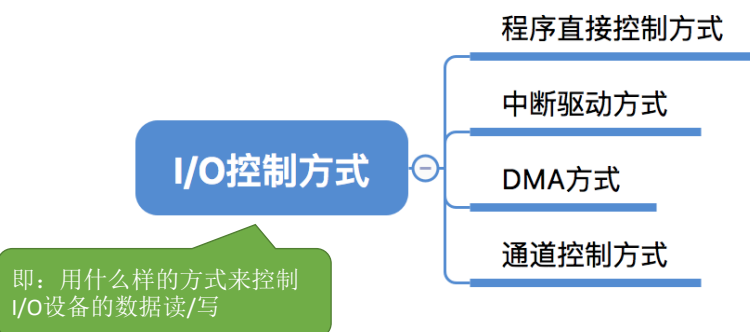
本节内容

I/O控制方式

王道考研/CSKAOYAN.COM

1

知识总览

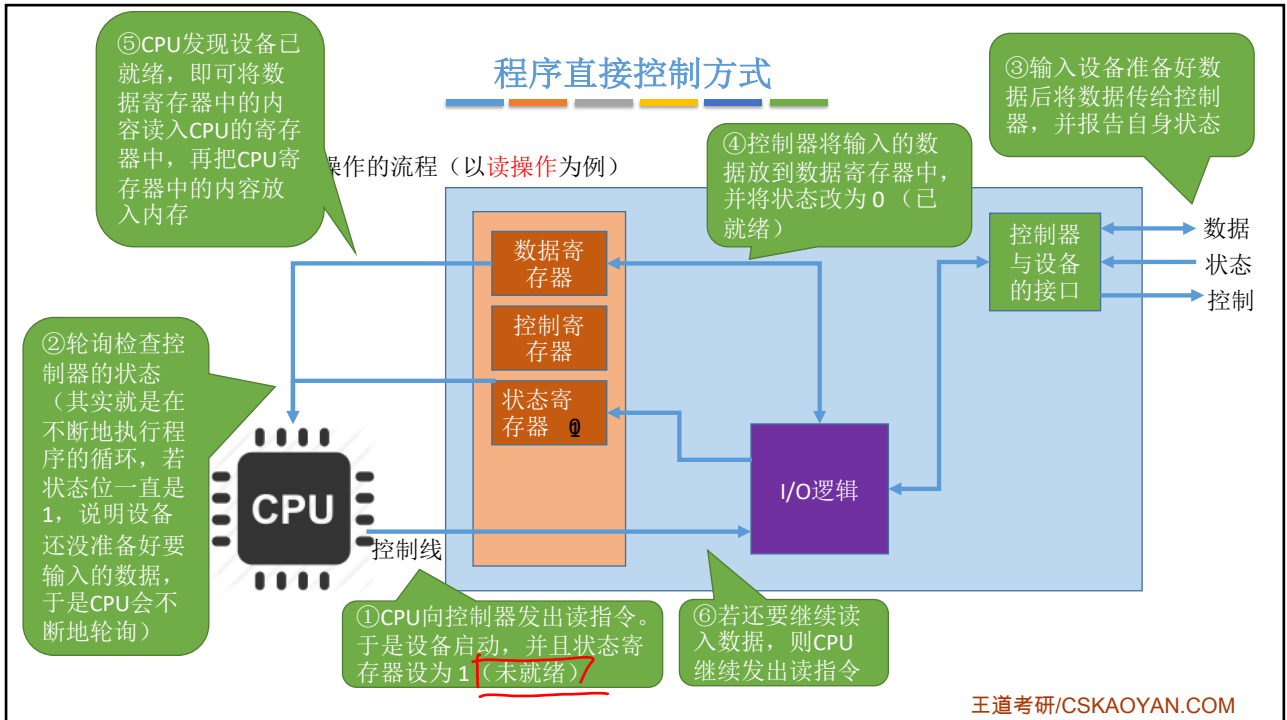


需要注意的问题：

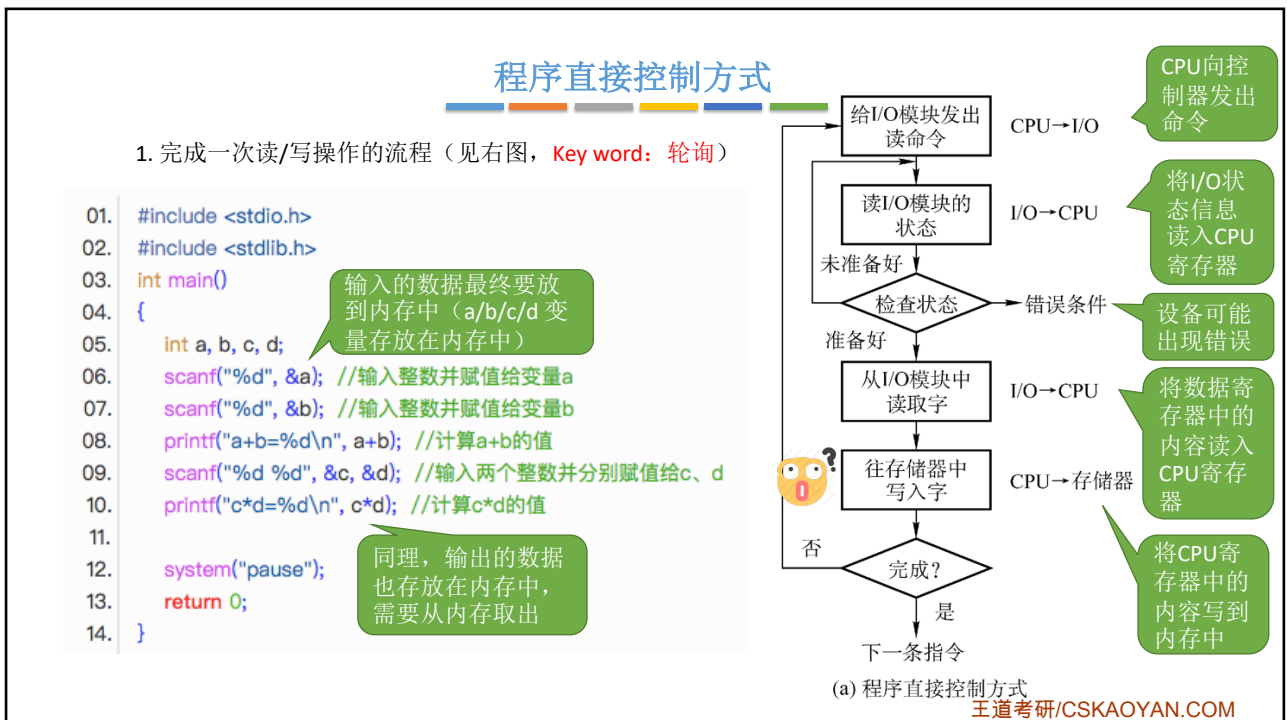
1. 完成一次读/写操作的流程；
2. CPU干预的频率；
3. 数据传送的单位；
4. 数据的流向；
5. 主要缺点和主要优点。

王道考研/CSKAOYAN.COM

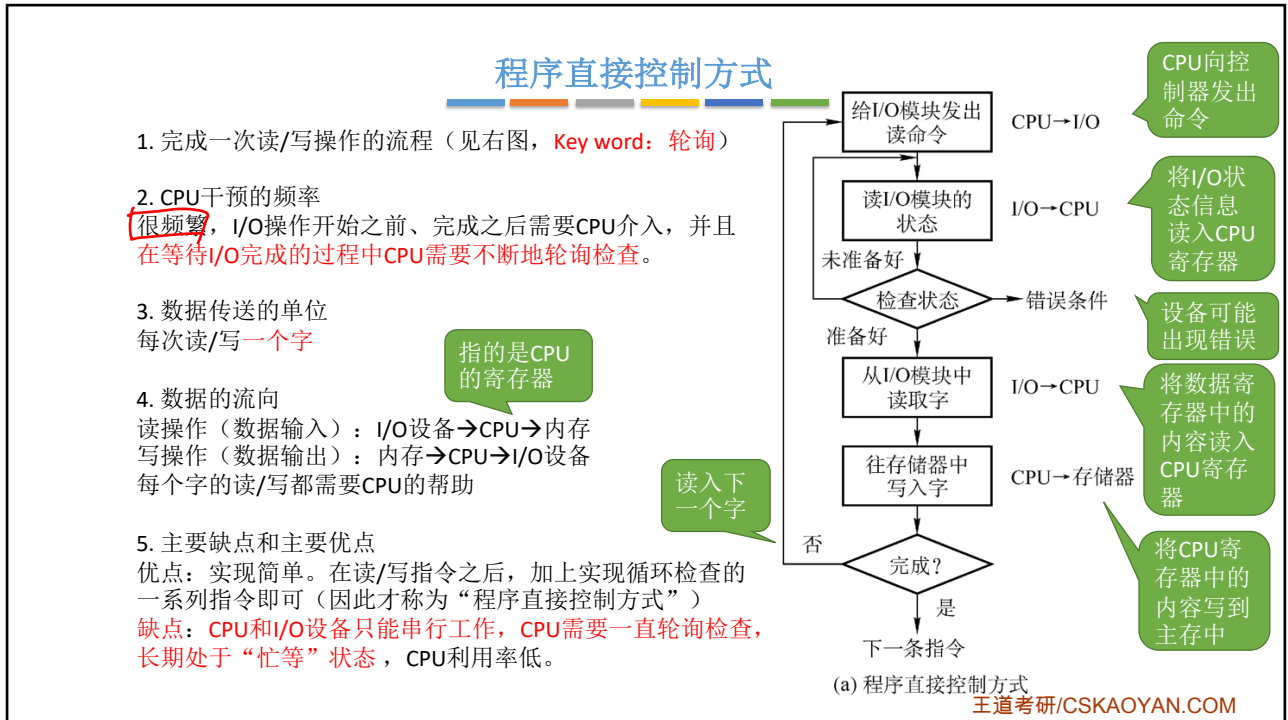
2



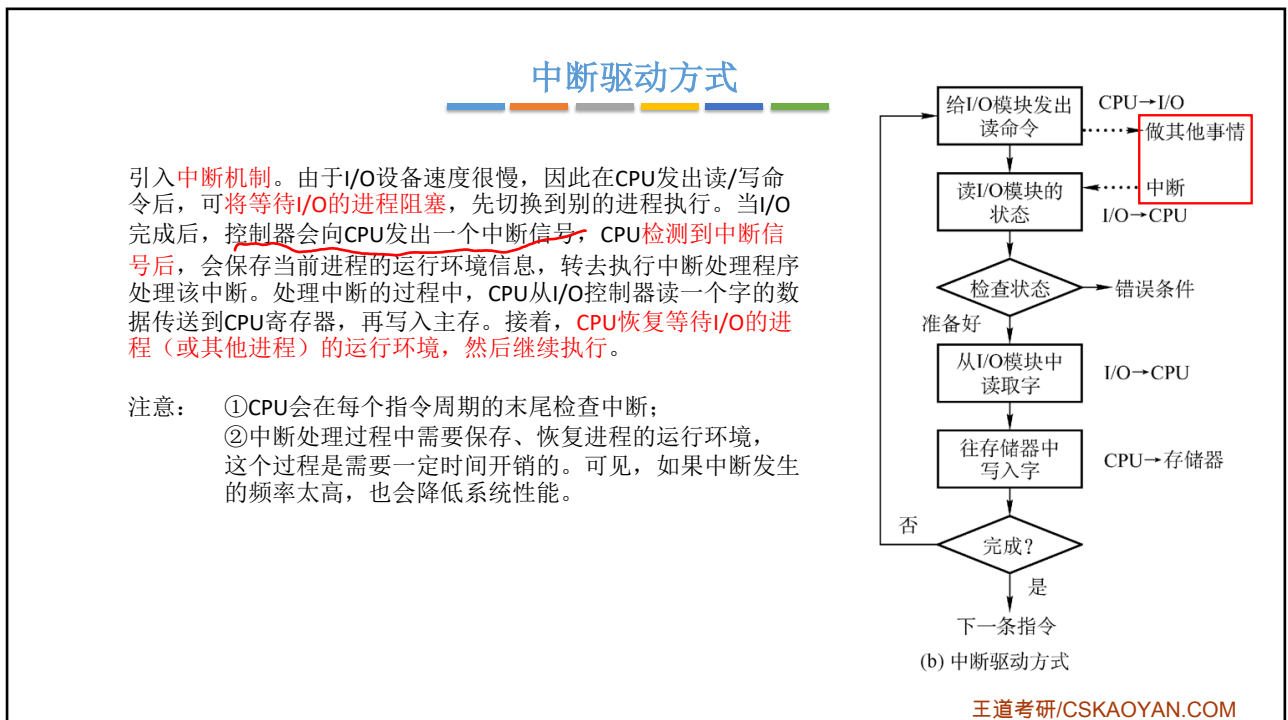
3



4



5



6

中断驱动方式

1. 完成一次读/写操作的流程（见右图，**key word: 中断**）

2. CPU干预的频率

每次I/O操作开始之前、完成之后需要CPU介入。

等待I/O完成的过程中CPU可以切换到别的进程执行。

3. 数据传送的单位

每次读/写一个字

4. 数据的流向

读操作（数据输入）：I/O设备→CPU→内存

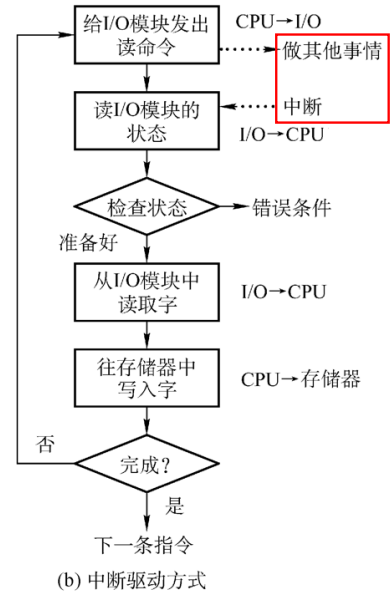
写操作（数据输出）：内存→CPU→I/O设备

5. 主要缺点和主要优点

优点：与“程序直接控制方式”相比，在“中断驱动方式”中，I/O控制器会通过中断信号主动报告I/O已完成，CPU不再需要不停地轮询。

CPU和I/O设备可并行工作，CPU利用率得到明显提升。

缺点：每个字在I/O设备与内存之间的传输，都需要经过CPU。而频繁的中断处理会消耗较多的CPU时间。**进程切换时间开销大**



王道考研/CSKAOYAN.COM

7

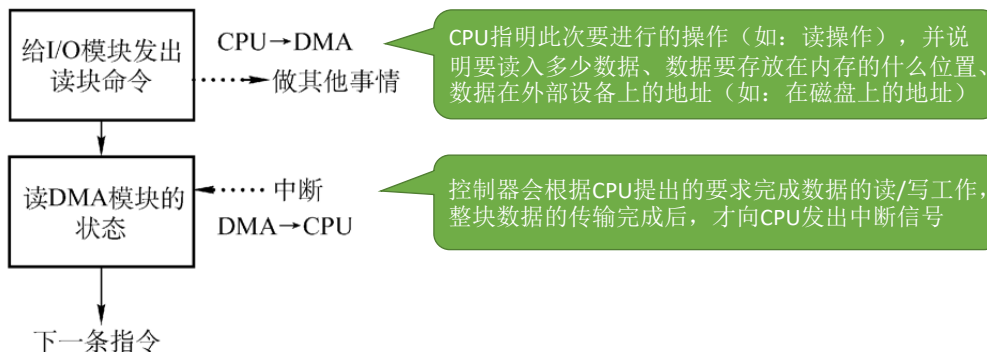
DMA方式

与“中断驱动方式”相比，**DMA方式**（Direct Memory Access，**直接存储器存取**。主要用于块设备的I/O控制）有这样几个改进：

①数据的传送单位是“块”。不再是一个字、一个字的传送；

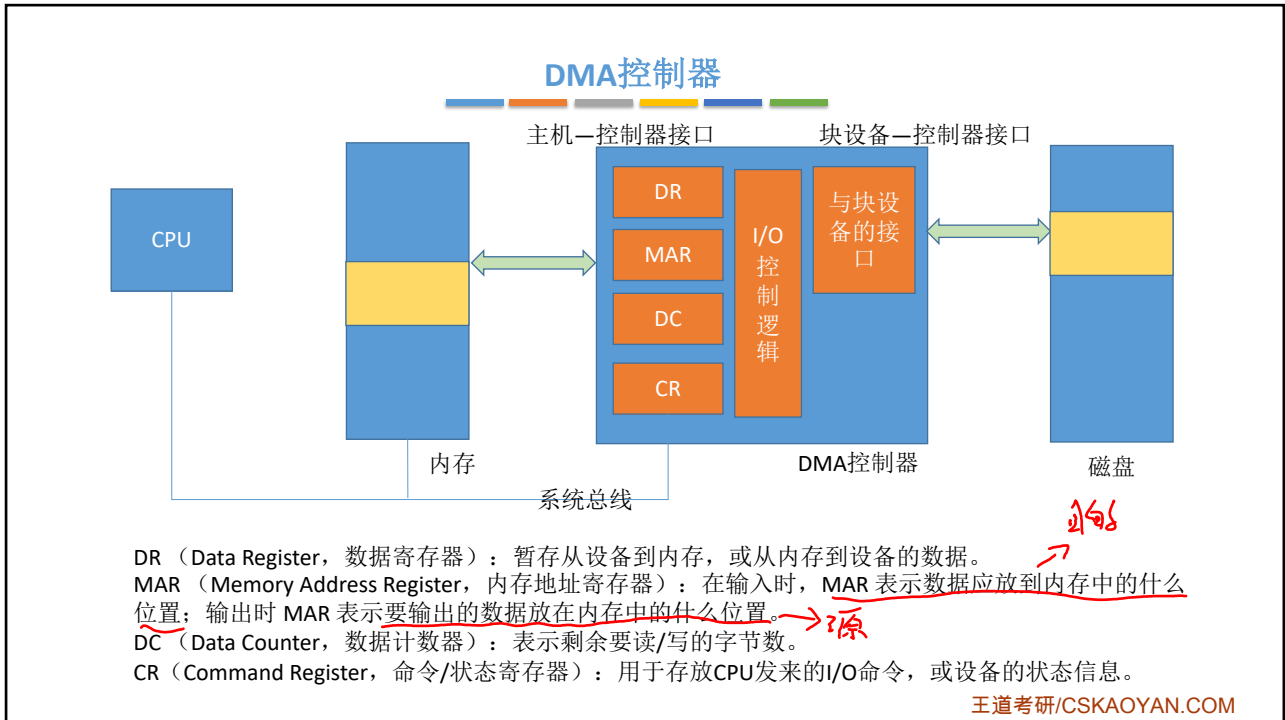
②数据的流向是从设备直接放入内存，或者从内存直接到设备。不再需要CPU作为“快递小哥”。

③仅在传送一个或多个数据块的开始和结束时，才需要CPU干预。

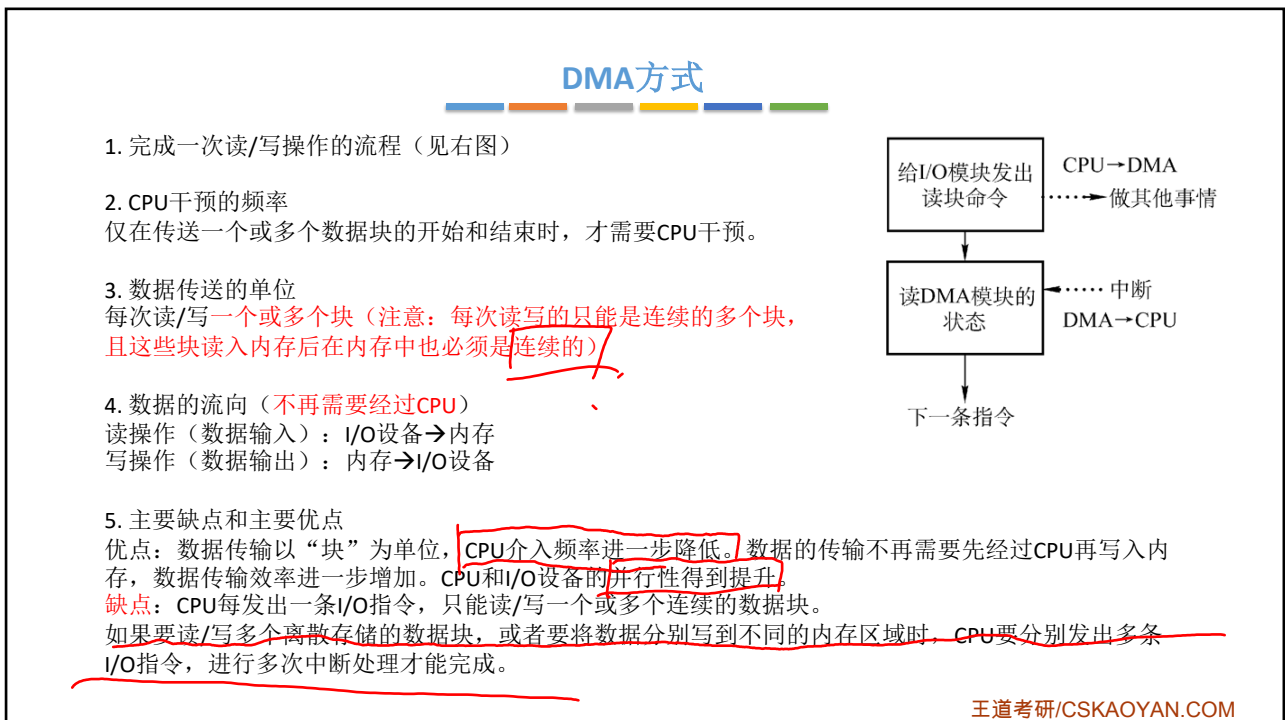


王道考研/CSKAOYAN.COM

8



9

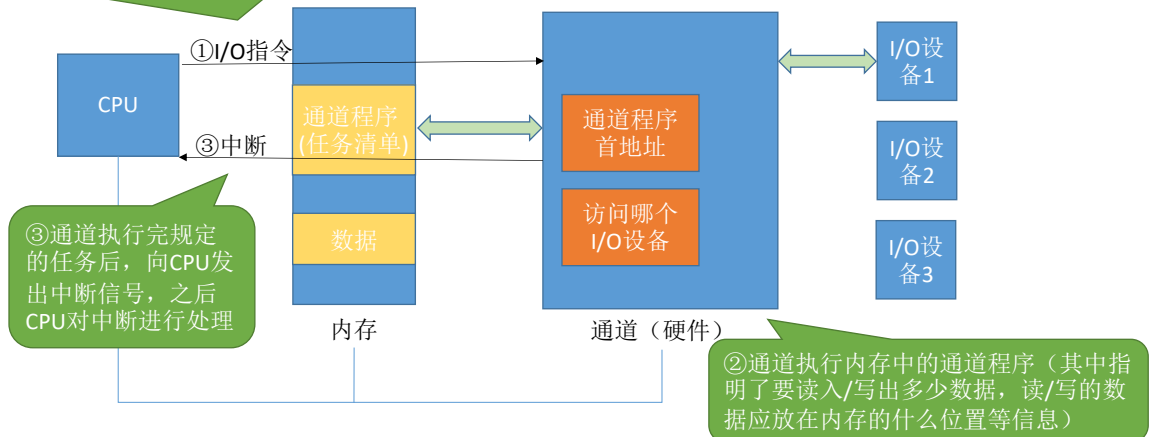


10

通道控制方式

通道：一种**硬件**，可以理解为是“**弱鸡版的CPU**”。通道可以识别并执行一系列**通道指令**

①CPU向通道发出I/O指令。指明通道程序在内存中的位置，并指明要操作的是哪个I/O设备。之后CPU就切换到其他进程执行了



王道考研/CSKAOYAN.COM

11

通道控制方式

通道：一种**硬件**，可以理解为是“**弱鸡版的CPU**”。通道可以识别并执行一系列**通道指令**

与CPU相比，通道可以执行的指令很单一，并且通道程序是放在主机内存中的，也就是说通道与CPU共享内存

1. 完成一次读/写操作的流程（见右图）

2. CPU干预的频率

极低，通道会根据CPU的指示执行相应的通道程序，只有完成一组数据块的读/写后才需要发出中断信号，请求CPU干预。

3. 数据传送的单位

每次读/写**一组数据块**

4. 数据的流向（**在通道的控制下进行**）

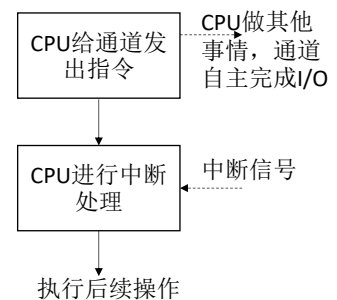
读操作（数据输入）：I/O设备→内存

写操作（数据输出）：内存→I/O设备

5. 主要缺点和主要优点

缺点：实现复杂，需要专门的通道硬件支持

优点：**CPU、通道、I/O设备可并行工作，资源利用率很高。**



王道考研/CSKAOYAN.COM

12

知识点回顾与重要考点

	完成一次读/写的过程	CPU干 预频率	每次I/O的数 据传输单位	数据流向	优缺点
程序直接控 制方式	CPU发出I/O命令后需要不断轮询	极高	字	设备→CPU→内存 内存→CPU→设备	每一个阶段的优点都是解决了上一阶段的 最大缺点。 总体来说，整个发展过程就是要尽量减少CPU对I/O过程的干预，把CPU从繁杂的I/O控制事务中解脱出来，以便更多地去完成数据处理任务。
中断驱动方 式	CPU发出I/O命令后可以去做其他事，本次I/O完成后设备控制器发出中断信号	高	字	设备→CPU→内存 内存→CPU→设备	
DMA方式	CPU发出I/O命令后可以去做其他事，本次I/O完成后DMA控制器发出中断信号	中	块	设备→内存 内存→设备	
通道控制方 式	CPU发出I/O命令后可以去做其他事。通道会执行通道程序以完成I/O，完成后通道向CPU发出中断信号	低	一组块	设备→内存 内存→设备	

难点理解：
通道=弱鸡版CPU
通道程序=任务清单

一个通道可以控制多个I/O控制器，一个I/O控制器可以控制多个I/O设备

王道考研/CSKAOYAN.COM