

本节内容

Cache

写策略

王道考研/CSKAOYAN.COM

1

有待解决的问题

Cache块号

0	1KB
1	1KB
2	1KB
...	...
6	1KB
7	1KB

Cache (8KB)

↔

主存块号

0	1KB
1	1KB
2	1KB
3	1KB
...
4093	1KB
4094	1KB
4095	1KB

主存 (4MB)

注意：每次被访问的主存块，一定会被立即调入Cache

主存的地址共22位：

块号	块内地址
12位	10位

$4M=2^{22}$, $1K=2^{10}$
整个主存被分为 $2^{12} = 4096$ 块

- 如何区分 Cache 与 主存 的数据块对应关系？
- Cache 很小，主存很大。如果Cache满了怎么办？
- CPU修改了Cache中的数据副本，如何确保主存中数据母本的一致性？

——Cache和主存的映射方式

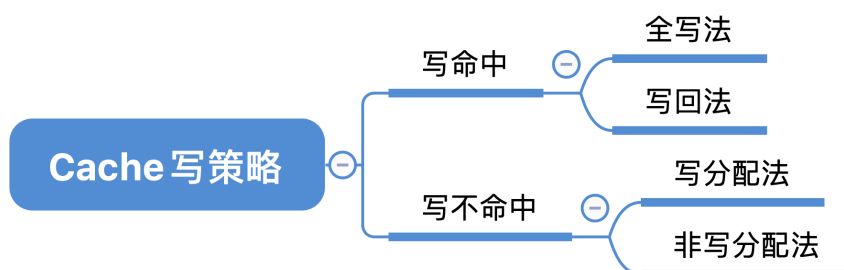
——替换算法

——Cache写策略

王道考研/CSKAOYAN.COM

2

本节总览



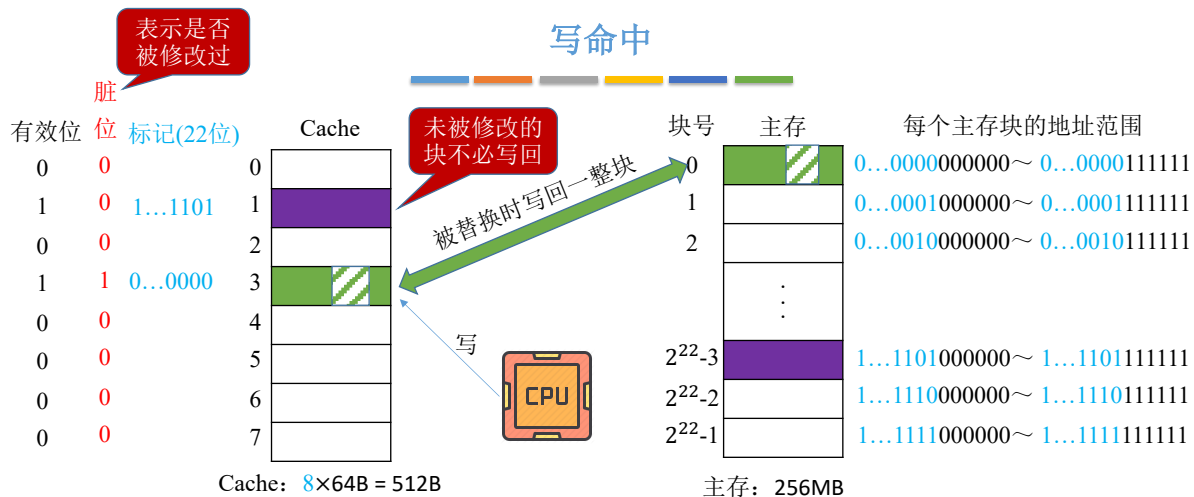
为何不讨论读命中、读不命中的情况？

读操作不会导致Cache和主存的数据不一致

王道考研/CSKAOYAN.COM

3

写命中

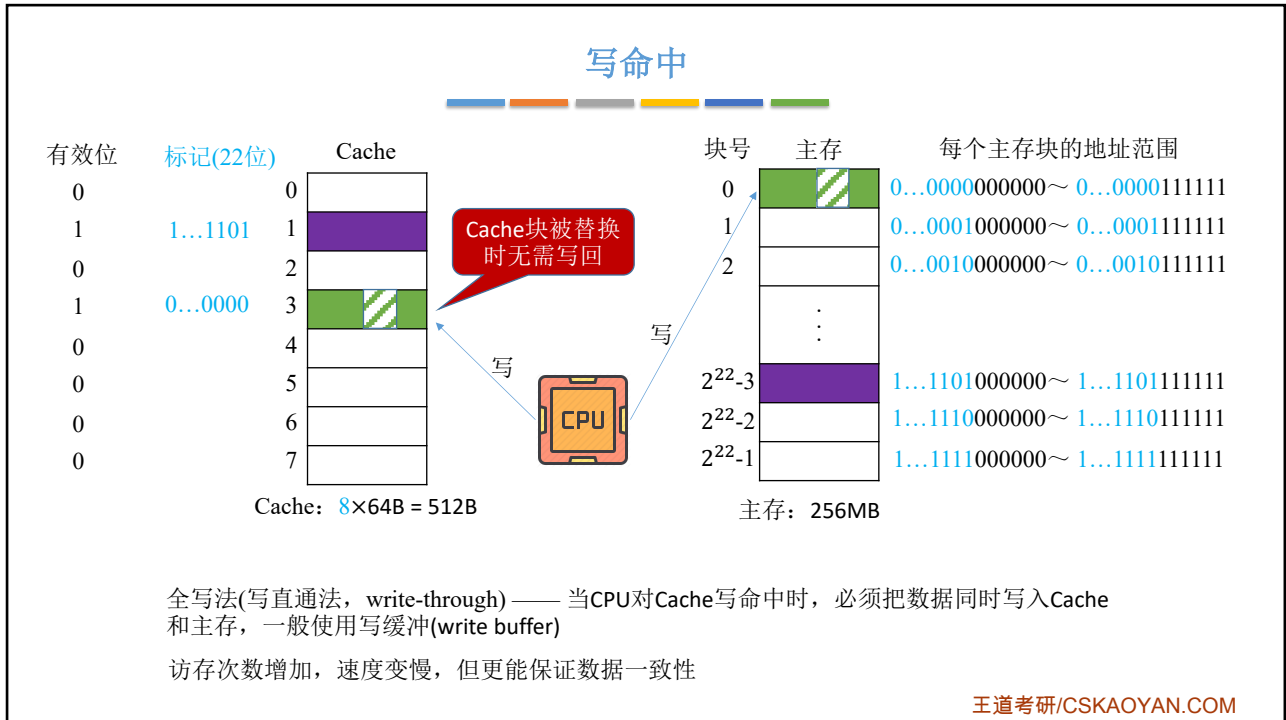


写回法(write-back) —— 当CPU对Cache写命中时，只修改Cache的内容，而不立即写入主存，只有当此块被换出时才写回主存

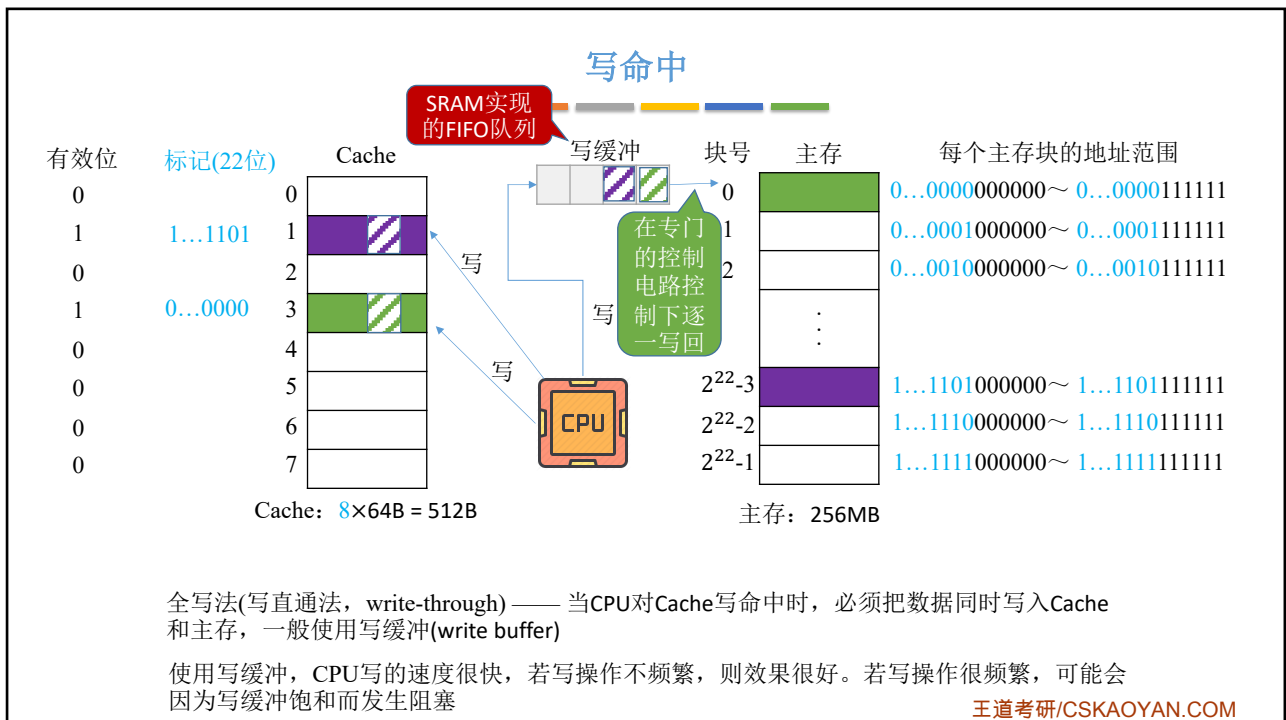
减少了访存次数，但存在数据不一致的隐患。

王道考研/CSKAOYAN.COM

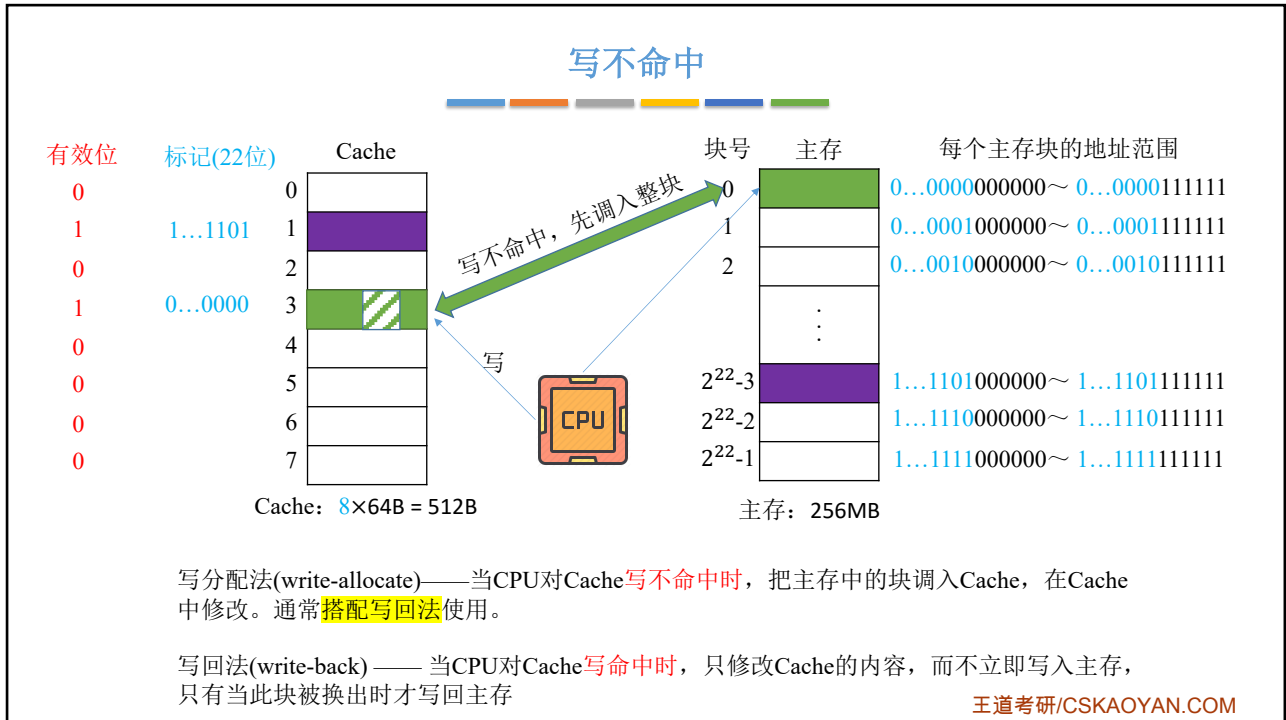
4



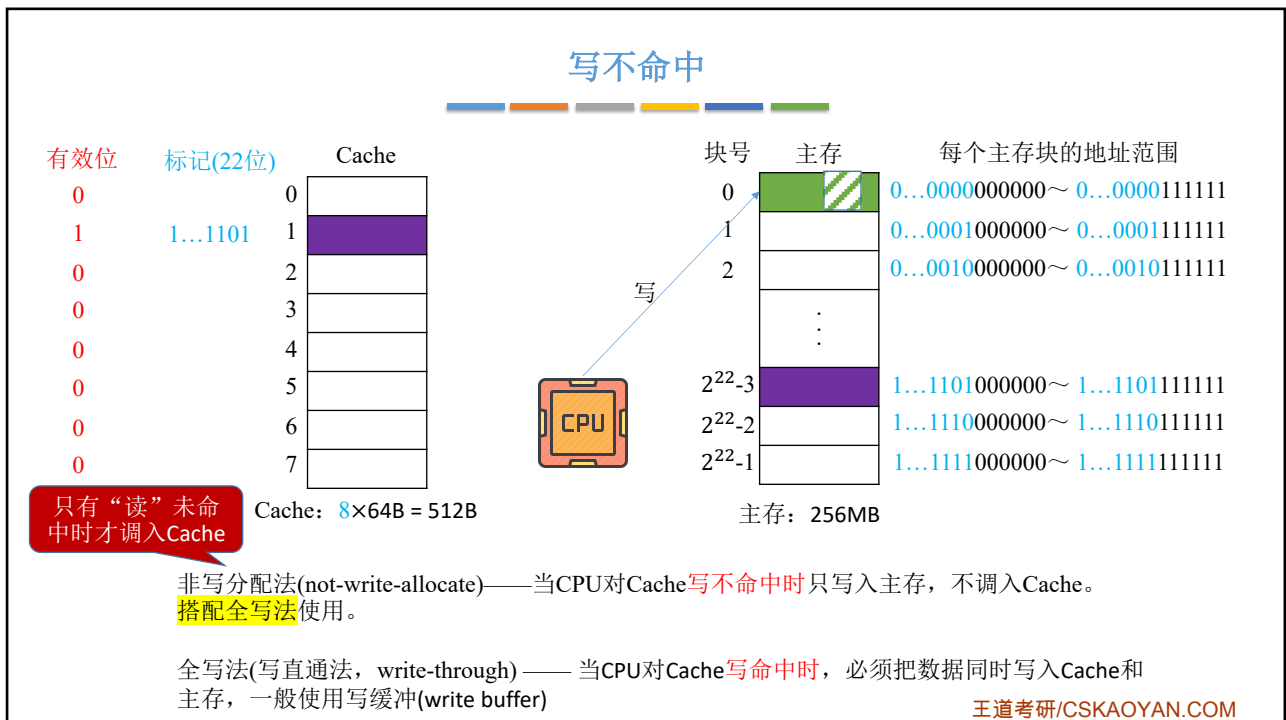
5



6



7



8

多级Cache

Cache-主存之间常采用“写回法+写分配法”

各级Cache之间常采用“全写法+非写分配法”

现代计算机常采用**多级Cache**
离CPU越近的速度越快，容量越小
离CPU越远的速度越慢，容量越大

	Read	Write	Copy	Latency
Memory	37051 MB/s	37566 MB/s	31781 MB/s	61.1 ns
L1 Cache	988.09 GB/s	497.62 GB/s	992.73 GB/s	1.0 ns
L2 Cache	399.35 GB/s	243.65 GB/s	296.69 GB/s	3.1 ns
L3 Cache	249.92 GB/s	163.07 GB/s	208.80 GB/s	13.5 ns
CPU Type	QuadCore Intel Core i5-9300H (Coffee Lake-H, BG1440)			

王道考研/CSKAOYAN.COM

9

多级Cache

Cache-主存之间常采用“写回法+写分配法”

各级Cache之间常采用“全写法+非写分配法”

任务管理器

CPU Pentium(R) Dual-Core CPU E5700 @ 3.0...
22% 2.49 GHz

内存 2.3/4.0 GB (57%)

磁盘 0 (C: D: E: F: 1%)

以太网 发送: 0.1 接收: 3.1 Mb

	Read	Write	Copy	Latency
Memory	37051 MB/s	37566 MB/s	31781 MB/s	61.1 ns
L1 Cache	988.09 GB/s	497.62 GB/s	992.73 GB/s	1.0 ns
L2 Cache	399.35 GB/s	243.65 GB/s	296.69 GB/s	3.1 ns
L3 Cache	249.92 GB/s	163.07 GB/s	208.80 GB/s	13.5 ns
CPU Type	QuadCore Intel Core i5-9300H (Coffee Lake-H, BG1440)			

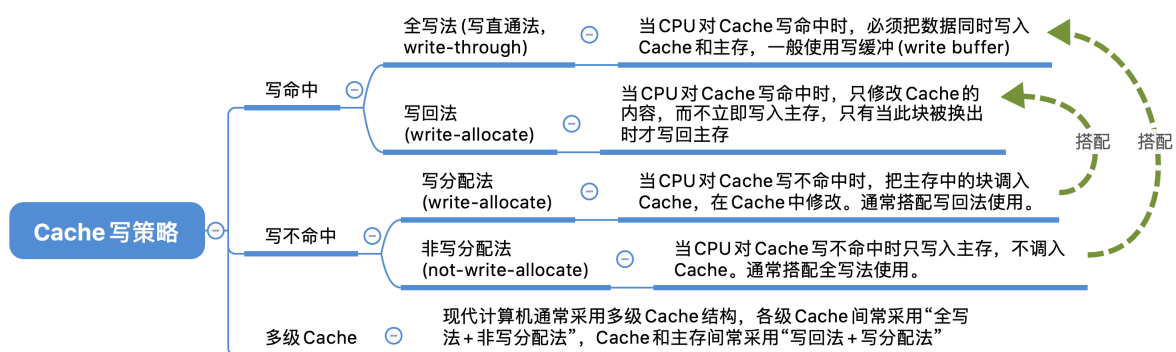
正常运行时间: 1:04:15:01

L1 缓存: 128 KB
L2 缓存: 2.0 MB

王道考研/CSKAOYAN.COM

10

知识回顾



王道考研/CSKAOYAN.COM

11



@王道论坛



@王道计算机考研备考



@王道咸鱼老师-计算机考研

@王道楼楼老师-计算机考研



@王道计算机考研



等撩

知乎

@王道计算机考研

微信视频号

@王道计算机考研

微信公众平台

@王道在线

12