

آزمایشگاه مدار منطقی

گزارشکار آزمایش ۸

روژین تقی زادگان ۴۰۱۱۰۵۷۷۵

رادین شاه دای ۴۰۱۱۰۶۰۹۶

باربد شهرآبادی ۴۰۱۱۰۶۱۲۵



استاد انصاری

دانشکده مهندسی کامپیوتر

فهرست مطالب

| | |
|---|-------------------|
| 1 | فهرست مطالب |
| 2 | هدف آزمایش |
| 2 | وسایل مورد نیاز |
| 2 | شرح آزمایش |
| 3 | نتیجه مورد انتظار |
| 5 | نتایج آزمایش |

هدف آزمایش

هدف از انجام این آزمایش با ALU، ثبات و گذرگاه داده می باشد.

وسایل مورد نیاز

- IC 74HC181 (ALU)
- IC 74175 (D Flip-Flop) x 2
- IC 74176 (BCD counter)
- 7-SEGMENT BCD DISPLAY x 3
- ۸ گیت NOT
- ۱۱ گیت AND
- ۸ گیت OR
- ۲ گیت NOR چهار ورودی

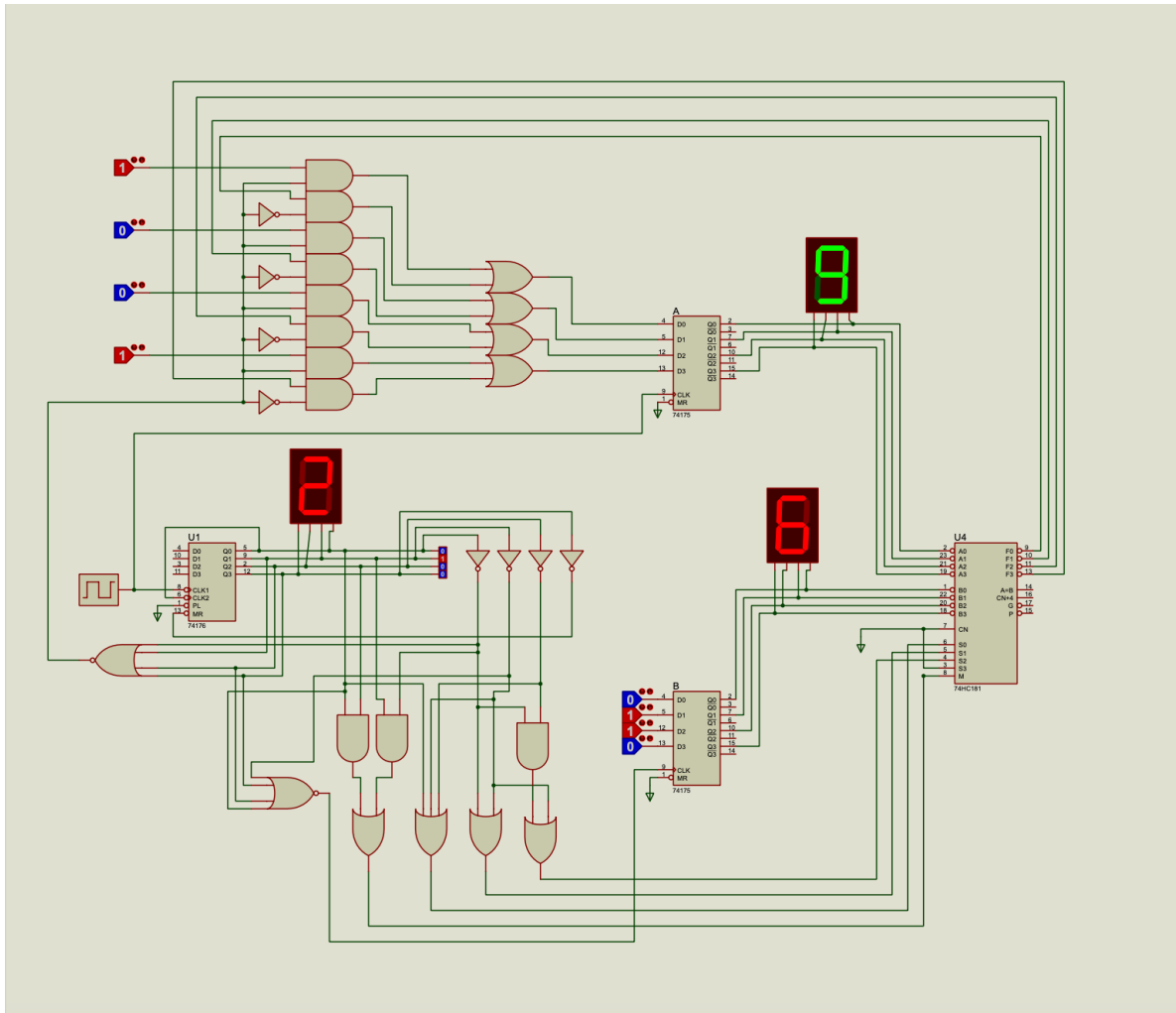
شرح آزمایش

مداری طرح کنید که دارای دو ثبات داده A و B، یک ALU و یک کنترل کننده باشد. به طوری که با دادن کدهای مختلف به ALU، اعمال مختلف بر روی ورودی ها انجام گیرد.

ثباتهای A و B از طریق گذرگاه داده به ورودیهای ALU وصل می شوند. هر دو ثبات می توانند ALU اطلاعات بگیرند. این مدار را با 74181 (ALU)، 74175 (ثباتها) و گذرگاه داده AND-OR بسازید. با استفاده از یک شمارنده عملیات زیر را به ترتیب انجام دهید :

| شمارنده | خروجی ALU | | |
|---------|-----------|---|-----------|
| 1 | A | ← | DATA1 |
| 2 | B | ← | DATA2 |
| 3 | A | ← | ADD(A,B) |
| 4 | A | ← | DEC(A) |
| 5 | A | ← | A |
| 6 | A | ← | B |
| 7 | A | ← | XNOR(A,B) |

نتیجه مورد انتظار



در این مدار هنگامی که شمارنده در عدد یک است، سیگنال لود دیتا در گیت‌های AND متصل به فلیپ‌فلاپ A یک می‌شود تا دیتا در فلیپ‌فلاپ A لود شود. همچنین وقتی شمارنده در عدد دو است، کلاک فلیپ‌فلاپ B وصل می‌شود و دیتا در این فلیپ‌فلاپ لود می‌شود. در بقیه حالات شمارنده، ورودی‌های ALU به طوری تنظیم شده‌اند که خروجی مطلوب را بدهند.

جدول کارنو:

| $Q_3 Q_2 Q_1 Q_0$ | S_3 | S_2 | S_1 | S_0 | M | C_n |
|-------------------|-------|-------|-------|-------|-----|-------|
| 0 0 0 0 | x | x | x | x | x | x |
| 0 0 0 1 | x | x | x | x | x | x |
| 0 0 1 0 | 1 | 1 | 1 | 1 | 1 | x |
| 0 0 1 1 | 1 | 0 | 0 | 1 | 0 | 1 |
| 0 1 0 0 | 1 | 1 | 1 | 1 | 0 | 1 |
| 0 1 0 1 | 1 | 1 | 1 | 1 | 1 | x |
| 0 1 1 0 | 1 | 0 | 1 | 0 | 1 | x |
| 0 1 1 1 | 1 | 0 | 0 | 1 | 1 | x |

| $Q_1 Q_0$ | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| Q_3 | | | | |
| 0 | x | x | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 |

$$S_3 = \overline{Q_1} + \overline{Q_0} \overline{Q_1}$$

| $Q_1 Q_0$ | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| Q_2 | | | | |
| 0 | x | x | 0 | 1 |
| 1 | 1 | 1 | 0 | 1 |

$$S_2 = 1$$

$$C_n = 1$$

$$S_1 = \overline{Q_1} + \overline{Q_0}$$

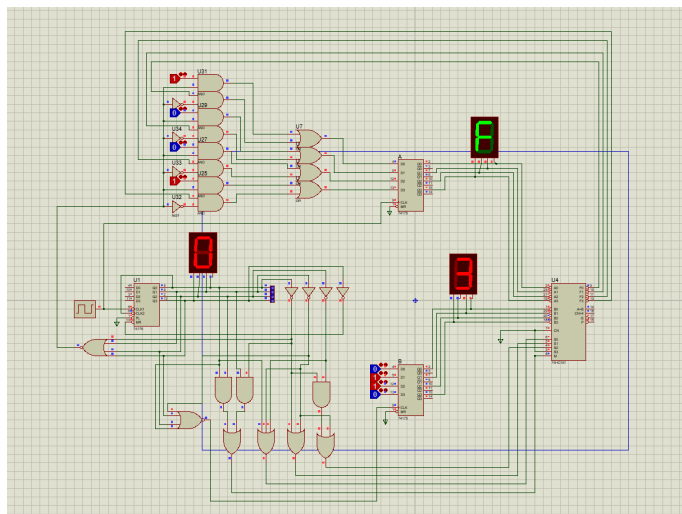
| $Q_1 Q_0$ | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| Q_2 | | | | |
| 0 | x | x | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 |

$$S_0 = \overline{Q_2} + Q_0 + \overline{Q_1}$$

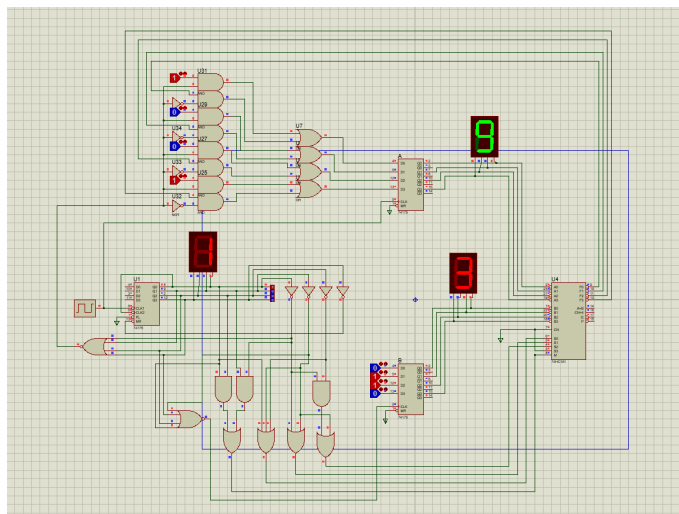
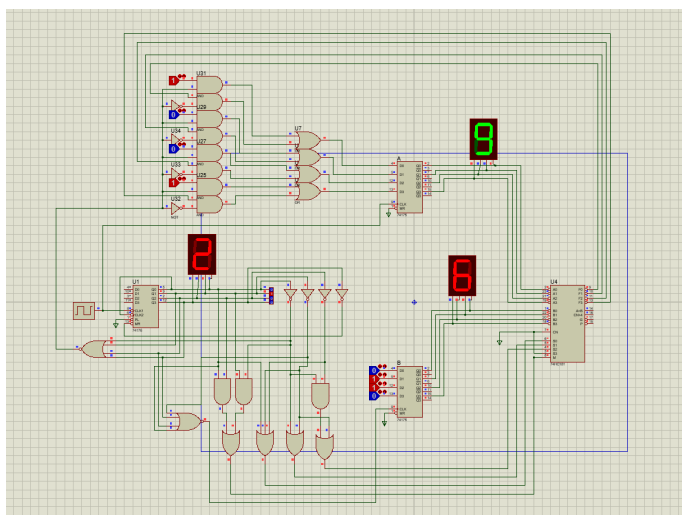
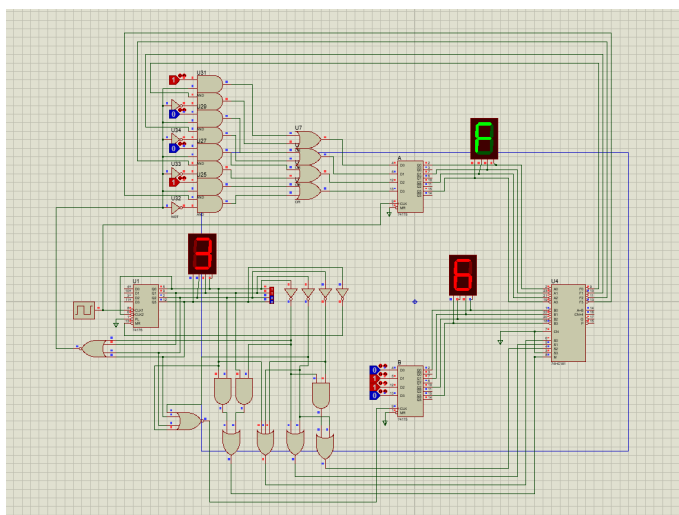
| $Q_1 Q_0$ | 00 | 01 | 11 | 10 |
|-----------|----|----|----|----|
| Q_3 | | | | |
| 0 | x | x | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 |

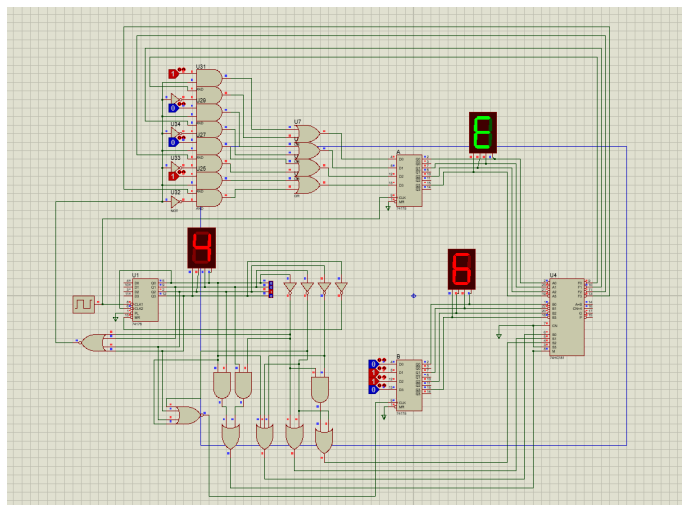
$$M = Q_2 Q_0 + Q_1 \overline{Q_0}$$

نتایج آزمایش

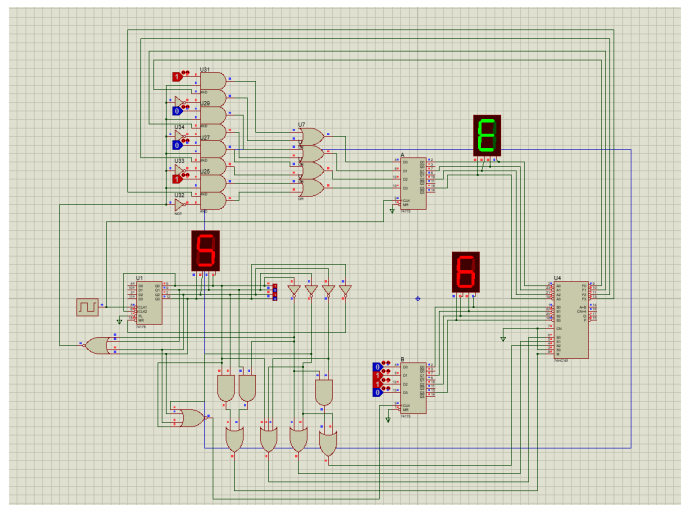


شمارنده در عدد ۰ : حالت اولیه

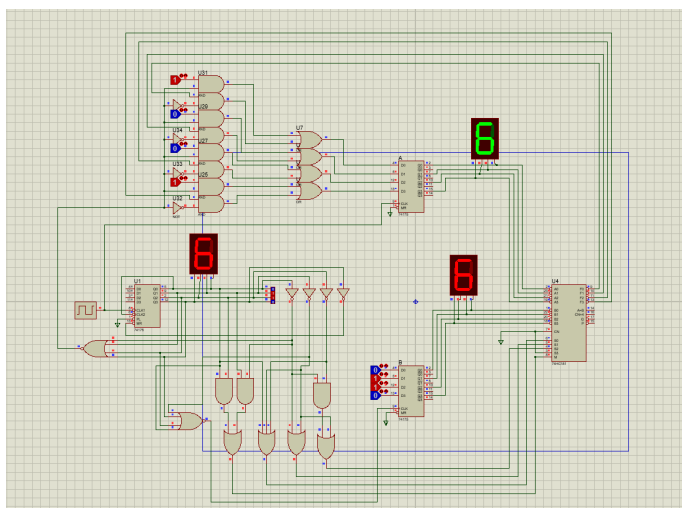
شمارنده در عدد ۱: لود شدن دیتای اول (عدد ۹)
در فلیپ‌فلاپ مربوط به Aشمارنده در عدد ۲: لود شدن دیتای دوم (عدد ۶)
در فلیپ‌فلاپ مربوط به Bشمارنده در عدد ۳: لود شدن مجموع A و B (عدد ۱۵)
در فلیپ‌فلاپ مربوط به A



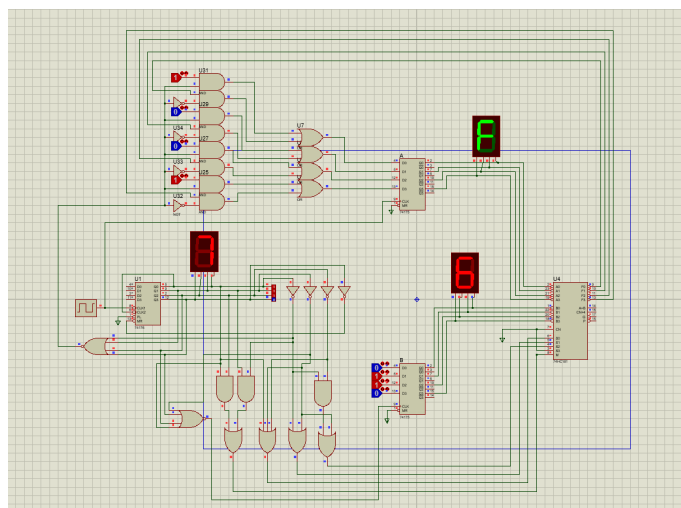
شمارنده در عدد ۴: کم شدن یک از A و لود شدن عدد ۱۴ در A
 $F - 1 = E$



شمارنده در عدد ۵: لود شدن عدد A در A
 (مقادیر A و B بدون تغییر باقی می ماند)



شمارنده در عدد ۶: لود شدن داده B در A
 (عدد ۶ در A ذخیره می شود)



شمارنده در عدد ۷: چون مقدار A در مرحله قبل برابر با B شد
 بنابراین در این مرحله حاصل برابر با XNOR دو عدد برابر یعنی F
 (همه بیت ها ۱) می شود.