

گزارشکار آزمایش پنجم
آزمایشگاه مدارهای منطقی
استاد انصاری



روزین تقیزادگان ۴۰۱۱۰۵۷۵
رادین شاه دائی ۴۰۱۱۰۶۰۹۶
باربد شهرآبادی ۴۰۱۱۰۶۱۲۵

دانشگاه صنعتی شریف

هدف آزمایش

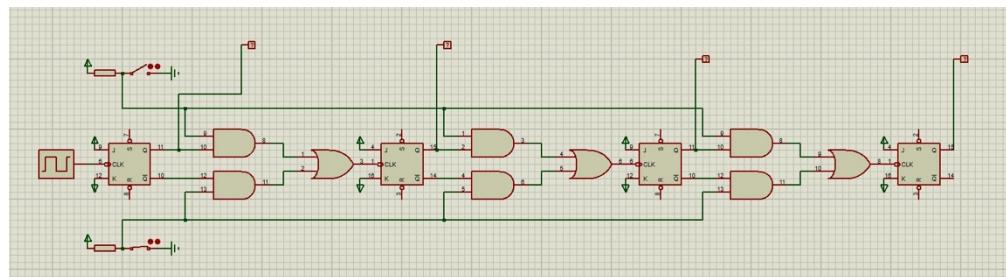
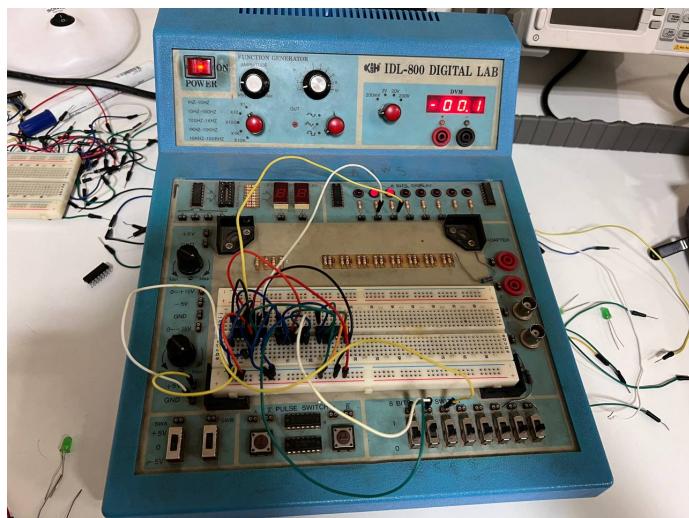
هدف از انجام این آزمایش ساخت شمارنده های BCD و بایزی با استفاده از آیسی های ۷۴۷۶ و ۷۴۹۰ می باشد. در این آزمایش ما نحوه کارکرد شبیت رجیسترها و نحوه تبدیل آن ها به شمارنده ها با کاربرد های مختلف را یاد میگیریم و متوجه میشویم با تغییر مدار و با استفاده از منطق بولین و جداول حالت و کارنو چگونه میتوانیم حالات مختلفی از این شمارنده ها بسازیم.

وسایل مورد نیاز

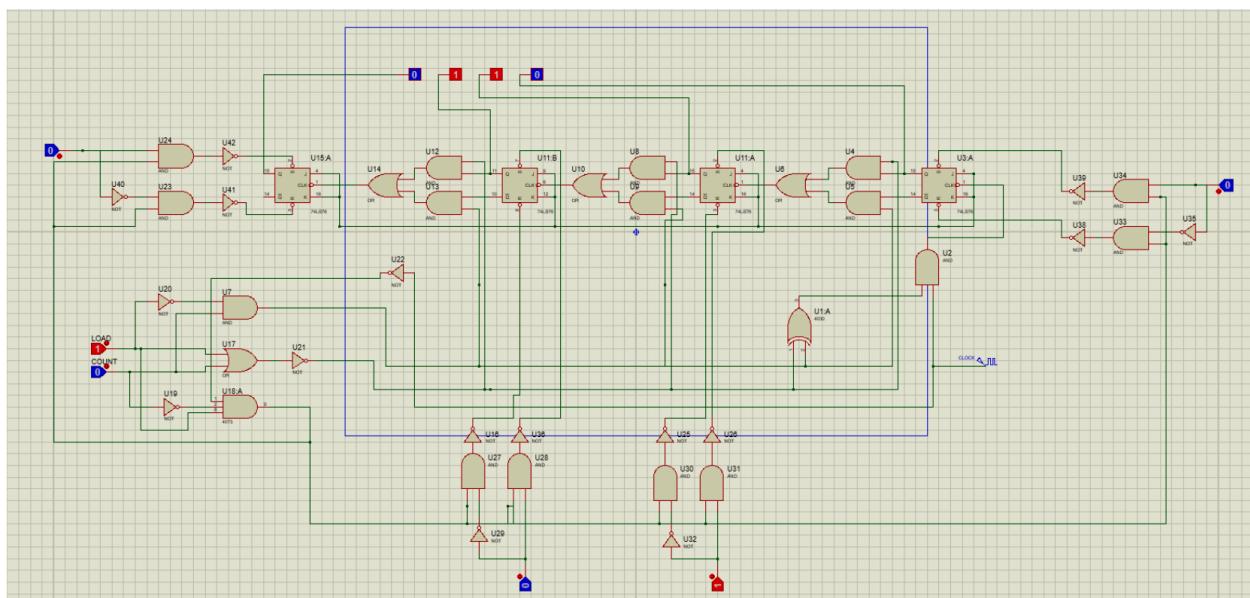
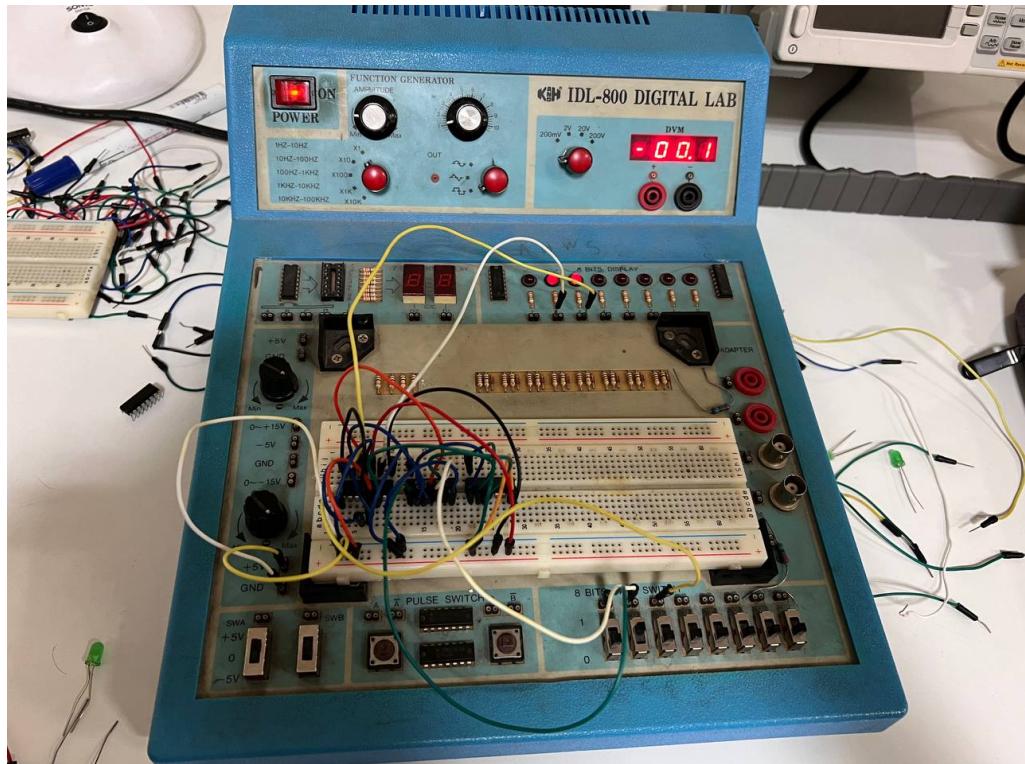
- (۱) تراشه 7476
 - (۲) تراشه 74LS90
 - (۳) گیت های AND, OR, NOT, XOR
 - (۴) 7-segment BCD

شرح آزمایش

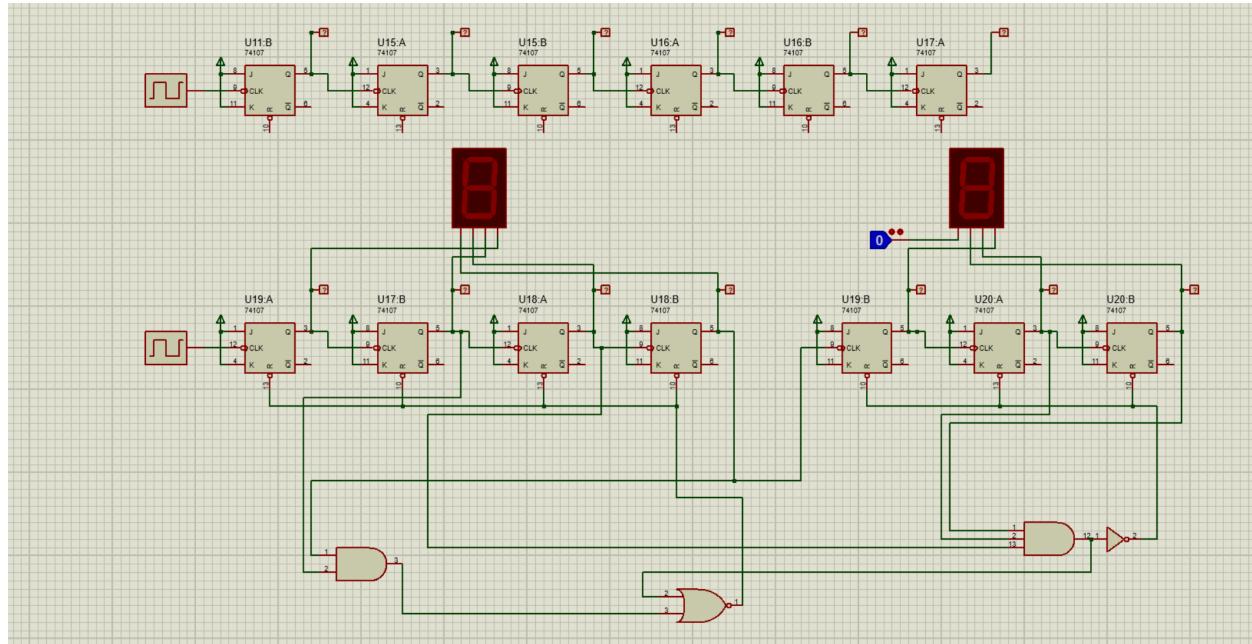
الف) طراحی شمارنده با قابلیت شمارش به بالا و پایین: با استفاده از ۴ فلیپ فلاپ JK مدار زیر را طراحی میکنیم. مدار طراحی شده هم قابلیت شمارش به بالا و هم قابلیت شمارش به پایین را دارد و با ورودی های COUNT DOWN و COUNT UP کنترل میشود. در آزمایش ما با وصل کردن خروجی ها به چراغ های LED ۴ بیت خروجی از هر فلیپ فلاپ را توانستیم مشاهده کنیم که با هر کلاک دیده میشد بیت ها تغییر کرده و یکی به جلو یا عقب میرفتند و مقدار خروجی بین ۰ تا ۱۵ تغییر میکرد. مدار طراحی شده در پروتئوس هم در گزارش آورده شده است.



ب) طراحی شمارنده با قابلیت مقداردهی موازی: با اضافه کردن دو ورودی LOAD و COUNT این مدار را پیاده سازی میکنیم. همچنین با اضافه کردن ۴ گیت به عنوان ورودی های موازی، قابلیت مقداردهی را به مدار میدهیم. در پیاده سازی این مدار با استفاده از ۴ ورودی ۱ و ۰ به مدار با استفاده از کلیدهای موجود توانسیتم مقدار ورودی را تنظیم کنیم که در حالت LOAD مورد استفاده قرار میشد و مقداردهی موازی صورت میگرفت. باقی مدار همانند قسمت الف است که با رفتن هر کلاک مقدار خروجی بین اعداد ۰ تا ۱۵ کم یا زیاد میشود.



پ) شمارنده BCD با قابلیت شمارش ۰ تا ۶۳: در این قسمت برای پیداه سازی شمارش از ۰ تا ۶۳ از ۶ تاگیت فلیپ فلاب JK استفاده کرده (یک سری برای شماره به پایین و یک سری برای شمارش به بالا) و خروجی های مدار را به نمایشگر 7-segment ورودی میدهیم. چالشی که در این قسمت وجود دارد این است که شمارنده دهگان باید از ۰ تا ۶ جلو برود و شمارنده یکان باید از ۰ تا ۹ زمانی که دهگان برابر ۶ است تا ۴ جلو برود. این چالش را با رسم جداول حالت و کارنو رفع کردیم و توانستیم مداری طراحی کنیم که از ۰ تا ۶۳ را به طور درست میشمارد و بصورت نمایش BCD نشان میدهد. مدار طراحی شده که در پروتئوس مشاهده میشود شامل یک شمارنده با ۶ فلیپ فلاب میباشد که از ۰ تا ۶۳ را میشمارد، سپس خروجی های این شمارنده را به نحوی تحلیل میکنیم و تغیر میدهیم که نمایش BCD به درستی صورت بگیرد.



ت) طراحی شمارنده با شمارش ۳ تا ۳ تا: با استفاده از محاسبات زیر و رسم جداول حالت و جدول های کارنو منطقی مدار را پیدا کرده و با استفاده از ۳ تاگیت فلیپ فلاب JK مدار را در پروتئوس شبیه سازی میکنیم. ما باید میتوانستیم سری ۳ ۵ ۷ ۹ ۱۲ ... را میساختیم که این کار را با استفاده از معادلات منطقی انجام دادیم و هر کدام از خروجی های هر مرحله را به گونه ای به شمارنده عادی وصل کردیم که ۳ تا ۳ تا یعنی با همین سری نوشته شده جلو برود.

