

به نام آن که جان را فکرت آموخت



دانشگاه صنعتی شریف

دانشکده‌ی مهندسی کامپیوتر

دستور کار

آزمایشگاه مدار منطقی

تهیه و تدوین:

زنده یاد مهندس هایده متولی

بازنگری:

دکتر حسین اسدی

پاییز ۱۳۸۸

فهرست مندرجات

عنوان	صفحه
۱ معرفی	۴
۱-۱ هدف	۴
۲-۱ پیش‌نیازهای نظری و عملی	۴
۳-۱ تجهیزات و نرم‌افزارهای لازم	۴
۴-۱ منابع علمی مورد نیاز	۴
۵-۱ دستور تهیه گزارش کار	۵
۶-۱ مقررات آزمایشگاه و نحوه ارزیابی	۵
۲ آزمایشها	۷
۱-۲ مقدمه	۷
۲-۲ آزمایش اول: آشنایی با تجهیزات آزمایشگاه و نحوه استفاده از کاتالوگها	۸
۳-۲ آزمایش دوم: مشخصه گیت NAND و آشنایی با مفهوم Fan-Out	۱۱
۴-۲ آزمایش سوم: پالس ژنراتور با فرکانس متغیر	۱۲
۵-۲ آزمایش چهارم: شیفتر رجیسترها	۱۴
۶-۲ آزمایش پنجم: شمارندهها	۱۷
۷-۲ آزمایش ششم: تایمر ماشین لباسشویی	۱۹
۸-۲ آزمایش هفتم: تلفن راه دور	۲۰
۹-۲ آزمایش هشتم: آشنایی با ALU، ثبات ها و گذرگاه داده	۲۱
۱۰-۲ آزمایش نهم: پیاده سازی پشته (Stack) سخت افزاری	۲۲
۱۱-۲ آزمایش دهم: طراحی یک کامپیوتر دودوئی ساده	۲۴
۳ پیوستها	۲۷
۳-۱ تکنولوژی مدارات مجتمع	۲۸
۱-۱-۳ تکنولوژی TTL	۲۹
۲-۱-۳ تکنولوژی CMOS	۳۲

۳-۱-۳ لامپهای دیودی و نمایشگرهای هفت قطعهای..... ۳۵

۳-۱-۴ پیاده‌سازی کلید..... ۳۷

۳-۱-۵ شناسایی مقاومتها..... ۳۸

۱ معرفی

۱-۱ هدف

هدف از آزمایش‌های این جزوه، آشنایی و نحوه پیاده‌سازی مدارات منطقی از جمله شیفت رجیسترها، جمع‌کننده‌ها، تفریق‌کننده‌ها، شمارنده‌ها، ثبات‌ها و گذرگاه‌های داده می‌باشد. آزمایشگاه مدار منطقی محل تجربه عملی تئوری فرا گرفته شده در درس مدار منطقی است، لذا بهتر است این آزمایشگاه بلافاصله بعد از درس مدار منطقی گرفته شود تا کمکی به درک بهتر درس مدار منطقی باشد.

۲-۱ پیش‌نیازهای نظری و عملی

دانشجویان بایستی از پیش درس مدار منطقی را گذرانده باشند.

۳-۱ تجهیزات و نرم‌افزارهای لازم

ابزارهای اصلی مورد نیاز در این آزمایشگاه عبارتند از: منبع تغذیه، دستگاه‌های اندازه‌گیری و عناصری از قبیل مقاومت، خازن، تراشه، دیودهای نوری (LED) و لامپهای هفت قطعه‌ای (7-Segment). منبع تغذیه مورد استفاده در این آزمایشگاه یک منبع تغذیه ۵ ولتی dc است. برای اندازه‌گیری می‌توان از مولتی متر یا اسیلوسکوپ استفاده نمود که استفاده از اسیلوسکوپ توصیه می‌شود.

تراشه‌ها مهمترین عناصر مورد استفاده در آزمایشگاه مدار منطقی می‌باشند که به تدریج با انواع آنها آشنا خواهید شد. چنانکه می‌دانید برای ساخت تراشه‌ها از تکنولوژی‌های متفاوتی استفاده می‌شود. اکثر تراشه‌های مورد استفاده در این آزمایشگاه از سری TTL می‌باشند. علاوه بر آن در برخی موارد از تراشه‌های نوع CMOS نیز استفاده می‌شود.

۴-۱ منابع علمی مورد نیاز

منابع علمی مورد نیاز در این آزمایشگاه در پیوست این دستور کار آورده شده است. دانشجویان می‌توانند اطلاعات مربوط به تکنولوژی TTL، CMOS، لامپهای دیودی، نمایشگرهای هفت‌قطعه‌ای، نحوه پیاده‌سازی کلید و نحوه شناسایی مقاومتها را در پیوست این دستور کار مطالعه نمایند.

۵-۱ دستور تهیه گزارش کار

هر گروه موظف است برای هر آزمایش انجام شده گزارشی کامل تدوین کرده و در اولین جلسه آزمایش بعدی به مربی آزمایشگاه تحویل دهد. هر گزارش باید حداقل شامل این موارد باشد: عنوان مقدمه مختصری راجع به مقدمات آزمایش مورد نظر آورده شده و بحث و استدلال لازم در انتخاب روش طراحی و پیاده سازی ذکر شود. سپس بلوک دیاگرام طرح پیشنهادی (اولیه) می آید و پس از آن پین-دیاگرام طرح پیشنهادی (اولیه) و در انتها نیز پین-دیاگرام طرح نهایی (اگر تغییر کرده باشد) به همراه بیان علت تغییرات ایجاد شده قرار می گیرد.

گزارش ها باید طبق اصول ارائه مطالب علمی و فنی در تدوین گزارشهای دانشجویی تدوین شده باشند. استفاده از کتاب زیر میتواند در این زمینه مفید باشد:

عنوان: شیوه ارائه مطالب

مؤلف: سید محمد تقی روحانی رانکوهی

منتشر کننده: انتشارات جلوه

نوبت چاپ: ششم

سال نشر: ۱۳۸۰

۶-۱ مقررات آزمایشگاه و نحوه ارزیابی

۹۰٪ از نمره هر دانشجو را انجام دقیق و مرتب آزمایشها و تهیه گزارش (توسط گروه) داراست و ۱۰٪ مابقی به حضور مرتب و به موقع دانشجویان در جلسات آزمایشگاه اختصاص دارد. هر غیبت غیر موجه موجب کسر ۲ نمره از نمره کل آزمایشگاه می شود. ۶۰٪ از ۹۰٪ نمره هر آزمایش را انجام کامل آزمایش و جواب گرفتن دارد و ۳۰٪ مابقی را تهیه گزارش کامل از آزمایش داراست. اگر گروهی موفق به انجام کامل پیاده سازی مدار و تست کامل و موفقیت آمیز آن نشود، انجام آزمایش در محیط شبیه ساز ۴۰٪ از ۶۰٪ امتیاز انجام آزمایش را کسب خواهد کرد.

جدول زمانبندی جلسات آزمایشگاه به ترتیب زیر می باشد .

جلسه اول	آزمایش ۱: آشنایی با تجهیزات آزمایشگاه و نحوه استفاده از کاتالوگها
جلسه دوم	آزمایش ۲: مشخصه گیت NAND- آشنایی با مفهوم Fan-out
جلسه سوم	آزمایش ۳: پالس ژنراتور با فرکانس متغیر
جلسه چهارم	آزمایش ۴: شیفت رجیسترها
جلسه پنجم	آزمایش ۵: شمارندهها
جلسه ششم	آزمایش ۶: تایمر ماشین لباسشوئی
جلسه هفتم	آزمایش ۷: تلفن راه دور
جلسه هشتم	آزمایش ۸: آشنایی با ALU، ثبات ها و گذرگاه داده
جلسه نهم	آزمایش ۹: پیاده سازی پشته (Stack) سخت افزاری
جلسه دهم	آزمایش ۱۰: طراحی یک کامپیوتر دودوئی ساده
جلسه یازدهم	
جلسه دوازدهم	مرور آزمایشهای گذشته و انجام آزمایشهای معوقه

۲ آزمایش‌ها

۱-۲ مقدمه

دانشجویان لازم است که در ابتدای هر آزمایش، هدف آزمایش، شرح آزمایش و نتایج مورد انتظار را خوانده و با نحوه انجام آزمایش قبل از حضور در آزمایشگاه آشنا باشند. همچنین برای هر آزمایش، طراحی مدار و انتخاب تراشه‌ها و قطعات لازم جهت پیاده سازی قبلاً توسط دانشجویان بایستی انجام پذیرد. همچنین توصیه می‌گردد که دانشجویان قبل از شروع آزمایش اول مطالب آمده در پیوست را مطالعه نمایند. اطلاعات مربوط به تکنولوژی‌های TTL و CMOS و همچنین نحوه کار با لامپهای دیودی و نمایشگرهای هفت‌قطعه‌ای و همچنین نحوه شناسایی مقاومتها در پیوست آورده شده است.

۲-۲ آزمایش اول: آشنایی با تجهیزات آزمایشگاه و نحوه استفاده از کاتالوگ‌ها

۱-۲-۲ هدف

هدف از این آزمایش آشنایی با وسایل و تجهیزات مورد استفاده در آزمایشگاه مدار منطقی می‌باشد. در این آزمایش دانشجویان با نحوه کار با برد (bread board) و تراشه‌های ابتدائی TTL آشنا می‌شوند.

۲-۲-۲ شرح آزمایش

مراحل زیر را برای آشنایی با وسایل آزمایشگاه انجام دهید.

(الف) ولتاژ خروجی منبع تغذیه را با اسکوپ اندازه بگیرید.

(ب) با استفاده از مولتی‌متر نحوه اتصالات داخلی برد مورد را پیدا کنید.

(پ) ولتاژ ۵ ولت را روی یک خط افقی مورد و GND را روی خط افقی دیگر قرار دهید. مدار شکل (۱) را ببندید. بدینوسیله یک نشان دهنده ولتاژ ساخته‌اید.

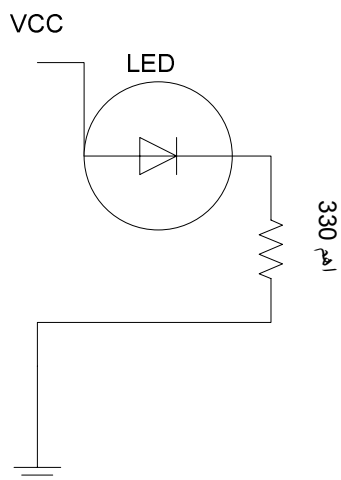
(ت) خروجی پالس ساعت را توسط نشان دهنده ولتاژ مشاهده کنید.

(ث) با قرار دادن یک پتانسیومتر در خروجی منبع تغذیه، مطابق شکل (۲) یک منبع تغذیه متغیر (۰ تا ۵ ولت) بسازید. آزمایش را با دو پتانسیومتر مختلف انجام دهید و نتایج را مقایسه کنید.

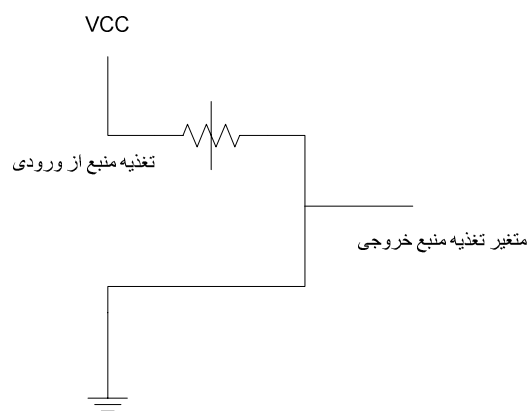
(ج) تراشه 7404 ساده‌ترین تراشه از نوع TTL است که ۶ معکوس‌کننده دارد. تراشه را بر روی برد مورد قرار دهید. با توجه به شکل (۳) که از کاتالوگ TTL استخراج شده است، پایه‌های تراشه را شناسایی کنید. پایه‌های ۱۴ و ۷ که با علامت Vcc و GND مشخص شده‌اند، پایه‌های تغذیه تراشه هستند. ابتدا این پایه‌ها را به ترتیب به ۵ ولت و GND وصل کنید. ولتاژ پایه ۲ را با اسکوپ مشاهده و ثبت کنید. حال ولتاژ پایه ۱ را نیز اندازه بگیرید و ثبت کنید. این آزمایش را برای یک تراشه 74HC04 تکرار کنید.

(چ) ورودی ۱ را از طریق یک مقاومت یک کیلو اهم به ولتاژ ۵ ولت وصل کنید و ولتاژ خروجی را با اسکوپ مشاهده و ثبت کنید. سپس ورودی ۱ را به GND وصل کنید و ولتاژ خروجی را مشاهده و ثبت نمایید.

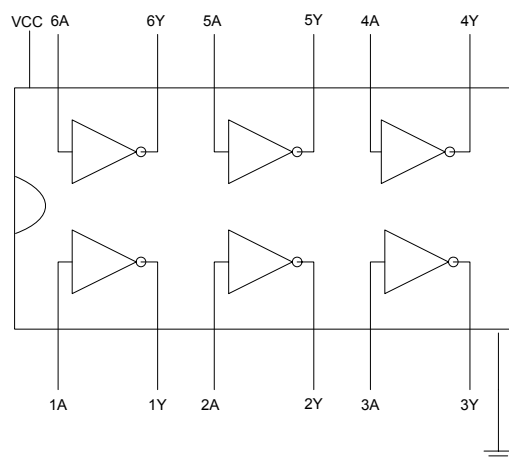
(ح) خروجی منبع تغذیه متغیری که ساخته‌اید را به پایه ۱ تراشه وصل کنید. از ولتاژ صفر شروع کنید و در هر مرحله نیم ولت افزایش دهید تا به ولتاژ ۵ ولت برسید. در هر مرحله ولتاژ خروجی را مشاهده و ثبت کنید. سپس مشخصه انتقالی (Vi-Vo) را رسم کنید.



شکل ۱- نشان دهنده ولتاژ



شکل ۲- منبع تغذیه



شکل ۳- تراشه 7404

۳-۲-۲ نتایج مورد انتظار

پس از انجام این آزمایش، دانشجویان با نحوه بستن یک مدار ساده منطقی بر روی برد مورد آشنا می-گردند. انتظار می رود که با دادن ورودی صفر در پایه ۱ در خروجی پایه ۲ ولتاژ ۵ ولت دیده شده و با دادن ورودی ۵ ولت در پایه ۱ در خروجی پایه ۲ ولتاژ صفر ولت مشاهده گردد.

۳-۲ آزمایش دوم: مشخصه گیت NAND و آشنایی با مفهوم Fan-out

۱-۳-۲ هدف

هدف از انجام این آزمایش آشنایی با مفاهیم مشخصه انتقالی و Fan-out در تراشه‌های TTL می‌باشد.

۲-۳-۲ شرح آزمایش

الف) یک منبع تغذیه متغیر مطابق روشی که در جلسه قبل شرح داده شد، بسازید. یک ورودی تراشه 7400 را از طریق یک مقاومت یک کیلو اهمی به ولتاژ ۵ وصل کنید. ورودی دیگر را به منبع تغذیه متغیری که ساخته اید وصل کنید. با تغییر ولتاژ منبع تغذیه، ولتاژ خروجی را مشاهده و ثبت کنید و با استفاده از وضعیت X-Y اسکوپ دوکاناله، مشخصه انتقالی (V_i-V_o) را رسم کنید. آزمایش را دو بار تکرار کنید، یکبار از ولتاژ صفر شروع کنید و تا ولتاژ ۵ ولت افزایش دهید و بار دوم از ولتاژ ۵ ولت شروع کنید و با کاهش ولتاژ به سمت صفر بروید. در هر دو بار مشخصه انتقالی را رسم کنید. مشخصه ها را در دو نمودار جداگانه رسم کنید.

ب) خروجی این گیت NAND را به ده گیت مشابه وصل کنید سپس آزمایش مرحله قبل را تکرار کنید و مشخصه انتقالی را با رنگ دیگری بر روی مشخصه انتقالی رسم کنید.

پ) مشخصه های انتقالی را مقایسه کنید و علت این تفاوت را بیان کنید. نوع تراشه مورد استفاده خود را نیز ثبت کنید.

۳-۳-۲ نتایج مورد انتظار

در قسمت ابتدائی این آزمایش بایستی مشخصه انتقالی یک معکوس کننده مشاهده گردد. در بخش دوم همزمان با افزایش تعداد Fan-out انتظار می‌رود که سطح ولتاژ خروجی کاهش پیدا کند.

۲-۴ آزمایش سوم: پالس ژنراتور با فرکانس متغیر

۱-۴-۲ هدف

هدف از این آزمایش طراحی یک پالس ژنراتور با فرکانس متغیر با استفاده از تراشه 555 و اندازه گیری تاخیر انتشار در گیت ها می باشد.

۲-۴-۲ شرح آزمایش

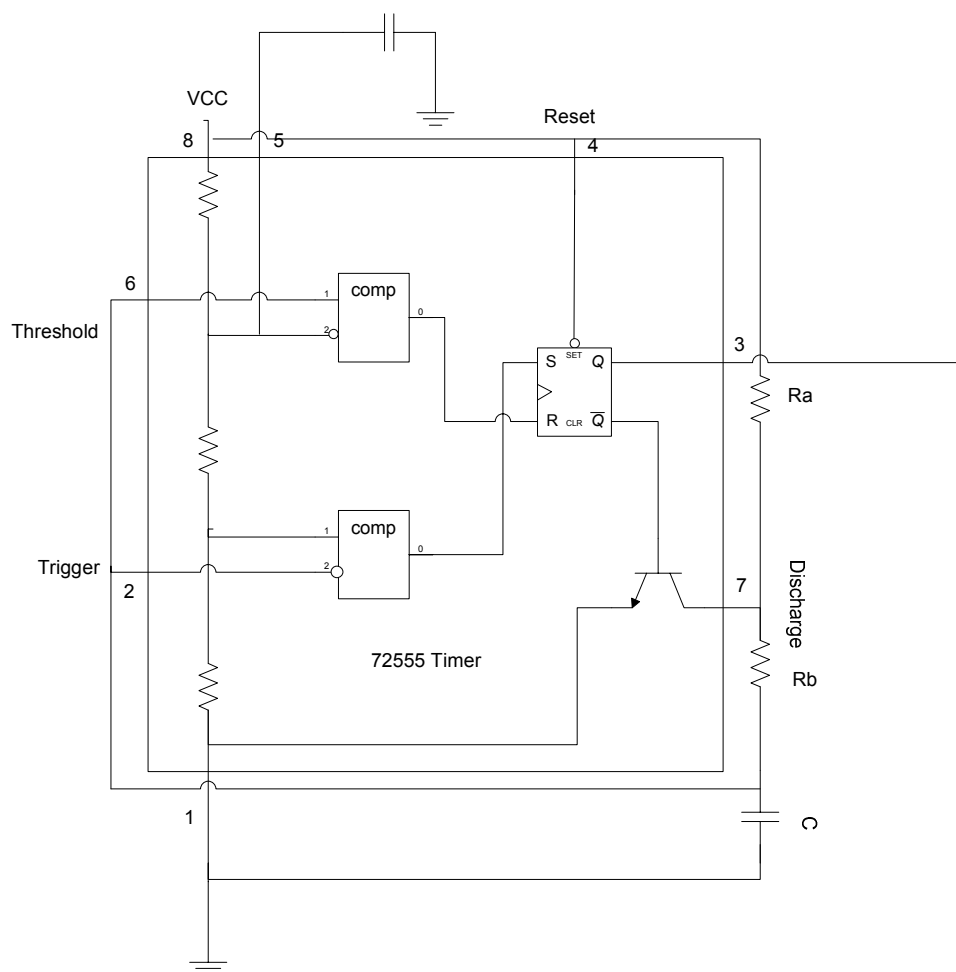
الف) تراشه 555 را مطابق شکل (۱) ببندید. مقادیر مقاومتها و خازن را طوری انتخاب کنید که موج خروجی مطابق شکل (۲) باشد (برای عملکرد صحیح تراشه، مقاومتهای مورد استفاده باید از یک کیلو اهم بزرگتر باشند). محاسبات مربوط به انتخاب مقاومتها و خازن را ثبت کنید.

ب) ولتاژ خازن C را توسط اسیلوسکوپ مشاهده کنید و حداقل و حداکثر ولتاژ را یادداشت کنید تا مشخص شود که آیا در محدوده بین ولتاژ Trigger و Threshold است یا خیر؟

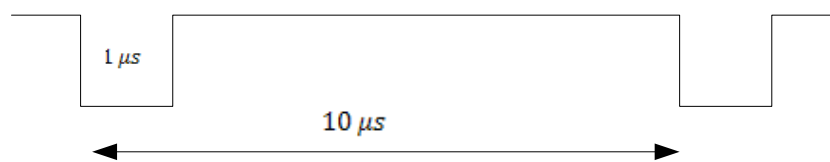
ج) یک مقاومت متغیر (پتانسیومتر) به طور سری با R_A قرار دهید تا پالس ژنراتوری با فرکانس متغیر بدست آید. در این حالت t_L همان ۱ میکروثانیه باقی خواهد ماند. فرکانس باید در محدوده ۲۰ تا ۱۰۰ کیلو هرتز قابل تغییر باشد.

د) با تغییر مقاومتها و خازن C، شکل موج ۳ را بدست آورید. توجه کنید که $t_L > t_H$ است. یعنی شما باید معکوس شکل موج خواسته شده را بدست آورید و سپس از یک معکوس کننده عبور دهید. از این مدار برای مرحله بعدی آزمایش استفاده کنید.

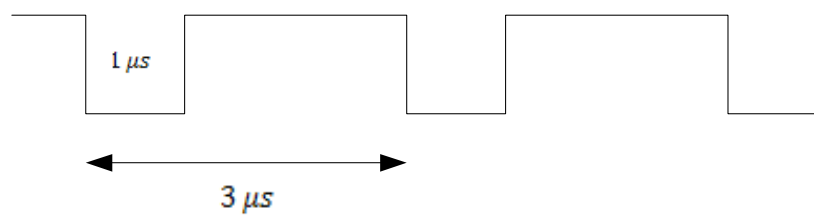
ه) برای محاسبه تاخیر گیت NOT، یازده گیت NOT را به دنبال هم قرار دهید. در این صورت ورودی گیتهای شماره فرد (خروجی گیتهای شماره زوج) مساوی سیگنال ورودی خواهد بود که به اندازه تاخیر انتشار گیتهای قبلی تاخیر یافته است. ورودی گیت اول (شکل موج قسمت قبلی) را به کانال A و خروجی گیت شماره ۱۰ را به کانال B یک اسیلوسکوپ دو کاناله وصل کنید. مدت زمانی که پس از رسیدن ولتاژ ورودی به ۱/۵ ولت، طول می کشد تا ولتاژ خروجی به ۱/۵ ولت برسد تاخیر انتشار نامیده می شود و به نوع تراشه بستگی دارد. علاوه بر آن تاخیر انتقال از "۱" به "۰" (t_{pd-} یا t_{PHL}) لزوماً با تاخیر انتقال از "۱" به "۰" (t_{pd+} یا t_{PHL}) مساوی نیست. زمان تاخیر (در هر دو حالت) را به دست آورید و شکل موجهای ورودی و خروجی را زیر هم رسم نمایید. مقادیر را بر روی شکل مشخص کنید. نوع تراشه را نیز ثبت کنید. کلیه محاسبات را ضمیمه گزارش نمایید.



شکل ۱- مولد پالس کلاک با استفاده از تراشه تایمر 72555



شکل ۲- پالس خروجی اولیه



شکل ۳- پالس خروجی ثانویه

۲-۵ آزمایش چهارم: شیفتر رجیسترها

۲-۵-۱ هدف

هدف از این آزمایش پیاده‌سازی یک شیفتر رجیستر با استفاده از تراشه 7495 می‌باشد.

۲-۵-۲ شرح آزمایش

الف) مدار شکل (۱) را ببندید.

ب) با قرار دادن کلیدهای RS و PE در حالت‌های مناسب به مدار مقدار اولیه 1010 بدهید.

پ) با قرار دادن کلیدهای RS و PE در حالت‌های مناسب، شیفتر رجیستری با قابلیت شیفتر به سمت راست بسازید.

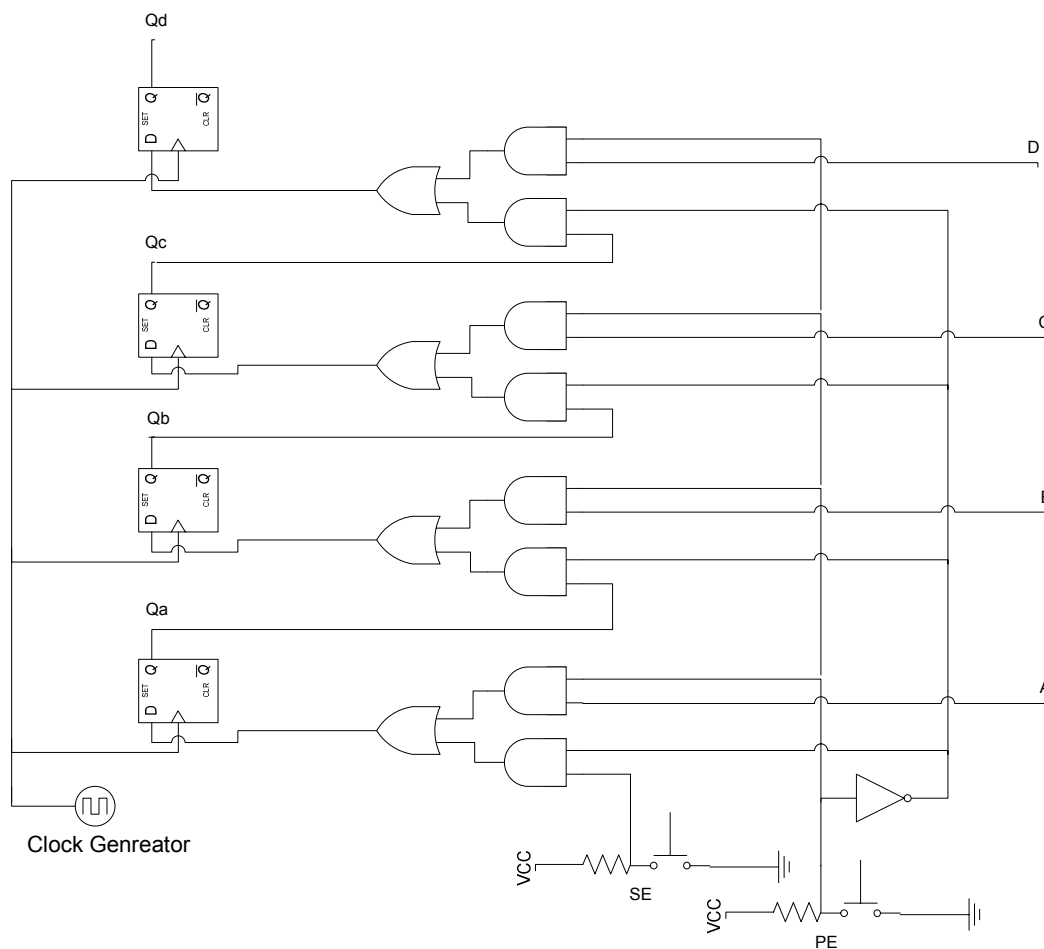
ت) با اتصال Q'_D به ورودی سریال مدار (RS)، مدار را به شمارنده جانشون تبدیل کنید و دیاگرام زمانبندی خروجیهای مدار را رسم کنید.

ج) با اعمال تغییراتی، مدار را به شکل (۲) که شیفتر رجیستر دو طرفه است تبدیل کنید.

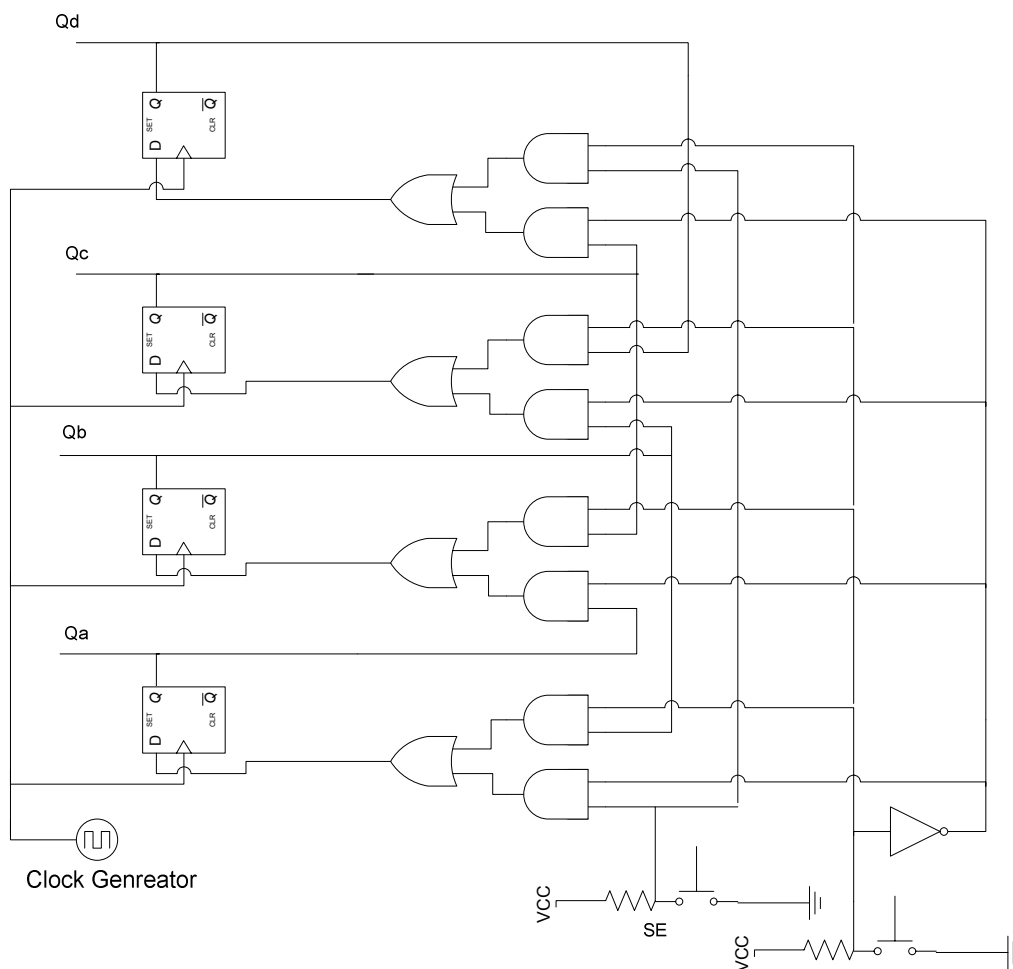
چ) پس از مطالعه کاتالوگ تراشه 7495 یک شیفتر رجیستر با قابلیت شیفتر به سمت راست بسازید.

ح) مداری طراحی کنید که بتواند دنباله‌های 0001، 0010، 1110، 1101 را شناسایی کند. مدار باید دائماً به دنبال دنباله بگردد و به محض مشاهده یکی از این دنباله‌ها خروجی مدار "۱" گردد.

توجه: در مدارهای شکل (۱) و شکل (۲) می‌توانید به جای مدارهای AND-OR از مدار متمرکز کننده (MUX) استفاده کنید.



شکل ۱- مدار پیشنهادی اولیه برای پیاده‌سازی یک شیفت رجیستر یکطرفه



شکل ۲- مدار پیشنهادی برای پیاده‌سازی شیفت رجیستر دوطرفه

۳-۵-۲ نتایج مورد انتظار

انتظار این است که با دادن ورودی اولیه و با اعمال پالس ورودی، دنباله اعمالی بعد از چند پالس ساعت برابر با طول شیفت رجیستر در خروجی شیفت رجیستر مشاهده گردد.

۶-۲ آزمایش پنجم: شمارنده‌ها

۱-۶-۲ هدف

هدف از انجام این آزمایش پیاده‌سازی شمارنده دودویی و BCD می‌باشد. در این آزمایش یک شمارنده با استفاده از فلیپ-فلاپ JK (JKFF) ساخته و سپس مدار را تست می‌نماییم.

۲-۶-۲ شرح آزمایش

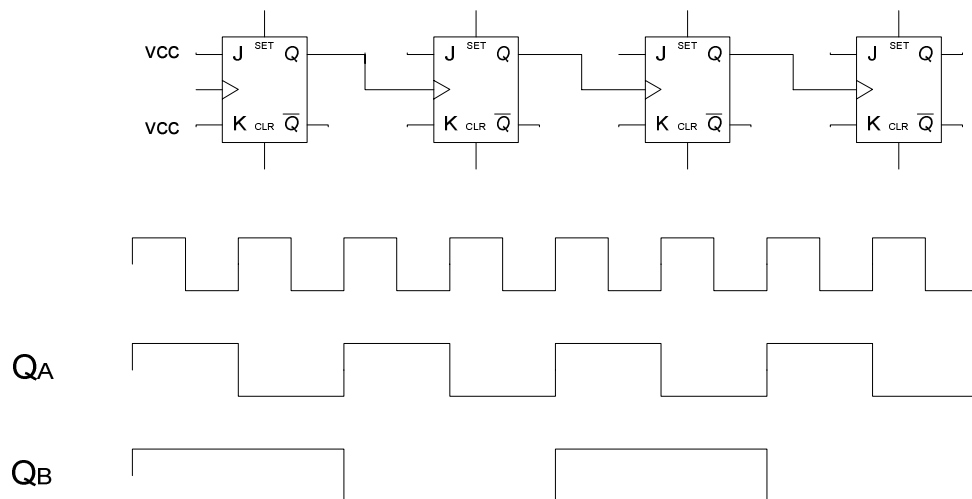
در یک JKFF اگر $J=K=1$ باشد، آنگاه خروجی فلیپ فلاپ (Q) با لبه پالس ساعت، تغییر می‌کند. با به دنبال هم قرار دادن n عدد JKFF می‌توانیم شمارنده n بیتی بسازیم. اگر از خروجی Q' استفاده کنیم شمارش در جهت عکس انجام می‌شود (به شکل (۱) توجه کنید).

(الف) با استفاده از ۴ عدد JKFF (تراشه‌های 7476 یا 7478 یا 74107 یا 74109) شمارنده شکل (۲) را که شمارنده ای با قابلیت شمارش رو به پایین است، بسازید.

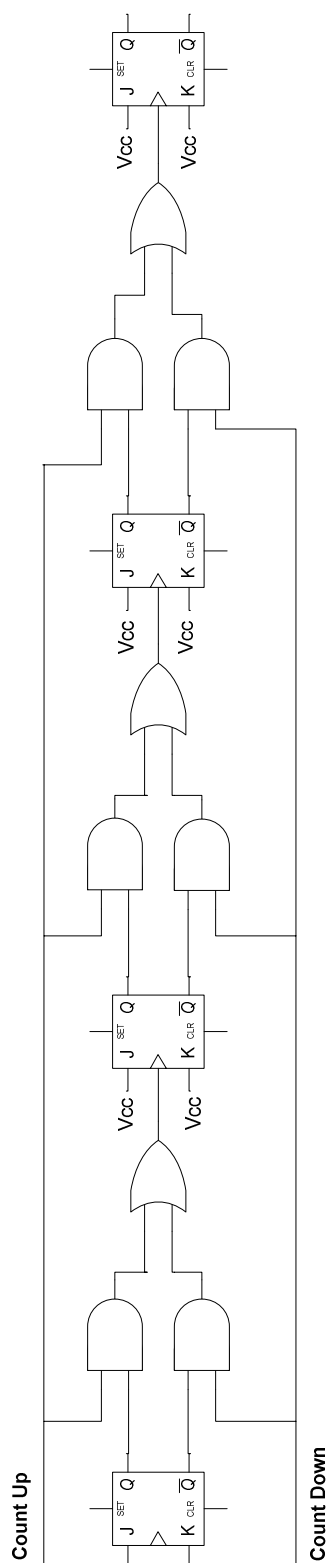
(ب) با تغییر مناسب مدار، شمارنده ای با قابلیت مقدار دهی موازی طراحی کنید و طرح را ضمیمه گزارش خود نمایید.

(پ) تراشه‌های 74107 و 74109 شمارنده‌های BCD با قابلیت شمارش رو به بالا و رو به پایین و مقدار دهی اولیه هستند. پس از بررسی کاتالوگ دو شمارنده و انتخاب یکی از آنها شمارنده BCD مود ۶۴ (۰ تا ۶۳) بسازید. خروجی شمارنده‌ها را به نمایشگرهای ۷ قطعه ای وصل کنید. به نحوه پشت هم قرار گرفتن دو شمارنده توجه کنید و از مدارهای اضافی بپرهیزید.

(ت) با استفاده از سه عدد JKFF شمارنده سنکرونی طرح کنید که دارای یک ورودی X باشد که این ورودی جهت شمارش رو به بالا ($X=1$) و شمارش رو به پایین ($X=0$) را تعیین کند. این شمارنده باید اعداد صفر تا ۷ را سه تا سه تا بشمارد به طوری که اختلاف دو عدد متوالی همواره ۳ باشد.



شکل ۱- مدار یک شمارنده پیاده‌سازی شده با فلیپ-فلاپ JK



شکل ۲- مدار شمارنده پیشنهادی با قابلیت شمارش رو به بالا و رو به پایین

۷-۲ آزمایش ششم: تایمر ماشین لباسشوئی

۱-۷-۲ هدف

هدف از انجام این آزمایش پیاده‌سازی یک تایمر برای ماشین لباسشوئی می‌باشد.

۲-۷-۲ شرح آزمایش

تایمر یک ماشین لباسشویی با مشخصات زیر طراحی کنید:

با زدن کلیدی کار ماشین لباسشوئی شروع می‌شود، به شرط آنکه شیر آب باز و درب ماشین لباسشوئی بسته و برنامه مورد نظر انتخاب شده باشد.

این ماشین دو برنامه شستشو با آب گرم و شستشو با آب سرد دارد که با تغییر وضعیت یک کلید مشخص می‌شود.

در برنامه شستشو با آب سرد به ترتیب عملیات آبگیری، شستشو، تخلیه و سپس خشک کردن در مدت زمان T_1, T_3, T_4, T_5 ثانیه انجام می‌شود.

در برنامه شستشو با آب گرم به ترتیب عملیات آبگیری، گرم کردن آب، شستشو، تخلیه، و سپس خشک کردن در مدت زمان T_1, T_2, T_3, T_4, T_5 ثانیه انجام می‌شود.

T_1, T_4, T_5 ثانیه را به مدت ۲ پالس ساعت و T_2, T_3 را به مدت ۳ پالس ساعت فرض کنید.

- سیگنال‌های ورودی این مدار: کلید شروع، باز و بسته بودن شیر آب، باز بسته بودن درب ماشین لباسشویی و انتخاب عملیات شستشو با آب گرم و سرد

- سیگنال‌های خروجی این مدار: شستشو، گرم کردن آب، عملیات آبگیری، تخلیه و خشک کردن

۲-۸ آزمایش هفتم: تلفن راه دور

۲-۸-۱ هدف

هدف از انجام این آزمایش پیاده‌سازی یک مدار FSM برای تلفن راه دور می‌باشد.

۲-۸-۲ شرح آزمایش

این تلفن فقط سکه های ده ریالی را می پذیرد و تعداد سکه های موجود را بر روی دو نمایشگر ۷ قطعه ای نمایش می دهد (حداکثر ۹۹ سکه).

به محض برقراری تماس تلفنی ده ریال از میزان موجودی کسر می شود و چراغ نشان دهنده تماس تلفنی روشن می شود که تا پایان تماس روشن می ماند. از این پس به ازای هر T_1 ثانیه (۲ پالس ساعت) ده ریال از میزان موجودی کسر می شود. وقتی موجودی به صفر برسد چراغ هشدار دهنده روشن می شود.

در حین مکالمه و حتی پس از روشن شدن چراغ هشدار دهنده امکان افزایش سکه‌ها وجود دارد. در صورتی که T_2 ثانیه (۳ پالس ساعت) پس از روشن شدن هشدار دهنده سکه‌ای اضافه نشود تماس تلفنی قطع خواهد شد، یعنی نشان دهنده تماس تلفنی خاموش می شود و هشدار دهنده روشن می ماند. در حالیکه با افزایش سکه ها تماس تلفنی هم چنان برقرار مانده و هشدار دهنده خاموش می شود.

۹-۲ آزمایش هشتم: آشنایی با ALU، ثبات ها و گذرگاه داده

۱-۹-۲ هدف

هدف از انجام این آزمایش آشنایی با ALU، ثبات و گذرگاه داده می باشد.

۲-۹-۲ شرح آزمایش

مداری طرح کنید که دارای دو ثبات داده A و B، یک ALU و یک کنترل کننده باشد. به طوریکه با دادن کدهای مختلف به ALU، اعمال مختلف بر روی ورودیها انجام گیرد.

ثباتهای A و B از طریق گذرگاه داده به ورودیهای ALU وصل می شوند. هر دو ثبات می توانند از ALU اطلاعات بگیرند. این مدار را با 74181 (ALU)، 74175 (ثباتها) و گذرگاه داده AND-OR بسازید. با استفاده از یک شمارنده عملیات زیر را به ترتیب انجام دهید:

شمارنده	خروجی ALU
1	$A \leftarrow \text{DATA1}$
2	$B \leftarrow \text{DATA2}$
3	$A \leftarrow \text{ADD}(A,B)$
4	$A \leftarrow \text{DEC}(A)$
5	$A \leftarrow A$
6	$A \leftarrow B$
7	$A \leftarrow \text{XNOR}(A,B)$

۲-۱۰ آزمایش نهم: پیاده سازی پشته (Stack) سخت افزاری

۲-۱۰-۱ هدف

هدف از انجام این آزمایش پیاده سازی یک پشته سخت افزاری می باشد.

۲-۱۰-۲ شرح آزمایش

می خواهیم یک پشته را به صورت سخت افزاری پیاده کنیم. این پشته دارای یک حافظه ۴ بیتی است که جمعاً ۱۶ کلمه دارد و تنها با ۴ خط آدرس قابل دسترسی است. دیاگرام سخت افزاری آن در شکل (۱) دیده می شود.

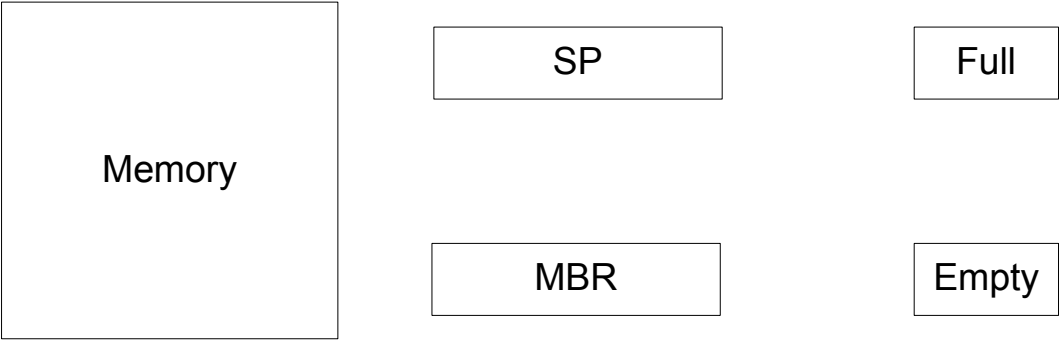
اشاره گر پشته (SP) شمارنده ای با قابلیت شمارش رو به بالا و رو به پایین است و ۴ بیتی می باشد. MBR نیز یک LATCH است که خروجیهایش باید از طریق لامپهای دیودی همواره قابل رویت باشند. شاخص های پر و خالی بودن پشته نیز دو JKFF هستند.

اشاره گر SP در آغاز به پایین پشته (محل صفر حافظه) اشاره می کند و پشته خالی است و شاخص خالی بودن نشان می دهد که پشته خالی است. در زمانی که داده ای بخواهد در بالای پشته نوشته شود، یعنی پشته پر است و شاخص مربوط به آن را نشان می دهد.

عملیات پشته عبارتند از Push, Pop, Clear که سه کلید جداگانه در مدار باید موجود باشد. این عملیات به شرح زیر می باشند:

Push	Push.T1:	$SP \leftarrow SP + 1$
	Push.T2:	$M \leftarrow (\text{Data in}), \text{EMPTY} \leftarrow 0$ $\text{If } (SP = 0) \text{ Then } (\text{Full} \leftarrow 1)$
Pop	Pop.T1:	$MBR \leftarrow M, SP \leftarrow SP - 1, \text{Full} \leftarrow 0$
	Pop.T2:	$\text{If } (SP = 0) \text{ Then } (\text{EMPTY} \leftarrow 1)$
Clear	Clear :	$SP \leftarrow 0, \text{EMPTY} \leftarrow 1, \text{Full} \leftarrow 0$

واحد کنترل را نیز توسط دو کلید (T2, T1) و مولد پالس شبیه سازی کنید.



شکل (۱) : نمودار سخت افزاری پشته

۲-۱۱ آزمایش دهم: طراحی یک کامپیوتر دودوئی ساده

۱-۱۱-۲ هدف

هدف از این آزمایش طراحی یک کامپیوتر ساده با قابلیت پردازش عبارات بولین می‌باشد.

۲-۱۱-۲ شرح آزمایش

این کامپیوتر می‌تواند عبارتهای بولین با حداکثر ۴ متغیر را پردازش کند و قادر به انجام دستورات زیر است:

ACC	←	ACC	OR	Operand
ACC	←	~ACC		
ACC	←	ACC	AND	Operand
HALT				

ACC یک رجیستر یک بیتی (DFF) است. عملگر یکی از متغیرهای x , y , z و یا w است. دستورات عمل‌ها ۴ بیتی هستند ($y_1y_2y_3y_4$) که دو بیت سمت راست آنها (y_3y_4) متغیر و دو بیت سمت چپ (y_1y_2) عملگر (HALT, OR, Complement) را مشخص می‌کنند:

متغیر x	$y_3y_4 = 00$	عمل AND	$y_1y_2 = 00$
متغیر y	$y_3y_4 = 01$	عمل Complement	$y_1y_2 = 01$
متغیر z	$y_3y_4 = 10$	عمل OR	$y_1y_2 = 10$
متغیر w	$y_3y_4 = 11$	عمل HALT	$y_1y_2 = 11$

برای مثال برنامه محاسبه عبارت $f(x,y,z,w) = (x+y)w+z$ شامل ۷ دستور به ترتیب زیر است:

1001

01xx

1000

0011

01xx

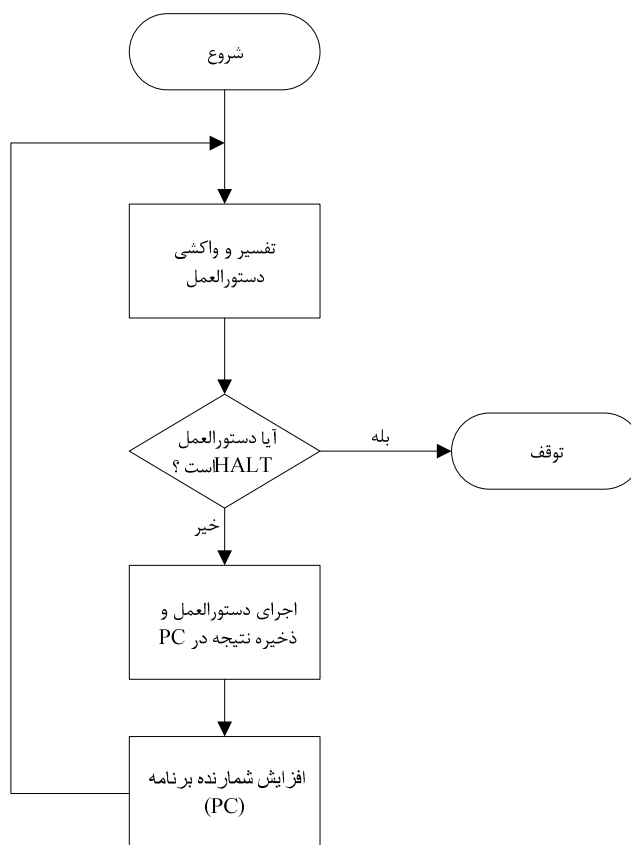
1010

11xx

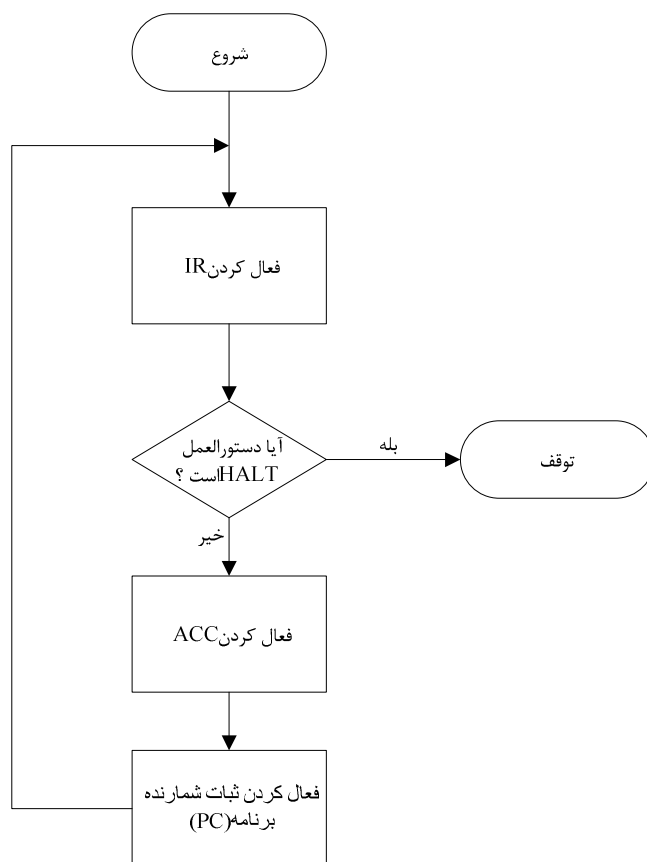
دستورالعمل اول مقدار y را به ACC انتقال می دهد که با فرض صفر بودن مقدار اولیه ACC ، باید متغیر y را با ACC ، OR منطقی نمود که حاصل آن کد 1001 است.

نمودار گردش کامپیوتر در شکل (۱) دیده می شود. شکل (۲) نمودار ساده تری را نشان می دهد چون تفسیر دستورالعمل و محاسبه نتیجه بین دو لبه بالا رونده پالس ساعت انجام می شوند. معماری کامپیوتر به صورت شکل (۳) می باشد.

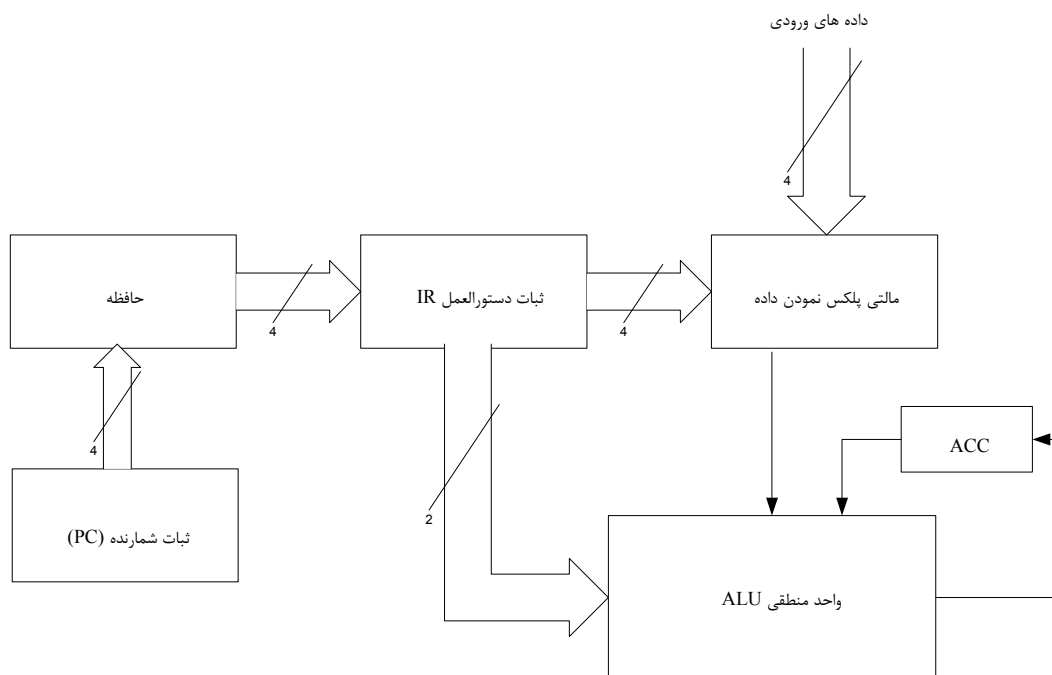
نحوه عمل به این ترتیب است که در آغاز با فشردن کلید $Reset$ ، ثابت $PC = 0000$ می شود و برنامه با افزایش PC از طریق کلیدهای ورودی وارد حافظه می شود. (حداکثر ۱۶ کلمه حافظه) بعد مجدداً کلید $Reset$ فشرده می شود و $PC = 0000$ می شود. آنگاه با زدن کلید RUN ، اجرای برنامه شروع می شود. به این ترتیب که کلمات حافظه به ترتیب وارد IR می شوند تا تفسیر و اجرا شوند.



شکل ۱- نمودار گردش کامپیوتر پیشنهادی



شکل ۲- نحوه تفسیر و اجرای دستورات



شکل ۳- معماری کامپیوتر پیشنهادی

مراجع

- [1] “Computer Organization & Design, The Hardware / Software Interface”, D. Patterson and J. L. Hennessy, Morgan Kaufmann Publishing, 2005.
- [2] “Computer system architecture”, M. Mano, 3rd Edition, Prentice hall, 1992.

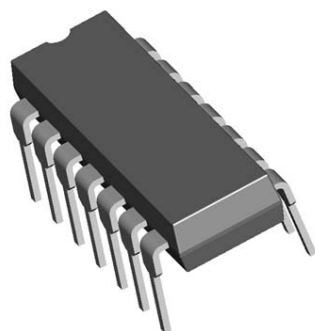
۳ پیوست‌ها

۳-۱ تکنولوژی مدارات مجتمع

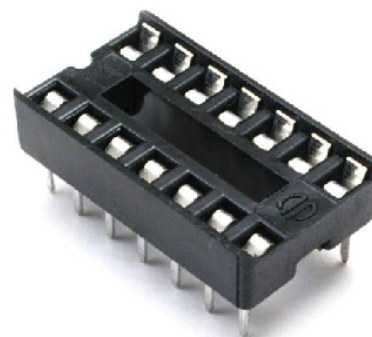
همه توابع منطقی به صورت مدارات مجتمع Integrated circuit-IC موجودند. مزایای مدارات مجتمع در مقایسه با مدارات غیرمجموعه اندازه، توان مصرفی، قیمت و قابلیت اطمینان آنهاست. مدار مجتمع یک پارچه Monolithic عبارتست از یک مدار الکترونیکی که بر روی تراشه کوچک سیلیکونی ساخته شده است. بر حسب پیچیدگی مدارات، تراشه‌ها در اندازه‌های $40 \times 40 \text{ mils}$ تا $300 \times 300 \text{ mils}$ (میل) عبارتست از 0.001 اینچ) موجودند. تراشه‌ها بصورت Flat, Dual-In-line Package (DIP) و Carrier Chip همانند شکل ۱ بسته بندی می‌شوند.



16-pin DIP



14-pin DIP



14-pin DIP Socket



Flat Package

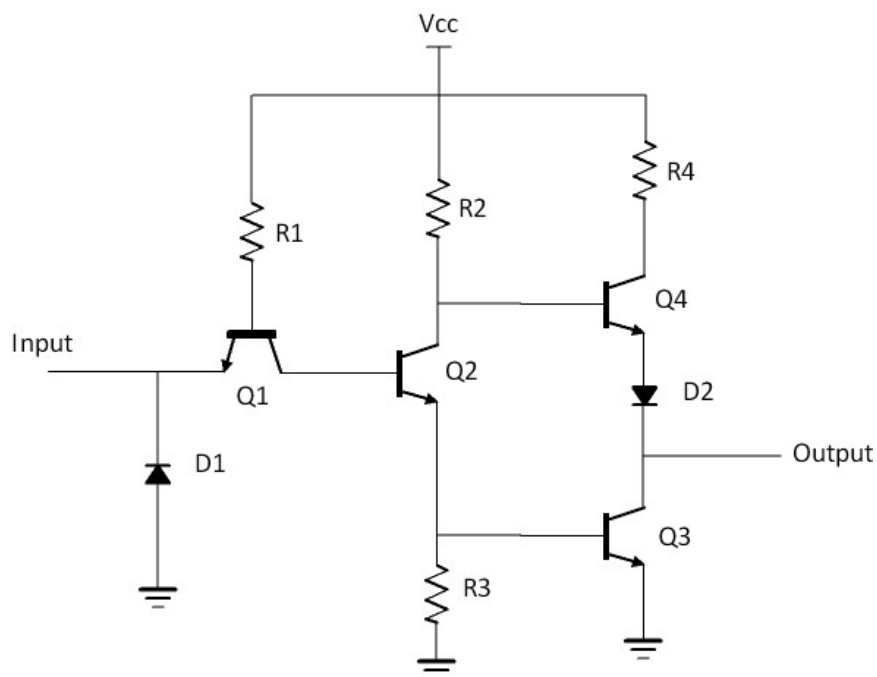


Chip Carrier Package

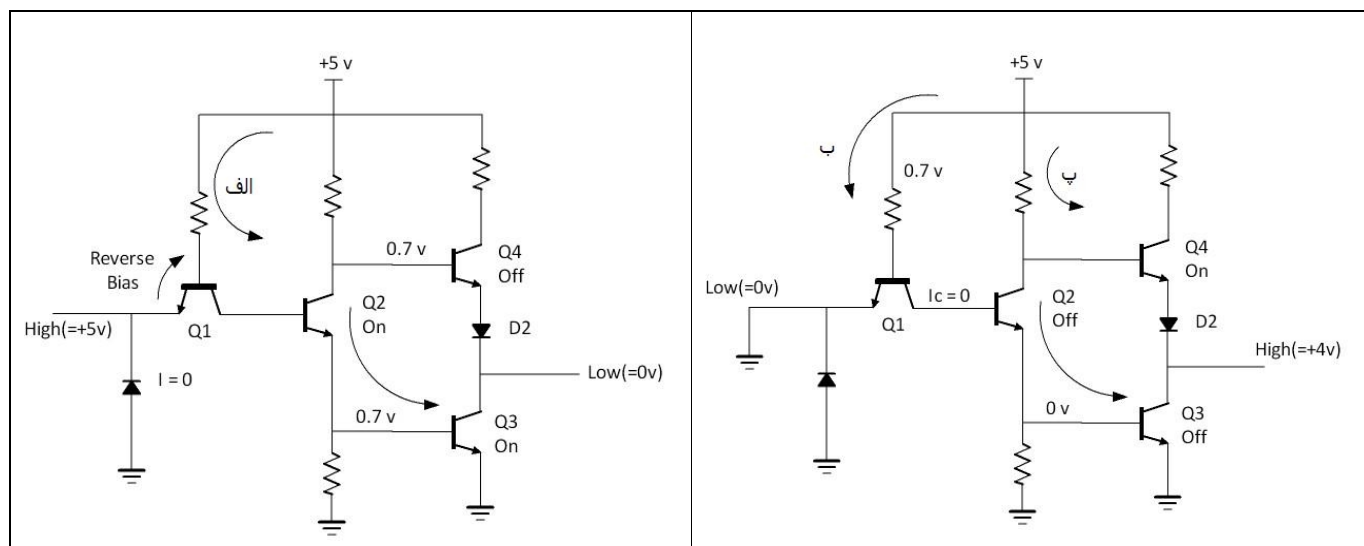
شکل ۱- بسته بندی مدارات مجتمع

در شکل (۲) مدار معکوس کننده ای نشان داده شده است. نحوه کار آن بدین صورت است که اگر ورودی High باشد، آنگاه جریان از طریق مسیر الف (شکل ۳) به بیس ترانزیستور Q2 می رسد و Q2 اشباع می شود. در نتیجه Q3 روشن شده، ولتاژ خروجی که از کلکتور Q3 گرفته شده تقریباً صفر می گردد. از طرفی ولتاژ کلکتور Q2 نیز به حدی پایین است که Q4 را خاموش نگه دارد.

حال اگر ولتاژ ورودی Low باشد، در جهت مسیر (ب) جریان خواهیم داشت. چون جریانی به سوی بیس Q2 نداریم، لذا خاموش می شود. در نتیجه کلکتور Q2 ولتاژ بالایی داشته، جریانی در مسیر (پ) خواهیم داشت و Q3 در وضعیت روشن (ON) قرار می گیرد. با اشباع شدن Q4 در خروجی ولتاژ High خواهیم داشت و چون امیتر Q2 به زمین وصل شده در بیس Q4 ولتاژ صفر داشته و Q4 در وضعیت خاموش می ماند. به این نوع خروجی Totem-Pole گویند.

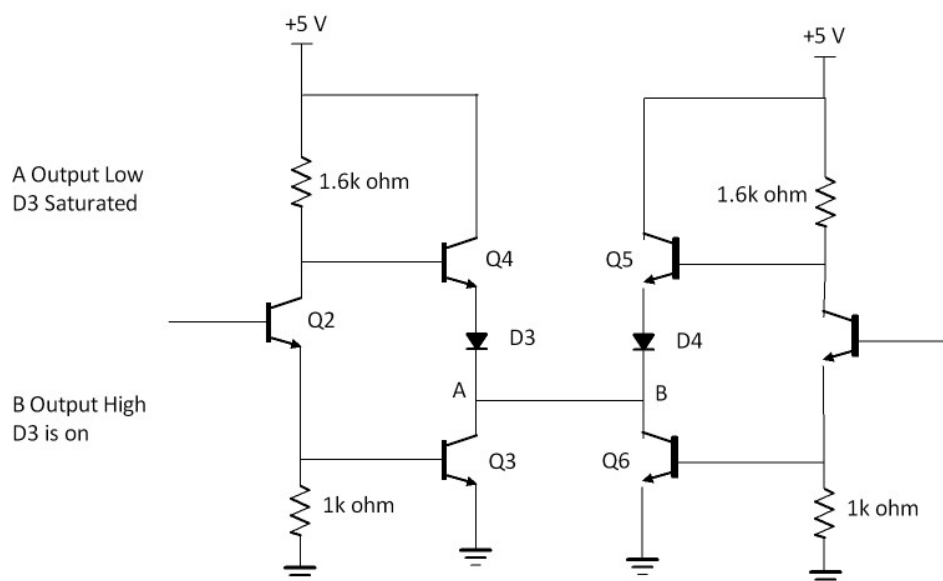


شکل ۲- مدار یک معکوس کننده TTL



شکل ۳- عملکرد معکوس کننده TTL

اگر خروجی دو گیت Totem-Pole را به هم متصل کنیم، آنگاه در صورتی که یکی از خروجی ها Low و دیگری High باشد جریانی به صورت شکل ۴ خواهیم داشت که با امپدانس کمی V_{CC} را به زمین متصل می کند. برای جلوگیری از جریان اتصال کوتاه، برخی سازندگان تراشه ها یک مقاومت ۱۳۰ اهمی (همان $R3$) در کلکتور ترانزیستور خروجی $Q4$ قرار می دهند. اما چون نمی توانیم به وجود این مقاومت در تراشه های مورد استفاده خود مطمئن باشیم. لذا هیچگاه خود را مجاز به اتصال خروجی دو تراشه نمی دانیم.

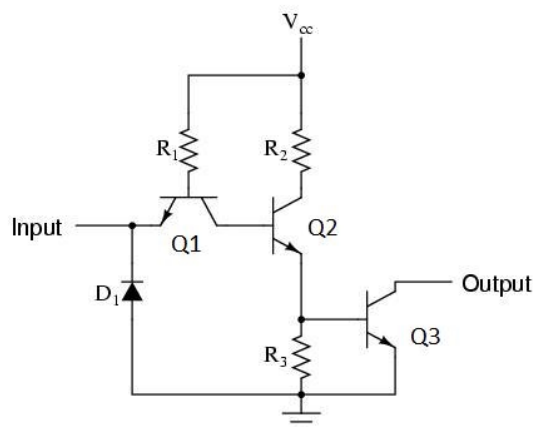


شکل ۴- مسیر جریان معکوس کننده TTL

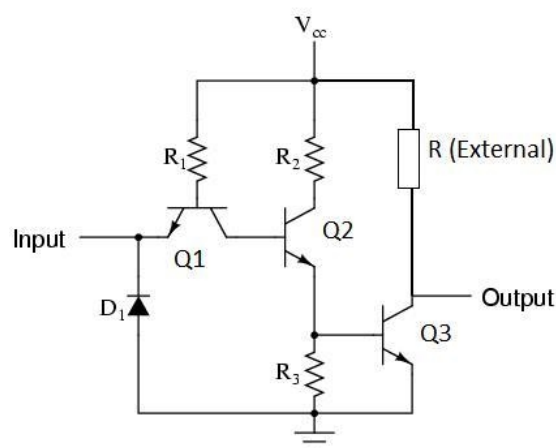
در دسته ای از تراشه های TTL، ترانزیستور $Q4$ و دیود $D2$ حذف شده اند (شکل ۵) و استفاده کننده باید یک مقاومت Pull-up در خروجی تراشه قرار دهد، تا در صورتی که $Q3$ خاموش است ولتاژ خروجی در وضعیت High قرار گیرد. مزیت این دسته از تراشه ها اینست که می توان خروجی تراشه ها را مستقیماً به هم متصل نمود. آنگاه خروجی ها با هم AND می شوند. خروجی نهایی AND خروجیهای متصل شده است. به این نوع AND که بدون وجود گیت خارجی انجام می شود، اصطلاحاً Wired-AND می گویند. به دلیل این ویژگی می توانیم با استفاده از معکوس کننده های کلکتور باز Open-Collector یک مدار NOR بسازیم. اشکال این نوع تراشه ها حساسیت به نویز، سرعت پایین و عیب یابی مشکل است (شکل ۶).

نوع سوم تراشه های TTL که در آنها نیز می توان خروجی ها را مستقیماً به هم متصل کرده تراشه های three-State هستند. در این نوع سه وضعیت Low معمولی، High معمولی و امپدانس بالا داریم. در حالت امپدانس بالا هر دو ترانزیستور $Q3$ و $Q4$ با اعمال یک ورودی جداگانه (enable) در وضعیت خاموش قرار می گیرند. سیگنالی که به ورودی Enable وصل می شود، فعال/غیرفعال بودن خروجی را

مشخص می کند. مساله ای که در اینجا وجود دارد اینست که در هر لحظه یکی از خروجیها باید فعال باشد.

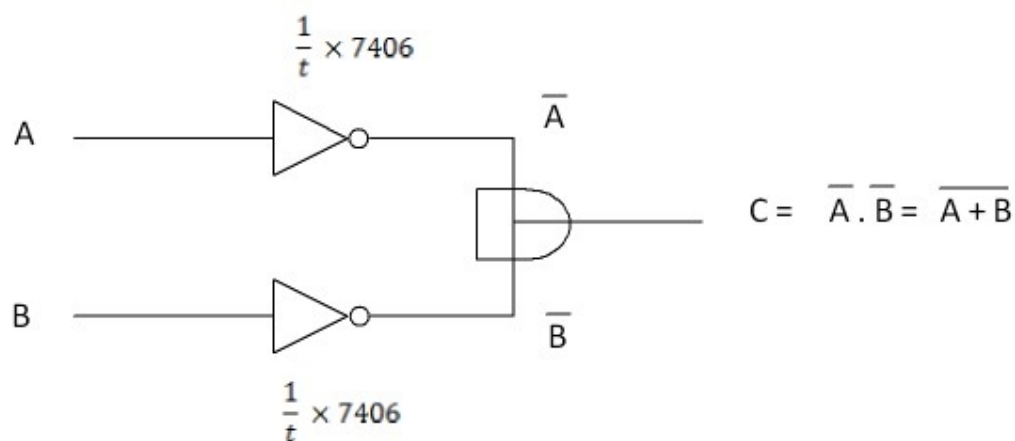


(a) Open-collector inverter circuit



(b) with external pull-up resistor

شکل ۵- مدار معکوس کننده با خروجی کلکتور باز



شکل ۶- نحوه اتصال خروجی دو تراشه کلکتور باز

۳-۱-۲ تکنولوژی CMOS

در اینجا از هر دو نوع ترانزیستور یک قطبی کانال P و N استفاده می شود. در شکل ۷ یک مدار معکوس کننده دیده می شود. نحوه کار بدین صورت است که اگر ولتاژ High در ورودی قرار بگیرد ترانزیستور (P-Channel) Q1 خاموش و ترانزیستور (N-Channel) Q2 روشن می شود و خروجی به زمین

مثصل می شود. در حالتی که ولتاژ Low به ورودی اعمال شود، ترانزیستور Q1 روشن شده و ترانزیستور Q2 خاموش می شود و در نتیجه خروجی به ولتاژ High منبع وصل می شود (شکل ۸).

مزایای CMOS به TTL عبارتند از:

- ✓ مصرف توان کمتر
- ✓ انعطاف پذیری منبع تغذیه که می تواند بین ۳ تا ۱۵ ولت باشد در حالیکه در TTL منبع باید ۵ ولتی باشد.
- ✓ تاخیر انتشار کمتر
- ✓ مصونیت از نویز بالاتر
- ✓ چگالی بیشتر

نکته ۱: در هنگام وصل کردن اتصالات مدار، تغذیه باید خاموش باشد.

نکته ۲: خروجی های تراشه ها را نباید به Vcc، GND و خروجیهای دیگر و بطور کلی به نقطه ای که دارای ولتاژ معین است، متصل کرد مگر در تراشه های Three State و Open Collector تحت شرایط خاصی که قبلاً شرح داده شد.

نکته ۳: در مواردی که مدار به طور صحیح عمل نمی کند با دنبال کردن ولتاژهای مدار توسط اسکوپ محل عیب را پیدا کنید و تنها در صورتی که ولتاژ ورودی تراشه در محدوده مجاز باشند ولی خروجی مطابق جدول صحت نباشد تراشه را تعویض کنید. برای اطمینان خاطر خروجی را از سایر نقاط مدار جدا کنید تا ولتاژ آن توسط نقاط دیگر تغییر نکند.

جدول (۱) به عنوان یک جدول راهنمای سریع در کار با تراشه ها بسیار مفید است بطوریکه ولتاژ مجاز منبع تغذیه، محدوده ولتاژ مجاز برای ورودی - خروجی تراشه ها، Fan-Out و تاخیر انتشار را می توان به سرعت استخراج کرد. برای نمونه در ردیف ششم جدول حداقل و حداکثر ولتاژ مجاز منبع تغذیه برای تراشه های TTL سری ۷۴LS۴/۷۵ ولت و ۵/۲۵ ولت (5 ± 0.5) تعیین شده است. یعنی ولتاژ مجاز منبع تغذیه بین ۴/۷۵ ولت یا ۵/۲۵ ولت است.

حداقل ولتاژ ورودی برای وضعیت "۱"، ۲ ولت است. پس ولتاژ ورودی در وضعیت "۱" باید بین ۲ ولت تا ۵ ولت باشد.

حداکثر ولتاژ ورودی برای وضعیت "۰"، ۰/۸ ولت است. پس ولتاژ ورودی در وضعیت "۱" باید بین صفر ولت تا ۰/۸ ولت باشد.

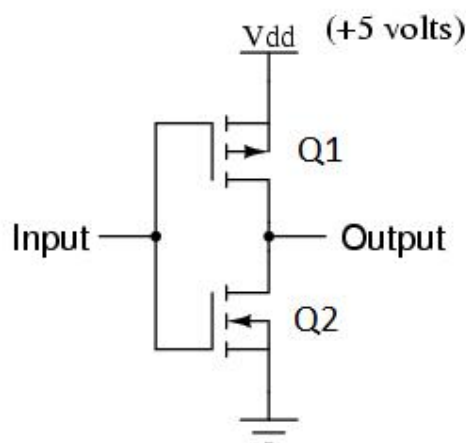
حداقل ولتاژ خروجی برای وضعیت "۱"، ۲/۷ ولت است. پس ولتاژ خروجی در وضعیت "۱" باید بین ۲/۷ ولت تا ۵ ولت باشد.

حداکثر ولتاژ خروجی برای وضعیت "0"، 0.4 ولت است پس ولتاژ خروجی در وضعیت "0" باید بین 0 ولت تا 0.4 ولت باشد.

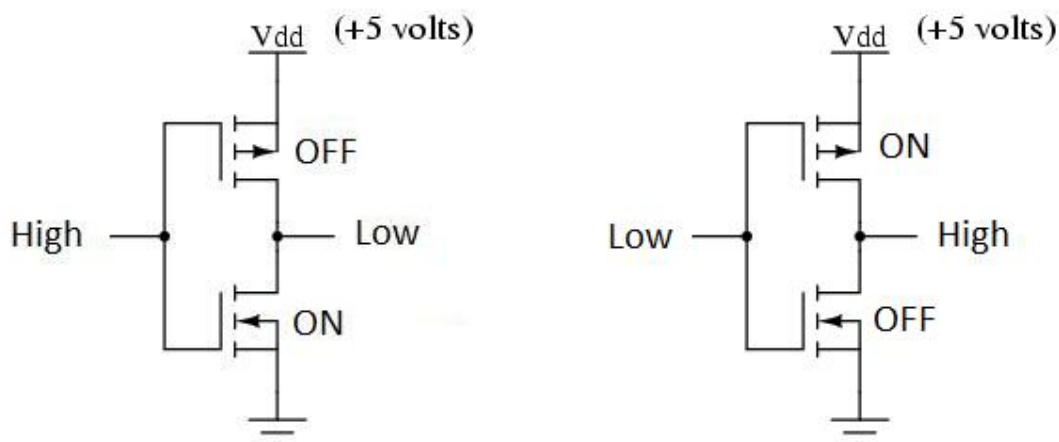
فاکتور Fan-Out نشان دهنده تعداد گیت‌های مجازی است که می‌توان به خروجی یک گیت وصل نمود. در جدول (۱) Fan-Out برای اتصال گیت‌های مشابه ثبت شده است. اما برای اتصال گیت‌های غیرمشابه می‌توان Fan-Out را با استفاده از حداکثر جریان ورودی - خروجی در وضعیت "0" و نیز در وضعیت "۱" محاسبه کرد. برای نمونه برای اتصال خروجی یک گیت از سری 74LS به ورودی گیت‌های سری 74S، تعداد گیت‌های مجاز به این طریق محاسبه می‌شود.

حداکثر جریان خروجی در وضعیت "0" برای یک تراشه 74LS، ۴ میلی آمپر و حداکثر جریان ورودی در همان وضعیت برای یک گیت از سری 74S، ۲ میلی آمپر است. یعنی $Fan-Out = 4 \div 2 = 2$ می‌باشد.

همچنین حداکثر جریان خروجی در وضعیت "۱" برای یک تراشه 74LS، ۴۰۰ میکروآمپر و حداکثر جریان ورودی در همان وضعیت برای یک گیت از سری 74S، ۵۰ میکروآمپر است. یعنی $Fan-Out = 400 \div 50 = 8$ می‌باشد. یعنی تنها ورودی ۲ گیت از نوع S مجاز به اتصال به خروجی یک گیت از نوع 74LS است.



شکل ۷- مدار معکوس کننده CMOS



شکل ۸- عملکرد معکوس کننده CMOS

۳-۱-۳ لامپهای دیودی و نمایشگرهای هفت قطعه‌ای

لامپهای دیودی (LED) دیودهایی هستند که در حالت بایاس مستقیم روشن می شوند. نمایشگرهای ۷ قطعه ای مجموعه ۷ لامپ دیودی هستند که مطابق شکل ۹ از a تا f نامگذاری شده اند. این نمایشگرها به دو نوع کاتد مشترک و آند مشترک ساخته می شوند.

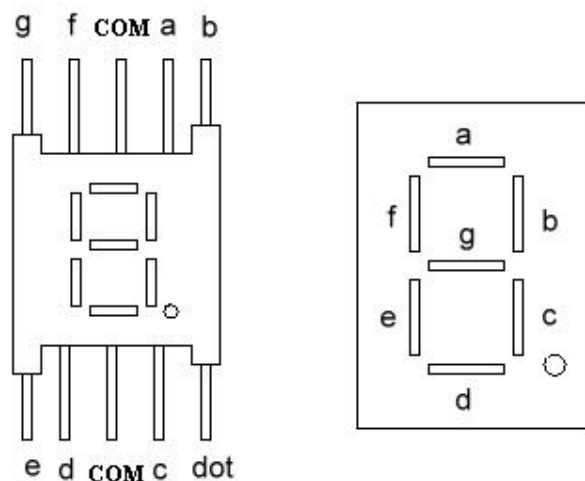
در نوع آند مشترک، آند همه دیودها به هم متصل شده اند (شکل ۱۰) و باید به ولتاژ بالا (High) وصل شوند در این صورت هر دیودی که کاتدش به ولتاژ پایین (Low) یا GND وصل شود، روشن می شود.

در نوع کاتد مشترک، کاتد همه دیودها به هم متصل شده اند (شکل ۱۱) و باید به ولتاژ پایین (GND) وصل شوند تا با قرار گرفتن ولتاژ بالا در آند دیودها، روشن شوند.

برای نمایش اعداد دهدهی به وسیله نمایشگر ۷ قطعه ای باید لامپهای روشن برای هر عدد تعیین شوند و سپس مدار ترکیبی هر لامپ طراحی شوند. مدار حاصل BCD-to-7 Segment Decoder است که به صورت مدار مجتمع موجود است. برای هر یک از انواع نمایشگر آند مشترک یا کاتد مشترک مدار مجتمع خاصی موجود است که به عنوان نمونه می توان از 7447 و 7448 نام برد.

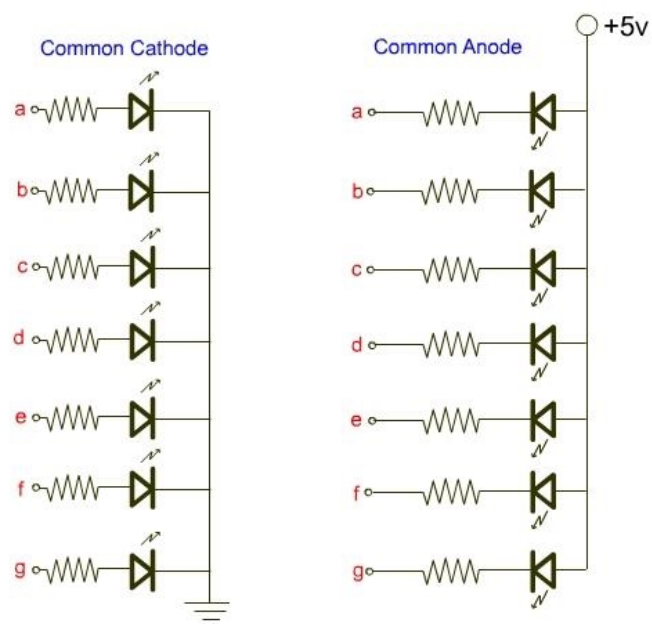
از آنجا که لامپهای دیودی توسط جریان روشن می شوند، برای روشنایی مناسب باید مقاومتی را با آنها سری کرد. مقدار مقاومت با توجه به اینکه جریان لازم برای لامپهای دیودی بین ۱۰ تا ۲۰ میلی آمپر است و نیز لامپهای دیودی با ولتاژ ۱/۷ روشن می شوند از روابط زیر بدست می آید.

$(V_{cc} - 1.7 - 0.4) / I_f = R$	برای نوع آند مشترک
$(V_{cc} - 1.) / I_f = R$	برای نوع کاتد مشترک

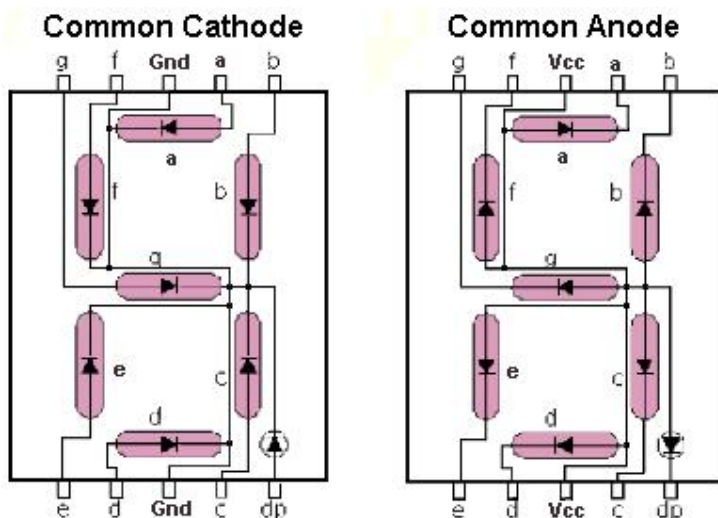


Seven-Segment Display

شکل ۹- نمایشگر ۷-قطعه‌ای



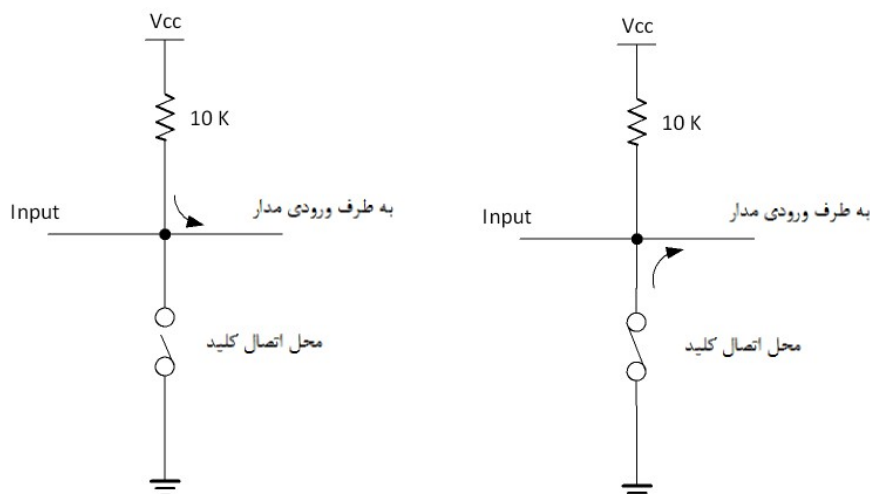
شکل ۱۰- آند و کاتد مشترک



شکل ۱۱- آند و کاتد مشترک در نمایشگر ۷-قطعه‌ای

۴-۱-۳ پیاده‌سازی کلید

با استفاده از یک مقاومت ۱۰ کیلو اهم می‌توان یک کلید را در ورودی مدار پیاده کرد. به این شکل که یک سر مقاومت را به ولتاژ ۵ ولت و سر دیگر را به ورودی مدار وصل نمود. در زمانی که "0" در ورودی لازم باشد، سر دیگر مقاومت (سر ورودی) به زمین وصل می‌شود (شکل ۱۲). زمانی که "۱" مورد نیاز باشد، سر ورودی باز می‌ماند و در نتیجه ولتاژ ۵ ولت از طریق مقاومت به ورودی اعمال می‌شود (شکل ۱۲).



شکل ۱۲- نحوه پیاده‌سازی کلید

۵-۱-۳ شناسایی مقاومتها

مقاومت ها بوسیله نوارهای رنگی یا اعداد سه رقمی شناسایی می شوند. هر رنگ معرف یک عدد است که در جدول زیر معادل عددی هر رنگ دیده می شود:

سیاه	قهوه ای	قرمز	نارنجی	زرد	سبز	آبی	بنفش	خاکستری	سفید
۰	۱	۲	۳	۴	۵	۶	۷	۸	۹

در روش نوارهای رنگی، ۴ نوار رنگی روی مقاومتها دیده می شود. فاصله این نوارها از دو انتهای مقاومت یکسان نیست. جهت شمارش نوارها از جهتی که به انتهای مقاومت نزدیکتر است شروع می شود. به طوری که نوار اول معادل رقم اول، نوار دوم معادل رقم دوم و نوار سوم توان ده این عدد دو رقمی یا تعداد صفرها را نشان می دهد. نوار چهارم اندازه درصد خطا با واریانس را تعیین می کند. که نوار طلایی واریانس ۵٪ و نوار نقره ای واریانس ۱۰٪ را نشان می دهند.

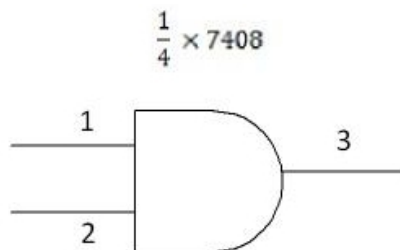
گاهی به جای نوارهای رنگی یک عدد سه رقمی نوشته می شود که در اینجا نیز رقم سوم تعداد صفرها یا توان ده را نشان می دهد، مثلاً عدد ۵۰۲ معادل مقاومت ۵ کیلو اهم است.

اندازه خازنها نیز در خازنهای عدسی با یک عدد سه رقمی مشخص می شوند. در اینجا واحد پیکوفاراد است یعنی خازن ۱۰۰۰۰ پیکوفاراد یا ۱۰ نانوفاراد با عدد ۱۰۳ مشخص می شوند.

در رسم نقشه مدارهای دیجیتال رعایت نکات زیر ضروری است:

الف) تراشه های SSI به صورت نمودار منطقی خود رسم می شوند. برای نمونه هر یک از گیتهای AND در تراشه 7408 به شکل ۱۳ نشان داده می شود.

ب) تراشه های MSI و LSI به صورت نمودار بلوکی رسم می شوند. در این نمودار، پایه های ورودی در یک طرف و پایه های خروجی در طرف دیگر مستطیل رسم می شوند، بطوریکه نام هر پایه در داخل مستطیل و شماره پایه در بیرون مستطیل نوشته می شود. در شکل ۱۴ یک تراشه 7474 (DFF) نشان داده می شود.

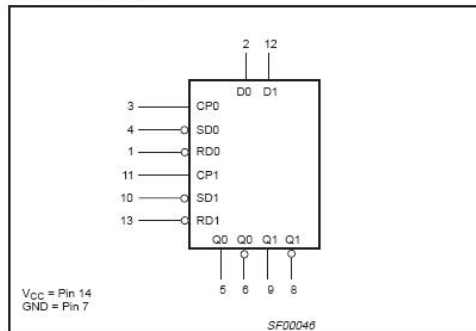


شکل ۱۳- تراشه ۷۴۰۸

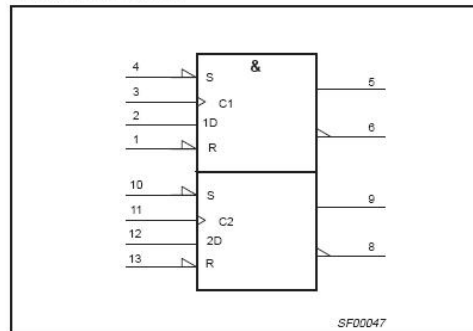
INPUT AND OUTPUT LOADING

PINS	DESCRIPTION
D0, D1	Data inputs
CP0, CP1	Clock inputs (active rising edge)
$\overline{SD}0, \overline{SD}1$	Set inputs (active low)
$\overline{RD}0, \overline{RD}1$	Reset inputs (active low)
Q0, Q1, $\overline{Q}0, \overline{Q}1$	Data outputs

LOGIC SYMBOL



IEC/IEEE SYMBOL



شکل ۱۴ - تراشه ۷۴۷۴