

放大器非线性失真研究装置预习报告

组号	27
饶欣瑶	2022302039
杨俊杰	2022302240

一、实验任务

(1)设计并制作一个放大器非线性失真研究装置。信号源输出频率 1kHz、峰峰值 20mV 的正弦波作为晶体管放大器输入电压 u_i ，测试口 TP1 输出无明显失真波形即失真波形 u_o ，且峰峰值不低于 $2V_{pp}$ ：

- 放大器能够输出无明显失真的正弦电压 u_{o1} 。
- 放大器能够输出有“顶部失真”的波形 u_{o2} 。
- 放大器能够输出有“底部失真”的波形 u_{o3} 。
- 放大器能够输出有“双向失真”的波形 u_{o4} 。

注：实验电路供电 DC \pm 9V。

(2)由串口屏进行控制的 TP1 输出不同的波形。TP1 输出不同的波形同时 TP2 同步输出相应的波形，峰值为 $2V_{pp}$ 。

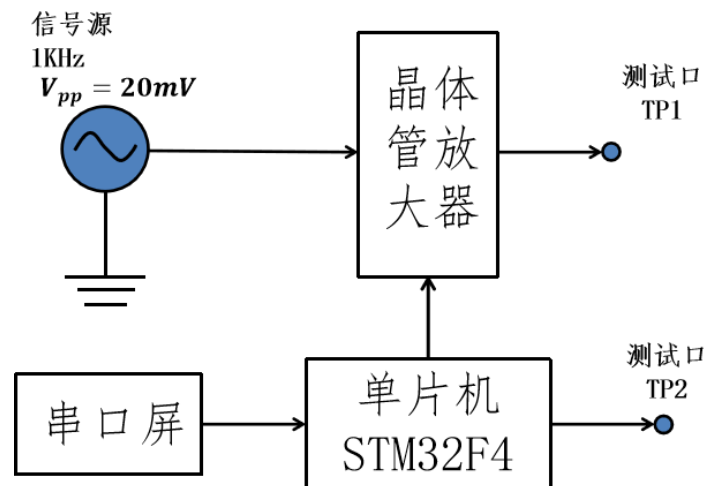


图 1 放大器非线性失真研究装置任务要求示意

二、电路仿真

任务：仅仿真设计放大电路部分（不含 CD4053），确定电位器阻值，验证电路的可行性。给出仿真电路图，以及仿真波形。

2.1 仿真电路搭建

在 Multisim 中搭建仿真电路如下图，其中用开关模拟 CD4053 芯片的选择作用。其中仿真时我们选取了 $source_{signal}$ 作为信号源的信号检测、 $output_1$ 作为第一级放大器信号检测输出测试、 $output_2$ 作为第二级放大器信号检测、 $final_{output}$ 作为整个放大电路的最终输出。

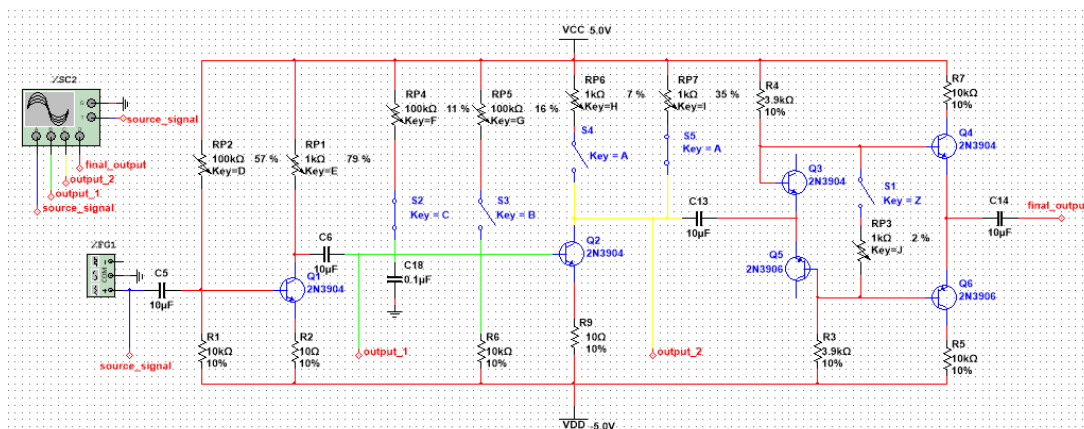


图 2 电路仿真图模型

2.2 电路原理分析

(1)电路主体：根据如图 3 所示的放大电路原理图所示，电路主体可分为三级，前两级均为共发射极放大器，第三级为乙类推挽功率放大器。具体来看，Q1、Q2 均为 NPN 三极管，它们作为有分压式电流负反馈放大电路的核心器件，对输入信号进行两级放大。同时，每个前一级的输出端都通过电容接到后一级的输入端，此为多级放大电路的阻容耦合方式，阻容耦合放大电路各级间直流通路各不相通，各级的静态工作点相互独立，便于后续各级静态工作点的设置。

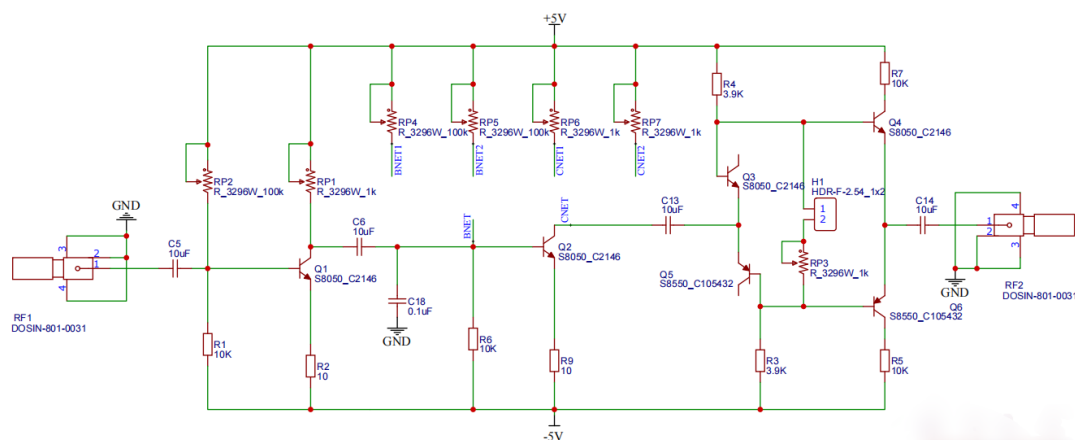


图3 电路主体模型

可以清楚的看到,第一级电路的主要是要保证不失真的情况下,将信号放大到尽量大,以便于后续各类失真的观察。其静态工作点设置采用电阻分压式,并

且根据共射极放大电路的电压放大倍数公式可知第一级的方法倍数 A_u 为：

$$A_u = \frac{R_{P1} // R_{i2}}{r_{be} + (1 + \beta) R_2} \quad (1)$$

其中的 $r_{be} = r'_{bb} + (1 + \beta) \frac{26mV}{I_{CQ}}$, R_{i2} 为第二级电路的输入电阻值, 当 R_{i2} 阻值为 0 时, 通过调节 RP1、RP2 的阻值可以确定第一级放大电路的静态工作点以及电压放大倍数, R2 是 Q1 的射极负反馈电阻, 其作用是稳定直流工作点。

第二级电路主要用于产生失真波形, RP4 和 RP5 二者有三种不同的接入方式: 即只接 RP4、只接 RP5、同时接入 RP4 和 RP5, 这三种连接方式得到的电阻和 R6 构成 Q2 的分压式直流偏置电路。RP6 和 RP7 二者有两种不同的接入方式: 只接 RP6 或只接 RP7。通过调整电位器的阻值可以控制晶体管发射结和集电结的正偏和反偏, 使之工作在放大区、饱和区或截止区, 从而产生无明显失真、顶部失真、底部失真、双向失真四种波形。根据实际的仿真测试, 具体的波形和开关对应的关系如表 1 所示:

表 1 放大器电路的开关状态对应的波形产生(1 开;0 闭)

类型/开关	S2	S3	S4	S5	S1
没有失真	1	0	1	0	0
顶部失真	0	1	1	0	0
底部失真	1	1	1	0	0
双向失真	1	0	0	1	0
交越失真	1	0	1	0	1

第三级电路主要控制“交越失真”的产生, 其中 Q3 和 Q5 分别是 NPN 和 PNP 三极管, 但只接入基极和发射极, 集电极悬空, 作为二极管使用, 作用是设置晶体管的静态工作点偏置于临界导通状态, 可消除交越失真。Q4 和 Q6 分别是 NPN 和 PNP 三极管, 和周围器件组成互补对称射极输出电路, 也称乙类功率放大器, 但由于基极和发射极之间电压相差 0.3V (锗管) 或 0.7V (硅管) 时才导通, 过零时将出现交越失真。若开关 S2 和 S4 闭合且 RP3 阻值很小, Q3 和 Q5 被短路, 波形过零时会出现交越失真现象, 通过调节 RP3 可以改变交越失真程度。并且, RP3 的阻值越小, 对应产生的交越失真就越明显。

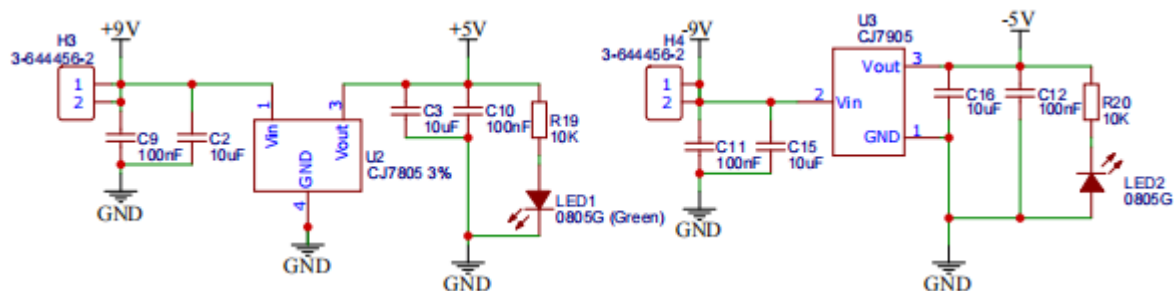


图 4 线性稳压模块

(2)线性稳压模块：如图 4 所示，电路板正常工作电压为 $\pm 5\text{V}$ ，与实验电路供电的 $\text{DC}\pm 9\text{V}$ 不一致，因此需要将输入电压分别通过 $+5\text{V}$ ， -5V 的线性稳压器来实现降压功能，当负载电流变化时，线性稳压器始终能提供稳定的 $\pm 5\text{V}$ 输出电压，以使板子达到正常的工作状态。

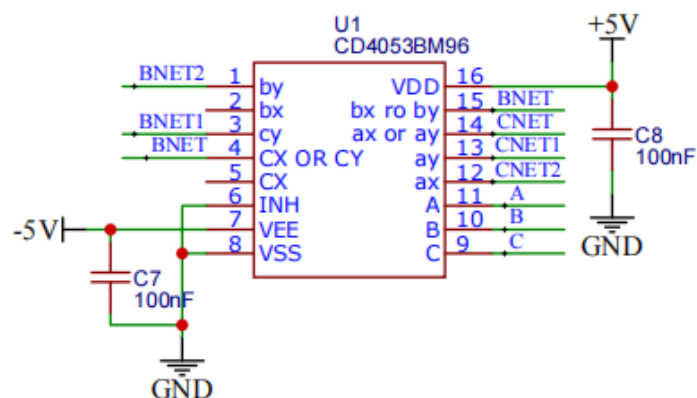


图 5 CD4053BM96 芯片

(3)CD4053 芯片：CD4053 芯片内部相当于有 3 组单刀双掷开关，地址码 C、B、A 控制 3 组开关分别接通哪一通道，根据其真值表及原理图可得到下表对应接通关系：

表 2 引脚 INH 接地下 CBA 地址码对应仿真电路图开关接通情况

C	B	A	仿真电路开关对应接通情况
0	0	0	S1、S2 断开，S4 闭合（只接入 RP7）
0	0	1	S1、S2 断开，S3 闭合（只接入 RP6）
0	1	0	S1 断开，S2、S4 闭合（接入 RP5、RP7）
0	1	1	S1 断开，S2、S3 闭合（接入 RP5、RP6）
1	0	0	S2 断开，S1、S4 闭合（接入 RP4、RP7）
1	0	1	S2 断开，S1、S3 闭合（接入 RP4、RP6）
1	1	0	S1、S2、S4 闭合（接入 RP4、RP5、RP7）
1	1	1	S1、S2、S3 闭合（接入 RP4、RP5、RP6）

C、B、A 地址码输入分别由三个反相器控制，当 CIN、BIN、AIN 为 5V 电压时，计算可知三极管处于饱和状态，集电极电压为 $U_{CE(sat)}$ ，饱和压降很小，因此对应地址码输入“0”；当 CIN、BIN、AIN 接 GND 或不接入时，计算可知三极管处于截止状态，集电极电压为 5V，因此对应地址码输入“1”。

三、电路调测

3.1 电路仿真测试

(1)第一级三极管仿真：先调节 RP2，以设置第一级三极管的静态工作点，并在保证无失真的前提下，使得静态工作点尽量在中点，然后固定 RP2，由小到大调整 RP1 的阻值，以获得尽可能大的放大倍数。最终设置 $RP2=57k\Omega$ ， $RP1=790\Omega$ 时得到 T1 点处的无失真波形如下。可以看到，输入的信号 $source_signal=9mV$ ，并且输出的信号 $output_1=60mV$ ，因此第一级三极管出现最大不失真的情况时的放大倍数 $G = \frac{output_1}{source_signal}$ ，大概的放大倍数在 6~7 倍。

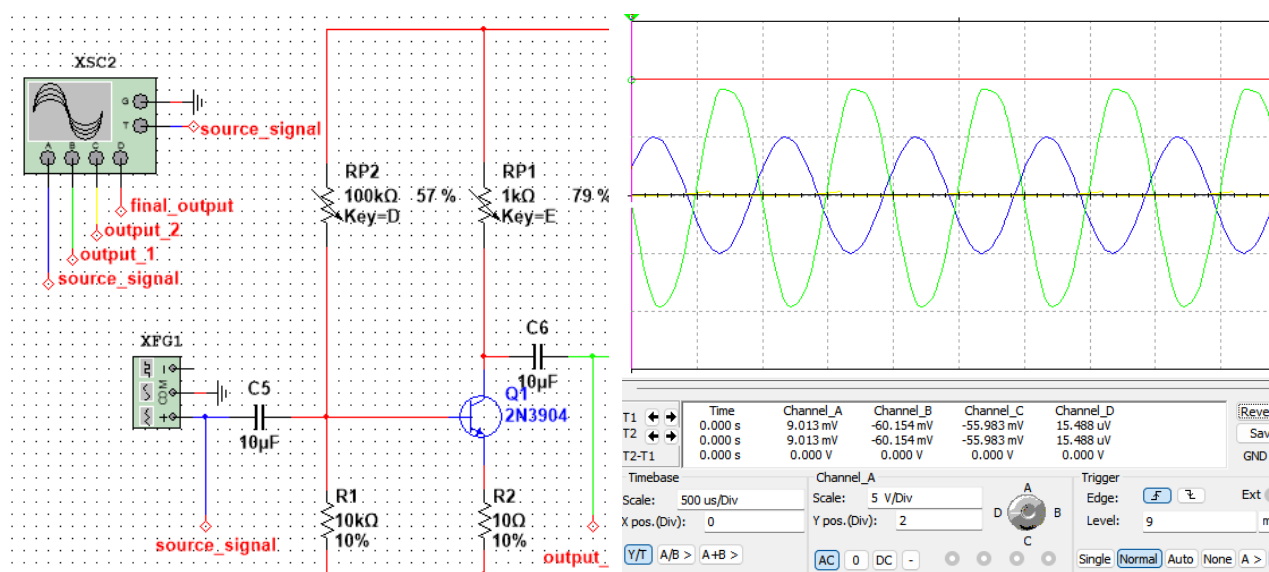


图 6 第一级三极管的静态工作点调节(蓝:信号源波形;黄:三极管输出波形)

(2)第二级放大仿真电路调测：

固定 RP1 和 RP2，首先接入 RP4 和 RP6：仿真示波器的四个通道分别如图 7 所示的位置进行检测，此时整个放大电路的输出波形基本不出现失真的情况。此时，RP4 和 RP6 接入电路的阻值分别是 $RP4 = 11k\Omega$ 、 $RP6 = 70\Omega$ ，具体的仿真波形图如下所示。此时，通道 D 对应的仿真图的最上部的红色波形曲线属于放大器电路的输出波形，基本符合无失真并且增益 $G = \frac{756mV}{9mV} = 84$ 。

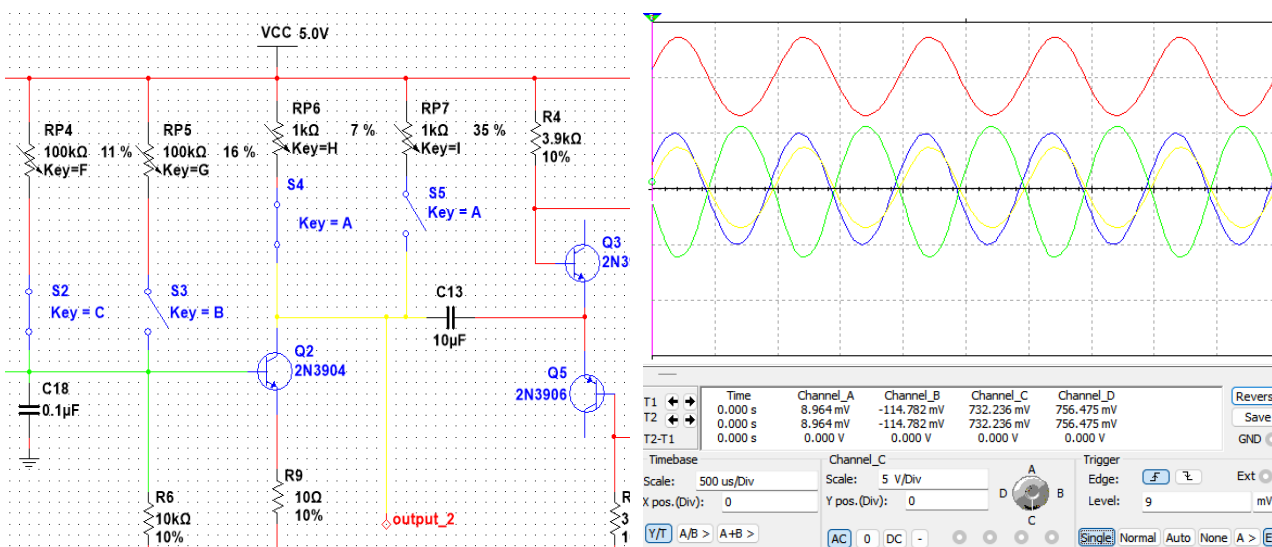


图 7 无失真波形的仿真示意图

为出现饱和失真（对 NPN 三极管来说，即底部失真）波形，需要改变基极偏置电阻或负载电阻值来提高直流工作点。先固定 $RP2=57k\Omega$ 、 $RP1=790\Omega$ 、 $RP4=11k\Omega$ 、 $RP5=16k\Omega$ ，从 0 开始缓慢增加 $RP6$ 的阻值，缓慢提高直流工作点，调整 $RP6=70\Omega$ 时得到底部失真波形如图 8 所示：

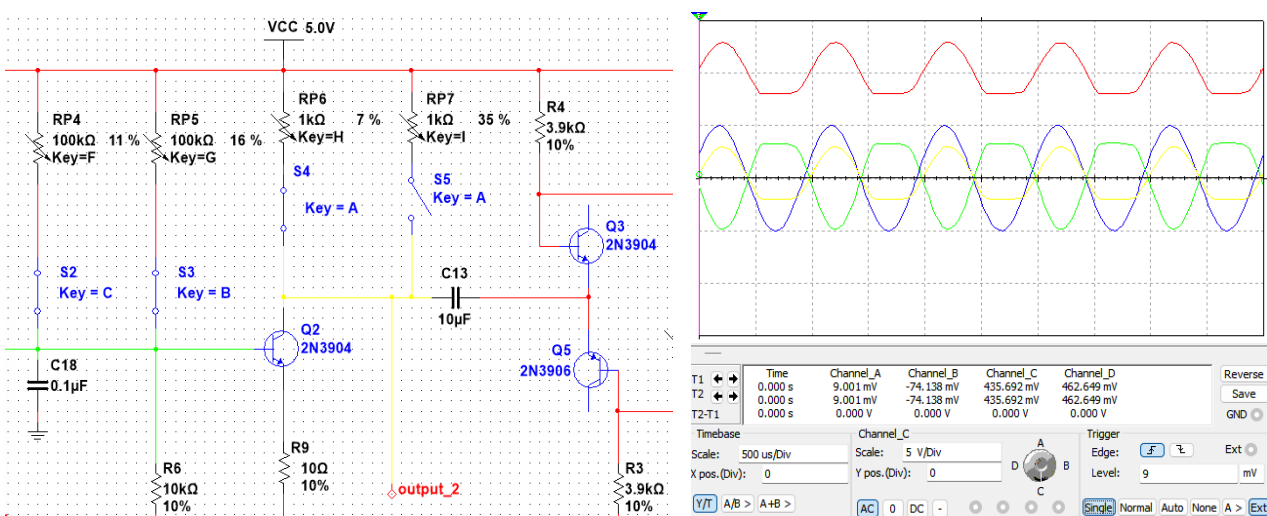


图 8 底部失真的仿真示意图

为出现截止失真（对 NPN 三极管来说，即顶部失真）波形，我们需要通过改变基极偏置电阻来降低直流工作点。固定 $RP2=57k\Omega$ 、 $RP1=790\Omega$ 、 $RP6=70\Omega$ ，从 0 开始缓慢增加 $RP5$ 的阻值，静态工作点会经历过高、合适和过低三个状态，经调试发现 $RP5$ 在 $16k\Omega$ 及以上开始出现顶部失真，下图为仿真后得到的顶部失真的波形图如图 9 所示。最后根据仿真测试的增益 $G = \frac{851mV}{9mV} = 95$ 。

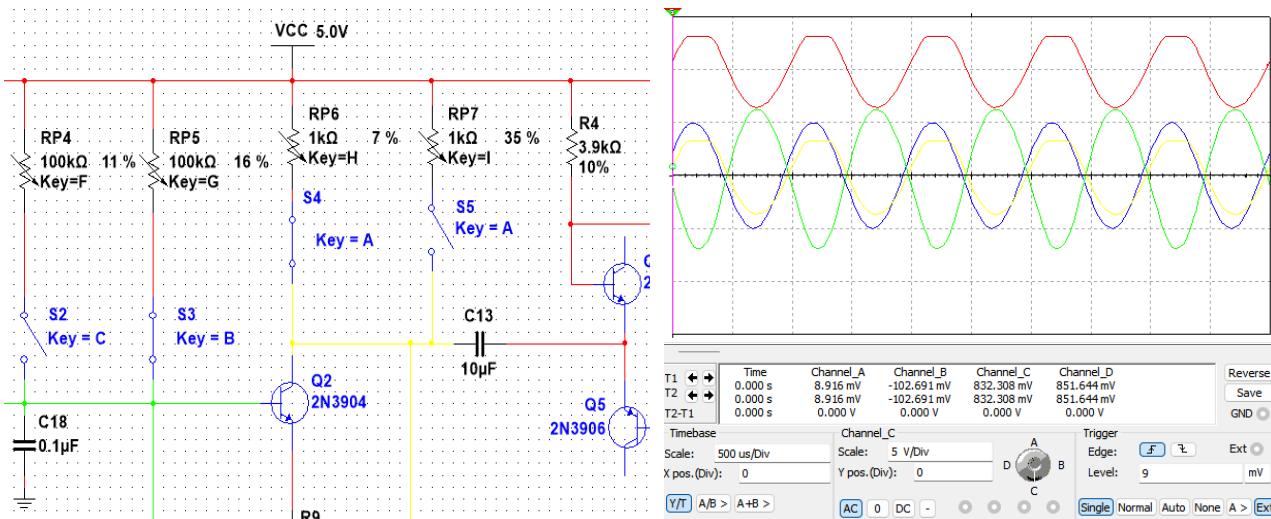


图 9 顶部失真的仿真示意图

先固定 RP4 为 11kΩ, 调整 RP7 出现底部失真, 固定 RP7 此时为, RP7=350Ω, 出现双向失真波形如下。经过调整, 仅闭合 S2 和 S5 两开关即可达到双向失真的要求, 并且波形如下图 10 所示。同时, 对于此电路我们同样可以调节出交越失真的波形, 即仅需保持 S2 和 S4 开关闭合之后, 再关闭 S1 开关, 尽量将 RP3 电阻调小, 即可出现明显的交越失真波形, 如图 11 所示。

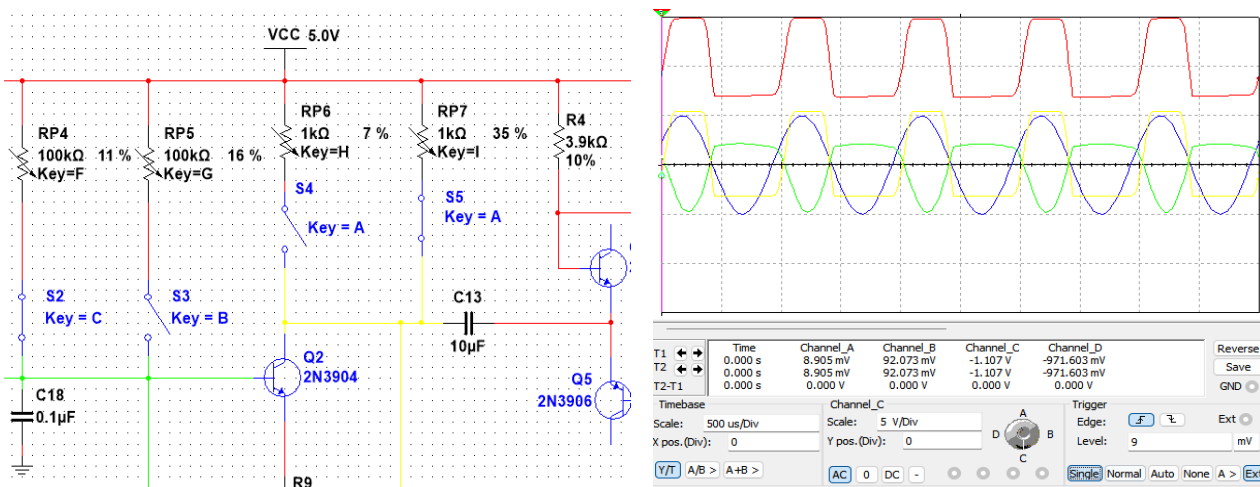


图 10 双向失真的仿真波形示意图

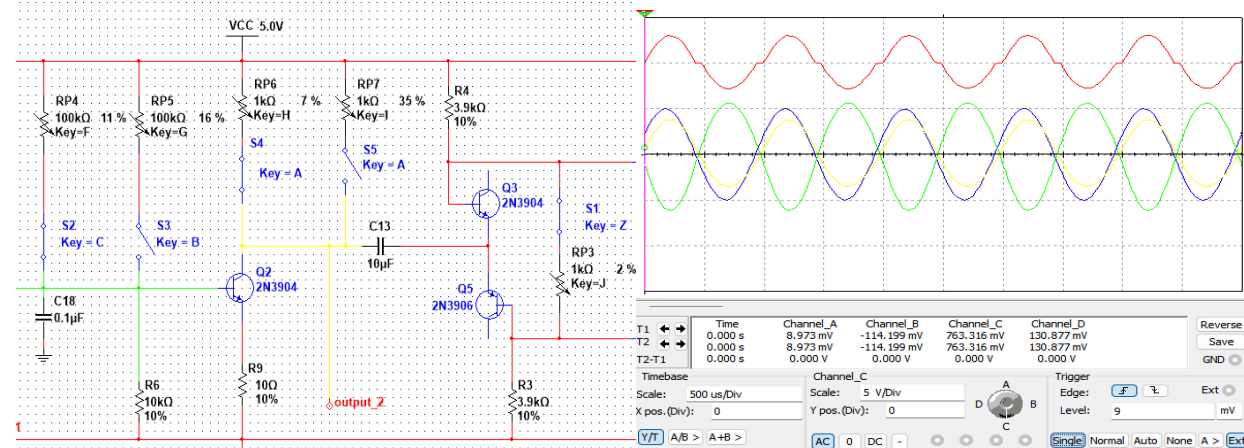


图 11 交越失真的仿真波形示意图

综合上述的 Multisim 仿真测试，以及图 1 的单片机 STM32F407VET6 的控制要求，需要在放大器的输出端口以及单片机的端口输出同步对应的波形，并且整体是通过串口屏进行控制。因此，我们制定了初步的实施方案以实现本次项目。

3.2 整体方案

本次项目实施方案主要是用串口屏进行控制，首先在串口屏上制作显示 UI 界面，通过定义控制按钮来分别对应没有失真、顶部失真、底部失真、双向失真四种波形。通过按钮控件，使用串口通信的方式来向单片机发送对应控制指令。单片机收到指令后，通过 CD4053 芯片来进行控制放大器 S1~S5 开关的通断情况以此输出所需的波形。完成此步骤之后，控制单片机使用模拟信号采样为数字信号(ADC)，来获取放大器输出端的处理后的信号波形，并在单片机上的引脚输出压缩在 $2V_{pp}$ 以内的波形，使用数字转模拟的方式(DAC)来输出同步信号。

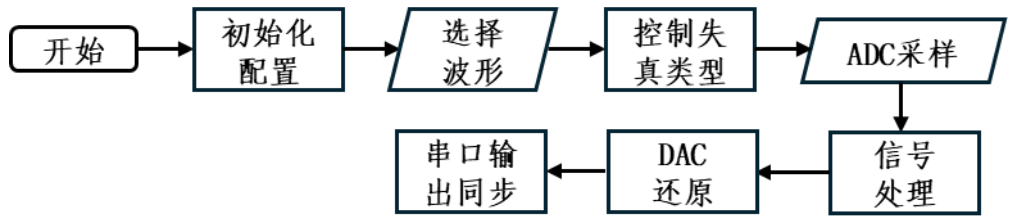
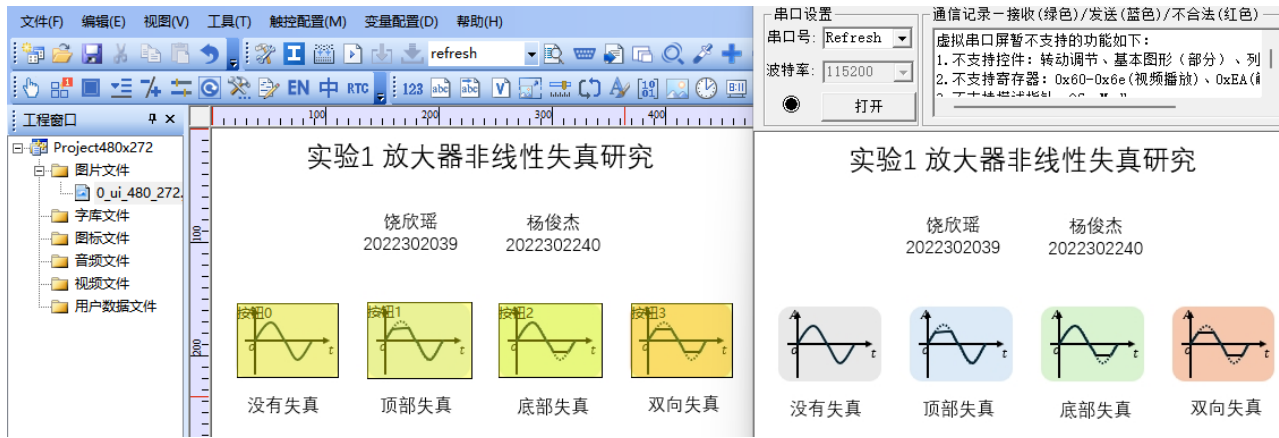


图 12 整体的设计方案

(1)串口屏显示：首先自定义了一个 480x272 的串口显示 UI，使用 VGUS 开发工具添加了“没有失真”、“底部失真”、“顶部失真”、“双向失真”四种选择按钮，并且串口屏本身是触控设置，能够进行直接控制。在设计 UI 过程中的设计界面如图 13 所示。随后，我们完成了使用 U 盘的 FAT32 格式将项目导入 U 盘并且录入串口屏中，具体实际的硬件连接如图 13 所示。



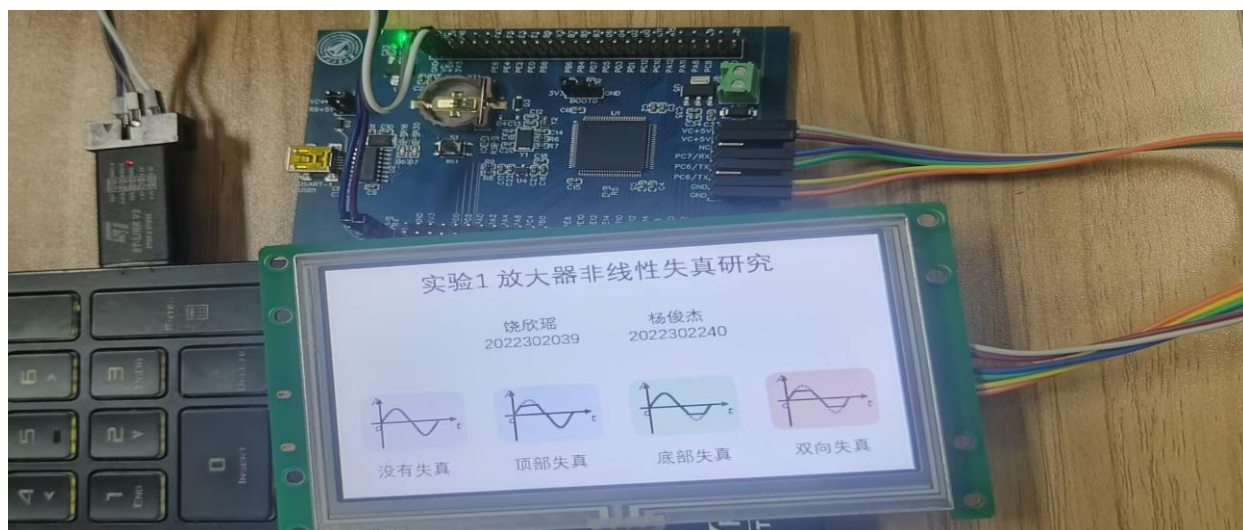


图 13 串口屏的 UI 界面显示

(2)STM32 控制：串口屏的 Din 和 Dout 两个端口是负责与单片机进行串口通信的两个引脚，我们将 STM32F407 上的 PC6(TX)和 PC7(RX)两个通信引脚进行连接以实现单片机的控制指令的传输。通过后续具体的代设计即可实现本次放大器同步失真信号的研究。

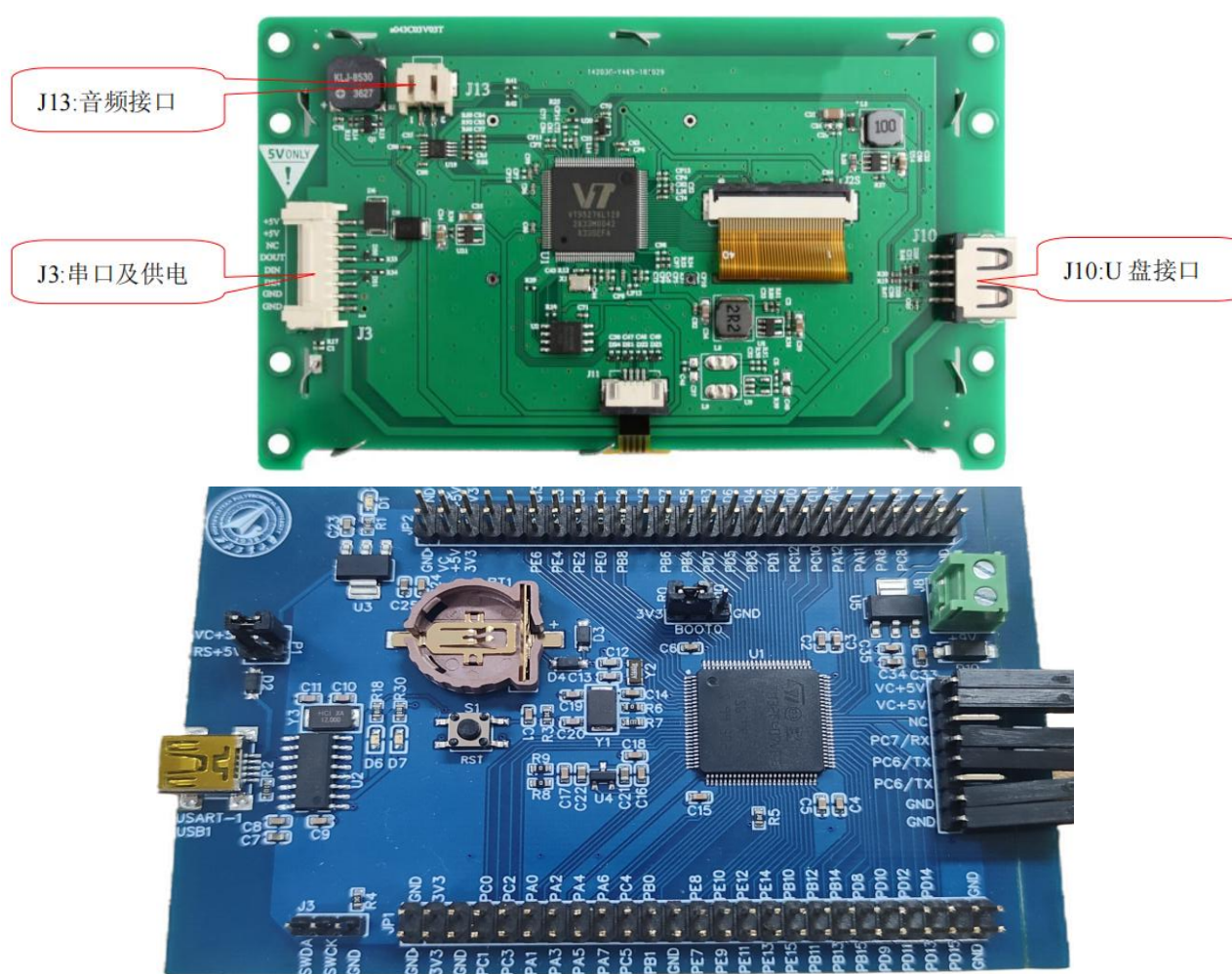


图 14 单片机和串口屏实际硬件图显示