Implementação de microprocessadores

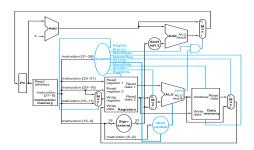
Implementação de microprocessadores

Vamos estudar a implementação de um (micro)processador para a arquitectura MIPS de 32 bits (MIPS32), a que chamaremos simplesmente MIPS.

Um processador consiste em

- ► Caminho de dados (datapath)
- ► Controlo

Esquema



Instruções MIPS

Instruções consideradas na implementação

```
Aritméticas e lógicas
```

add, sub, and, or, slt

Acesso à memória

lw, sw

Salto condicional

beq

Salto (incondicional)

j

Execução de uma instrução

Fases do ciclo de execução de uma instrução máquina pelo processador

Fetch

Leitura/transferência da instrução para o processador

Decode

Descodificação/identificação da instrução

Execute

Execução da instrução

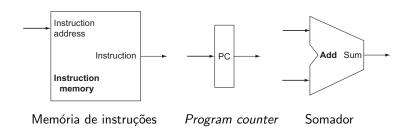
Dependendo da instrução, pode ser mais simples ou mais complexa

Execução num processador MIPS

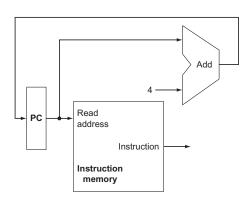
Fetch

- 1. Leitura da instrução no endereço da memória de instruções contido no registo PC (program counter)
- 2. Cálculo do endereço da instrução seguinte (PC + 4)

Unidades funcionais envolvidas

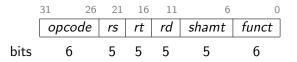


Caminho de dados para leitura de instruções Juntando as peças. . .



Instrução add

É uma instrução tipo-R



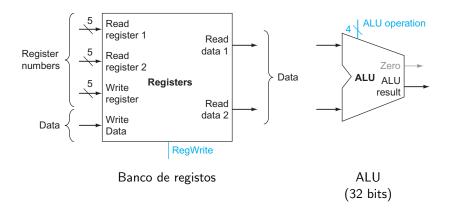
Execução

- Leitura da instrução Identificação da instrução
- 2. Leitura do conteúdo dos registos rs e rt
- 3. Cálculo da soma dos valores lidos
- 4. Escrita do resultado no registo rd

Cálculo do novo valor do PC pode ser feito em paralelo

Instruções aritméticas e lógicas

Unidades funcionais



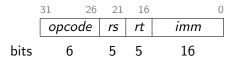
Operações da ALU

Operações efectuadas pela unidade aritmética e lógica (ALU)

ALU control lines	Function
0000	AND
0001	OR
0010	add
0110	subtract
0111	set on less than
1100	NOR

Instrução 1w

É uma instrução tipo-l



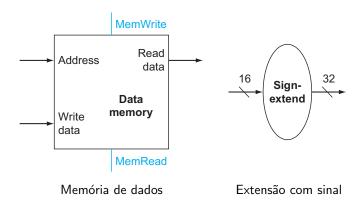
Execução

- Leitura da instrução Identificação da instrução
- 2. Leitura do conteúdo do registo rs
- 3. Cálculo do endereço de memória a aceder: imm + rs
- 4. Leitura da memória do valor presente no endereço calculado
- Escrita do valor lido no registo rt

Cálculo do novo valor do PC em paralelo

Instruções de acesso à memória

Unidades funcionais adicionais



Instruções aritméticas e lógicas e de acesso à memória

Caminho de dados (inclui sw)

