



Министерство науки и высшего образования Российской Федерации  
Федеральное государственное бюджетное образовательное учреждение  
высшего образования  
«Московский государственный технический университет  
имени Н.Э. Баумана  
(национальный исследовательский университет)»  
(МГТУ им. Н.Э. Баумана)

---

---

ФАКУЛЬТЕТ \_\_\_\_\_ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ \_\_\_\_\_  
КАФЕДРА \_\_\_\_\_ КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6) \_\_\_\_\_  
НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 «Программная инженерия»

**О т ч е т**  
**по лабораторной работе № 1**

**Название:** Синхронные одноступенчатые триггеры со статическим и динамическим управлением записью

**Дисциплина:** Архитектура ЭВМ

Студент гр. ИУ7-43Б

\_\_\_\_\_  
(Подпись, дата)

Н.В.Куликов

(И.О. Фамилия)

Преподаватель

\_\_\_\_\_  
(Подпись, дата)

А.Ю. Попов

(И.О. Фамилия)

2025 год

## Цель работы

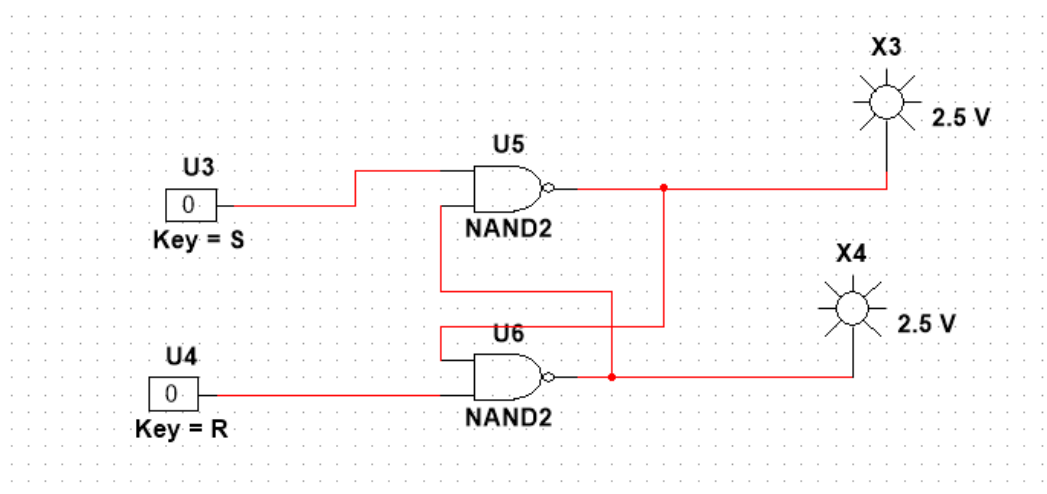
Изучить схемы асинхронного RS-триггера, который является запоминающей ячейкой всех типов триггеров, синхронных RS- и D-триггеров со статическим управлением записью и DV-триггера с динамическим управлением записью.

## 1. Асинхронный RS-триггер с инверсными входами в статическом режиме

### Задание:

1. собрать схему RS-триггера на ЛЭ И-НЕ;
2. к выходам Q и  $\neg Q$  триггера подключить световые индикаторы;
3. задавая через переключатели необходимые сигналы на входах  $\neg S$  и  $\neg R$  триггера, составить таблицу переходов.

### Решение:



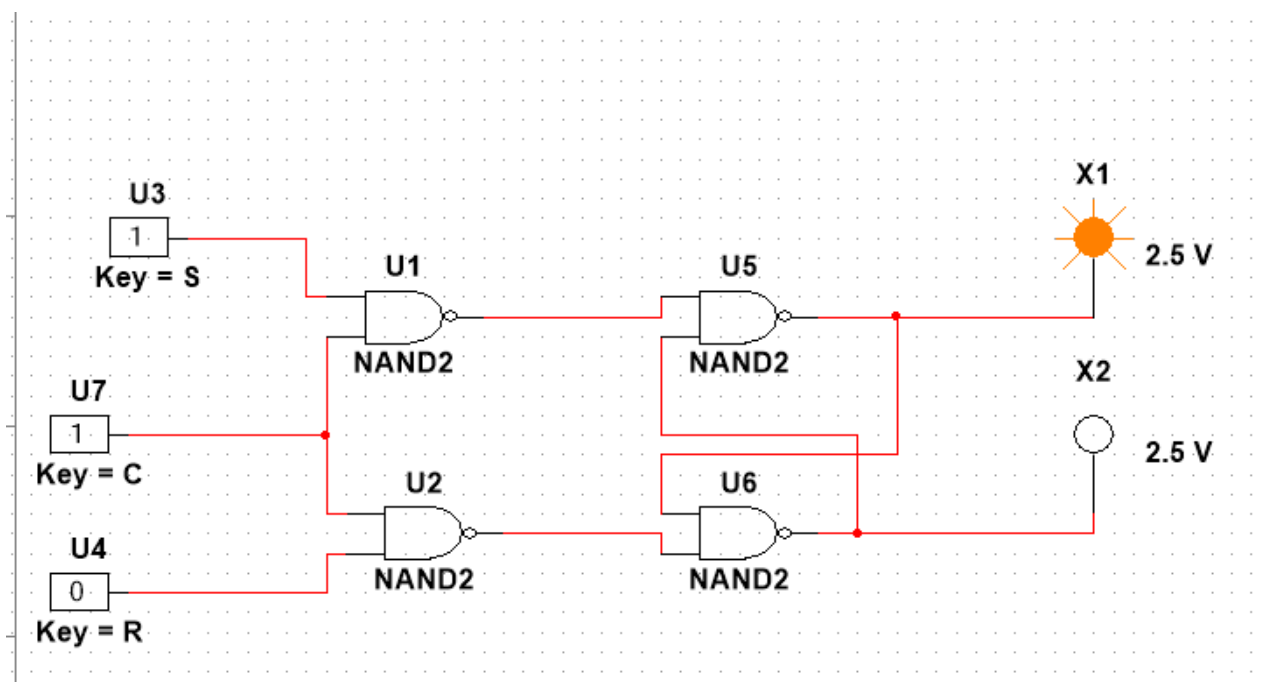
$\neg S$	$\neg R$	$Q_n$	$Q_{n+1}$	Режим
0	0	0	x	Запрещенное состояние
0	0	1	x	
0	1	0	1	1
0	1	1	1	
1	0	0	0	0
1	0	1	0	
1	1	0	0	Хранение
1	1	1	1	

## 2. Синхронный RS-триггер в статическом режиме

### Задание:

1. собрать схему RS-триггера на ЛЭ И-НЕ;
2. к выходам Q и  $\neg Q$  триггера подключить световые индикаторы;
3. Задавая через переключатели необходимые сигналы на входах S, R и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору S, R и Q будет соответствовать 3 строки: сначала задать C=0 (момент времени  $t_n$ ), затем при C=1 (момент времени  $t_{n+1}$ ) определяется  $Q_{n+1}$  и снова при C=0 переход в режим хранения.

### Решение:



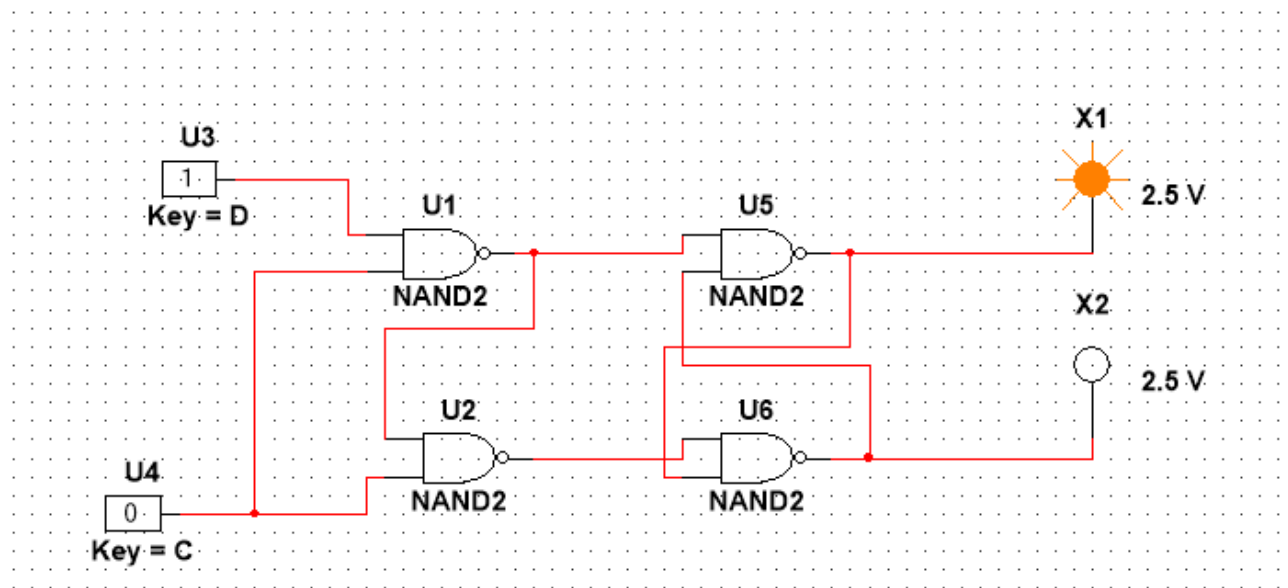
C	$\neg S$	$\neg R$	$Q_n$	$Q_{n+1}$	Режим
0	*	*	0	0	Хранение
0	*	*	1	1	
1	0	0	0	0	
1	0	0	1	1	
1	0	1	0	0	0
1	0	1	1	0	
1	1	0	0	1	1
1	1	0	1	1	
1	1	1	0	x	Запрещенное состояние
1	1	1	1	x	

### 3. D-триггер в статическом режиме

#### Задание:

1. собрать схему D-триггера на ЛЭ И-НЕ; в приложении Multisim можно использовать макросхему D-триггера;
2. к выходам Q и  $\neg Q$  триггера подключить световые индикаторы;
3. задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору D и Q будет 10 соответствовать 3 строки: сначала задать C=0 (момент времени  $t_n$ ), затем при C=1 (момент времени  $t_{n+1}$ ) определяется  $Q_{n+1}$  и снова при C=0 происходит переход в режим хранения.

#### Решение:



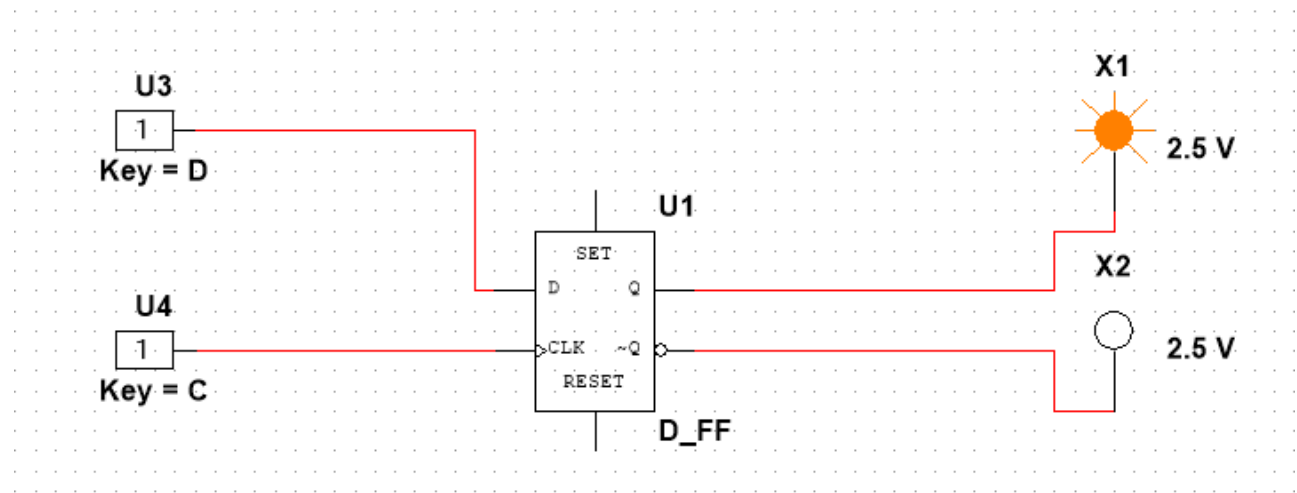
C	D	$Q_n$	$Q_{n+1}$	Режим
0	*	0	0	Хранение
0	*	1	1	
1	0	0	0	0
1	0	1	0	
1	1	0	1	1
1	1	1	1	

# 4. Синхронный D-триггер с динамическим управлением

## Задание:

- 1. к выходам Q и  $\neg Q$  триггера подключить световые индикаторы;
- 2. задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста следует отметить реакцию триггера на изменения сигнала D при C=0 и при C=1, а также способность триггера принимать сигнал D только по перепаду 0/1 сигнала C.

## Решение:



C	D	$Q_n$	$Q_{n+1}$	Режим
0	0	0	0	Хранение
0	0	1	1	
0	1	0	0	
0	1	1	1	
0->1	0	0	0	Установка 0
0->1	0	1	0	
0->1	1	0	1	Установка 1
0->1	1	1	1	

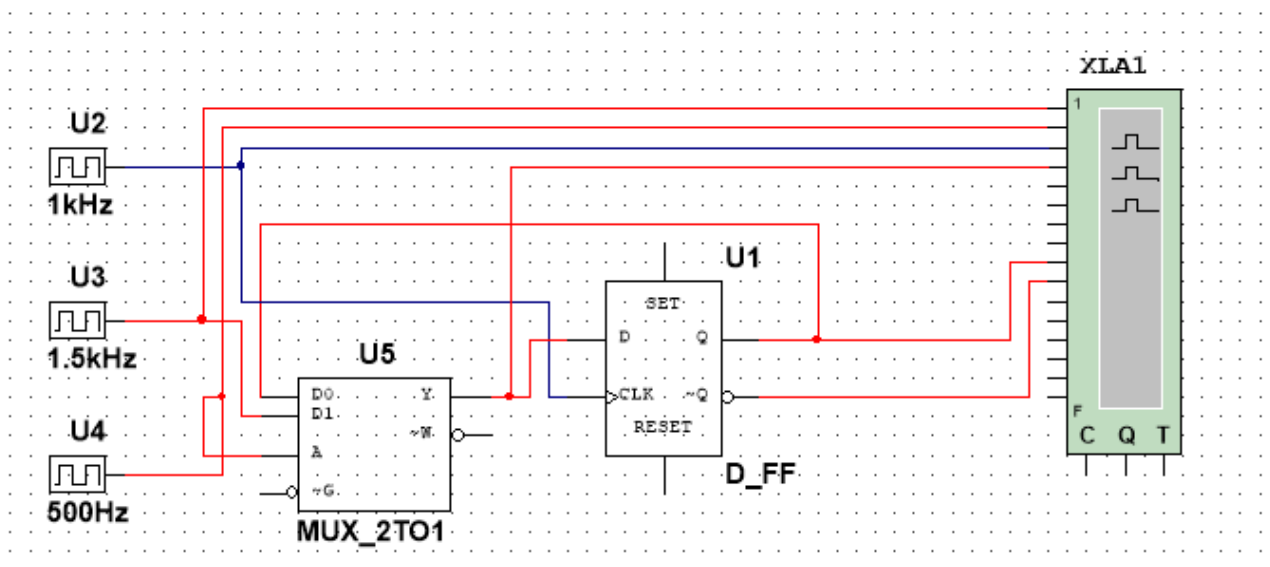
Прием информационных сигналов и передача на выход принятой информации выполняются в момент изменения синхросигнала на C-входе из 0 в 1 или из 1 в 0, т.е. особенностью синхронных триггеров с динамическим управлением является перепад синхросигнала.

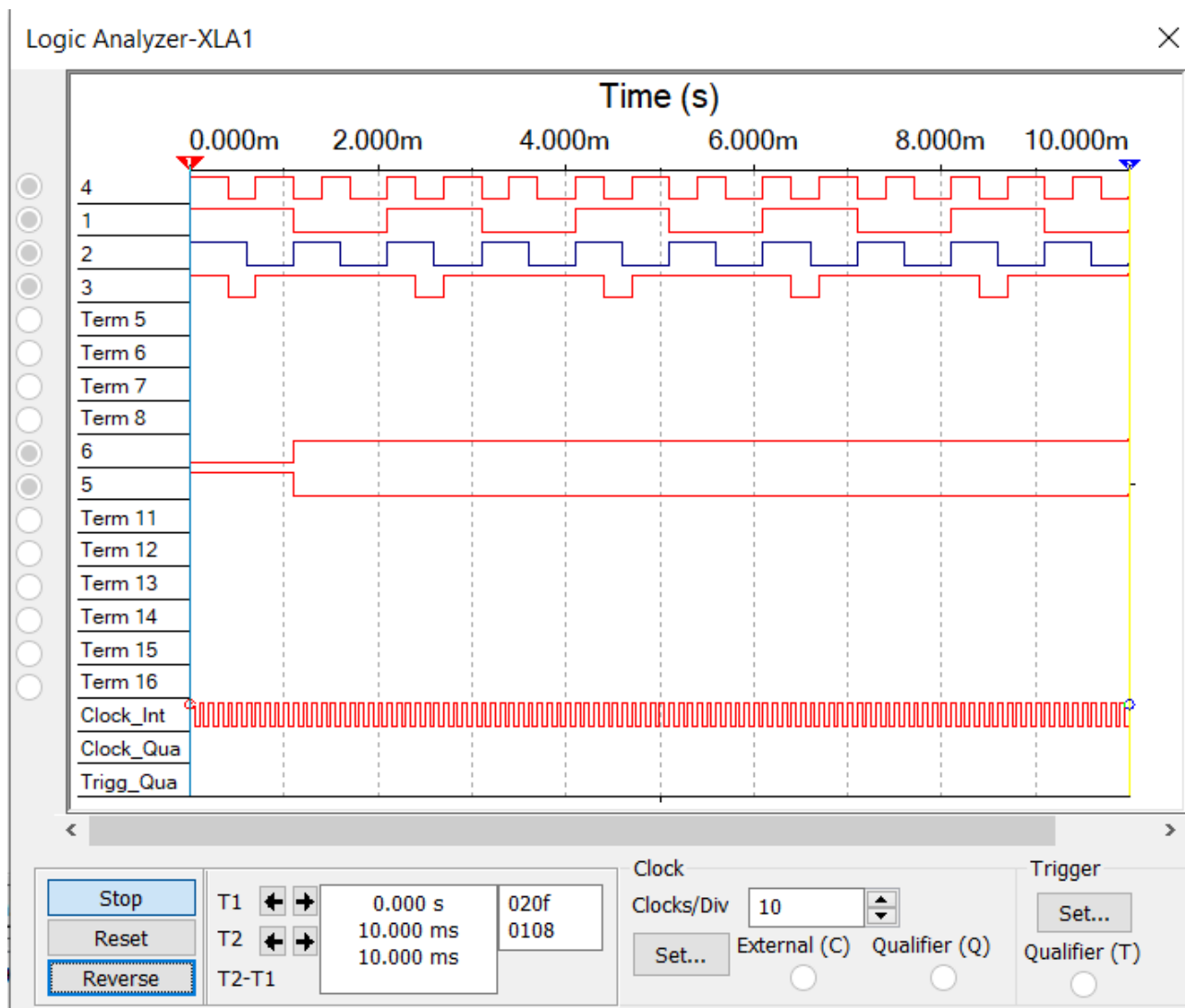
## 5. Синхронный DV-триггер с динамическим управлением записью в динамическом режиме

### Задание:

1. построить схему синхронного DV-триггера на основе синхронного D-триггера и мультиплексора MS 2-1 (выход MS 2-1 соединить с D-входом триггера, вход 0 MS 2-1 соединить с выходом Q триггера. Тогда вход 1 MS 2-1 будет D-входом, адресный вход A MS 2-1 – входом V синхронного DV-триггера), вход C D-триггера – входом C DV-триггера;
2. подать сигнал генератора на вход счетчика и на C-вход DV-триггера;
3. подать на входы D и V триггера сигналы с выходов 2-го и 3-го разрядов счетчика;
4. снять временные диаграммы синхронного DV-триггера;

### Решение:





При  $C=0$  DV-триггер, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние, т.е.  $Q_t = Q_{t-1}$ . При  $C=1$  и при наличии сигнала  $V=1$  разрешения приема информации DV-триггер принимает информационный сигнал, действующий на входе D, т.е. работает как асинхронный DV-триггер. При  $C=1$  и  $V=0$  DV-триггер сохраняет предыдущее состояние.

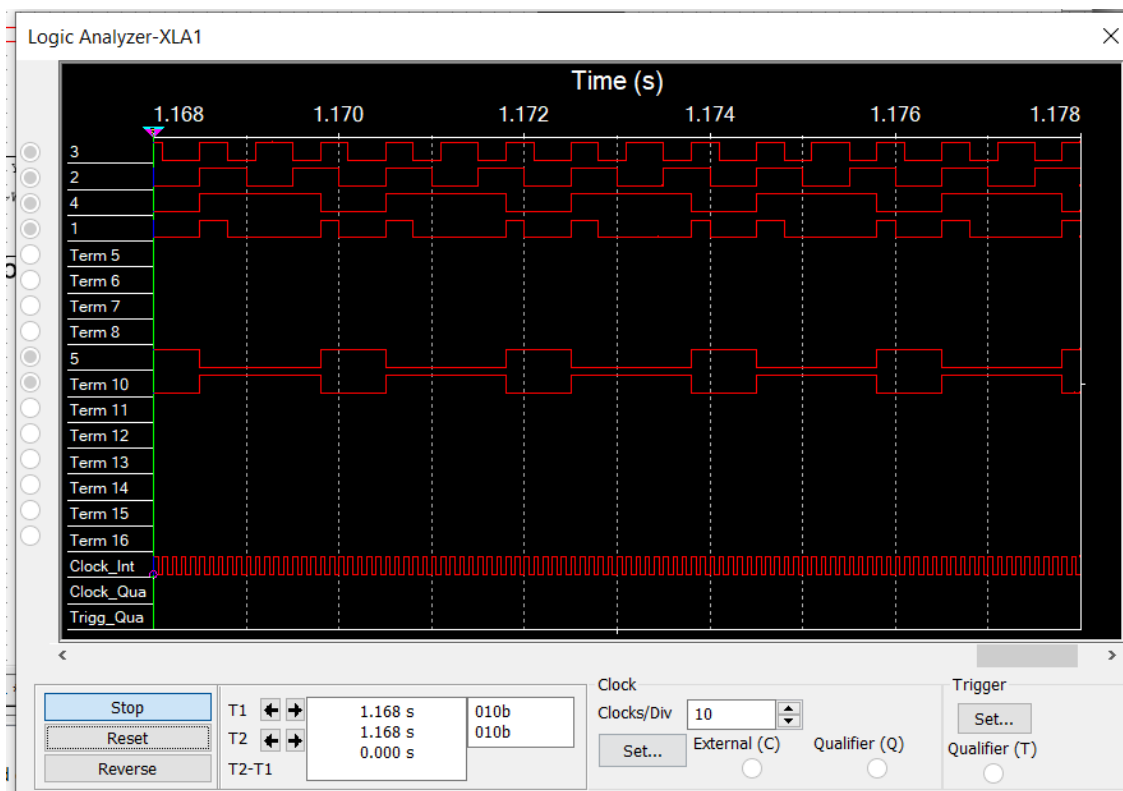
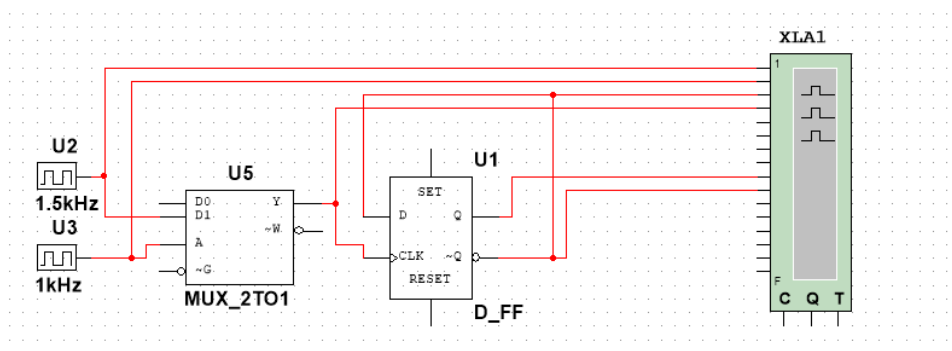


## 6. DV-триггер, включенный по схеме TV-триггера

### Задание:

1. на вход D подать сигнал  $\neg Q$ , на вход C подать сигналы генератора, а на вход V - с выхода 3-го разряда счетчика;
2. снять временные диаграммы Т-триггера; - объяснить работу синхронного Т-триггера по временным диаграммам.

### Решение:



**Асинхронный Т - триггер** переходит в противоположное состояние каждый раз при подаче на Т-вход единичного сигнала. Т-триггер реализует счет по модулю 2:  $Q_{n+1} = T \oplus Q_n$ .

**Синхронный Т - триггер** имеет вход С и вход Т. Синхронный Т-триггер переключается в противоположное состояние сигналом С, если на счетном входе Т действует единичный сигнал.

## Ответы на контрольные вопросы

### 1. Что называется триггером?

Триггер является запоминающим элементом с двумя устойчивыми состояниями, которые кодируются цифрами 0 и 1.

### 2. Какова структурная схема триггера?

Структурную схему триггера можно представить в виде запоминающей ячейки (ЗЯ) и схемы управления (СУ).

### 3. По каким основным признакам классифицируют триггеры?

1) По способу организации логических связей, т.е. по виду логического уравнения, характеризующего состояние входов и выходов триггера в момент времени  $t_n$  до его срабатывания и в момент  $t_{n+1}$  после его срабатывания, различают триггеры:

- с отдельной установкой состояний “0” и “1” (RS-триггеры);
- со счетным входом (Т-триггеры);
- универсальные с отдельной установкой состояний “0” и “1” (JK-триггеры);
- с приемом информации по одному входу (D триггеры); \*  
универсальные с управляемым приемом информации по одному входу (DV - триггеры);
- комбинированные (например, RST-, JKRS, DRS - триггеры) и т.д.

2) По способу записи информации различают триггеры:

- асинхронные (не синхронизируемые);

- синхронные (синхронизируемые), или тактируемые.

3) По способу синхронизации различают триггеры: синхронные со статическим управлением записью; синхронные с динамическим управлением записью.

4) По способу передачи информации с входов на выход различают триггеры с одноступенчатым и двухступенчатым запоминанием информации.

#### *4. Каково функциональное назначение входов триггеров?*

**S**-вход – вход для раздельной установки триггера в состояние "1" (Set – установка)

**R**-вход – вход для раздельной установки триггера в состояние "0" (Reset – сброс, очистка)

**J**-вход – вход для установки состояния "1" в универсальном JK-триггере (Jerk – внезапное включение)

**K**-вход – вход для установки состояния "0" в универсальном

JK-триггере (Kill – внезапное отключение)

**D**-вход – информационный вход для установки триггера в состояния "1" или "0" (Data – данные, Delay – задержка)

**V**-вход – подготовительный управляющий вход для разрешения приема информации (Valve – клапан, вентиль)

**C**-вход - исполнительный управляющий (командный) вход для осуществления приема информации, вход синхронизации (Clock – источник синхросигналов)

#### *5. Что такое асинхронный и синхронный триггеры?*

Асинхронный RS -триггер - это простейший триггер, который используется как запоминающая ячейка.

Синхронный RS-триггер имеет два информационных входа R и S и вход синхронизации C.

#### *6. Что такое таблица переходов?*

Таблица переходов отражает зависимость выходного сигнала триггера в момент времени  $t_{n+1}$  от входных сигналов и от состояния триггера в предыдущий

момент времени  $t_n$ .

### 7. Как работает асинхронный RS-триггер?

При  $S=0$  и  $R=1$  триггер устанавливается в состояние "0", а при  $S=1$  и  $R=0$  - в состояние "1". Если  $S=0$  и  $R=0$ , то в триггере сохраняется предыдущее внутреннее состояние). При  $S=R=1$  состояние триггера является неопределенным (после снятия входных сигналов  $S$  и  $R$ ). Такая комбинация входных сигналов  $S=R=1$  является недопустимой (запрещенной). Для нормальной работы триггера необходимо выполнение запрещающего условия  $SR=0$ .

### 8. Как работает синхронный RS-триггер?

Какова его таблица переходов? Как и все синхронные триггеры, синхронный RS-триггер при  $C=0$  сохраняет предыдущее внутреннее состояние, т.е.  $Q_{n+1} = Q_n$ . Сигналы по входам  $S$  и  $R$  переключают синхронный RS-триггер только с поступлением импульса на вход синхронизации  $C$ . При  $C=1$  синхронный триггер переключается как асинхронный (табл.2). Одновременная подача сигналов  $C=S=R=1$  запрещена. При  $S=R=0$  триггер не изменяет своего состояния.

### 9. Что такое D-триггер?

Синхронный D-триггер имеет один информационный вход  $D$ , состояние которого с каждым синхронизирующим импульсом передается на выход, т.е. выходные сигналы представляют собой задержанные входные сигналы. Поэтому D-триггер – элемент задержки (хранения) входных сигналов на один такт.

### 10. Объясните работу синхронного D-триггера.

Схему синхронного D-триггера можно получить из схемы синхронного RS-триггера, подавая сигнал  $D$  на вход  $S$ , а сигнал  $\bar{D}$ , т.е. с выхода инвертора сигнала  $D$ , на вход  $R$ . В результате на входах RS-триггера возможны только наборы сигналов  $SR=01$  при  $D=0$  или  $SR=10$  при  $D=1$ , что соответствует записи в триггер логического 0 или 1. Путем логических преобразований инвертор можно исключить и получить схему синхронного D-триггера. Синхронный D-триггер имеет один информационный вход  $D$ , состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы.

### 11. Что такое DV-триггер?

Синхронный DV-триггер имеет один информационный вход  $D$  и один

подготовительный разрешающий вход  $V$  для разрешения приема информации.

*12. Объясните работу DV-триггера.*

При  $C=0$  DV-триггер, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние, т.е.  $Q_{n+1}=Q_n$ . При  $C=1$  и при наличии сигнала  $V=1$  разрешения приема информации DV-триггер принимает информационный сигнал, действующий на входе  $D$ , т.е. работает как асинхронный DV-триггер. При  $C=1$  и  $V=0$  DV-триггер сохраняет предыдущее внутреннее состояние, т.е.  $Q_{n+1}=Q_n$ .

*13. Что такое Т-триггер? Какова его таблица переходов?*

Т-триггер имеет один информационный вход  $T$ , называемый счетным входом. Асинхронный Т-триггер переходит в противоположное состояние каждый раз при подаче на  $T$ -вход единичного сигнала. Таким образом Т-триггер реализует счет по модулю 2:  $Q_t = T_{t-1} \oplus Q_{t-1}$ . Синхронный Т-триггер имеет вход  $C$  и вход  $T$ . Синхронный Т-триггер переключается в противоположное состояние сигналом  $C$ , если на счетном входе  $T$  действует сигнал логической 1

*14. Объясните работу схемы синхронного RS-триггера со статическим управлением.*

При  $C=0$  триггеры переходят в режим хранения, запоминая последнее состояние

*15. Какова характерная особенность переключения синхронных триггеров с динамическим управлением записью?*

Характерной особенностью синхронных триггеров с динамическим управлением записью является то, что прием информационных сигналов и передача на выход принятой информации выполняются в момент изменения синхросигнала на  $C$ -входе из "0" в "1" или из "1" в "0", т.е. перепадом синхросигнала.

*16. Как работает схема синхронного D -триггера с динамическим управлением записью на основе трех RS -триггеров?*

Триггер имеет асинхронные входы  $S_a$  и  $R_a$  начальной установки в состояния 1 и 0. Если схему D -триггера дополнить входом  $V$ , то получим структуру DV-триггера. Временные диаграммы D -триггера соответствуют временным диаграммам DV- триггера при  $V= 1$

*17. Составьте временные диаграммы работы синхронного D-триггера с динамическим управлением записью.*

*18. Какова структура и принцип действия синхронного DV-триггера с динамическим управлением записью?*

Синхронный DV-триггер имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.  $Q_t = DV + VQ_{t-1} = DVC + (V + C)Q_{t-1}$  При  $C=0$  DV-триггер, как и синхронные триггеры всех типов, сохраняет предыдущее внутреннее состояние, т.е.  $Q_t = Q_{t-1}$ . При  $C=1$  и при наличии сигнала  $V=1$  разрешения приема информации DV-триггер принимает информационный сигнал, действующий на входе D, т.е. работает как асинхронный DV-триггер. При  $C=1$  и  $V=0$  DV-триггер сохраняет предыдущее внутреннее состояние.

*19. Составьте временные диаграммы синхронного DV-триггера.*

Временные диаграммы находятся в разделе DV-триггеры.

*20. Объясните режимы работы D-триггера.*

Синхронный D-триггер имеет один информационный вход D, состояние которого с каждым синхронизирующим импульсом передается на выход, т. е. выходные сигналы представляют собой задержанные входные сигналы.