**引言**

随着二十世纪后电子产业特别是集成电路技术的飞速发展，传统的电子电路设计方式已经不再适应产业发展的要求。电子设计自动化(Electronic Design Automation, EDA)是以计算机为载体，设计者在EDA软件平台上，利用硬件描述语言（Hardware Description Language, HDL）完成设计文件，由计算机自动完成编译、综合、优化、布局布线、仿真，并完成针对特定目标芯片的适配编译、逻辑映射和编程下载的设计方式。EDA技术是近些年迅速发展起来的将计算机技术、软件技术、电子系统和微电子技术交叉运用的现代电子学科，EDA技术已经成为现代电子技术设计的核心。

**一、电子设计自动化的发展**

电子设计自动化是指利用计算机辅助设计软件，完成超大规模集成电路芯片的功能设计、综合、验证、布局、布线、版图、设计规则检查等流程的设计方式。EDA技术的基本特征是采用硬件描述语言描述，具有系统级仿真和综合能力。在电子设计自动化出现以前，设计人员必须手动完成集成电路的设计、布局布线等工作。随着集成电路产业的迅速发展，电路的规模、结构复杂度逐渐增加，人们迫切希望将整个集成电路设计的流程自动化。电子设计自动化的发展可以分为三个阶段[1]：

1、计算机辅助设计(Computer Aided Design, CAD)阶段

20世纪70年代，集成电路进入了互补场效应管(Complementary Metal Oxide Semiconductor, CMOS)时代。这一阶段是EDA技术发展的起步时期。人们开始使用计算机软件进行IC版图编辑与PCB布局布线。计算机技术的引入使得设计人员从繁重的版图设计、布局布线工作中脱离出来。在此阶段，受限于当时计算机的性能与设计平台，上述工作并没有得到很好的支持，自动化程度较低，许多工作仍需要设计人员手动完成。

2、计算机辅助工程设计(Computer Aided Engineering, CAE)阶段

进入20世纪80年代，人们开始使用计算机完成逻辑模拟、时序分析、自动布局布线等工作。但是，在CAD/CAE中，以自底向上为主的设计方法无法保证设计上的一次性成功，从而在一定程度上延长了开发周期【2】。在此阶段的电子设计自动化工具仍存在较大的局限性，不能很好地满足电子设计所需要的复杂要求。

3、电子设计自动化阶段

20世纪90年代以来，EDA工具不仅能够帮助设计人员完成电子系统设计，并且能提供独立于工艺和厂家的系统级设计与仿真。经过数十年的不断发展，EDA技术已经成为可进行自主设计与仿真、直接推动电子信息产业发展的热门技术。EDA技术此时真正进入了黄金时期。

**二、电子设计自动化的主要内容**

1、硬件描述语言

硬件描述语言是一种用于电子系统硬件行为描述、结构描述、数据流描述的语言。目前，任何一种EDA工具都离不开HDL【2】。目前主流的HDL主要有两种：Verilog HDL与VHDL。

Verilog由Gateway设计自动化公司的工程师菲尔·莫比(Phil Moorby)于1983年末创立。1990年，Gateway设计自动化公司被Cadence公司收购。1992年，开放Verilog国际（Open Verilog International, OVI）组织将Verilog纳入电气电子工程师学会标准。在随后的数次更新后，2009年，IEEE 1364-2005标准和IEEE 1800-2005标准合并为IEEE 1800-2009标准，即为如今流行的SystemVerilog。

VHDL最初是由美国国防部开发出来供美军用来提高设计的可靠性和缩减开发周期的设计语言。1987年，VHDL被美国国防部与IEEE确认为标准硬件描述语言。1993年，IEEE对VHDL进行了修订，形成了IEEE 1076-1993标准。至此，VHDL成为事实上的通用硬件描述语言。

Verilog HDL和VHDL的共同点在于：它们都可以形式化地抽象表示电路的行为和结构；支持逻辑设计中层次与范围的描述；可以简化电路行为的描述；具有电路仿真和验证机制；支持电路描述由高层到低层的综合转换；与实现工艺无关；便于管理和设计重用。Verilog HDL和VHDL的不同点在于：Verilog HDL推出较早，因而具有较多的资源与较为庞大的客户群体；Verilog HDL语法与C语言接近，相较于VHDL更容易被初学者掌握；传统观点认为Verilog HDL在系统级抽象方面较弱。但经过Verilog 2001标准的补充后，Verilog HDL的系统级抽象能力与可综合性能得到了大幅提高【3】。

2、软件开发工具

EDA工具软件可大致可分为芯片设计辅助软件、可编程芯片辅助设计软件、系统设计辅助软件等三类。EDA软件在EDA体系中占据重要地位。利用EDA软件,电子设计师可以从概念、算法、协议等开始设计电子系统，大量工作可以通过计算机完成，并可以将电子产品从电路设计、性能分析到设计出IC版图或PCB版图的整个过程的计算机上自动处理完成。IC设计工具自问世以来，发展迅速，其本身已发展到ASIC芯片设计阶段。世界上最出名的三大EDA软件公司，分别是美国的Synopsys、美国的Cadence 和西门子旗下的 Mentor Graphics。

上世纪八十年代中后期，中国开始投入EDA产业研发。1993年中国产首套EDA熊猫系统问世。之后的中国的EDA发展曲折而缓慢。目前，中国的EDA软件基本被外资垄断。中国EDA领域人才匮乏，产业链断裂；受限于EDA的高门槛，技术发展缓慢，核心技术几乎均被外国公司掌握。中国的EDA软件发展并不乐观。

3、可编程逻辑器件

现场可编程门阵列(Field Programmable Gate Array, FPGA)与复杂可编程逻辑器件(Complex Programmable Logic Device, CPLD)都是可编程逻辑器件(Programable Logic Device, PLD)。与以往的简单逻辑期间相比，FPGA与CPLD具有较大的规模。由于EDA软件已发展得相当完善，用户甚至可以不用详细了解可编程逻辑器件的内部结构，也可以用自己熟悉的方法来完成相当优秀的可编程逻辑器件设计。由可编程逻辑器件设计的系统具有集成度高、开发周期短、开发难度小等优点，用可编程逻辑器件取代传统的标准集成电路已经成为数字技术发展的趋势【4】。

4、专用集成电路

专用集成电路(Application Specific Integrated Circuit, ASIC)是一种为专门目的而设计的集成电路。ASIC是应用最为广泛的专用集成电路的一种，具有密度高、集成度高、性能好的优势。ASIC的设计模式可被分为全定制设计和半定制设计两种。通常情况下，全定制设计要求设计者完成集成电路的全部设计，因而设计周期长、设计难度大，但相较于半定制设计具有运行速度快、功耗低的优势；半定制设计指设计者引入库中的标准逻辑单元与IP核完成部分电路设计。半定制设计可以降低设计成本，大幅度缩短设计周期，节约开发时间。ASIC的设计离不开EDA技术，为完成ASIC的设计和实现，可以利用EDA技术进行电子系统设计与功能验证。通过CPLD和 FPGA完成对ASIC设计是目前最为流行的方式之一。

**三、电子设计自动化的发展趋势**

当今电子产业的迅速发展对集成电路设计者们提出了新的要求。既快又好地完成集成电路的设计与制造，尽可能地缩短研发周期、降低研发成本需要更为强大的EDA工具作为保障。目前，EDA产业的发展主要有以下趋势【5】：

1、向高密度、高速度、宽频带方向发展

电子产业的发展离不开EDA技术的进步。目前，高密度、高速度、宽频带的可编程逻辑器件已经成为主流，这些可编程逻辑器件的发展极大地促进了电子产业的发展。设计方法和设计效率的进步极大地促进了器件的发展与工艺的进步，而随着每一次制造工艺的改进，可编程逻辑器件的集成度、规模、运算速度等都将获得提升。

2、向可预测延时方向发展

如今的大数据时代对数据存储、处理能力提出了新的要求。随着数据流规模的逐渐加大，对数据处理的实时性要求越来越高，对未来EDA技术的发展提出了新的要求。为了满足大规模数据处理所要求的高效实时性，集成电路的可预测延时性是十分重要的。

3、向低功耗方向发展

根据摩尔定律，当价格不变时,集成电路上可容纳的元器件的数目约每隔18-24个月便会增加一倍。伴随着集成电路规模的加大，电路功耗已经成为制约集成电路发展的重要因素之一。如何降低功耗、提高电路的运算效率是未来EDA技术发展的趋势之一。

**结语**

EDA技术的出现，极大地提高了电路设计的效率和可操作性，是电子设计领域和电子产业界的一场重大的技术革命。EDA技术目前已在电子技术、计算机技术、信号处理、生物医疗、军事设备等领域得到了广泛的应用。国外其他企业如Altera(现已并入Intel)、Xilinx(现已并入AMD)等已经在该领域取得了雄厚的技术积累。我国近些年EDA产业得到了较快发展，但仍与发达国家相比存在较大的技术差距。EDA技术作为电子设计领域最具活力和发展前途的一项技术，具有广阔的发展空间。

**参考文献：**

[1]乔序.EDA技术发展与应用[J].大观周刊,2012(18):108-109.

[2]杨焯群.EDA技术发展综述[J].电子制作,2018(1):90-91.

[3]徐文波,田耘.Xilinx FPGA开发实用教程(第二版) .

[4]徐晓峰,李鹏.可编程逻辑器件(PLD)的发展及VHDL语言的应用[J].煤炭科技,2002(2):37-38.

[5]钱刚.电子设计自动化的发展研究[J].无线互联科技,2017(11):68-69.