

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

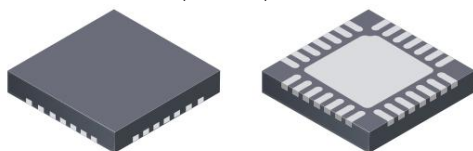
## Caractéristiques et avantages •Sorties

RDS(ON) faibles •Détection/  
sélection automatique du mode de décroissance du courant

- Modes de décroissance du courant mixte et lent
- Redressement synchrone pour une faible dissipation de puissance
- UVLO interne
- Protection contre les courants croisés
- Alimentation logique compatible 3,3 et 5 V
- Thermique circuits d'arrêt •Protection contre les courts-circuits à la terre
- Protection contre les courts-circuits de charge
- Cinq modes de pas sélectionnables : complet, 1/2, 1/4, 1/8 et 1/16

## Emballer:

QFN à 28 contacts  
avec tampon thermique exposé  
5 mm × 5 mm × 0,90 mm  
(forfait ET)



Taille approximative

## Description L'A4988

est un pilote de moteur micropas complet avec traducteur intégré pour une utilisation facile. Il est conçu pour faire fonctionner des moteurs pas à pas bipolaires en modes pas complet, demi, quart, huitième et seizième pas, avec une capacité d'entraînement de sortie allant jusqu'à 35 V et  $\pm 2$  A. L'A4988 comprend un temps d'arrêt fixe régulateur de courant qui a la capacité de fonctionner en modes de décroissance lente ou mixte.

Le traducteur est la clé de la mise en œuvre facile de l'A4988. La simple saisie d'une impulsion sur l'entrée STEP entraîne le moteur d'un micropas. Il n'y a pas de tableaux de séquence de phases, de lignes de contrôle haute fréquence ou d'interfaces complexes à programmer.

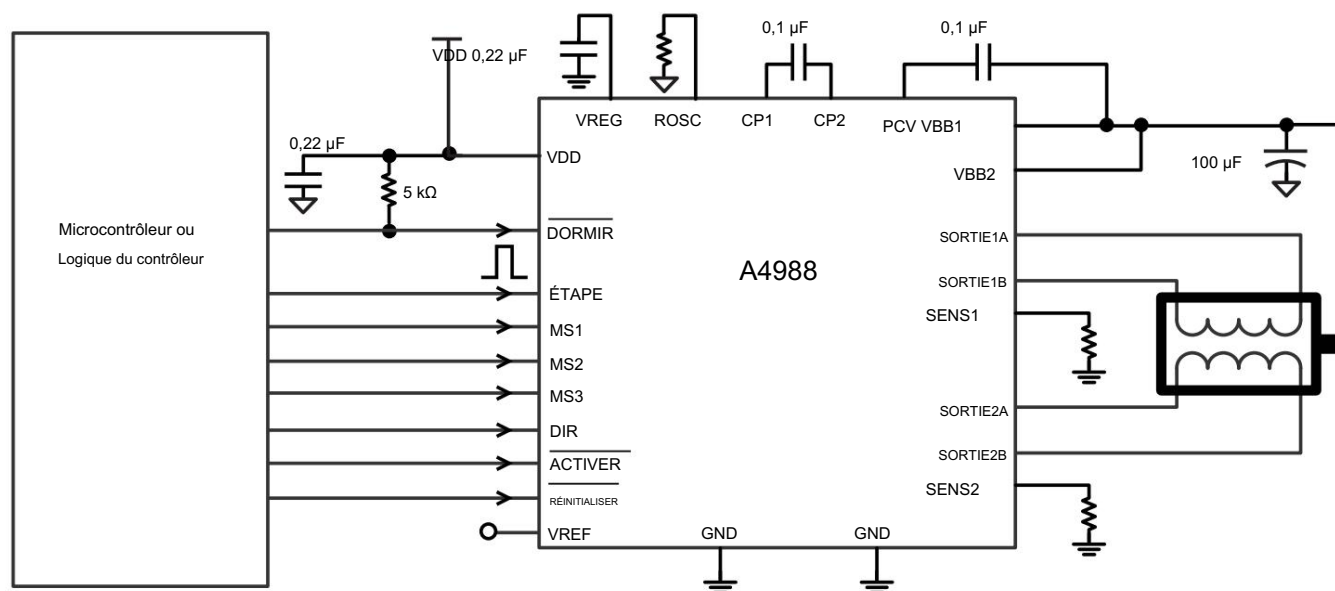
L'interface A4988 convient parfaitement aux applications dans lesquelles un microprocesseur complexe n'est pas disponible ou est surchargé.

Pendant l'opération pas à pas, la commande de hachage de l'A4988 sélectionne automatiquement le mode de décroissance actuel, lent ou mixte.

En mode de décroissance mixte, l'appareil est réglé initialement sur une décroissance rapide pendant une partie du temps d'arrêt fixe, puis sur une décroissance lente pour le reste du temps d'arrêt. Le contrôle du courant de décroissance mixte entraîne une réduction du bruit audible du moteur, une précision de pas accrue et une dissipation de puissance réduite.

Continue sur la prochaine page...

## Diagramme d'application typique



A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

## Description (suite)

Un circuit de commande de rectification synchrone interne est fourni pour améliorer la dissipation de puissance pendant le fonctionnement PWM. Interne la protection des circuits comprend : l'arrêt thermique avec hystérésis, verrouillage contre les sous-tensions (UVLO) et protection contre les courants croisés. Un séquençage spécial de mise sous tension n'est pas requis.

L'A4988 est fourni dans un boîtier QFN (ES) à montage en surface, 5 mm × 5 mm, avec une hauteur nominale hors tout de l'emballage de 0,90 mm et un coussinet exposé pour une meilleure dissipation thermique. Il est sans plomb (Pb) (suffixe -T), avec des leadframes 100 % étamées mates.

## Guide de sélection

Numéro d'article	Package	Emballage
A4988SETTR-T	QFN 28 contacts avec tampon thermique exposé	1 500 pièces par 7 pouces. bobine

## Notes maximales absolues

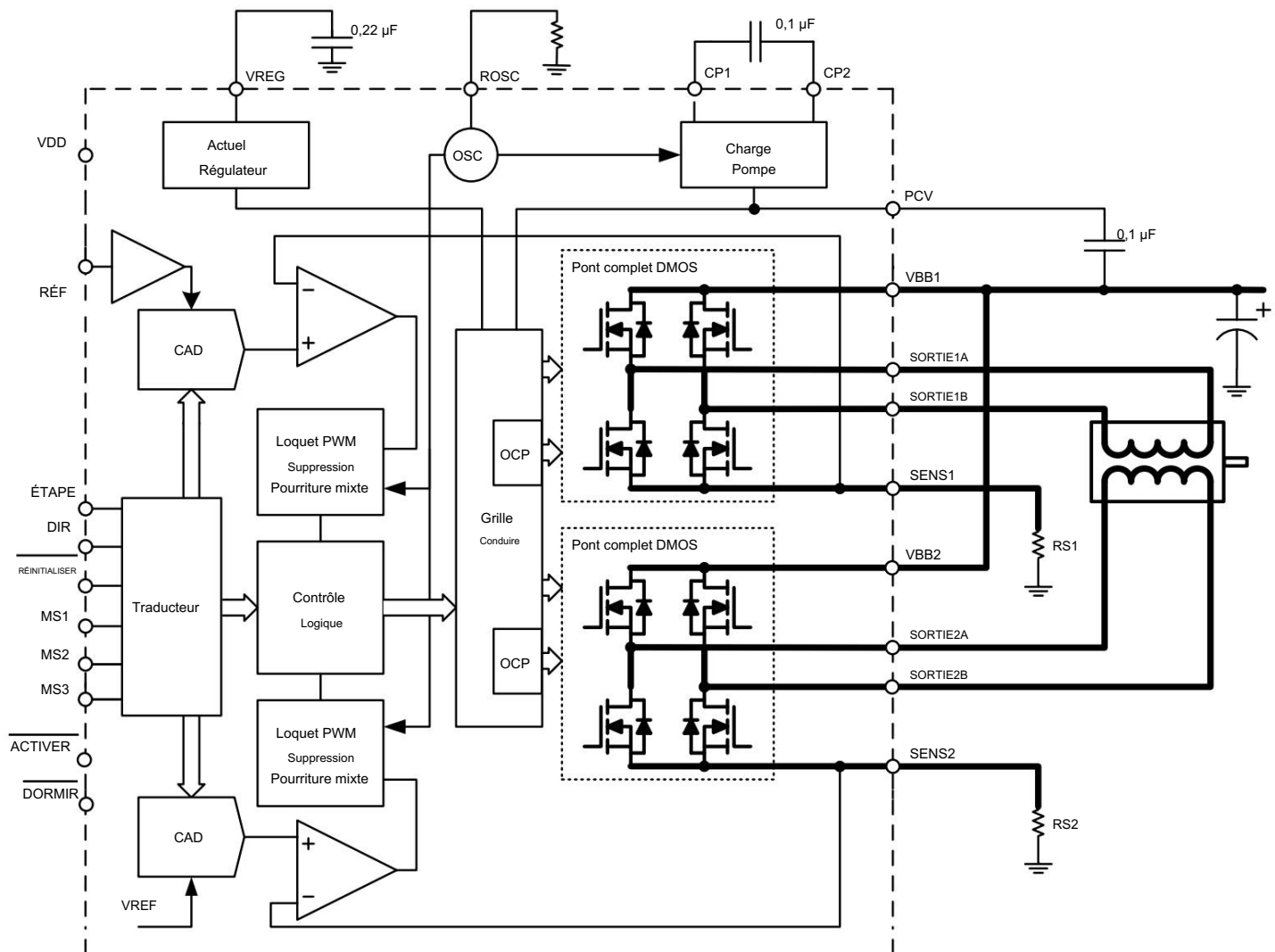
Caractéristique	Symbole	Remarques	Notation	Unités
Tension d'alimentation de charge	VBB		35	V
Courant de sortie	IOUT		±2	UN
Tension d'entrée logique	NIV		-0,3 à 5,5	V
Tension d'alimentation logique	VDD		-0,3 à 5,5	V
Tension de sortie du moteur			-2,0 à 37	V
Tension de détection	VSENSE		-0,5 à 0,5	V
Tension de référence	VREF		5.5	V
Température ambiante de fonctionnement	TA	Gamme S	-20 à 85	°C
Jonction maximale	TJ(maximum)		150	°C
Température de stockage	Tstg		-55 à 150	°C



A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

## Schéma fonctionnel



## A4988

Pilote DMOS Microstepping avec traducteur  
Et protection contre les surintensitésCARACTÉRISTIQUES ÉLECTRIQUES<sup>1</sup> à TA = 25°C, VBB = 35 V (sauf indication contraire)

CARACTÉRISTIQUES ÉLECTRIQUES à TA = 25 °C, VBB = 35 V (sauf indication contraire)						
Caractéristiques	Symbole	Conditions d'essai	Min.	Typ.2	Max.	Unités
Pilotes de sortie						
Plage de tension d'alimentation de charge	VBB		8	–	35	V
Plage de tension d'alimentation logique	VDD		3.0	–	5.5	V
Sortie sur résistance	RDS(on)	Fonctionnement Pilote de source de	–	320	430	mΩ
		fonctionnement, IOU <sub>T</sub> = –1.5 A	–	320	430	mΩ
Tension directe de la diode du corps	VF	Pilote récepteur, IOU <sub>T</sub> = 1.5 A	–	–	1.2	V
		Diode source, IF = –1.5 A	–	–	1.2	V
Courant d'alimentation du moteur	IBB	Diode récepteur,	–	–	4	mA
		IF = 1.5 A fPWM < 50 kHz En	–	–	2	mA
Courant d'alimentation logique	JID	fonctionnement,	–	–	8	mA
		sorties désactivées fPWM < 50 kHz Sorties désactivées	–	–	5	mA
Logique de contrôle						
Tension d'entrée logique	NIV(1)		VDD × 0,7	–	–	V
	NIV(0)		–	–	VDD×0,3 V	
Courant d'entrée logique	IIN(1)	NIV = VDD × 0,7 IIN (0)	–20	<1,0	20	μA
		VIN = VDD×0,3	–20	<1,0	20	μA
Sélection micropas	Broche RMS1 MS1		–	100	–	kΩ
	Broche RMS2 MS2		–	50	–	kΩ
	Broche RMS3 MS3		–	100	–	kΩ
Hystérésis d'entrée logique	VHYS(IN) En	% de VDD	5	11	19	%
Temps vide	tBLANK		0,7	1	1.3	μs
Temps d'arrêt fixe	dandy	OSC = VDD ou GND	20	30	40	μs
		ROSC = 25 kΩ	23	30	37	μs
Plage de tension d'entrée de référence	VREF		0	–	4	V
Courant d'entrée de référence	IREF		–3	0	3	μA
Erreur de niveau de déclenchement actuel3	euh, je	VREF = 2 V, %ITripMAX = 38,27 %	–	–	±15	%
		VREF = 2 V, %ITripMAX = 70,71 %	–	–	±5	%
		VREF = 2 V, %ITripMAX = 100,00 %	–	–	±5	%
Temps mort de croisement	tDT		100	475	800	ns
protection						
Seuil de protection contre les surintensités4	IOCPST		2.1	–	–	UN
Température d'arrêt thermique	TTSD		–	165	–	°C
Hystérésis d'arrêt thermique	TTSDHYS		–	15	–	°C
Verrouillage de sous-tension VDD	VDDUVLO VDD en hausse		2.7	2.8	2.9	V
Hystérésis de sous-tension VDD	VDDUVLOHYS		–	90	–	mV

<sup>1</sup>Pour les spécifications de courant d'entrée et de sortie, le courant négatif est défini comme sortant (source) de la broche spécifiée de l'appareil.<sup>2</sup>Les données typiques sont uniquement destinées aux estimations de conception initiales et supposent des conditions de fabrication et d'application optimales. Les performances peuvent varier pour les unités individuelles, dans les limites maximales et minimales spécifiées.<sup>3</sup>VERR = [(VREF/8) – VSENSE] / (VREF/8).<sup>4</sup>La protection contre les surintensités (OCP) est testée à TA = 25°C dans une plage restreinte et garantie par caractérisation.

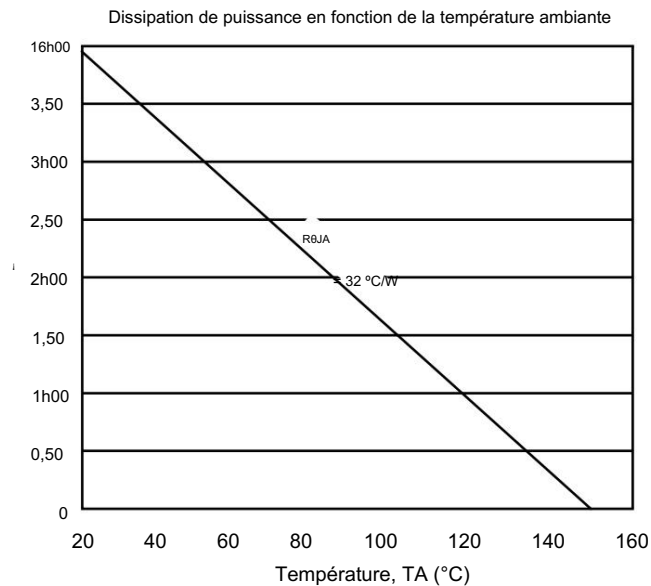
A4988

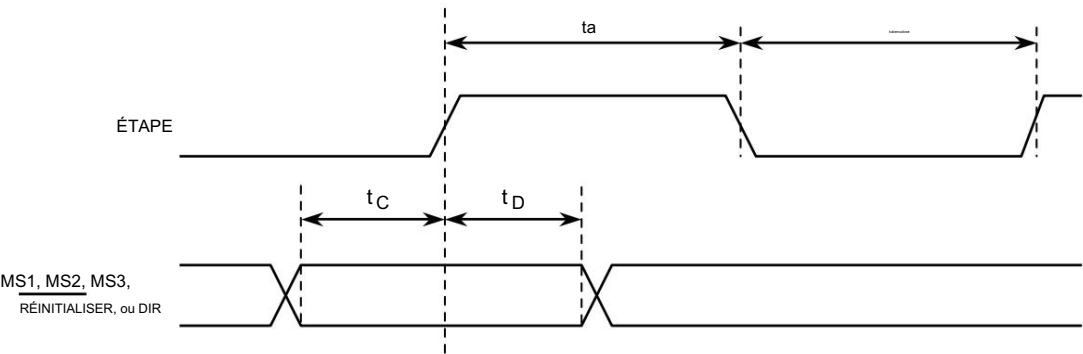
# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

## CARACTÉRISTIQUES THERMIQUES

Caractéristique	Symbole	Conditions d'essai*	Unités de valeur
Résistance thermique du paquet	R $\theta$ JA	PCB à quatre couches, basé sur la norme JEDEC	32 °C/W

\*Informations thermiques supplémentaires disponibles sur le site Web d'Allegro.





Temps	Durée	Symbole	Typ.	Unité
ÉTAPE minimum, largeur d'impulsion ÉLEVÉE		$t_a$	1	$\mu s$
STEP minimum, largeur d'impulsion FAIBLE		—	1	$\mu s$
Temps de configuration, changement d'entrée en STEP		$t_c$	200	ns
Temps de maintien, changement d'entrée en STEP		$t_d$	200	ns

Figure 1 : Chronogramme de l'interface logique

Tableau 1 : Table de vérité de résolution en micropas

Mode d'excitation de résolution micropas MS1 MS2 MS3				
L	L	L	Étape complète	2 phases
H	L	L	Demi-pas	1-2 phases
L	H	L	L Quart de pas	Phases W1-2
H	H	L	Huitième étape	Phase 2W1-2
H	H	H	Seizième Étape	Phases 4W1-2

## A4988

Pilote DMOS Microstepping avec traducteur  
Et protection contre les surintensités

## mode d'emploi

Fonctionnement de l'appareil. L'A4988 est un pilote de moteur micropas complet avec un traducteur intégré pour une utilisation facile avec un minimum de lignes de contrôle. Il est conçu pour faire fonctionner des moteurs pas à pas bipolaires en modes pas complet, demi, quart, huitième et seizième pas.

Les courants dans chacun des deux ponts complets de sortie et dans tous les FET DMOS à canal N sont régulés par des circuits de commande PWM (modulation de largeur d'impulsion) à temps de coupure fixe. À chaque étape, le courant de chaque pont complet est défini par la valeur de sa résistance externe de détection de courant (RS1 et RS2), une tension de référence (VREF) et la tension de sortie de son DAC (qui à son tour est contrôlée par la sortie du traducteur).

À la mise sous tension ou à la réinitialisation, le traducteur règle les DAC et la polarité du courant de phase sur l'état d'origine initial (illustré dans les figures 9 à 13) et le régulateur de courant sur le mode de décroissance mixte pour les deux phases. Lorsqu'un signal de commande pas à pas se produit sur l'entrée STEP, le traducteur séquence automatiquement les DAC au niveau et à la polarité actuelle suivants. (Voir le tableau 2 pour la séquence de niveau actuel.) La résolution des micropas est définie par l'effet combiné des entrées MSx, comme indiqué dans le tableau 1.

Lors du pas à pas, si les nouveaux niveaux de sortie des DAC sont inférieurs à leurs niveaux de sortie précédents, alors le mode de décroissance du pont complet actif est réglé sur Mixte. Si les nouveaux niveaux de sortie des DAC sont supérieurs ou égaux à leurs niveaux précédents, alors le mode de décroissance du pont complet actif est réglé sur Slow. Cette sélection automatique de décroissance du courant améliore les performances des micropas en réduisant la distorsion de la forme d'onde du courant qui résulte de la force contre-électromotrice du moteur.

Sélection micropas (MSx). La résolution en micropas est définie par la tension sur les entrées logiques MSx, comme indiqué dans le tableau 1. Les broches MS1 et MS3 ont une résistance pull-down de 100 kΩ et la broche MS2 a une résistance pull-down de 50 kΩ. Lors du changement de mode pas à pas, le changement ne prend effet qu'au front montant STEP suivant.

Si le mode pas à pas est modifié sans réinitialisation du traducteur et que la position absolue doit être maintenue, il est important de changer le mode pas à pas à une position de pas commune aux deux modes pas à pas afin d'éviter de manquer des pas.

Lorsque l'appareil est mis hors tension ou réinitialisé en raison d'un TSD ou d'un événement de surintensité, le traducteur est réglé sur

la position d'origine qui est par défaut commune à tous les modes pas à pas.

Opération de désintégration mixte. Le pont fonctionne en mode de décroissance mixte, à la mise sous tension et à la réinitialisation, et pendant le fonctionnement normal selon la configuration ROSC et la séquence d'étapes, comme illustré dans les figures 9 à 13. Pendant la décroissance mixte, lorsque le point de déclenchement est atteint, l'A4988 passe initialement en mode de décroissance rapide pendant 31,25 % du temps d'arrêt, tOFF. Après cela, il passe en mode de décroissance lente pour le reste de tOFF. Un chronogramme de cette fonctionnalité apparaît sur la page suivante.

En règle générale, la décroissance mixte n'est nécessaire que lorsque le courant dans l'enroulement passe d'une valeur supérieure à une valeur inférieure, déterminée par l'état du traducteur. Pour la plupart des charges, la décroissance mixte sélectionnée automatiquement est pratique car elle minimise l'ondulation lorsque le courant augmente et évite les étapes manquées lorsque le courant diminue. Pour certaines applications où des micropas à très basse vitesse sont nécessaires, l'absence de force contre-électromotrice dans l'enroulement entraîne une augmentation rapide du courant dans la charge, ce qui entraîne des pas manqués. Ceci est illustré à la figure 2. En tirant la broche ROSC vers la terre, la désintégration mixte est définie pour être active 100 % du temps, pour les courants montants et descendants, et évite les étapes manquées comme le montre la figure 3. S'il ne s'agit pas d'un problème, il est recommandé d'utiliser une désintégration mixte sélectionnée automatiquement, car elle produira des courants d'ondulation réduits. Reportez-vous à la section Heures d'arrêt fixes pour plus de détails.

Micropas à faible courant. Destiné aux applications où le temps de fonctionnement minimum empêche le courant de sortie de se réguler au niveau de courant programmé à des niveaux de courant faibles.

Pour éviter cela, l'appareil peut être configuré pour fonctionner en mode de décroissance mixte sur les parties montantes et descendantes de la forme d'onde actuelle. Cette fonctionnalité est implémentée en court-circuitant la broche ROSC à la masse. Dans cet état, le temps d'arrêt est réglé en interne sur 30 µs.

Entrée de réinitialisation ( $\overline{R} \overline{E} \overline{S} \overline{E} \overline{T}$ ). L'entrée  $\overline{R} \overline{E} \overline{S} \overline{E} \overline{T}$  définit le traducteur dans un état d'origine prédéfini (illustré dans les figures 9 à 13) et désactive toutes les sorties FET. Toutes les entrées STEP sont ignorées jusqu'à ce que le  $\overline{R} \overline{E} \overline{S} \overline{E} \overline{T}$  est réglée sur haut.

Entrée pas à pas (STEP). Une transition de bas en haut sur le STEP

A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

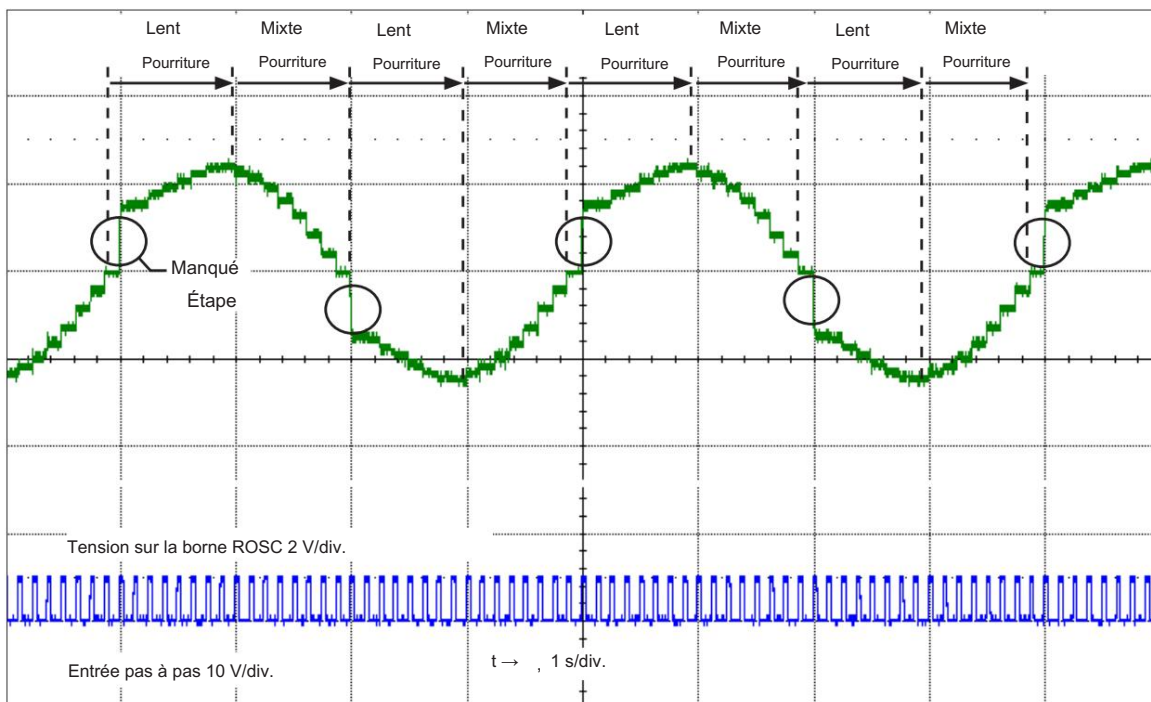


Figure 2 : étapes manquées dans le micropas à basse vitesse

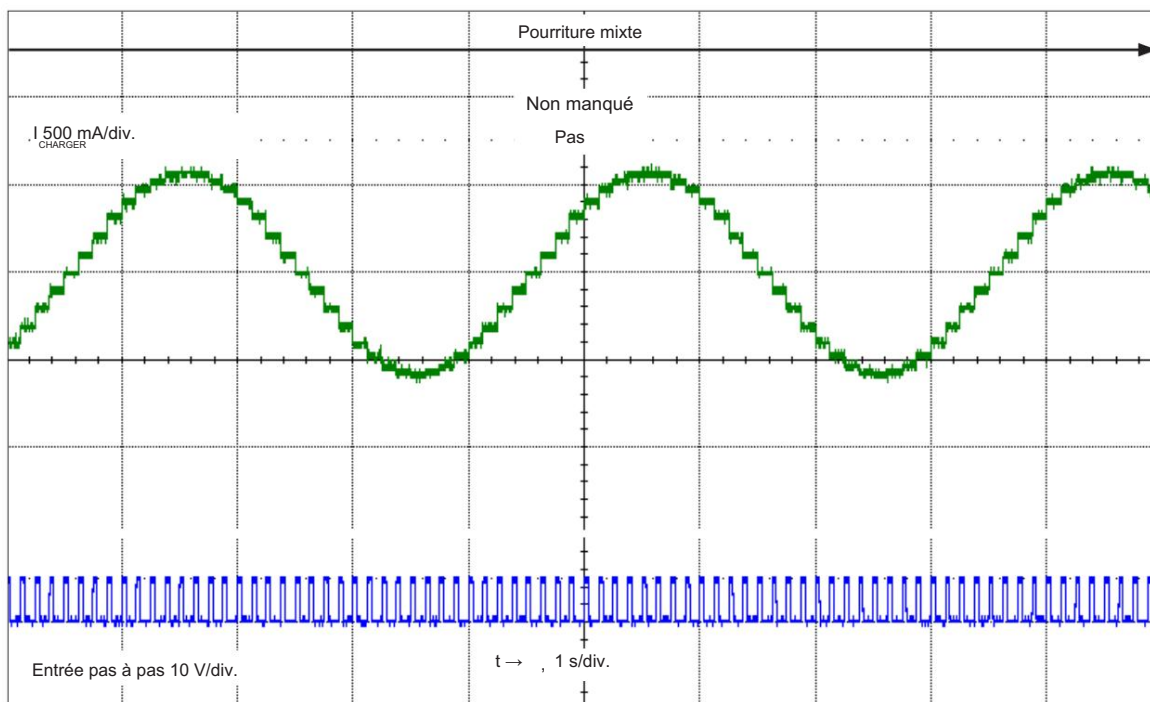


Figure 3 : Pas à pas continu utilisant un pas mixte sélectionné automatiquement (broche ROSC mise à la terre)



## A4988

Pilote DMOS Microstepping avec traducteur  
Et protection contre les surintensités

L'entrée séquence le traducteur et fait avancer le moteur d'un incrément. Le traducteur contrôle l'entrée des DAC et la direction du flux de courant dans chaque enroulement. La taille de l'incrément est déterminée par l'état combiné des entrées MSx.

Entrée de direction (DIR). Ceci détermine le sens de rotation du moteur. Les modifications apportées à cette entrée ne prennent effet qu'au prochain front montant STEP.

Contrôle de courant PWM interne. Chaque pont complet est contrôlé par un circuit de contrôle de courant PWM à temps d'arrêt fixe qui limite le courant de charge à une valeur souhaitée, ITRIP. Initialement, une paire diagonale de sorties FET source et récepteur est activée et le courant circule à travers l'enroulement du moteur et la résistance de détection de courant, RSx.

Lorsque la tension aux bornes de RSx est égale à la tension de sortie du DAC, le comparateur de détection de courant réinitialise le verrou PWM. Le verrou désactive ensuite le pilote source approprié et lance un mode de décroissance à temps fixe.

La valeur maximale de limitation de courant est définie par la sélection de RSx et de la tension au niveau de la broche VREF. La fonction de transconductance est approchée par la valeur maximale de limitation de courant, ITripMAX (A), qui est définie par

$$ITripMAX = VREF / (8 \times RS)$$

où RS est la résistance de la résistance de détection ( $\Omega$ ) et VREF est la tension d'entrée sur la broche REF (V).

La sortie DAC réduit la sortie VREF au comparateur de détection de courant par étapes précises, de telle sorte que

$$I_{trip} = (\%ITripMAX / 100) \times ITripMAX$$

(Voir le tableau 2 pour %ITripMAX à chaque étape.)

Il est essentiel que la valeur nominale maximale (0,5 V) sur les broches SENSE1 et SENSE2 ne soit pas dépassée.

Temps d'arrêt fixe. Le circuit de contrôle de courant PWM interne utilise un circuit unique pour contrôler la durée pendant laquelle le

Les FET DMOS restent éteints. Le temps d'arrêt, tOFF, est déterminé par le terminal ROSC. Le terminal ROSC dispose de trois paramètres :

- ROSC lié au VDD — temps d'arrêt réglé en interne à 30  $\mu$ s, décroissance  
Le mode est automatique. Décroissance mixte, sauf en cas de pas complet où le mode de décroissance est réglé sur Décroissance lente.
- ROSC relié directement à la terre — temps d'arrêt réglé en interne sur  
30  $\mu$ s, la décroissance du courant est réglée sur Décroissance mixte pour les courants croissants et décroissants pour tous les modes échelonnés.

•ROSC via une résistance à la terre - le temps d'arrêt est déterminé par la formule suivante, le mode de décroissance est automatique. Décroissance mixte pour tous les modes pas à pas, à l'exception du pas complet qui est réglé sur une décroissance lente.

$$t_{OFF} \approx ROSC / 825$$

Où tOFF est en  $\mu$ s.

Suppression. Cette fonction supprime la sortie des comparateurs de détection de courant lorsque les sorties sont commutées par le circuit de contrôle de courant interne. Les sorties du comparateur sont masquées pour empêcher une fausse détection de surintensité due aux courants de récupération inverses des diodes de serrage et aux transitoires de commutation liés à la capacité de la charge. Le temps vide, tBLANK ( $\mu$ s), est d'environ

$$t_{VIDE} \approx 1 \mu s$$

## Protection contre les courts-circuits et les courts-circuits à la terre.

Si les fils du moteur sont en court-circuit ou si l'un des fils est en court-circuit à la masse, le pilote se protégera en détectant l'événement de surintensité et en désactivant le pilote en court-circuit, protégeant ainsi l'appareil contre tout dommage. Dans le cas d'un court-circuit à la masse, l'appareil restera désactivé (verrouillé) jusqu'à ce que l'entrée S<sup>---</sup> L<sup>---</sup> E<sup>---</sup> E<sup>---</sup> P<sup>---</sup> passe au niveau haut ou que l'alimentation VDD soit coupée. Un événement de surintensité de court-circuit à la terre est illustré à la figure 4.

Lorsque les deux sorties sont court-circuitées, le chemin du courant passe par la résistance de détection. Après l'expiration du temps de suppression ( $\approx 1 \mu$ s), la tension de la résistance de détection dépasse sa valeur de déclenchement, en raison de la condition de surintensité existante. Cela amène le conducteur à entrer dans un cycle de temps d'arrêt fixe. Après l'expiration du délai d'arrêt fixé, le pilote se rallume et le processus se répète. Dans cette condition, le conducteur est complètement protégé contre les événements de surintensité, mais le court-circuit est répétitif avec une période égale au temps d'arrêt fixe du conducteur.

Cette condition est illustrée à la figure 5.

Lors d'un événement de charge en court-circuit, il est normal d'observer à la fois un pic de courant positif et négatif, comme le montre la figure 3, en raison du changement de direction mis en œuvre par la fonction de décroissance mixte. Ceci est illustré à la figure 6. Dans les deux cas, le circuit de surintensité protège le pilote et évite d'endommager l'appareil.

Pompe de charge (CP1 et CP2). La pompe de charge est utilisée pour générer une alimentation de grille supérieure à celle de VBB pour piloter les portes FET côté source. Un condensateur céramique de 0,1  $\mu$ F doit être connecté entre CP1 et CP2. De plus, un condensateur céramique de 0,1  $\mu$ F est requis entre VCP et VBB, pour servir de réservoir pour faire fonctionner les portes FET côté haut.

Les valeurs des condensateurs doivent être de classe 2 diélectrique  $\pm 15\%$  maximum, ou tolérance R, conformément aux spécifications de l'EIA (Electronic Industries Alliance).



## A4988

Pilote DMOS Microstepping avec traducteur  
Et protection contre les surintensités

VREG (VREG). Cette tension générée en interne est utilisée pour faire fonctionner les sorties FET côté récepteur. La tension de sortie nominale du terminal VREG est de 7 V. La broche VREG doit être découplée avec un condensateur céramique de 0,22  $\mu\text{F}$  à la masse. VREG est surveillé en interne. En cas de condition de défaut, les sorties FET de l'A4988 sont désactivées.

Les valeurs des condensateurs doivent être de classe 2 diélectrique  $\pm 15\%$  maximum, ou tolérance R, conformément aux spécifications de l'EIA (Electronic Industries Alliance).

Activer l'entrée ( $\overline{\text{EN}} \text{ } \overline{\text{ABLE}}$ ). Cette entrée active ou désactive toutes les sorties FET. Lorsqu'elles sont réglées sur un niveau logique haut, les sorties sont désactivées. Lorsqu'il est réglé sur un niveau logique bas, le contrôle interne active les sorties selon les besoins. Les entrées du traducteur STEP, DIR et MSx, ainsi que la logique de séquençage interne, restent toutes actives, indépendamment de l'état d'entrée  $\overline{\text{EN}} \text{ } \overline{\text{ABLE}}$ .

Fermer. En cas de défaut, de surchauffe (excès de  $T_J$ ) ou de sous-tension (sur VCP), les sorties FET de l'A4988 sont désactivées jusqu'à ce que la condition de défaut soit supprimée. À la mise sous tension, le circuit UVLO (verrouillage en cas de sous-tension) désactive les sorties FET et réinitialise le traducteur à l'état d'origine.

en mode veille (DORMIR). Pour minimiser la consommation d'énergie (lorsque le moteur n'est pas utilisé, cette entrée désactive une grande partie des circuits internes, y compris les FET de sortie, le régulateur de courant et la pompe de charge. Une logique faible sur le  $\overline{\text{SL}} \text{ } \overline{\text{E}}$  La broche  $\overline{\text{P}}$  met l'A4988 en mode veille. Un niveau logique haut permet un fonctionnement normal, ainsi que le démarrage (auquel moment l'A4988 entraîne le moteur vers la position micropas d'origine lorsqu'il sort du mode veille, afin de) permettre à la pompe de charge de se stabiliser, prévoir un délai de 1 ms avant d'émettre une commande Step.

Opération de désintégration mixte. Le pont fonctionne en mode de décroissance mixte, en fonction de la séquence d'étapes, comme le montrent les figures 9 à 13. Lorsque le point de déclenchement est atteint, l'A4988 passe initialement en mode de décroissance rapide pendant 31,25 % du temps d'arrêt,  $t_{\text{OFF}}$ .

Après cela, il passe en mode Slow Decay pour le reste de  $t_{\text{OFF}}$ . Un chronogramme pour cette fonctionnalité apparaît dans la figure 7.

Rectification Synchrone. Lorsqu'un cycle d'arrêt PWM est déclenché par un cycle de temps fixe interne, le courant de charge recircule en fonction du mode de décroissance sélectionné par la logique de contrôle.

Cette fonction de rectification synchrone active les FET appropriés pendant la décroissance du courant et court-circuite efficacement les diodes du corps avec le faible FET  $R_{\text{DS(ON)}}$ . Cela réduit considérablement la dissipation de puissance et peut éliminer le besoin de diodes Schottky externes dans de nombreuses applications. Le redressement synchrone s'éteint lorsque le courant de charge approche de zéro (0 A), empêchant ainsi l'inversion du courant de charge.

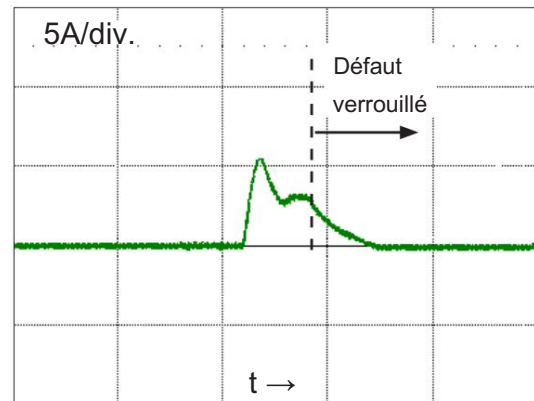


Figure 4 : Événement de court-circuit vers le sol

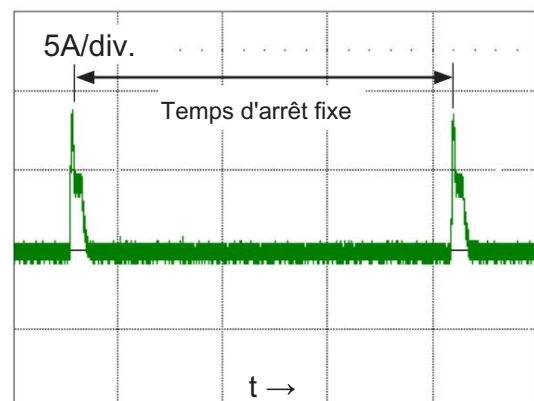


Figure 5. Charge en court-circuit (OUTxA → OUTxB) en mode de décroissance lente

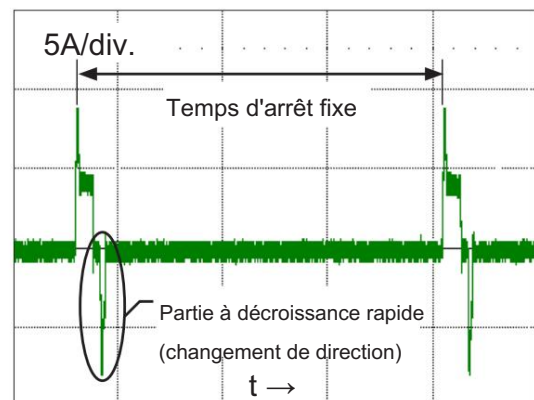
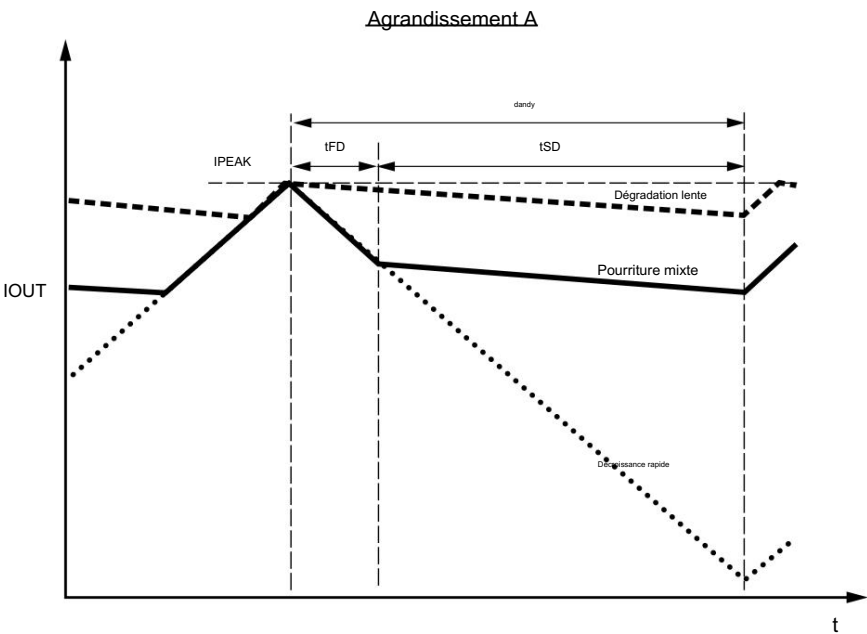
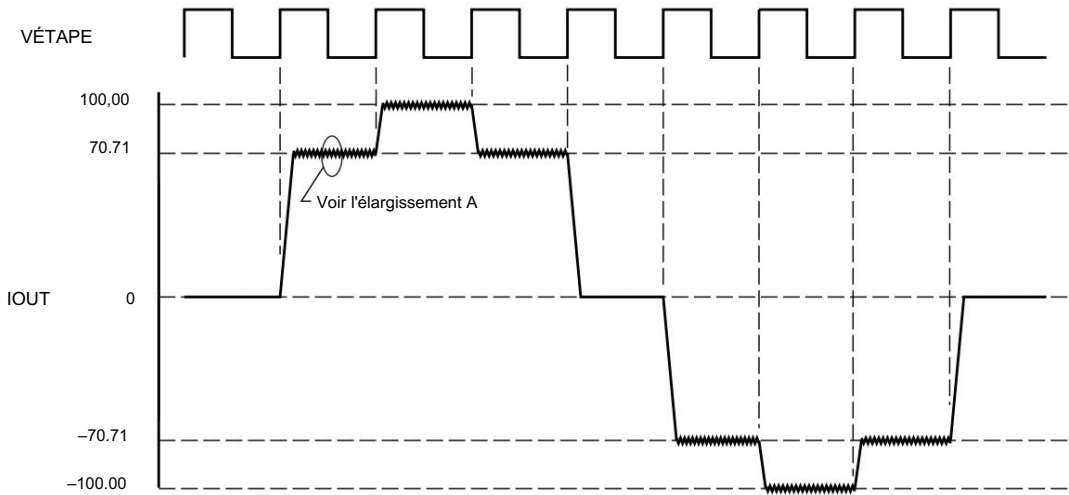


Figure 6 : Charge en court-circuit (OUTxA → OUTxB) en mode de décroissance mixte



Symbole	Caractéristique
dandy	Temps d'arrêt fixe de l'appareil
IPEAK	Courant de sortie maximal
tSD	Intervalle de décroissance lente
tFD	Intervalle de décroissance rapide
IOUT	Courant de sortie de l'appareil

Figure 7 : Chronogramme des modes de décroissance actuels

## A4988

Pilote DMOS Microstepping avec traducteur  
Et protection contre les surintensités

## Disposition de l'application

Mise en page. Le circuit imprimé doit utiliser un plan de masse lourd. Pour des performances électriques et thermiques optimales, l'A4988 doit être soudé directement sur la carte. Les broches 3 et 18 sont fusionnées en interne, ce qui permet une meilleure dissipation thermique. Ces broches doivent être soudées directement sur une surface exposée du PCB qui se connecte aux vias thermiques utilisés pour transférer la chaleur vers d'autres couches du PCB.

Afin de minimiser les effets des rebonds du sol et des problèmes de décalage, il est important de disposer d'une masse monopoint à faible impédance, appelée masse en étoile, située très près de l'appareil. En établissant la connexion entre la plateforme et le plan de masse directement sous l'A4988, cette zone devient un emplacement idéal pour un point de masse en étoile. Une terre à faible impédance empêchera le rebond de la terre pendant un fonctionnement à courant élevé et garantira que la tension d'alimentation reste stable à la borne d'entrée.

Les deux condensateurs d'entrée doivent être placés en parallèle et aussi près que possible des broches d'alimentation de l'appareil. Le condensateur céramique (CIN1) doit être plus proche des broches que le condensateur de masse (CIN2). Ceci est nécessaire car le condensateur céramique sera chargé de fournir les composants de courant haute fréquence.

Les résistances de détection, RSx, doivent avoir un chemin d'impédance très faible vers la terre, car elles doivent transporter un courant important tout en prenant en charge des mesures de tension très précises par les comparateurs de détection de courant. De longues traces de masse provoqueront des chutes de tension supplémentaires, affectant négativement la capacité des comparateurs à mesurer avec précision le courant dans les enroulements. Les broches SENSEx ont des traces très courtes vers les résistances RSx et des traces très épaisses à faible impédance directement vers la masse en étoile sous l'appareil. Si possible, il ne doit y avoir aucun autre composant sur les circuits de détection.

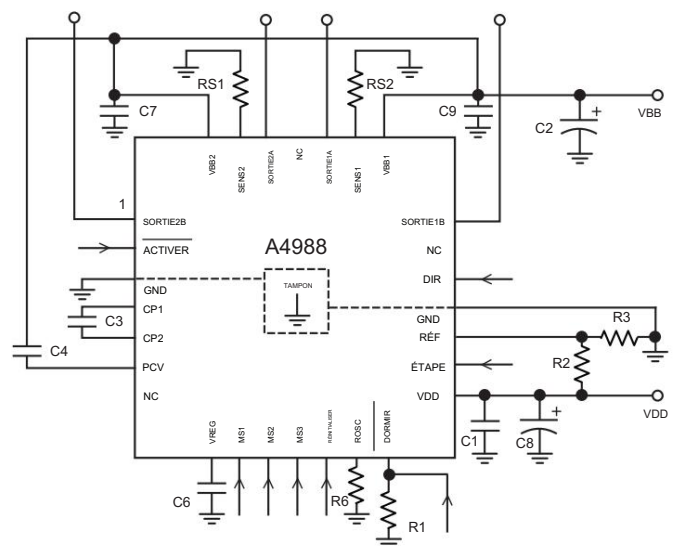
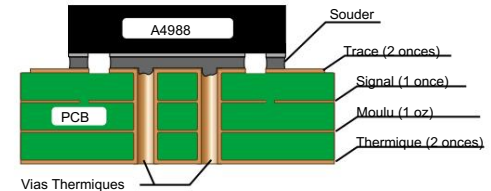
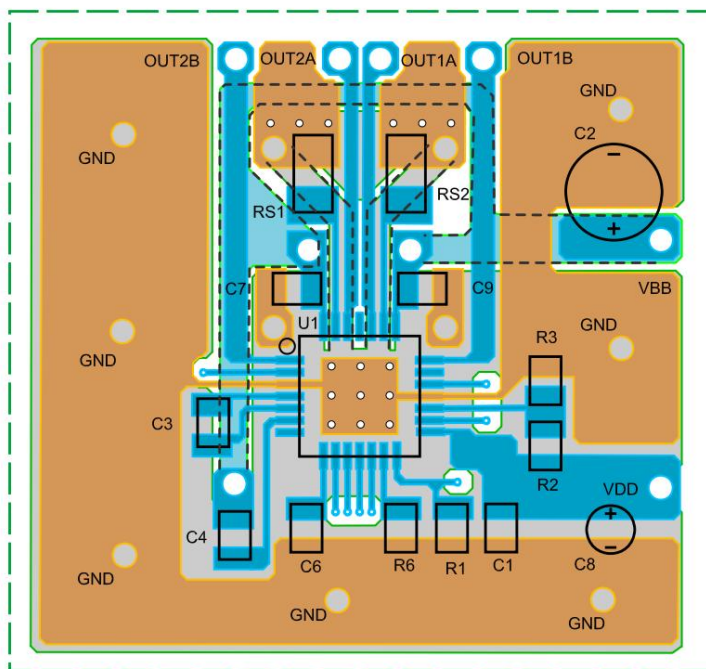
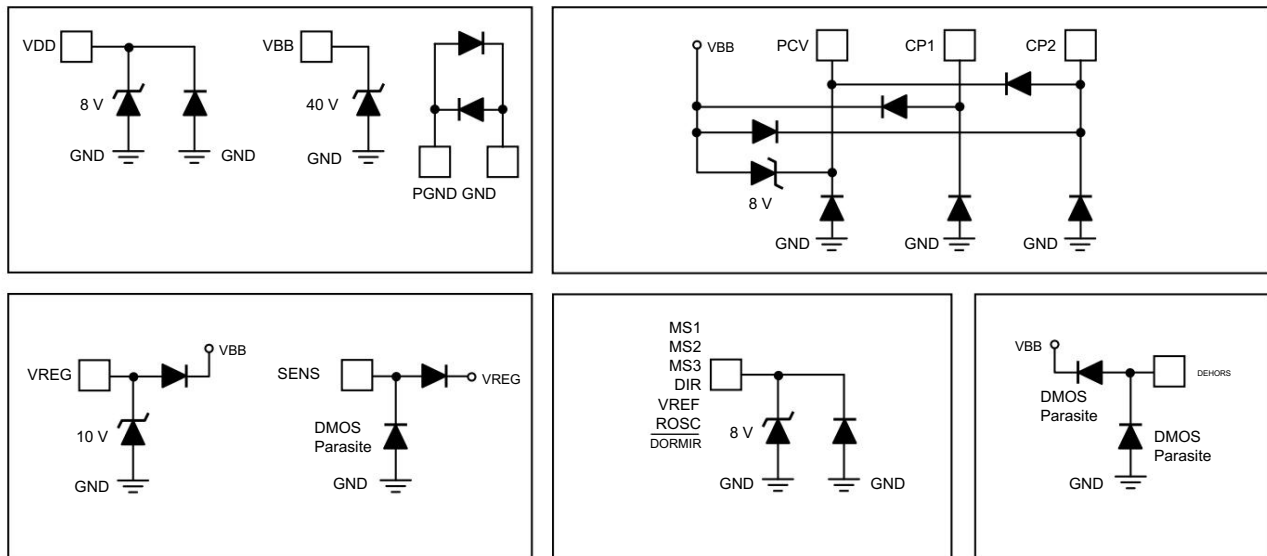


Figure 8 : Application typique et disposition du circuit

A4988

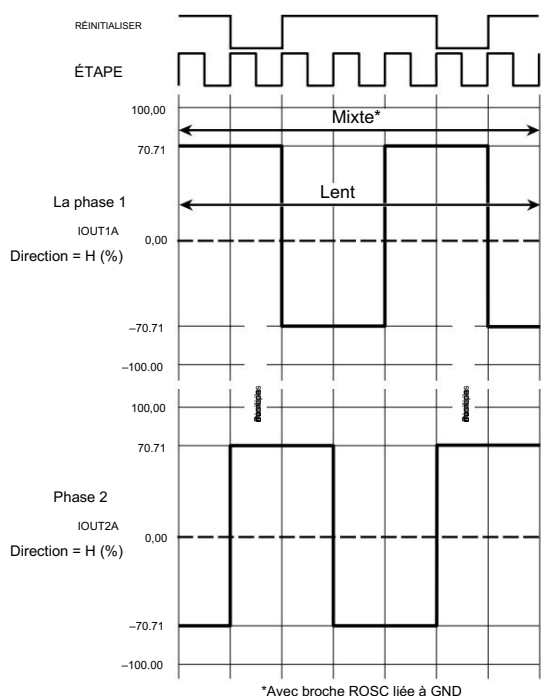
# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

Schémas de circuits à broches



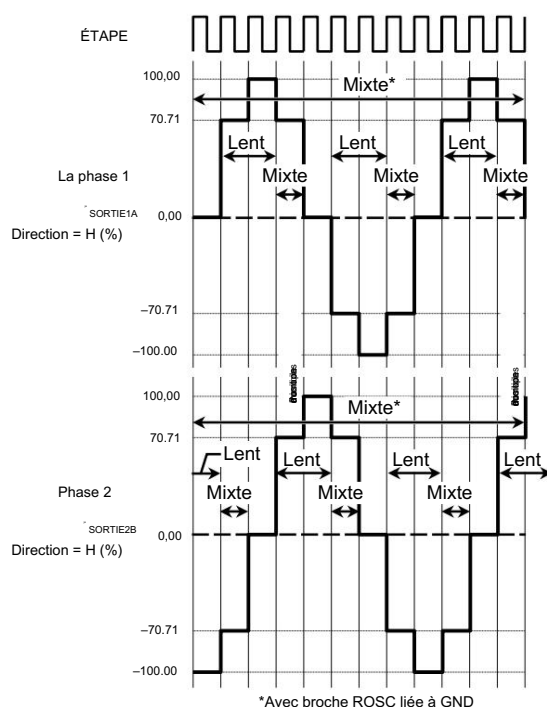
## A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités



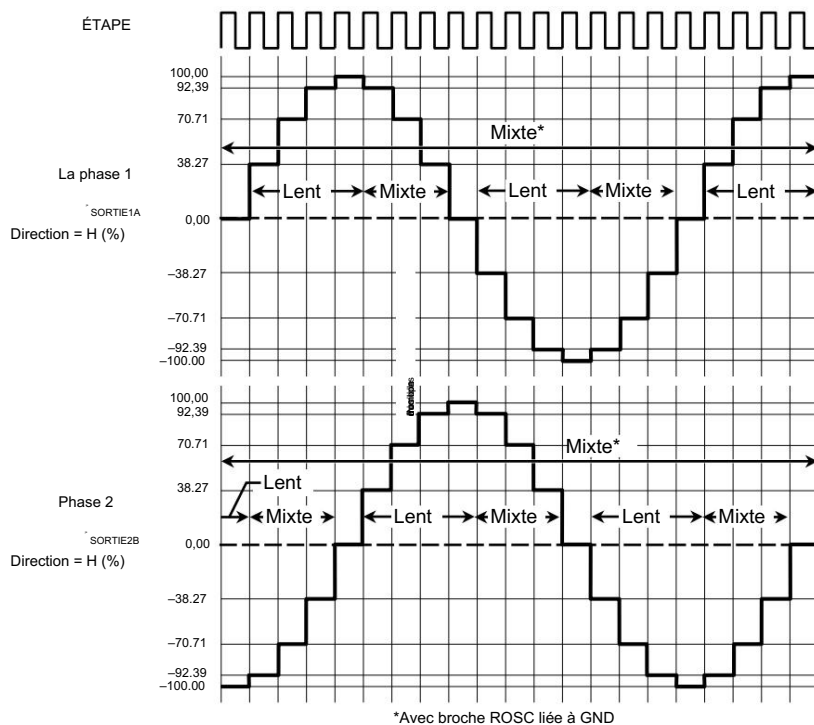
DIR = H

Figure 9 : Mode de d  croissance pour les incr  ments complets



DIR = H

Figure 10 : Modes de d  croissance pour les incr  ments d'un demi-pas



DIR = H

Figure 11 : Modes de d  croissance pour les incr  ments d'un quart de pas

A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

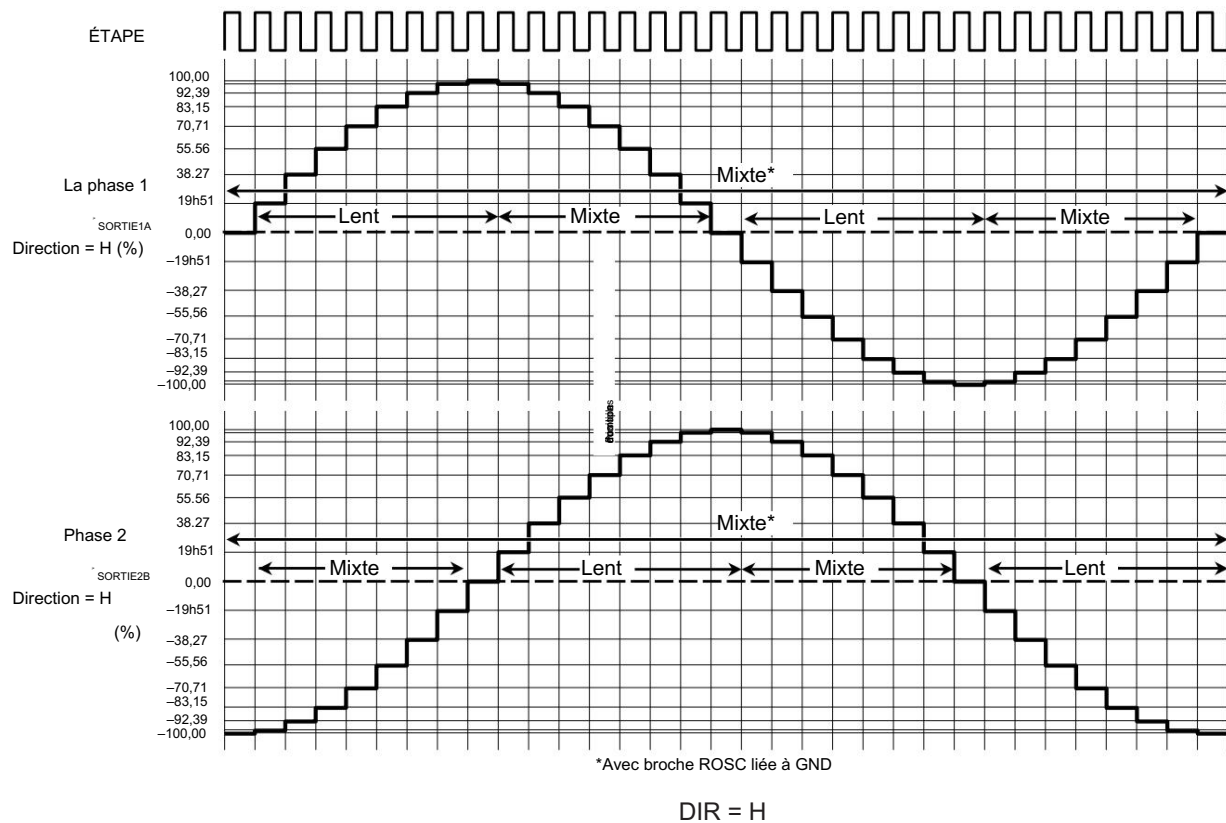


Figure 12 : Modes de décroissance pour les incréments de huitième étape



A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

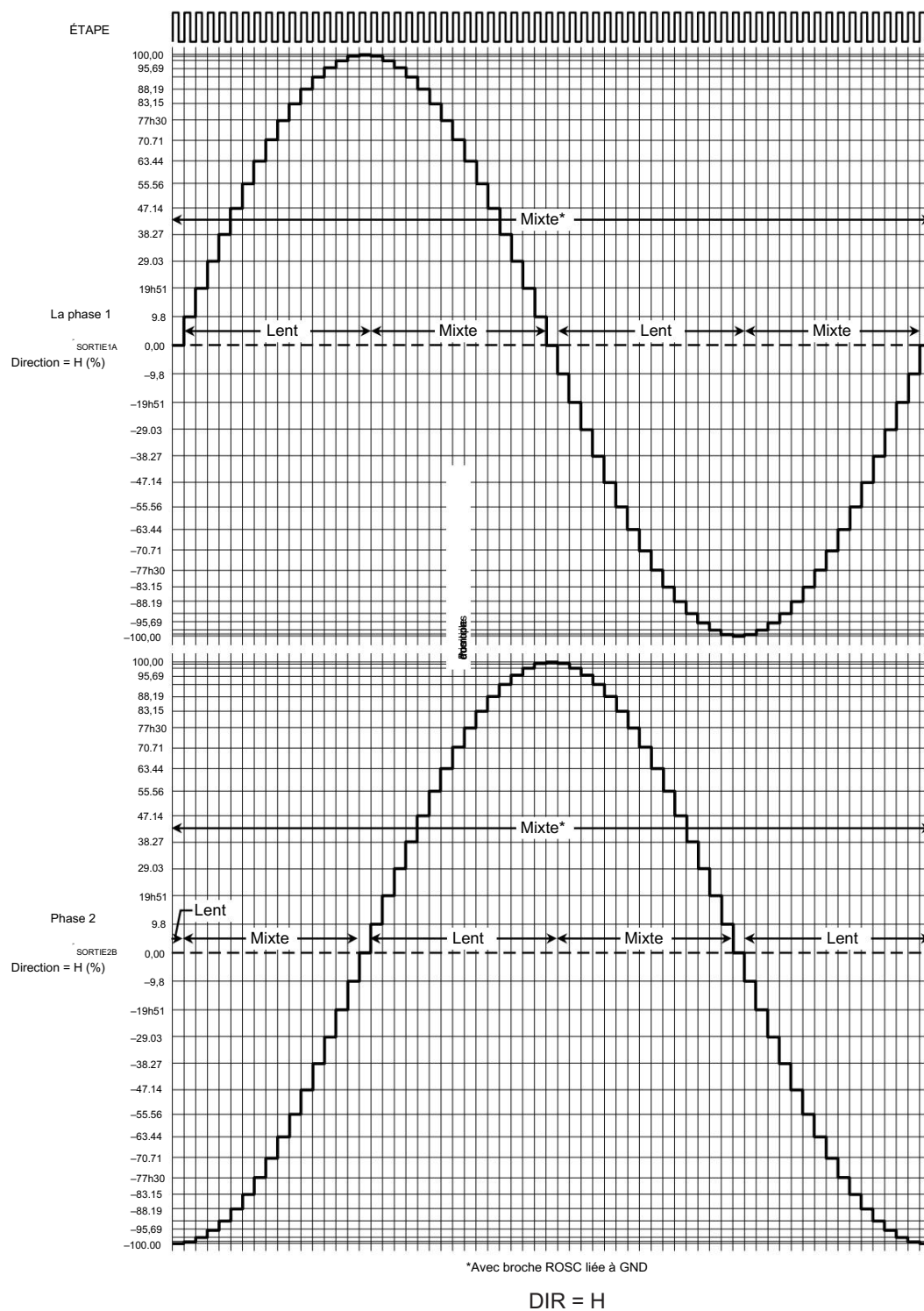


Figure 13 : Modes de décroissance pour les incréments du seizième pas



## A4988

Pilote DMOS Microstepping avec traducteur  
Et protection contre les surintensités

Tableau 2 : Paramètres de séquençage des étapes

Position du micropas d'origine à un angle de pas de 45° ; DIR = H

Complet Étape #	Moitié Étape #	1/4 Étape #	1/8 Étape #	1/16 Étape #	Courant de phase 1 [% ItripMax] (%)	Courant phase 2 [% ItripMax] (%)	Angle de pas (°)	Complet Étape #	Moitié Étape #	1/4 Étape #	1/8 Étape #	1/16 Étape #	La phase 1 Actuel [% ItripMax] (%)	Courant de phase 2 [% ItripMax] (%)	Étape Angle (°)
	1	1	1	1	100,00	0,00	0,0		5	9	17	33	-100.00	0,00	180,0
				2	99.52	9h80	5.6					34	-99.52	-9h80	185,6
			2	3	98.08	19h51	11.3				18	35	-98.08	-19h51	191.3
				4	95.69	29.03	16.9					36	-95.69	-29.03	196,9
		2	3	5	92.39	38.27	22,5			dix	19	37	-92.39	-38.27	202,5
				6	88.19	47.14	28.1					38	-88.19	-47.14	208.1
			4	7	83.15	55.56	33,8				20	39	-83.15	-55.56	213,8
				8	77h30	63.44	39.4					40	-77h30	-63.44	219.4
1	2	3	5	9	70.71	70.71	45,0	3	6	11	21	41	-70.71	-70.71	225,0
				dix	63.44	77h30	50,6					42	-63.44	-77h30	230,6
			6	11	55.56	83.15	56.3				22	43	-55.56	-83.15	236.3
				12	47.14	88.19	61,9					44	-47.14	-88.19	241,9
		4	7	13	38.27	92.39	67,5			12	23	45	-38.27	-92.39	247,5
				14	29.03	95.69	73.1					46	-29.03	-95.69	253.1
			8	15	19h51	98.08	78,8				24	47	-19h51	-98.08	258,8
				16	9h80	99.52	84,4					48	-9h80	-99.52	264.4
	3	5	9	17	0,00	100,00	90,0		7	13	25	49	0,00	-100.00	270,0
				18	-9h80	99.52	95,6					50	9h80	-99.52	275,6
			dix	19	-19h51	98.08	101.3				26	51	19h51	-98.08	281.3
				20	-29.03	95.69	106,9					52	29.03	-95.69	286,9
		6	11	21	-38.27	92.39	112,5			14	27	53	38.27	-92.39	292,5
				22	-47.14	88.19	118.1					54	47.14	-88.19	298.1
			12	23	-55.56	83.15	123,8				28	55	55.56	-83.15	303.8
				24	-63.44	77h30	129,4					56	63.44	-77h30	309.4
2	4	7	13	25	-70.71	70.71	135,0	4	8	15	29	57	70.71	-70.71	315,0
				26	-77h30	63.44	140,6					58	77h30	-63.44	320,6
			14	27	-83.15	55.56	146.3				30	59	83.15	-55.56	326.3
				28	-88.19	47.14	151,9					60	88.19	-47.14	331,9
		8	15	29	-92.39	38.27	157,5			16	31	61	92.39	-38.27	337,5
				30	-95.69	29.03	163.1					62	95.69	-29.03	343.1
			16	31	-98.08	19h51	168,8				32	63	98.08	-19h51	348,8
				32	-99.52	9h80	174,4					64	99.52	-9h80	354.4

## A4988

Pilote DMOS Microstepping avec traducteur  
Et protection contre les surintensités

Schéma de brochage

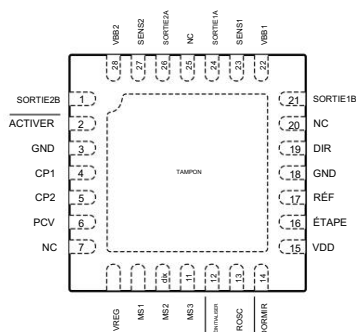


Tableau de la liste des bornes

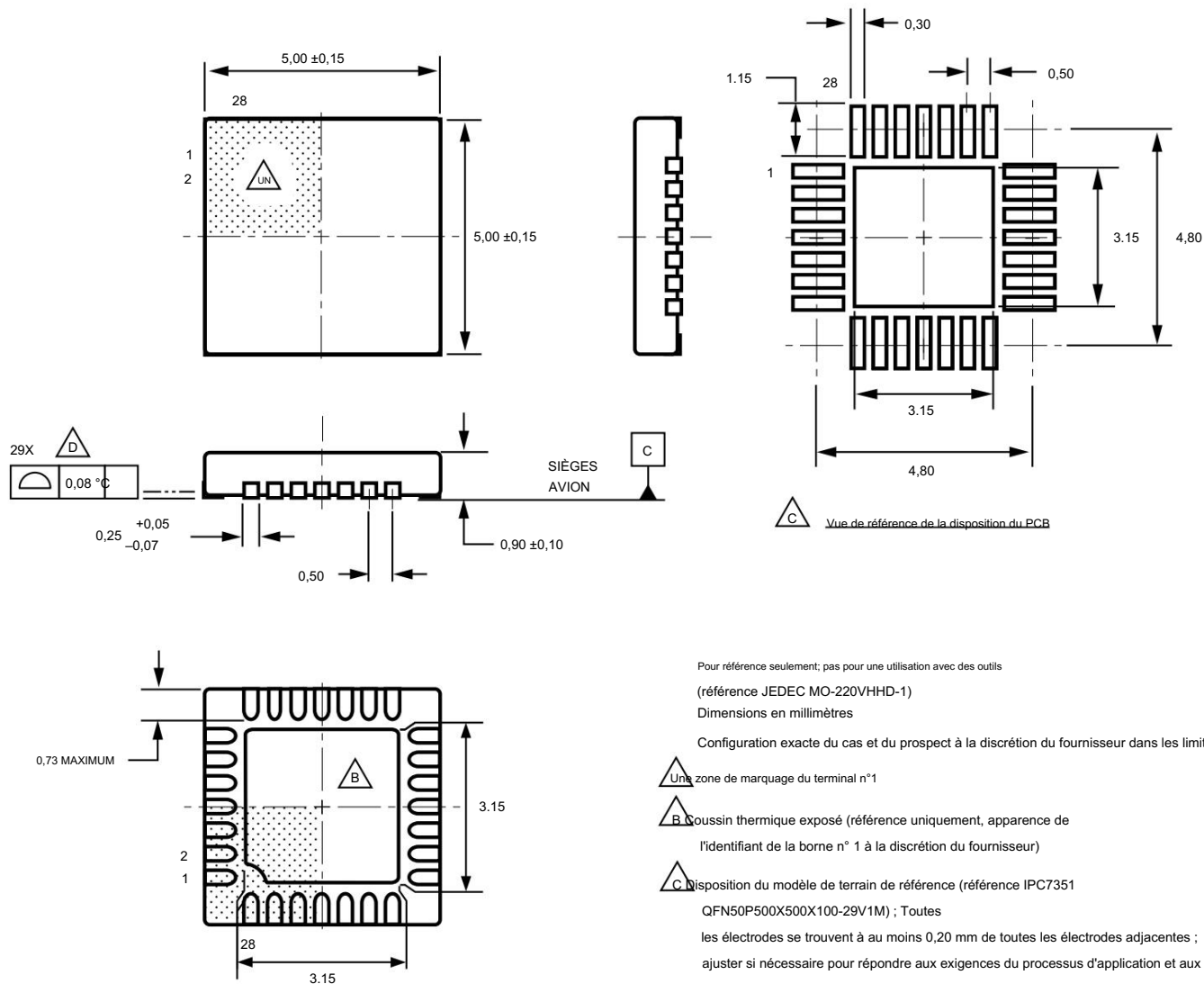
Nom	Nombre	Description
CP1	4	Borne du condensateur de la pompe de charge
CP2	5	Borne du condensateur de la pompe de charge
PCV	6	Borne du condensateur du réservoir
VREG	8	Borne de découplage du régulateur
MS1	9	Entrée logique
MS2	dix	Entrée logique
MS3	11	Entrée logique
RÉINITIALISER	12	Entrée logique
ROSC	13	Jeu de timing
DORMIR	14	Entrée logique
VDD	15	Alimentation logique
ÉTAPE	16	Entrée logique
RÉF	17	Entrée de tension de référence Gm
GND	3, 18	Sol*
DIR	19	Entrée logique
SORTIE1B	21	DMOS pont complet 1 sortie B
VBB1	22	Alimentation en charge
SENS1	23	Borne de résistance de détection pour le pont 1
SORTIE1A	24	Pont complet DMOS 1 sortie A
SORTIE2A	26	DMOS pont complet 2 sortie A
SENS2	27	Borne de résistance de détection pour Bridge 2
VBB2	28	Alimentation en charge
SORTIE2B	1	DMOS pont complet 2 sortie B
ACTIVER	2	Entrée logique
NC	7, 20, 25	Pas de connection
TAMPON	—	Coussinet exposé pour une meilleure dissipation thermique*

\*Les broches GND doivent être reliées ensemble à l'extérieur en se connectant au plan de masse PAD sous l'appareil.

A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

Boîtier ET, QFN 28 broches avec tampon thermique exposé



Pour référence seulement; pas pour une utilisation avec des outils

(référence JEDEC MO-220VHHD-1)

Dimensions en millimètres

Configuration exacte du cas et du prospect à la discrétion du fournisseur dans les limites indiquées

**A** Une zone de marquage du terminal n°1

**B** Coussin thermique exposé (référence uniquement, apparence de l'identifiant de la borne n° 1 à la discrétion du fournisseur)

**C** Disposition du modèle de terrain de référence (référence IPC7351

QFN50P500X500X100-29V1M) ; Toutes

les électrodes se trouvent à au moins  $0,20$  mm de toutes les électrodes adjacentes ;

ajuster si nécessaire pour répondre aux exigences du processus d'application et aux

tolérances de disposition des PCB ; lors du montage sur un PCB multicouche, les vias

thermiques au niveau du plot thermique exposé peuvent améliorer la dissipation thermique

(référence à la norme EIA/JEDEC JESD51-5)

**D** La coplanarité comprend un tampon thermique et des bornes exposés

A4988

# Pilote DMOS Microstepping avec traducteur Et protection contre les surintensités

## Historique des révisions

Révision	Date de révision	Description de la révision
4	Mise à jour du 27 janvier 2012 IOCPST	
5	7 mai 2014	Texte révisé à la p. 9 ; Figure 8 et tableau 2 révisés

Copyright ©2009-2014, Allegro MicroSystems, LLC

Allegro MicroSystems, LLC se réserve le droit de procéder, de temps à autre, aux écarts par rapport aux spécifications détaillées qui peuvent être nécessaires pour permettre des améliorations dans les performances, la fiabilité ou la fabricabilité de ses produits. Avant de passer commande, l'utilisateur est invité à vérifier que les informations sur lesquelles on s'appuie sont à jour.

Les produits Allegro ne doivent pas être utilisés dans des appareils ou des systèmes, y compris, mais sans s'y limiter, des appareils ou des systèmes de survie, dans lesquels une défaillance de On peut raisonnablement s'attendre à ce que le produit d'Allegro provoque des lésions corporelles.

Les informations contenues dans ce document sont considérées comme exactes et fiables. Cependant, Allegro MicroSystems, LLC n'assume aucune responsabilité quant à ses utiliser; ni pour toute violation de brevets ou autres droits de tiers pouvant résulter de son utilisation.

Pour la dernière version de ce document, visitez notre site Web :

[www.allegromicro.com](http://www.allegromicro.com)



Allegro MicroSystems, LLC 115,  
coupure nord-est  
Worcester, Massachusetts 01615-0036 États-Unis  
1.508.853.5000; [www.allegromicro.com](http://www.allegromicro.com)