

RK_EVB1_RK3576_LP4XD200P132SD6_V12

Modify_Notes_CN

版 本:	V1.2
作 者:	Wesley Huang
审 核:	Reviewer
日 期:	2024-05-30

瑞芯微电子股份有限公司

Rockchip Electronics Co., Ltd.

(版权所有,翻版必究)

免责声明

本文档按“现状”提供，瑞芯微电子股份有限公司（“本公司”，下同）不对本文档的任何陈述、信息和内容的准确性、可靠性、完整性、适销性、特定目的性和非侵权性提供任何明示或暗示的声明或保证。本文档仅作为使用指导的参考。

由于产品版本升级或其他原因，本文档将可能在未经任何通知的情况下，不定期进行更新或修改。

商标声明

“Rockchip”、“瑞芯微”、“瑞芯”均为本公司的注册商标，归本公司所有。

本文档可能提及的其他所有注册商标或商标，由其各自拥有者所有。

版权所有 © 2024 瑞芯微电子股份有限公司

超越合理使用范畴，未经本公司书面许可，任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部，并不得以任何形式传播。

瑞芯微电子股份有限公司

地址：福建省福州市铜盘路软件园A区18号

网址：www.rock-chips.com

客户服务电话：+86-591-83991906

客户服务传真：+86-591-83951833

客户服务邮箱：fae@rock-chips.com

更新记录

修订记录累积了每次文档更新的说明，最新版本的文档包含以前所有文档版本的更新内容。

版本	修改人	修改日期	修改说明	备注
V1.0	Wesley Huang	2023.12.11	First edition for RK3576	
V1.01	Wesley Huang	2024.03.21	BOM修改，具体修改记录请见下面内容。	
V1.1	Wesley Huang	2024.04.15	具体修改记录请见下面内容。	
V1.1	Wesley Huang	2024.05.30	具体修改记录请见下面内容。	

目录

更新记录	3
目录	4
1 原理图版本说明	5
2 最新V1.2版本原理图及PCB修改内容说明	5
2.1 Page 5.Power Tree.....	5
2.2 Page 6.Power Sequence and Map.....	5
2.3 Page 10. RK3576-Power/GND	6
2.4 Page 12.RK3576-OSC/PLL/PMUIO/SARADC	6
2.5 Page22. Power-Ext Discrete/RTC IC	7
2.6 Page26. Flash-UFS	7
2.7 Page 63.HW_ID	8
3 V1.1版本原理图及PCB修改内容说明	8
3.1 Page 10. RK3576-Power/GND (电容更新).....	8
3.2 Page 13. RK3576-eMMC/UFS/SD	14
3.3 Page 17. RK3576-PCIe/SATA/USB3.....	15
3.4 Page 28. Flash-SPI Flash(opt).....	15
3.5 Page 26. Flash-UFS.....	16
3.6 Page 35. Ethernet-GEPHY_RGMII0	16
3.7 Page 36. Ethernet-GEPHY_RGMII1	17
4 V1.01版本原理图修改内容说明—BOM修改.....	17
4.1 Page 10. RK3576-Power/GND (电容BOM更新).....	17
4.2 Page11. RK3576-OSC/PLL/PMUIO/SARADC	17
4.3 Page 21. Power-PMIC RK806S-5.....	18

1 原理图版本说明

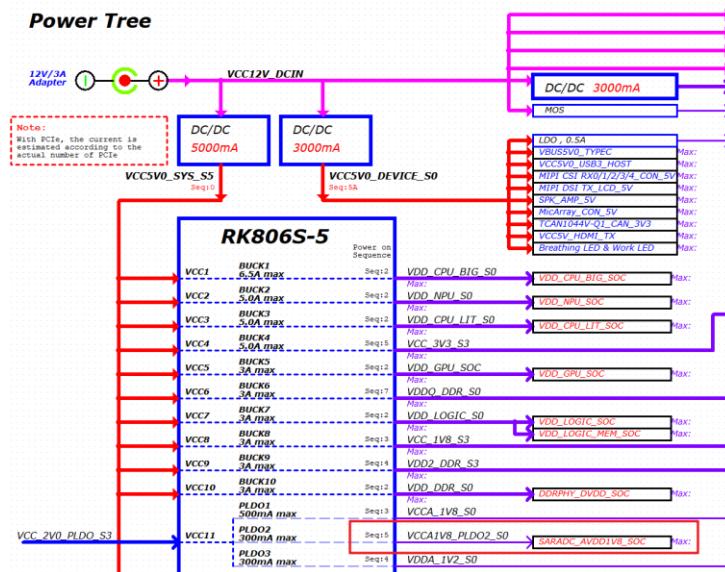
基于《RK_EVB1_RK3576_LP4XD200P132SD6_V11_20240415.DSN》版本上更新修改。

最新版本为《RK_EVB1_RK3576_LP4XD200P132SD6_V12_20240530HSW.DSN》

2 最新V1.2版本原理图及PCB修改内容说明

2.1 Page 5.Power Tree

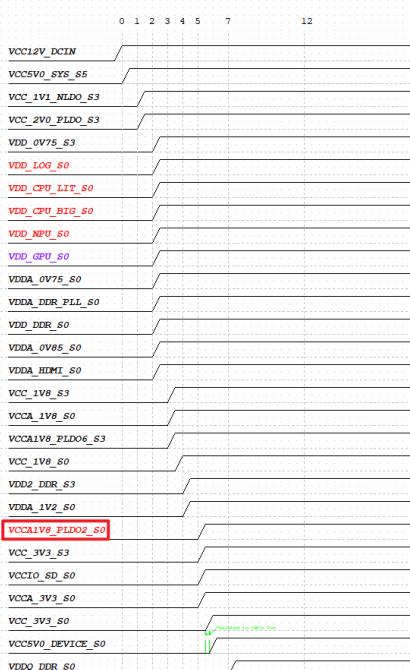
根据 SOC 的时序要求, PMIC 的 PLDO2 时序修改为 5, 用于给 SARADC_AVDD1V8 供电, **请务必更新**。



2.2 Page 6.Power Sequence and Map

根据 SOC 的时序要求, PMIC 的 PLDO2 时序修改为 5, **请务必更新**。

Power Sequence



Power description

Power Supply	PMIC Channel	Supply Limit	Power Name	Time Slot	Default Voltage	Default On/Off	Work Voltage	Peak Current
VCC5V0_SYS_SS	RK806_BUCK1	6.5A	VDD_CPU_BIG_S0	Slot2	0.85V	ON	DVS	TBD
VCC5V0_SYS_SS	RK806_BUCK2	3A	VDD_NPU_S0	Slot2	0.75V	ON	DVS	TBD
VCC5V0_SYS_SS	RK806_BUCK3	3A	VDD_CPU_LIT_S0	Slot2	0.85V	ON	DVS	TBD
VCC5V0_SYS_SS	RK806_BUCK4	3A	VCC_3V3_S3	Slot3	3.3V	ON	3.3V	TBD
VCC5V0_SYS_SS	RK806_BUCK5	3A	VDD_GPU_S0	Slot2	ADJ	ON	DVS	TBD
VCC5V0_SYS_SS	RK806_BUCK6	3A	VDDQ_DDR_S0	Slot2	0.61V~1.04V/4x	ON	0.61V~1.04V/4x	TBD
VCC5V0_SYS_SS	RK806_BUCK7	3A	VDD_LOGIC_S0	Slot2	0.75V	ON	0.75V	TBD
VCC5V0_SYS_SS	RK806_BUCK8	3A	VCC_1V8_S3	Slot3	1.8V	ON	1.8V	TBD
VCC5V0_SYS_SS	RK806_BUCK10	3A	VDD_DDR_S0	Slot4	ADJ/ $f_{PLL}=5V$	ON	1.1V~1.04V/4x	TBD
VCC5V0_SYS_SS	RK806_PLDO1	0.5A	VCCA_1V8_S0	Slot4	0.85V	ON	0.85V	TBD
VCC2V0_PLDO	0.3A	VCCA1V8_PLDO2_S0	Slot4	1.8V	ON	1.8V	TBD	
VCC5V0_PLDO	0.3A	VDDA_1V2_S0	Slot4	1.2V	ON	1.2V	TBD	
VCC5V0_SYS_SS	0.5A	VCCA_3V3_S0	Slot5	3.0V	ON	3.3V	TBD	
VCC5V0_SYS_SS	0.3A	VCC10_SD_S0	Slot5	3.3V	ON	3.3V	TBD	
VCC5V0_SYS_SS	RK806_PLDO6	0.3A	VCCA1V8_PLDO6_S3	Slot3	1.8V	ON	1.8V	TBD
VCC5V0_SYS_SS	RK806_PLDO2	0.3A	VDD_0V75_S3	Slot2	0.75V	ON	0.75V	TBD
VCC5V0_SYS_SS	RK806_NLD02	0.3A	VDDA_DDR_PLL_S0	Slot2	0.85V	ON	0.85V	TBD
VCC5V0_SYS_SS	RK806_NLD03	0.5A	VDDA0V95_HDMI_S0	Slot2	0.75V	ON	0.75V	TBD
VCC5V0_SYS_SS	RK806_NLD04	0.5A	VDDA_0V85_S0	Slot2	0.85V	ON	0.85V	TBD
VCC5V0_SYS_SS	RK806_RESETn	0.3A	VDDA_0V75_S0	Slot2	0.75V	ON	0.75V	TBD
VCC5V0_SYS_SS	EXT BUCK	2A	VCC_2V0_PLDO_S3	Slot1	2.1V	ON	2.0V	TBD
VCC5V0_SYS_SS	EXT BUCK	2A	VCC_1V1_NLDO_S3	Slot1	1.1V	ON	1.1V	TBD
VCC12V_DCIN	5A	VCC3V0_SYS_SS	Slot4	5.0V	ON	5.0V	TBD	
VCC12V_DCIN	5A	VCC3V0_DEVICE_S0	Slot5A	5.2V	ON	5.2V	TBD	
VCC12V_DCIN	5A	VCC_3V3_S0	Slot5A	3.3V	ON	3.3V	TBD	
VCC12V_DCIN	5A	VCC_1V8_S0	Slot3A	1.8V	ON	1.8V	TBD	

Note:

The power suffix S0, S3 or S5 means:
S5: Keep power on during power down
S3: Keep power on during sleeping
S0: Power off during sleeping

Peripherals connected to the GPIO of S0:
The leakage between the GPIO of S0 and the power supply is recommended to power on both the power supply and the SOC's GPIO power supply.

IO Power Domain Map

IO Domain	Pin Num	Support IO Voltage	Supply Power Pin Name	Power Source	Operating Voltage
PHU00	Pin 2K11	1.8V Only	PHU00_VCC1V8	VCC_1V8	1.8V
PHU01	Pin 1U20	1.8V or 3.3V	PHU01_VCC	VCC_1V8	1.8V
VCC100	Pin 1J20	1.8V Only	VCC100_VCC1V8	VCC_1V8	1.8V

IO Type	Operating Vol
I2C Only	VCC100_VCC1V8=1
1.2V or 1.8V	VCC100_VCC=1.2V
1.8V or 3.3V	VCC100_VCC=1.8V

2.3 Page 10. RK3576-Power/GND

LOGIC MEM 采用 VDD_LOGIC 供电，同时删掉 C1025



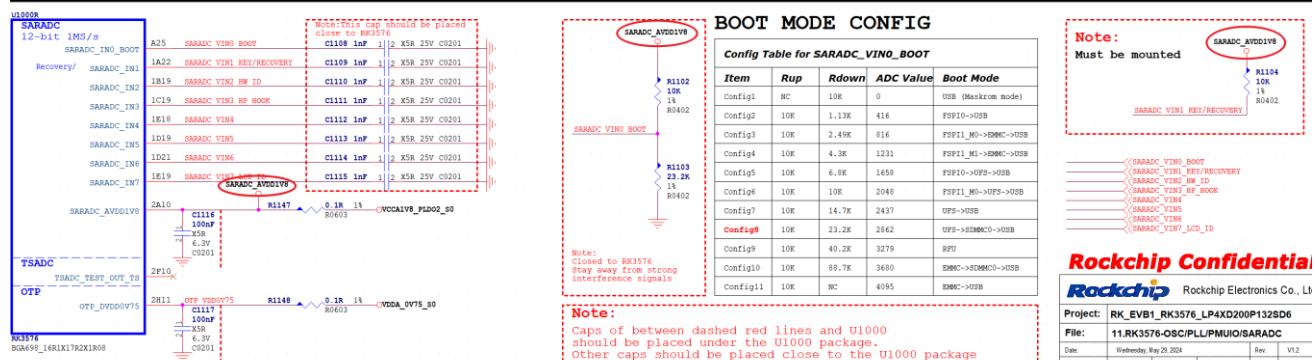
RK3576 量产芯片的厚度变薄 0.1mm，相应 PCB 封装名修改为 BGA698_16R1X17R2X1R08

Ref Freq...	Apply	Disp...	Delete Pre...	Pivot	Filter	< Current properties >	Help					
	Name	Number	Option	Optional	Origin/Symbol/Origin	Part Reference	Part Type	Part Number	PARTS	Pc	PCB Footprint	Ref
1	RK_EVB1_SK3576_LP	(IN)3203583				MIC700	MIC				A_MICA_295S_10X10R	
2	RK_EVB1_SK3576_LP	(IN)32937949				ANT1400	RF Jack				ANT3_SMA_ST_EH	
3	RK_EVB1_SK3576_LP	(IN)3307771				ANT1401	RF Jack				ANT3_SMA_ST_EH	
4	RK_EVB1_SK3576_LP	(IN)32035831				ANT1402	RF Jack				ANT3_SMA_ST_EH	
5	RK_EVB1_SK3576_LP	(IN)32035831				1400					RAT_CIR209	
6	RK_EVB1_SK3576_LP	(IN)33083241				U4020B	NAND_FLASH				BGA153_13X118010R_E_L	
7	RK_EVB1_SK3576_LP	(IN)32035831				U4000A	NAND_FLASH				BGA153_13X118010R_E_L	
8	RK_EVB1_SK3576_LP	(IN)32035831				U3000B					BGA202_15X201018X020X056	
9	RK_EVB1_SK3576_LP	(IN)32035874				U3000A					BGA202_15X201018X020X056	
10	RK_EVB1_SK3576_LP	(IN)3204157				U10002	SOC				BGA498_16X1782X196	
11	RK_EVB1_SK3576_LP	(IN)32044550				U10000	SOC				BGA498_16X1782X196	
12	RK_EVB1_SK3576_LP	(IN)32035829				U10000	SOC				BGA498_16X1782X196	
13	RK_EVB1_SK3576_LP	(IN)32035830				U10000	SOC				BGA498_16X1782X196	
14	RK_EVB1_SK3576_LP	(IN)32035810				U10000	SOC				BGA498_16X1782X196	
15	RK_EVB1_SK3576_LP	(IN)32035728				U10001	SOC				BGA498_16X1782X196	
16	RK_EVB1_SK3576_LP	(IN)32034185				U10000	SOC				BGA498_16X1782X196	
17	RK_EVB1_SK3576_LP	(IN)32034704				U10001	SOC				BGA498_16X1782X196	
18	RK_EVB1_SK3576_LP	(IN)32034779				U1000E	SOC				BGA498_16X1782X196	
19	RK_EVB1_SK3576_LP	(IN)32034608				U10005	SOC				BGA498_16X1782X196	
20	RK_EVB1_SK3576_LP	(IN)32034147				U10000	SOC				BGA498_16X1782X196	
21	RK_EVB1_SK3576_LP	(IN)32034523				U10000	SOC				BGA498_16X1782X196	
22	RK_EVB1_SK3576_LP	(IN)32034004				U1000T	SOC				BGA498_16X1782X196	
23	RK_EVB1_SK3576_LP	(IN)32033795				U1000U	SOC				BGA498_16X1782X196	
24	RK_EVB1_SK3576_LP	(IN)32034330				U1000P	SOC				BGA498_16X1782X196	
25	RK_EVB1_SK3576_LP	(IN)32034557				U1000L	SOC				BGA498_16X1782X196	
26	RK_EVB1_SK3576_LP	(IN)32034747				U1000A	SOC				BGA498_16X1782X196	
27	RK_EVB1_SK3576_LP	(IN)32034401				U1000B	SOC				BGA498_16X1782X196	
28	RK_EVB1_SK3576_LP	(IN)32034681				U1000K	SOC				BGA498_16X1782X196	
29	RK_EVB1_SK3576_LP	(IN)32034047				U100W	SOC				BGA498_16X1782X196	
30	RK_EVB1_SK3576_LP	(IN)32034752				U1000N	SOC				BGA498_16X1782X196	
31	RK_EVB1_SK3576_LP	(IN)32034803				U1000C	SOC				BGA498_16X1782X196	
32	RK_EVB1_SK3576_LP	(IN)32035762				C303	-般塑片式陶瓷電容				C0201	
33	RK_EVB1_SK3576_LP	(IN)32035794				C303T	-般塑片式陶瓷電容				C0201	
34	RK_EVB1_SK3576_LP	(IN)32035780				C3026	-般塑片式陶瓷電容				C0201	

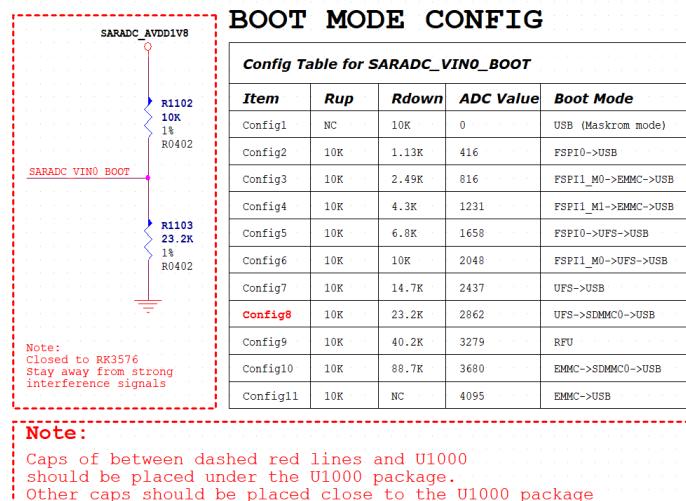
2.4 Page 12.RK3576-OSC/PLL/PMUIO/SARADC

(1) SARADC/OTP 修改

根据 SOC 的时序要求, SARADC/OTP 的供电时序需要改为 5, 因此 SARADC/OTP 的供电引脚 SARADC_AVDD1V8 改用 RK806S-5 的 PLDO2 电源 VCCA1V8_PLDO2_S0(时序改为 5)来单独供电, SARADC 的相关上拉电源需要同步更新。



(2) SARADC_VIN0_BOOT 配置的电阻阻值等比例缩小，以增强抗干扰能力

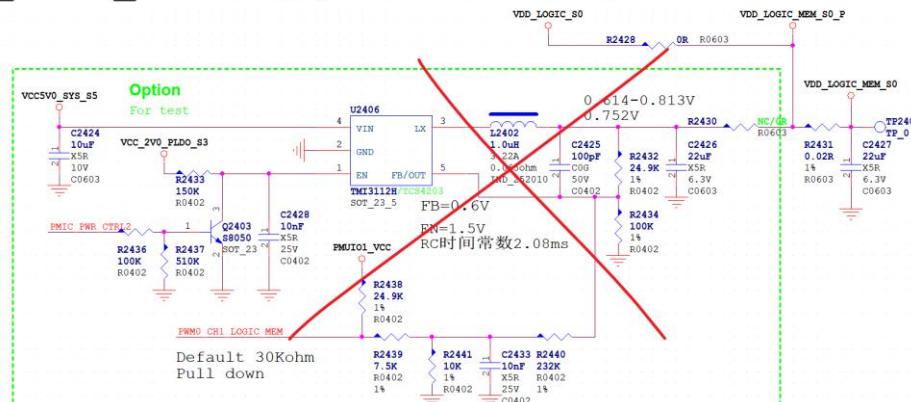


2.5 Page22. Power-Ext Discrete/RTC IC

删除调试用的 LOGIC MEM 电源电路

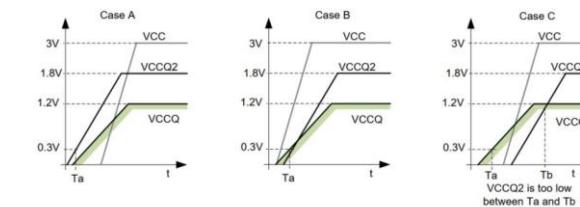


VDD_LOGIC_MEM EXT (Option for test)



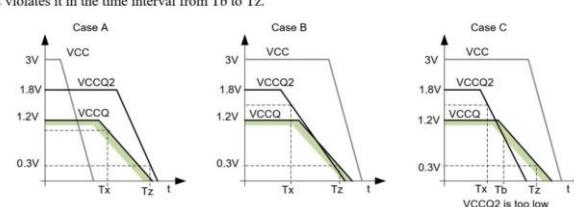
2.6 Page26. Flash-UFS

UFS 的时序要求如下：



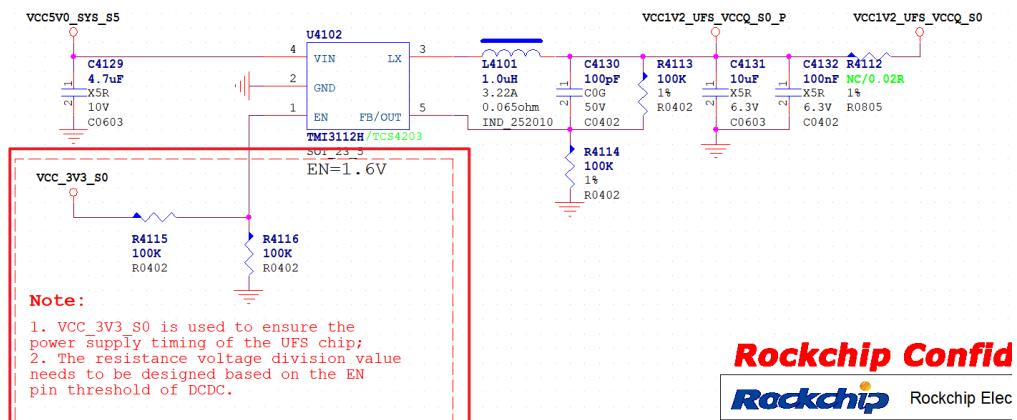
The voltage range between VCCQ-200

Figure 7.6 — Power up ramps



NOTE 1. The green band represents the voltage range between V_{CCO} - 200 mV and V_{CCO}.

调整 UFS 的 VCC1V2_UFS_VCCQ_S0 供电的使能电路，改为用 VCC_3V3_S0 分压后来使能，该电路可以使 UFS 的时序得到满足。



Rockchip Confid

Rockchip

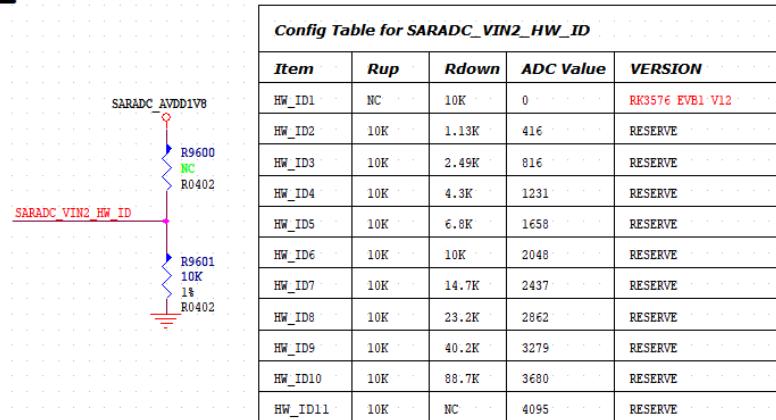
Rockchip Elec

2.7 Page 63.HW_ID

SARADC上拉电源改为VCCA1V8_PLDO2_S0。

将HW_ID的电阻配置等比例降低阻值，提高抗干扰能力。

HW_ID

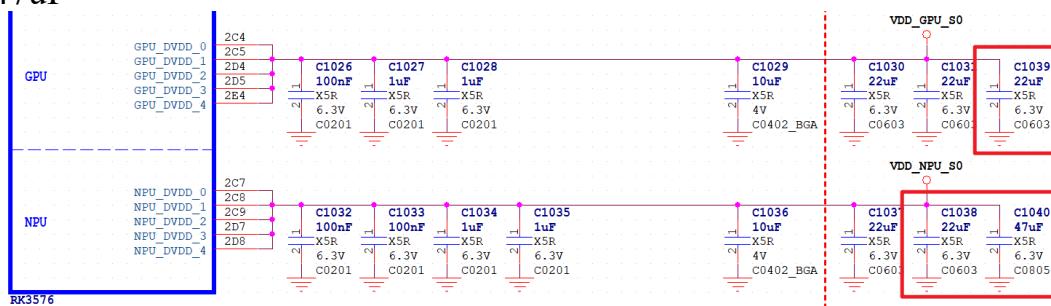


3 V1.1版本原理图及PCB修改内容说明

3.1 Page 10. RK3576-Power/GND (电容更新)

3.1.1 原理图修改情况：

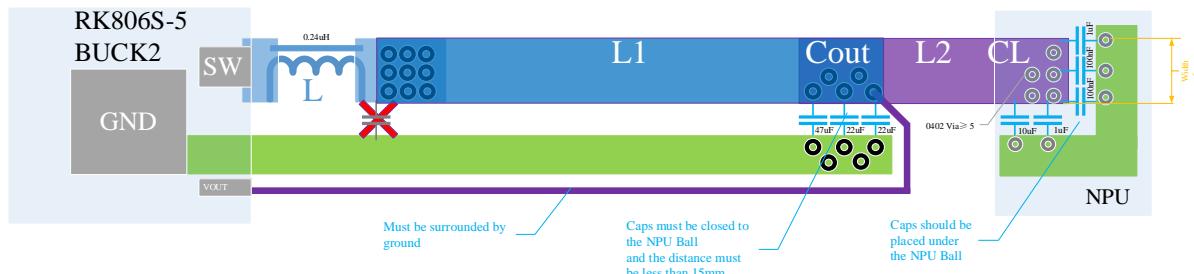
GPU增加C1039电容—0603-22uF，NPU的C1038改为22uF，同时增加C1040电容--0805-47uF



3.1.2 相应PCB修改如下

3.1.2.1 RK3576 NPU_DVDD电源

NPU_DVDD采用如下图所示PCB等效为电感的远端反馈方案：



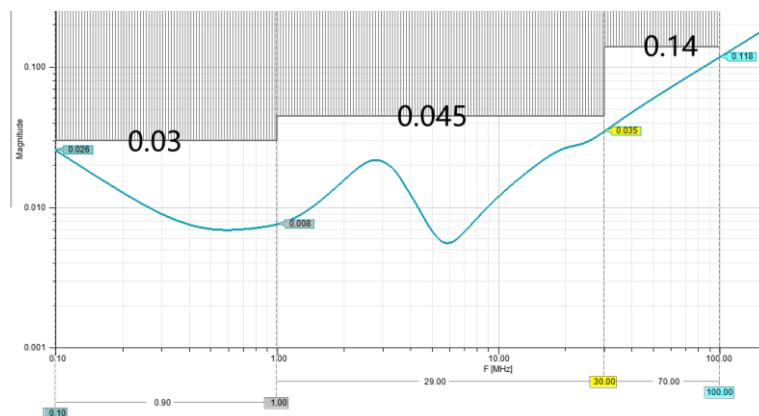
NPU PCB Layout示意图

总体要求如下：

- (1) DCDC 输出端没有电容，靠近 RK3576 的主电容 Cout 有 1 个 47uF 和 2 个 22uF 电容，RK3576 的 NPU_DVDD 电源管脚处有 1 个 10uF、2 个 1uF 电容以及 2 个 100nF 电容；
- (2) 电压反馈点从主电容 Cout 位置引出；电压反馈信号需要包地；
- (3) 靠近 RK3576 的 NPU_DVDD 电源管脚的主电容 Cout 处需要有 5 个电源过孔和 5 个地过孔；
- (4) 主电容距离 NPU_DVDD 电源管脚的距离 L1 不超过 15mm，电源覆铜严格参考下方 PCB 的要求；
- (5) 主电容距离 DCDC 的距离不超过 60mm；
- (6) 电源 PDN 和目标阻抗建议值如下表和下图所示。

表 NPU_DVDD电源PDN目标阻抗建议值

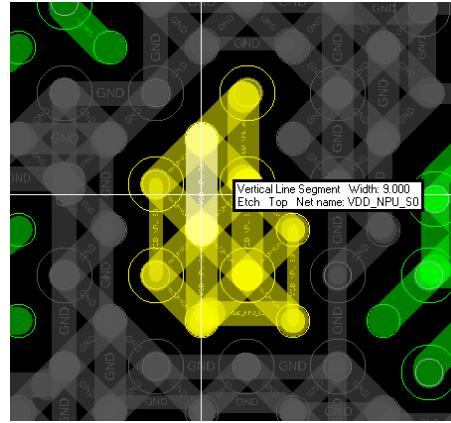
频率	阻抗值（单位：欧）
100Khz~1Mhz	≤ 0.03
1Mhz ~30Mhz	≤ 0.045
30Mhz~100Mhz	≤ 0.14



NPU_DVDD电源建议PDN要求

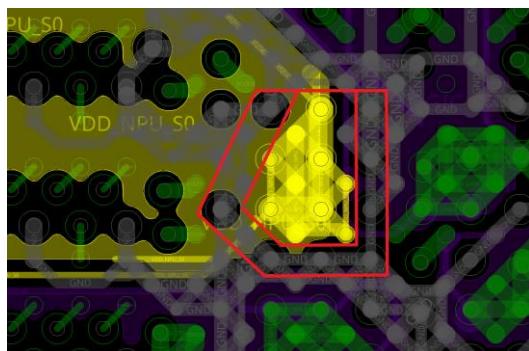
PCB设计的建议如下：

- (1) RK3576(SoC)下方的 NPU_DVDD 电源管脚，尽量每个 Ball 都有一个对应的电源过孔（建议 5 个及以上过孔），并且顶层走“井”字形交叉连接，或者走线布满，增强电流能力，建议走线线宽 9mil。



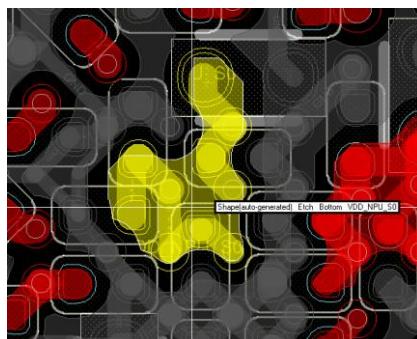
RK3576芯片NPU_DVDD的电源管脚走线和过孔

(2) RK3576(SoC)下方的 NPU_DVDD 区域，在不影响电源通路情况下，电源过孔旁边尽量增加 GND 回流过孔，建议 7 个以上。



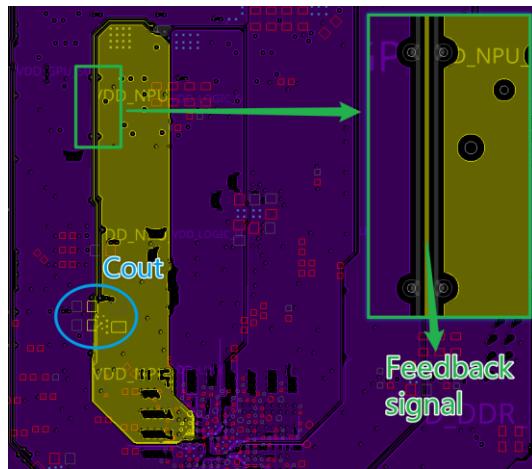
RK3576芯片NPU_DVDD回流地过孔

(3) 原理图上靠近 RK3576 的 NPU_DVDD 电源管脚的去耦电容务必靠近对应的电源管脚，电容的 GND Pad 尽量靠近 RK3576 的 GND Ball 放置，其余的去耦电容也需尽量靠近 RK3576。



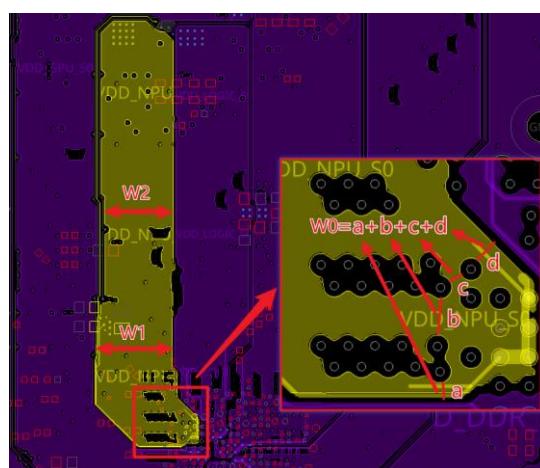
RK3576芯片NPU_DVDD的电源管脚背面去耦电容

(4) 主电容 Cout 需要尽量靠近 SoC 摆放，反馈信号从主电容引出，反馈线需要包地，并且每隔 500mil 打一个地过孔，避免被干扰。



NPU_DVDD主电容及反馈线

(5) NPU_DVDD 的覆铜宽度需满足芯片的电流需求，连接到电源芯片管脚的覆铜足够宽，路径不能被过孔分割太严重，必须计算有效线宽，确认连接到 NPU_DVDD 每个电源 PIN 脚的路径都足够。RK3576(SoC)下方的 NPU_DVDD 狹窄区域的铺铜宽度 W0 建议大于 60mil，然后尽可能快速的加大铜皮宽度，外围区域宽度 W1 和 W2 建议大于 220mil。



RK3576芯片NPU_DVDD电源层覆铜

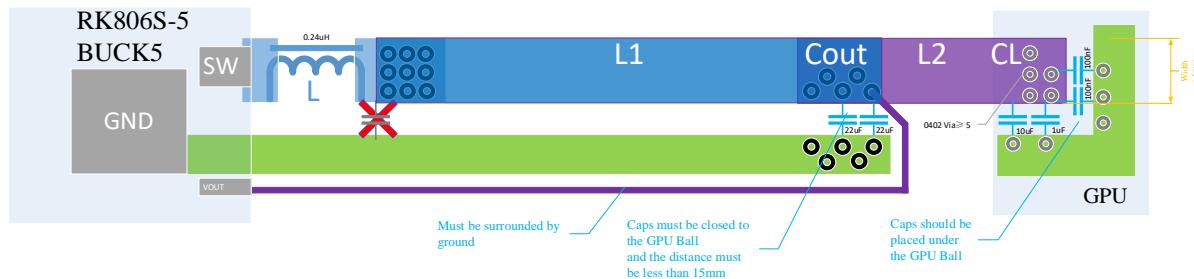
(6) 电源平面至少有一层相邻的 GND 回流平面，平面的作用一方面降低压降，另一方面电源平面和相邻层 GND 平面间的平面电容可以有效降低高频的 PDN。

(7) 电源铜皮建议采用 1oz 的铜厚，若叠层允许（如 8 层板及以上），多增加一层电源铺铜平面，有助于减小电流密度。

(8) NPU_DVDD 的电源在外围换层时，要尽可能的多打电源过孔（8 个及以上 0503 的过孔），降低换层过孔带来的压降，去耦电容的 GND 过孔要跟电源过孔数量保持一致，否则会大大降低电容作用。

3.1.2.2 RK3576 GPU_DVDD电源

GPU_DVDD采用如下图所示PCB等效为电感的远端反馈方案：



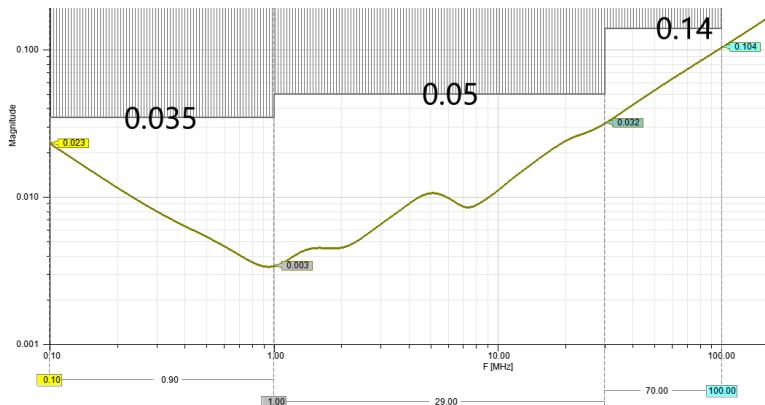
GPU PCB Layout示意图

总体要求如下：

- (1) DCDC 没有电容，靠近 RK3576 的主电容 Cout 有 3 个 22uF 电容，RK3576 的 GPU_DVDD 电源管脚处有 1 个 10uF、2 个 1uF 电容以及 1 个 100nF 电容；
- (2) 电压反馈点从主电容 Cout 处引出；电压反馈信号需要包地；
- (3) 靠近 RK3576 的 GPU_DVDD 电源管脚处的主电容 Cout 处需要有 5 个电源过孔和 5 个地过孔；
- (4) 主电容距离 GPU_DVDD 电源管脚的距离 L1 不超过 15mm，电源覆铜严格参考下方 PCB 的要求；
- (5) 主电容距离 DCDC 的距离不超过 60mm；
- (6) 电源 PDN 和目标阻抗建议值如下表和下图所示。

表 GPU_DVDD电源PDN目标阻抗建议值

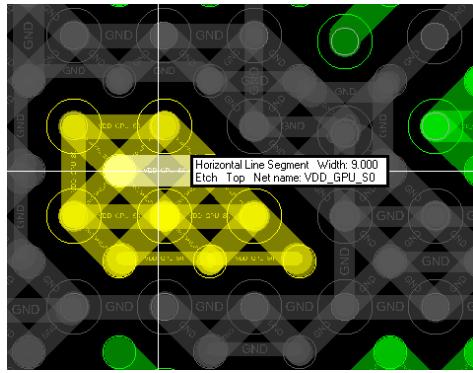
频率	阻抗值 (单位：欧)
100Khz~1Mhz	≤ 0.035
1Mhz ~30Mhz	≤ 0.05
30Mhz~100Mhz	≤ 0.14



GPU_DVDD电源建议PDN要求

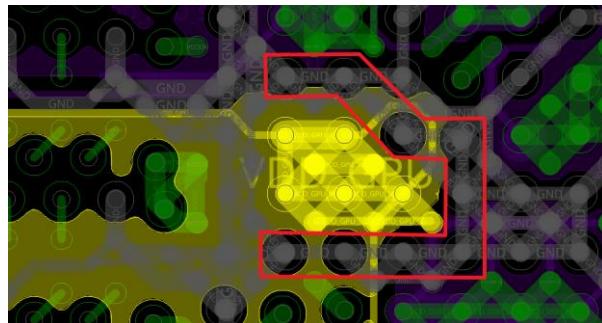
PCB建议如下：

- (1) RK3576(SoC)下方的 GPU_DVDD 电源管脚，尽量每个 Ball 都有一个对应的电源过孔（建议 5 个及以上过孔），并且顶层走“井”字形交叉连接，或者走线布满，增强电流能力，建议走线线宽 9mil。



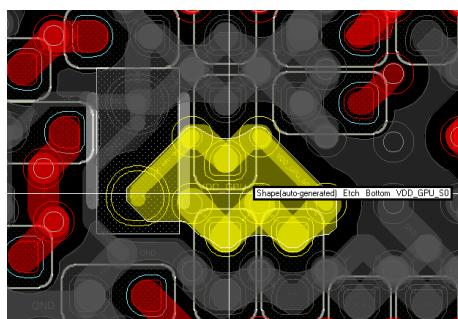
RK3576芯片GPU_DVDD的电源管脚走线和过孔

- (2) RK3576(SoC)下方的 GPU_DVDD 区域，在不影响电源通路情况下，电源过孔旁边尽量增加 GND 回流过孔，建议 8 个以上。



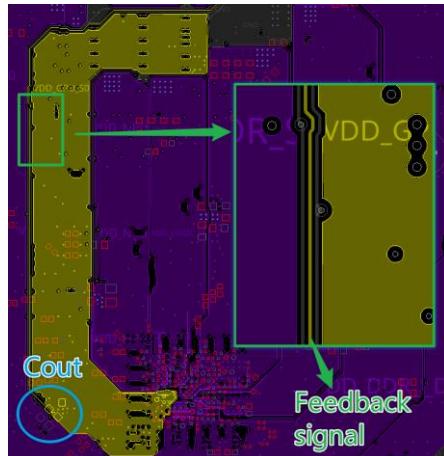
RK3576芯片GPU_DVDD回流地过孔

- (3) 原理图上靠近 RK3576 的 GPU_DVDD 电源管脚的去耦电容务必靠近对应的电源管脚，电容的 GND Pad 尽量靠近 RK3576 的 GND Ball 放置，其余的去耦电容也需尽量靠近 RK3576。



RK3576芯片GPU_DVDD的电源管脚背面去耦电容

- (4) 主电容 Cout 需要尽量靠近 SoC 摆放，反馈信号从主电容引出，反馈线需要包地，并且每隔 500mil 打一个地过孔，避免被干扰。



GPU_DVDD主电容及反馈线

(5) GPU_DVDD 的覆铜宽度需满足芯片的电流需求, 连接到电源芯片管脚的覆铜足够宽, 路径不能被过孔分割太严重, 必须计算有效线宽, 确认连接到 GPU_DVDD 每个电源 PIN 脚的路径都足够。RK3576(SoC)下方的 GPU_DVDD 狹窄区域的铺铜宽度 W0 建议大于 60mil, 然后尽可能快速的加大铜皮宽度, 外围区域宽度 W1 和 W2 建议大于 250mil。

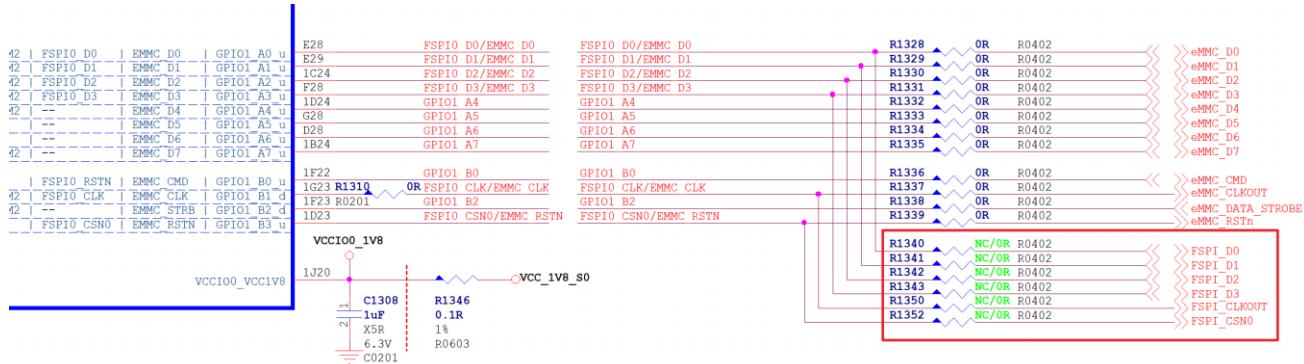


RK3576芯片GPU_DVDD电源层覆铜

- (6) 电源平面至少有一层相邻的 GND 回流平面, 平面的作用一方面降低压降, 另一方面电源平面和相邻层 GND 平面间的平面电容可以有效降低高频的 PDN。
- (7) 电源铜皮建议采用 1oz 的铜厚, 若叠层允许 (如 8 层板及以上), 多增加一层电源铺铜平面, 有助于减小电流密度。
- (8) GPU_DVDD 的电源在外围换层时, 要尽可能的多打电源过孔 (6 个及以上 0503 的过孔), 降低换层过孔带来的压降, 去耦电容的 GND 过孔要跟电源过孔数量保持一致, 否则会大大降低电容作用。

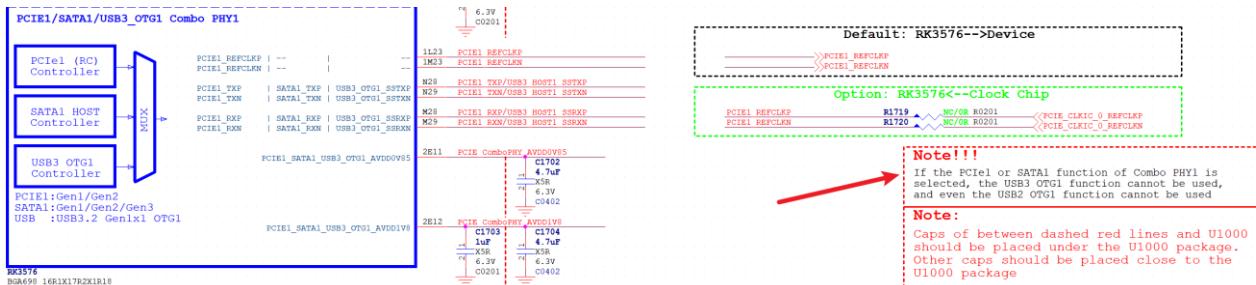
3.2 Page 13. RK3576-eMMC/UFS/SD

FSPI更新为只支持4bit颗粒, 进行修改如下:



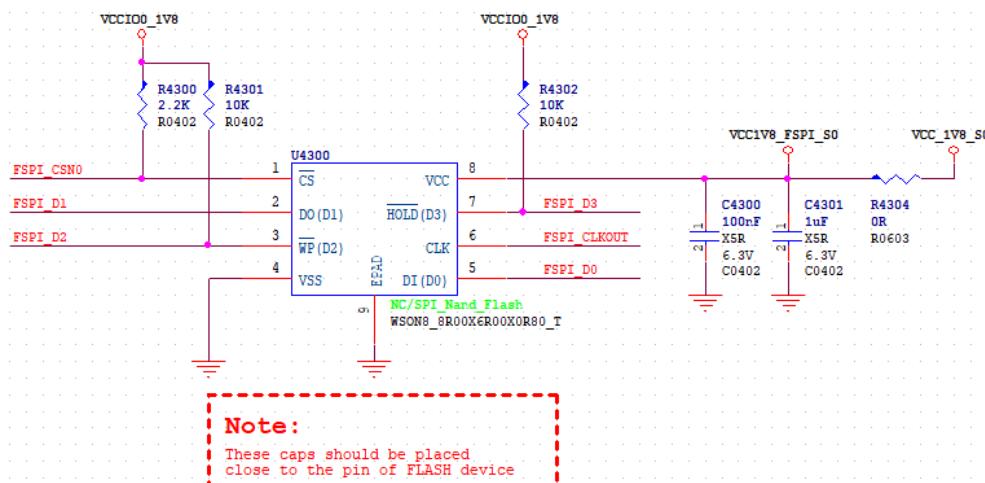
3.3 Page 17. RK3576-PCIe/SATA/USB3

增加USB3_OTG1的使用说明: If the PCIe1 or SATA1 function of Combo PHY1 is selected, the USB3 OTG1 function cannot be used, and even the USB2 OTG1 function cannot be used

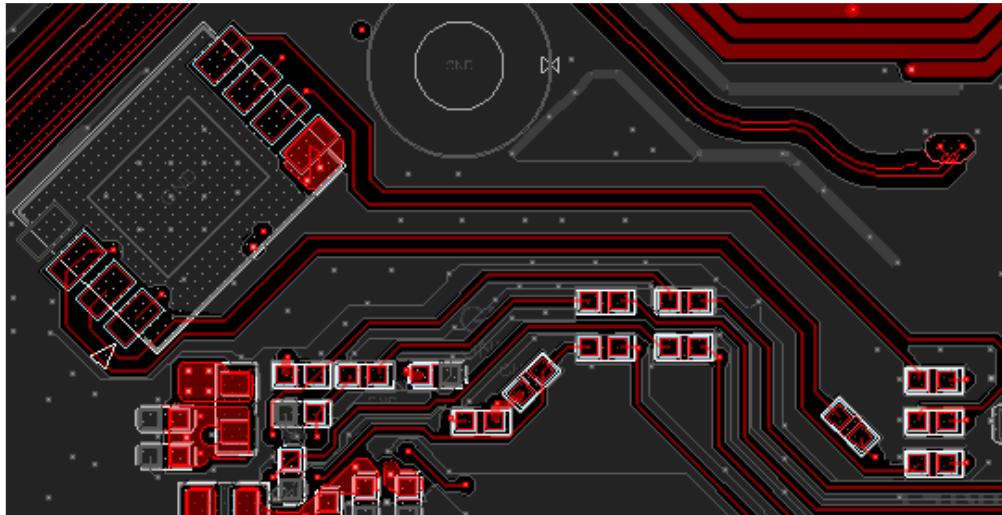


3.4 Page 28. Flash-SPI Flash(opt)

FSPI由8bit修改为4bit:

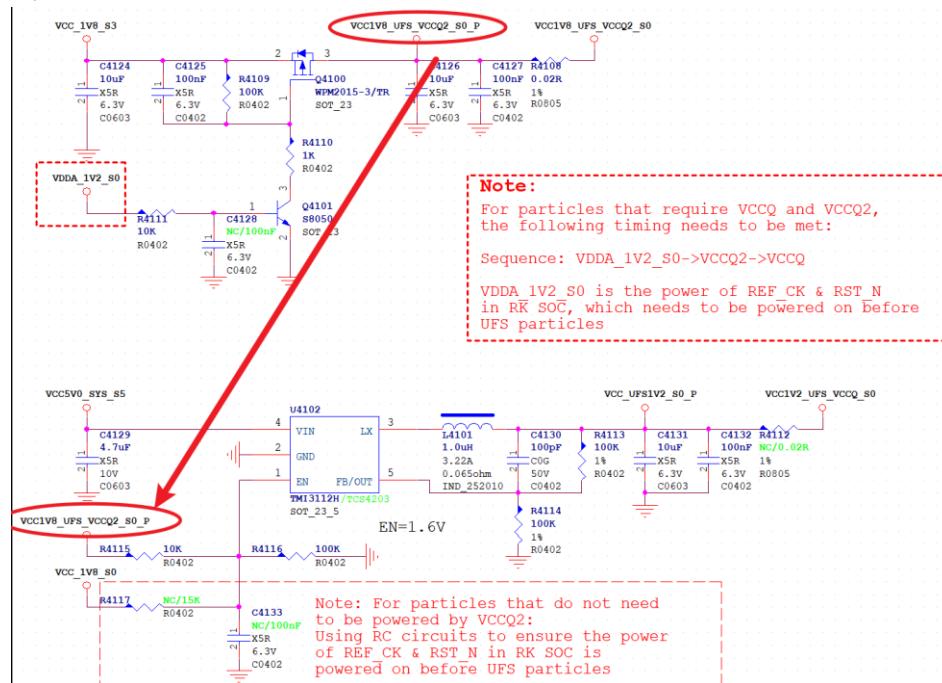


相应PCB修改如下:



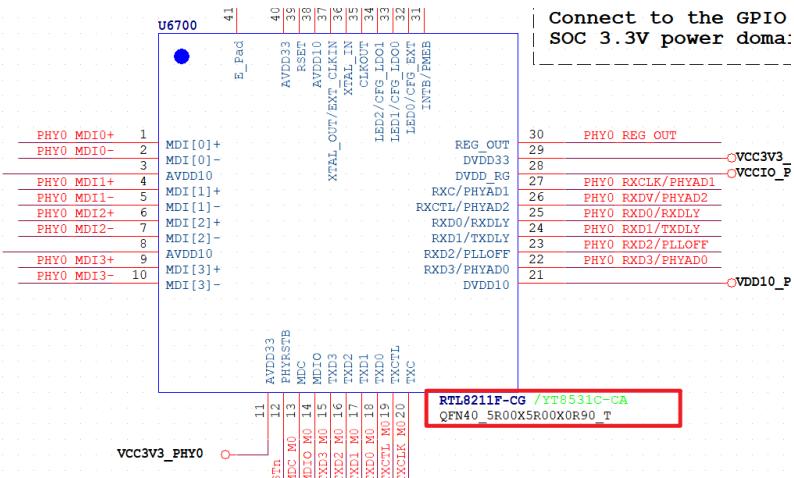
3.5 Page 26. Flash-UFS

VCC1V2_UFS_VCCQ_S0电源的使能修改为VCC1V8_UFS_VCCQ2_S0_P，如下图红色圈所示；



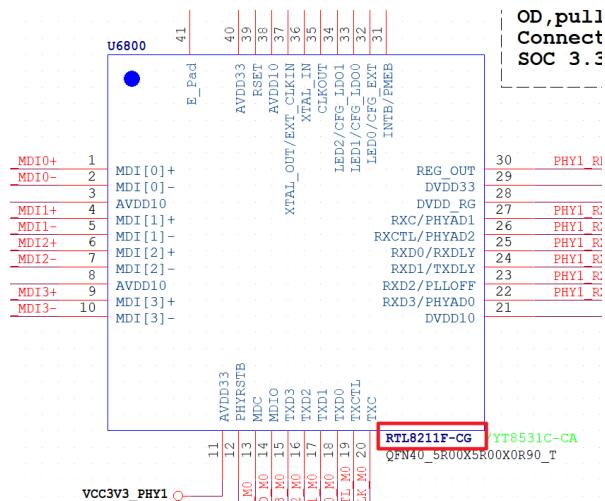
3.6 Page 35. Ethernet-GEPHY_RGMII0

PHY型号修改为RTL8211F-CG



3.7 Page 36. Ethernet-GEPHY_RGMII1

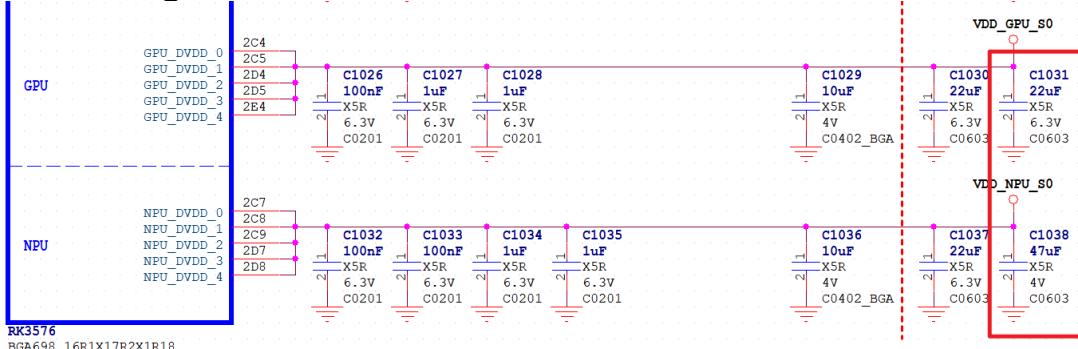
PHY型号修改为RTL8211F-CG



4 V1.01版本原理图修改内容说明—BOM修改

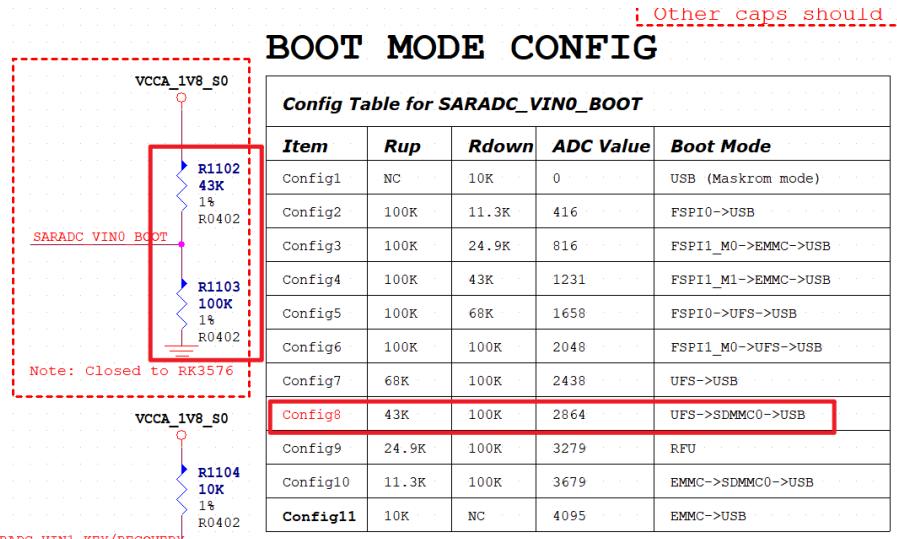
4.1 Page 10. RK3576-Power/GND (电容 BOM 更新)

NPU: C1038 changed to 22uF-0603; add C1040-47uF-0805;
 GPU: C1031 changed to 22uF-0603; add C1039-22uF-0603;



4.2 Page11. RK3576-OSC/PLL/PMUIO/SARADC

R1102修改为43k-1%，R1103修改为100k-1%，采用UFS启动



4.3 Page 21. Power-PMIC RK806S-5

BOM参数更新: GPU和NPU的供电，在靠近PMIC的电容全部NC，同时将反馈的线上的100R和1uF参数NC，如下图中红色方框所示。

NPU: C2318/C2319/C2323 change to NC; R2309 change to NC;

GPU: C2304/C2305/C2306 change to NC; R2303 change to NC;

