

# Laboratório 4: Polarização de transistores BJTs

Larissa Kelmer de Menezes Silva  
Universidade Federal do Rio Grande do Norte  
lariskelmer@gmail.com

Rychardson Ribeiro de Souza  
Universidade Federal do Rio Grande do Norte  
rychard.ribeiro.souza@hotmail.com

Andres Ortiz Salazar  
Universidade Federal do Rio Grande do Norte  
andres@dca.ufrn.br

## I. INTRODUÇÃO

Nesse sentido, o presente relatório objetiva abordar sobre o conteúdo discutido na disciplina que motiva este projeto, “DCA0213.0 – Eletrônica – Laboratório”, sob orientação do professor Dr. Andres Ortiz Salazar. O foco, aqui, é fazer um estudo aplicado do funcionamento e aplicação de transistores bipolares de junção. O método utilizado para tanto será o software de simulação gráfica LTspice, da empresa Analog Devices, que permite a simulação e análise de circuitos analógicos.

## II. ABORDAGEM TEÓRICA

### A. Transistor Bipolar de Junção

O transistor bipolar de junção, ou TBJ, é um semicondutor de três terminais, no qual o fluxo de corrente corre bidirecionalmente. Esse tipo de dispositivo pode ser utilizado como amplificador, o que significa um sinal de saída maior que o de entrada. Inicialmente, utilizar-se-á a configuração emissor-comum e, em seguida, a de amplificador com divisor de tensão na base.

1) *Polarização Transistor BJT*: Assim, a polarização em transistores BJTs divide-se em alguns modos: No modo de operação em corte, as junções base-coletor e base-emissor devem estar em polarização reversa. Já a tensão do emissor precisa ser maior que a tensão da base, a qual deve ser menor que a tensão do coletor. Quando o transistor for PNP, a tensão na base deve também ser maior que as tensões do coletor e emissor. De forma oposta, no modo de saturação, as junções base-coletor e base-emissor devem estar em polarização direta, o que garante uma tensão maior na base do que nos coletor e emissor. No modo ativo, a junção base-coletor deve estar polarizado reversamente, enquanto a junção base-emissor deverá estar diretamente polarizada. Assim, a tensão do coletor deve ser maior que a tensão na base. O coletor, por sua vez, deve ter maior tensão que a tensão que o emissor. Enquanto no PNP, a tensão no emissor deve ser maior que a tensão da base, que precisa ser maior que a do coletor.

## III. EXPERIMENTOS

Os experimentos realizados foram feitos por meio de simulações no software LTspice, a fim de analisar o comportamento de transistores BTJ e dividem-se em duas partes. Na parte 1, objetiva-se simular uma lâmpada através de um

microcontrolador e, para isso, vai-se usar o acionamento *on-off* com relé. Assim, na parte 1 era pedido:

- uma pesquisa sobre o funcionamento de relés;
- a montagem e configuração da figura 2, aplicando o código `".model RelaySwitch SW(vt=0, vh =0.5,Ron = 200m, Roff=10Meg)"` à montagem;
- a montagem do circuito de 2, em que R1 deveria ser projetado para que o transistor operasse em corte e saturação, a saída digital do microcontrolador deverá ter o estado desligado (0V) e ligado (5V);
- a configuração de uma fonte senoidal, com as características da rede elétrica, e uma fonte V1, sendo um degrau. Ela deve estar inicialmente desligada, e ligada só a partir de 300 ms. Para esse experimento, deve ser obtido os gráficos de  $V_{CE}$ ,  $I_b$  e V1 sobre a carga em relação ao tempo;
- um discussão dos resultados do item "d";
- a simulação da troca da carga por um LED, com a obtenção de gráficos tais quais em "d", além da discussão acerca dos resultados, como em "f";
- por fim, é pedido a descrição da importância e objetivos do circuito em questão.

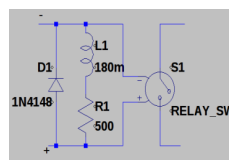


Fig. 1. Imagem 1 das instruções experimentais do professor Andrés Ortiz.

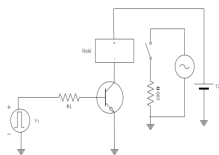


Fig. 2. Imagem 1 das instruções experimentais do professor Andrés Ortiz.

Os experimentos realizados foram feitos por meio de simulações no software LTspice, a fim de analisar o comportamento de transistores BTJ e dividem-se em duas partes. Na parte 1, objetiva-se simular uma lâmpada através de um

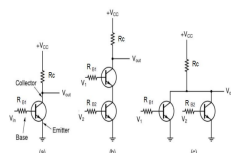
A segunda prática pedia a montagem do circuito3 no LTspice, segundo as instruções que seguem:

- construção dos três circuitos lógicos indicados em 3, usando o transistor 2N2222, com  $R_c = 1k\Omega$  e  $V_{CC} = 10V$ ;

- c) Na 6, usou-se uma fonte do tipo *Pulse* em V1 para definir os dois possíveis estados, de desligado, para 0V, e ligado, para 5V. Já no resistor R1, para chegar-se ao valor de  $8.6k\Omega$ , utilizou-se as relações:

Verificou-se, no datasheet do diodo BC547B, que a corrente de base seria de 0.5mA, desta forma:

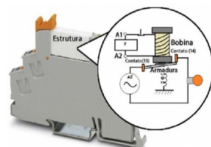
$$R1 = \frac{V1 - V_{be}}{I_b} = \frac{5 - 0.7}{0.0005} = 8.6k\Omega$$



Model: Cascaded relay-based delay element (V1=0, ch=5, Smax=100ns, Roff=100ns)

The circuit diagram shows a cascaded relay-based delay element. It consists of two relay blocks connected in series. The first relay block has an input V1 connected to a 10V source through a 0.1nF capacitor. Its output is connected to the input of the second relay block. The second relay block's output is connected to a 220k resistor and a 10V source. The circuit is simulated using a 10ns time step and a 100ns delay.

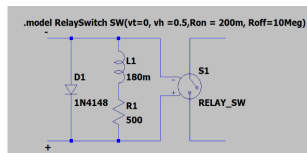
d) A fim de objetivar nosso estudo, os valores utilizados na figura 6, do item “c”, para as fontes V1 e V2, foram manipulados objetivando a adequação para o estudo posterior do item “d”, de forma que poderemos obter o gráfico de  $V_{ce}$  sobre a carga em função do tempo, conforme explicitado na figura 7, assim como  $I_b$  na figura 8 e  $V_1$  na figura 9.



Year	Revenue (millions of dollars)
1990	18
1991	16
1992	17
1993	17
1994	17
1995	17
1996	17
1997	17
1998	17
1999	17
2000	17

e) Como precisamos no item “d” configurar uma fonte senoidal com características de rede elétrica, então, no circuito da figura 6 foi-se utilizado uma voltagem de 220V e 60Hz. Quanto ao gráfico da figura 7, podemos perceber que em 0.3s a fonte dará um pulso e o transistor entrará em saturação, o que caracteriza a corrente atingir seu máximo, como podemos verificar na figura 8.

- f) Utilizamos um diodo NSCW100 do tipo LED no circuito da figura 10, para chegarmos a um valor de  $R_3$ , verificamos no datasheet do diodo NSCW100 e utilizamos a corrente de 20mA para percorrer sua malha e colocamos



b) Na sequência, para as próximas questões, simulou-se o circuito mostrado em 5.

uma fonte DC de 5V no lugar da fonte V2 senoidal, e pela Lei de Ohm,  $V = R \times I$ , chegamos em  $5 = R \times 0.02$ ,  $R = 250\Omega$ . Após realizar isso, voltamos a fonte V2 para o tipo senoidal e podermos gerar os gráficos. Quanto aos gráficos para Vce e Ib, após gerá-los, foi notado que seus resultados deram iguais as figuras 7 e 8, respectivamente, já o gráfico da nossa tensão em R3, demonstrou um comportamento diferente, tendo condução após 300ms.

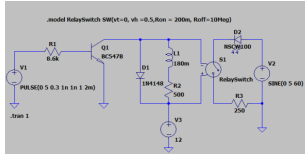


Fig. 10. Circuito com LED.

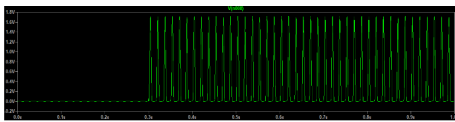


Fig. 11. Gráfico da tensão em R3.

- g) A importância da configuração montada na figura 10, está em poder controlar com uma tensão menor um circuito de potência. Em um circuito eletrônico de baixa potência, iremos conseguir controlar uma carga alimentada com um circuito de alta potência.

Já na segunda parte do experimento, o objetivo foi a simulação de três circuitos lógicos. Deveria-se utilizar de transistores 2N2222 para projetar R1 e R2, a fim de que o transistor trabalhe em corte e saturação.

#### • Circuito A:

Para encontrarmos o valor de R1, foi-se utilizado a relação:  $V1 - Ib \times R1 - Vbe = 0$ , em que Ib valerá 50mA para o estado de saturação e o Vbe será 2.6V, segundo o datasheet do transistor 2N2222. Com essas informações, é possível calcular o R1 como se segue:

$$R1 = \frac{V1 - Vbe}{Ib};$$

$$R1 = \frac{5 - 2.6}{0.05} = 48\Omega.$$

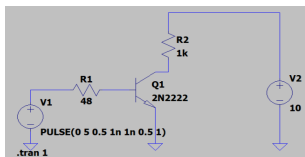


Fig. 12. Circuito lógico A.

Aqui pode-se ver uma característica do circuito lógico, que é ser 0 ou 1: quando temos uma entrada  $Vin = 0$ , a saída Vout será 1, representado pelo 10V; quando a entrada  $Vin = 1$ , teremos que Vout será 0, representado pelo 0V. Ou seja, aqui percebe-se que a relação entrada-saída funciona de maneira inversa, o que configura um circuito lógico de negação, o tipo NOT (~).

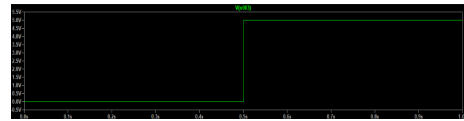


Fig. 13. Gráfico de Vin.

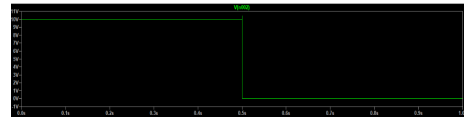


Fig. 14. Gráfico de Vout.

#### • Circuito B:

Para o circuito lógico B, da figura 15, utilizou-se o mesmo valor do R1 da figura 12, a diferença agora, está no circuito em questão possuir duas entradas, de forma que haverá 4 possíveis combinações de entrada.

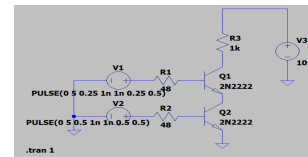


Fig. 15. Gráfico de V1 no circuito lógico B.

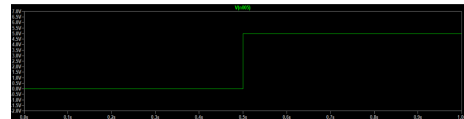


Fig. 16. Gráfico de V2 no circuito lógico B.

No gráfico da figura 17, é perceptível que temos um estado alto até 0.75s com saída 1, mesmo que para V1 e V2, representados nas figuras 15 e 16 respectivamente, estejam com entradas diferentes. Simplificando a análise, podemos perceber que só existe um caso que a saída será 0, que será no intervalo de tempo entre 0.75s e 1s, onde ambas as entradas estão em estado alto 1, ou seja, de posse dessas informações, nota-se que a saída (Vout) será 0 quando as duas entradas forem 1, e Vout será 1 para quaisquer outras entradas.

Para facilitar o entendimento, usaremos uma tabela verdade 18 para representar essa relação de entrada-saída.

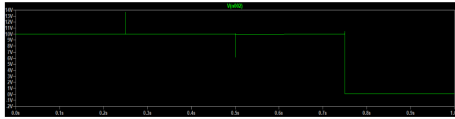


Fig. 17. Gráfico de Vout no circuito lógico B.

Tempo(s)	V1	V2	Vout
0-0.25	0	0	1
0.25-0.5	1	0	1
0.5-0.75	0	1	1
0.75-1	1	1	1

Fig. 18. Circuito lógico tipo NAND aplicado ao circuito B.

#### • Circuito C:

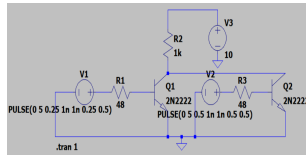


Fig. 19. Circuito lógico C.

Com a análise dos gráficos 20, 21 e 22, percebemos que o circuito da figura 16, trata-se de um circuito lógico NOR, pois sua saída será 1, apenas quando ambas as entradas forem 0, ou seja, no intervalo entre 0 e 0.25s, para quaisquer outras entradas, a saída será 0.

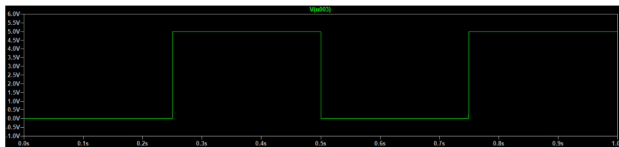


Fig. 20. Gráfico de V1 no circuito lógico C.

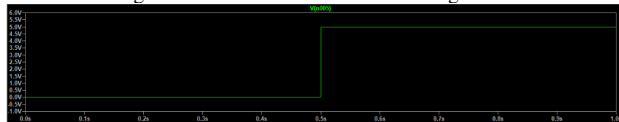


Fig. 21. Gráfico de V2 no circuito lógico C.



Fig. 22. Gráfico de Vout no circuito lógico C.

Tempo(s)	V1	V2	Vout
0-0.25	0	0	1
0.25-0.5	1	0	0
0.5-0.75	0	1	0
0.75-1	1	1	0

Fig. 23. Circuito lógico tipo NOR aplicado ao circuito lógico C.

## V. COMENTÁRIOS E CONCLUSÕES

É notório que a configuração para o circuito de polarização do tipo emissor-comum tem diversas aplicações. Na primeira parte do experimento, pode-se enfatizar sua utilidade para controlar os pulsos da fonte, fazendo com que a corrente possa atingir seu pico em determinado instante de tempo. De forma semelhante, o circuito com diodo tipo LED mostra que essa configuração, emissor-comum, poderá agir no controle de cargas em circuitos de baixa potência. No segundo experimento, nota-se que circuitos lógicos podem ser expressos pela configuração emissor-comum, de maneira que suas entradas afetarão diretamente sua saída, podendo simular circuitos que poderão definir a passagem de tensão em certos instantes de tempos para atender uma determinada necessidade.

## REFERENCES

- [1] BOYLESTAD, Roberto. **Dispositivos eletrônicos e teoria de circuitos**. PHB, Rio de Janeiro, 1999.
- [2] MATTEDE, Henrique. **O que é relé eletrônico e qual sua aplicação?**. Disponível em <https://www.inf.ufsc.br/~j.guntzel/isd/isd2.pdf>. Acesso em 19 de maio de 2022.
- [3] MATTEDE, Henrique. **O que é relé eletrônico e qual sua aplicação?**. Disponível em <https://www.mundodaeletrica.com.br/como-funciona-um-rele-o-que-e-um-rele>. Acesso em 19 de maio de 2022.
- [4] Philips. Datasheet: BC547B. NPN general purpose transistors. 2004. Disponível em <https://pdf1.alldatasheetpt.com/datasheet-pdf/view/197561/PHILIPS/BC547B.html>. Acesso em 20 de maio de 2022.
- [5] Nichia Corporation. Datasheet: Specifications for Nichia Chip Type White Led Model NSCW100. 2006. Disponível em <https://www.allaboutcircuits.com/electronic-components/datasheet/NSCW100>. Acesso em 20 de maio de 2022.
- [6] Philips. Datasheet: 2N2222; 2N2222A. NPN switching transistors. 1997. Disponível em <https://pdf1.alldatasheet.com/datasheet-pdf/view/15067/PHILIPS/2N2222.html>. Acesso em 20 de maio de 2022.