# Mikroprozessor Praktikum Fr. HWP 2 Aufgabenblock 2

Paul Podlech 3910583  ${{\rm Max\ Wisniewski}}\atop 4370074$ 

6. Dezember 2011

## Block 2: Clock System

## Aufgabe 1: Taktfrequenz

 ${f A}$  2.1.1 Bestimmen Sie messtechnisch die Frequenz der LFXT1CLK und XT2CLK Taktquelle.

Das Programm, dass deen Takt auf die Portleitung P5.0 legt, sieht wie folgt aus:

```
void aufgabe21(){
      P5Sel |= (1<<4);
2
                                   Module Mode
                              // Module Mode
// P5.4 auf Out
3
             |= (1 << 4);
      BCSCTL2 = BCSCTL2 & SELM_3 | SELM_3;
                                                       // Die oberen beiden
4
           Bits sind Multiplexer
                        // den wir auf LFXT1CLK setzen.
6
      //BCSCTL2 = BCSCTL2 \& SELM_2 | SELM_2; \\ hoechste Bit auf 1 und das 2. auf 0
7
                // Damit wird XT2CLK
8
9
10
      BCSCTL" _ = _BCSCTL2 _ & _ DIVM_O _ | _ DIVM_O;
```

#### Bestimmung der Werte:

LFXT1CLK hat die Frequenz 32,7691 kHz.

XT2CLK hat die Frequenz 7,37326 MHz.

A 2.1.2 Bestimmen Sie messtechnisch die minimale und maximale Takt- frequenz des MCLK-Taktes, die sich auf Basis der LFXT1CLK-, XT2CLK- und DCOCLK-Taktquellen bereitstellen läßt.

Unser letztes Programm muss nur angepasst werden, indem wir bei SEL noch die 0 testen (DCOCLK ist sowohl 0 als auch 1).

Die Minima und Maxima kann man über den Divider einstellen, dabei ist 0 ein Divisor von 1 und 4 ein Divisor von 8. Damit ergibt sich nach Messung:

	$\operatorname{Maximum}$	$\operatorname{Minimum}$
LFTXT1CLK	$32,7~\mathrm{kHz}$	$4{,}09614~\mathrm{kHz}$
XT2CLK	$7{,}373~\mathrm{MHz}$	$921,\!656~\mathrm{kHz}$
DCOCLK	7,259MhZ (ossziliert)	925 kHz (osszilert)

**A 2.1.3** An P2.5 ist ein Oszillatorwiderstand  $R_{OSC}$  von 39kOhm angeschlossen. Erläutern Sie, wie der externe Widerstand für den DCOCLK-Taktgenerator nutzbar gemacht wird.

Der Oszilierende Wiederstand kann über das DCOR Bit, welches das unterste Bit in BCSCTL2 gesetzt werden kann.

A 2.1.4 Welchen Einfluss hat der Widerstand auf den DCOCLK-Taktgenerator?

Hat man den oszilierenden Wiederstand dazugeschaltet so ist die Frequenz bei 925kHz. Ist er nicht dabei haben wir eine Frequenz von 212 kHz gemessen. Bei einem 8 fachen Divisor haben wir also eine etwa die 4fache Frequenz.

Dies hat sich auch bei den anderen Divisoren bestätigt.

## Aufgabe 1: Stromverbrauch und Taktfrequenz

A 2.2.1 Der MCLK Takt soll durch den DCOCLK Generator bereit gestellt werden. Es soll der Stromverbrauch in Abhängigkeit der Frequenz ermittelt werden. Stellen Sie die Abhängigkeit für einen Bereich von 100kHz bis 10MHz grafisch dar.

Vorüberlegung: Wie man Ti I lernt, geht die Frequenz quadratisch in den Stromverbrauch ein. Wir erwarten in unserer Auswertung also eine Parabelförmige Kurve.

#### Messwerte:

Frequenz (DIVM & DCOR)	Stromverbrauch (in mA)
(0 & 1) 7,37 MHz	5,364
(0 & 0) 1,697 MHz	1,533
(1 & 1) 3,70 MHz	3,085
(1 & 0) 849  kHz	1,008
(2 & 1) 1.85 MHz	1,936
(2& 0) 424,8MHz	0,738
(3 & 1) 928 kHz	1,361
(3 & 0) 212,4  kHz)	0.605

#### Graphisch:

Auswertung: Unsere Verutung hat sich bestätigt.

## Aufgabe 3: Dynamische Taktumschaltung

A 2.3.1 Entwicklen Sie ein Programm, das auf Tastendruck die Taktfrequenz des Mikrocontrollers zwischen 4,096kHz und 7,3728 MHz umschaltet. Der XT2CLK Taktgenerator soll dafür nicht eingesetzt werden. Kontrollieren Sie messtechnisch den Frequenzwechsel und bestimmen sie den Stromverbrauch.

#### Vorüberlegung:

Da wir den XT2CLK Generator nicht benutzen dürfen, können wir die 7,3728 nur erreichen wenn wir einen Divisor von 1 nehmen und die DCOCLK benutzten. Wenn auf eine Taste gedrückt wird, schalten wir im Multiplexer DIVM auf LFTXT1CLK um. Dieser wird nicht über XT2 angeschlossen und kann daher benutzt werden.

### Programm:

```
\#define RECHTS (0x02)
2
3
   \#define LINKS (0x01)
4
5
   init23(){
6
      P5SEL \mid = (1<<4); // Fuer Frequenzmessung
7
      P5DIR \mid = (1 << 4);
8
9
      P40UT \mid = 0x07; //LEDs sollten aus sein
10
      LEDOFF;
11
     P1SEL &= (0x03); //Macht Taster1/2
12
     P1DIR &= ~0x03; // zum lesen bereit
13
   }
14
15
16
   aufgabe23(){
       Nimmt DCOCLK bei keinem Divisor
17
18
      if (RECHTS & P1IN) {
19
        BCSCTL2 = BCSCTL2 & ~SELM_3 | SELM_1;
```

```
20
          BCSCTL2 = BCSCTL2 & ~DIVM_3 | DIVM_0;
21
          BCSCTL2 = BCSCTL2 \& ~1 | 1;
22
       }
23
        //Nimmt LFTXT1CLK mit 8 als Divisor
24
       else if (LINKS & P1IN) {
25
          BCSCTL2 = BCSCTL2 & ~SELM_3
\overline{26}
          BCSCTL2 = BCSCTL2 & ~DIVM_3
\begin{array}{c} 27 \\ 28 \end{array}
          BCSCTL2 = BCSCTL"_{\sqcup}&_{\sqcup}^1_{\sqcup}1;
    <sup>ή</sup>η }
29
```

#### Auswertung:

Bei einer Frequenz von 7,374MHz ist der Stromverbrauch 4,78mA und bei 4,09614kHz ist der Verbrauch 0,483mA. Darüber hinaus konnten wir beobachten, dass unser Program funktioniert.

A 2.3.2 Welche Schlußfolgerungen hinsichtlich des Energieverbrauches ziehen Sie? Berechnen Sie für beide gemessenen Stromverbrauchswerte die theoretisch mögliche Batterielaufzeitdes Moduls bei Nutzung einer Batterie mit einer Kapazität von 1100mAh?

Wir sehen an dieser Stelle, dass es sich lohnt die Taktfrequenz runter zu drehen, wann immer wir nicht schnell rechnen oder reagieren müssen. Da ein Rechner in den der größten Zeit nichts zu tun hat und immer nur schubweise Arbeit erledigen muss, kann man den Stromverbrauch drastisch senken.

Der Stromverbrauch sinkt bei der geringen Frequenz auf ein Zehntel des maximalen Wertes.

Für den zweiten Teil gilt die Formel  $T=\frac{\text{Kapazität}}{\text{Strom}}$ , damit ergibt sich für die beiden gemessenen Werte:

```
7,374MHz\Rightarrow T=rac{1100mAh}{4,78mA}\approx 230h\approx 9,5d 4,0961kHz\Rightarrow T=rac{1100mAh}{0,483mA}=\approx 2277h\approx 95d\approx 13,5 \ {
m Wochen}
```

## Aufgabe 4: Abarbeitungszeit einer Codezeile

A 2.4.1 Bestimmen Sie messtechnisch die Abarbeitungszeit der folgdenen Codezeile bei Nutzung der XT2CLK und der LFXT1CLK Taktquelle.

```
1 P50UT ^= 0x10;
```

**Ergebnis:** Bei einem XT2CLK Takt bei 7,373MHz haben wir eine Ausführungsfrequenz von  $1,898\mu s$ 

Bei einem LFXT1CLK Takt bei 32,7kHz haben wir eine Ausführungsfrequenz von  $427,232\mu s$ 

Die einmalige Ausführung ist dabei jeweils die Hälfte, da es bei einer Periode zwei mal zur Ausführung kommt.