

Direcciones de 10 bits

Se necesitan dos frames para transmitir la dirección

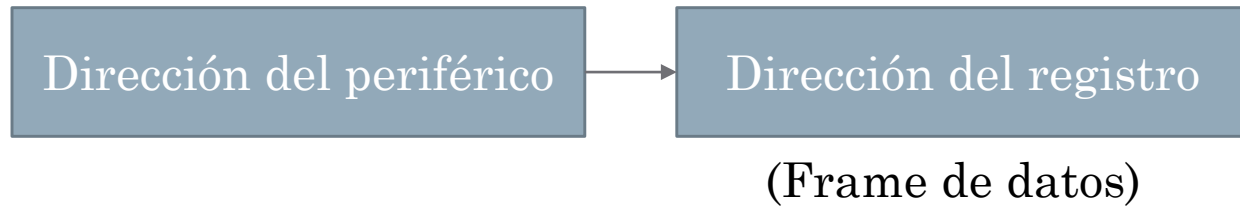
1er frame: Contiene 11110xyz, donde x es el noveno bit de la dirección, y es el octavo y z es bit de lectura/escritura.

El ACK es colocado por todos los periféricos cuyos dos bits de dirección coinciden con lo transmitido.

2do frame: El resto de los ocho bits de dirección.

Periféricos con direcciones de 10 bits pueden coexistir con los de 7 bits, ya que los bits 11110 no son parte de ninguna dirección de 7 bits válida.

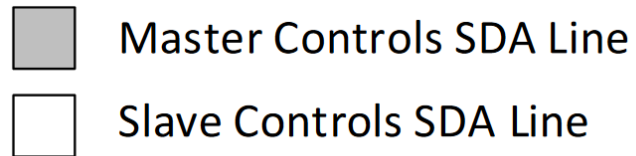
Byte de comando



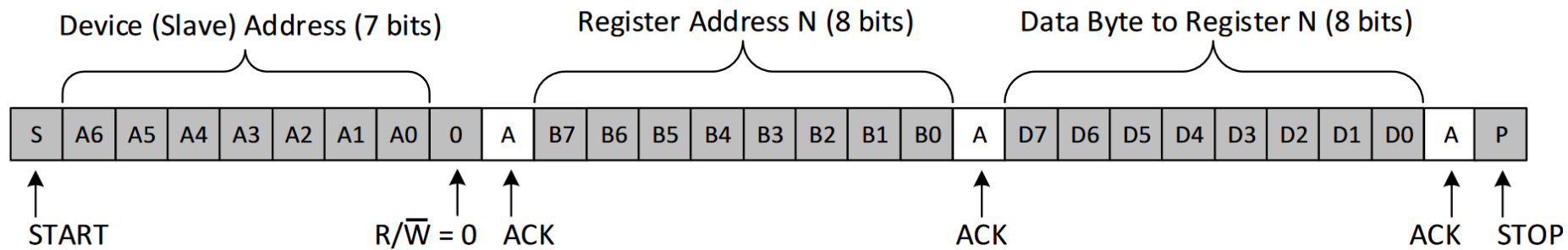
Escritura del periférico

1. El controlador envía la condición de inicio, la dirección del periférico y el bit R/~W en bajo para una escritura.
2. El periférico envía un ACK.
3. El controlador envía la dirección del registro.
4. El periférico envía un ACK.
5. El controlador envía los datos a escribir en el registro (uno o más bytes, cada byte recibe un ACK).
6. El controlador termina la transmisión por medio de la condición de fin.

Escritura del periférico



Write to One Register in a Device



Lectura del periférico


Es similar a la escritura pero con pasos adicionales.

1. El controlador envía la condición de inicio, la dirección del periférico y el bit R/~W en bajo para una escritura.
2. El periférico envía un ACK.
3. El controlador envía la dirección del registro.
4. El periférico envía un ACK.
5. El controlador envía una condición de inicio repetida.
6. El controlador envía la dirección del periférico con el bit R/~W en alto para una lectura.
7. El periférico envía el ACK.

Lectura del periférico

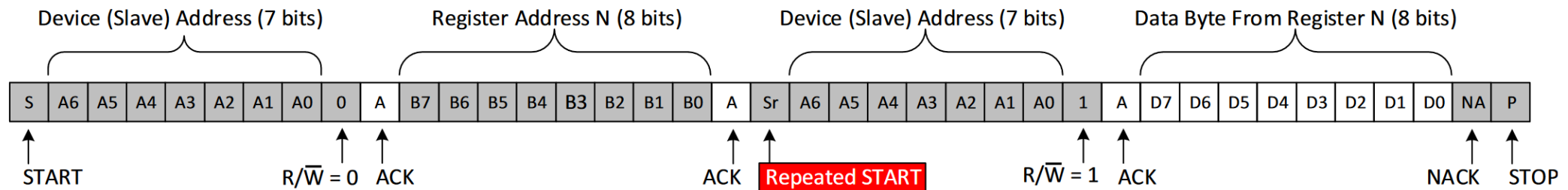
8. El controlador libera la línea SDA pero continua generando pulsos de reloj en SCL.
9. El periférico envía los bytes de datos. Por cada byte, el controlador envía un ACK.
10. Cuando el controlador ha recibido la cantidad de bytes que esperaba, envía un NACK, indicando al periférico que termine la transmisión y libere el bus.
11. El controlador envía una condición de fin.

Lectura del periférico

 Master Controls SDA Line

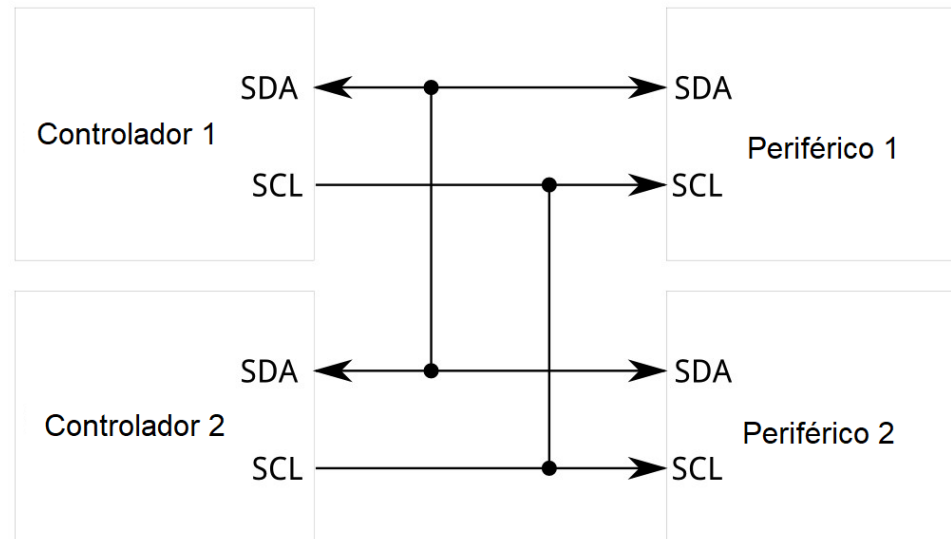
☐ Slave Controls SDA Line

Read From One Register in a Device



Condiciones de inicio repetidas

- En algunas ocasiones es necesario que un controlador pueda intercambiar varios mensajes en un mismo ciclo de comunicación, sin dejar que otros controladores interfieran en el bus.
- En estos casos, el controlador puede usar una condición de inicio repetida.



Condiciones de inicio repetidas

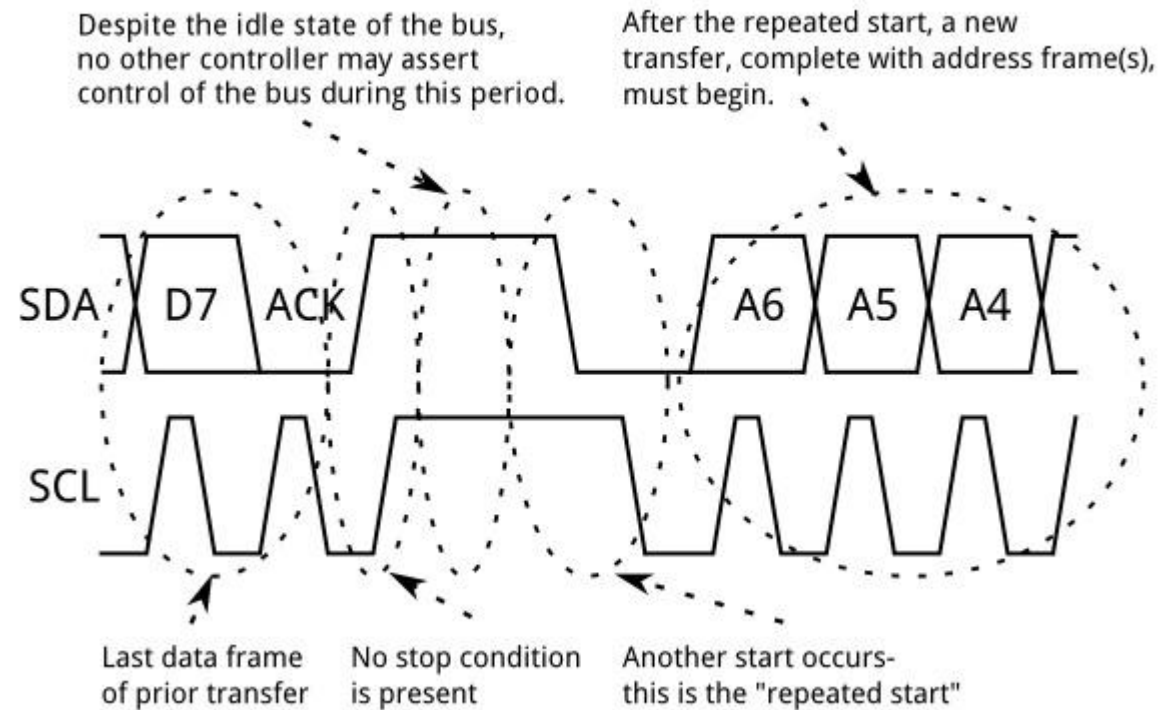
Después del último ACK:

1. SDA pasa a alto cuando SCL está en bajo.
2. SDA pasa a bajo mientras SCL está en alto

Ya que no hubo una condición de fin, la comunicación no estuvo realmente completada, así que el controlador puede seguir usando el bus

El controlador puede realizar cualquier número de condición de inicio repetidas, el controlador va a mantener control de bus hasta que realice una condición de fin

Condiciones de inicio repetidas



Estiramiento del reloj

En ocasiones la velocidad de transmisión del controlador supera la capacidad del periférico para proveer datos (por ejemplo, cuando conversiones ADC o escrituras a memoria no volátil no han sido completadas en el momento que el controlador pide una lectura de ellas).

En estos casos, algunos periféricos ejecutan un estiramiento del reloj. Normalmente, la señal de reloj es generada por el controlador. Sin embargo, en cualquier punto de la transferencia de datos, el periférico direccionado puede mantener en bajo a SCL después de que el controlador la libera.

El controlador deja de generar pulsos de reloj y transmitir datos hasta que el periférico libera SCL.

Estiramiento del reloj

