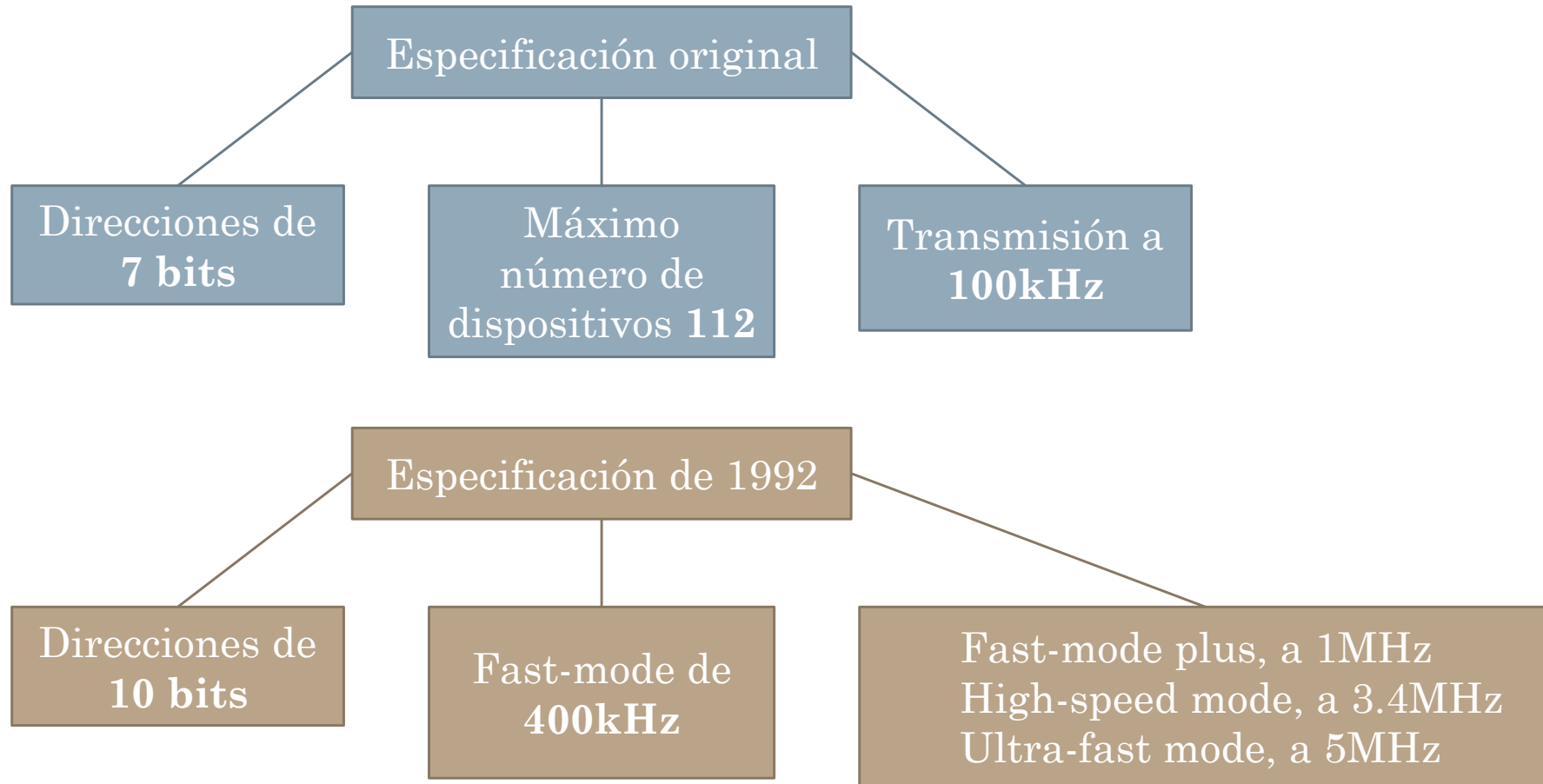


# I<sup>2</sup>C (Inter-integrated-circuit)

Permite a múltiples  
periféricos comunicarse con  
uno o más controladores

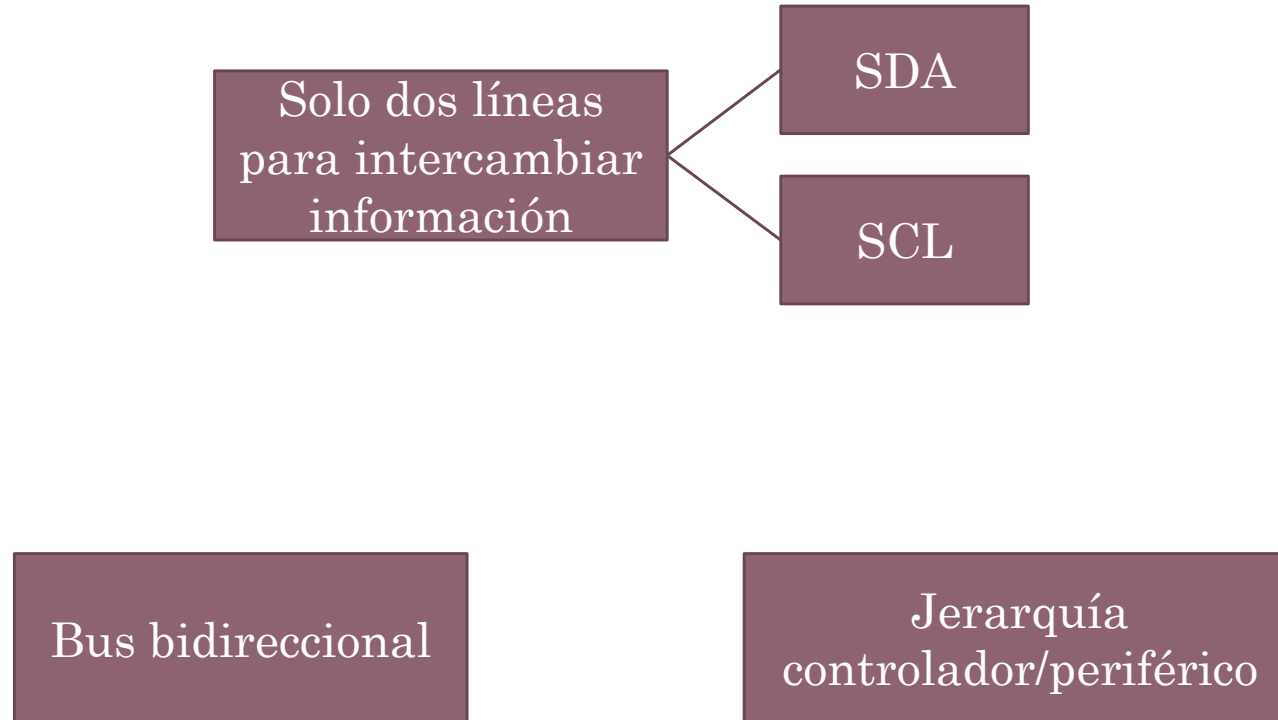
Originalmente desarrollado  
por Phillips en 1982

# I<sup>2</sup>C (Inter-integrated-circuit)

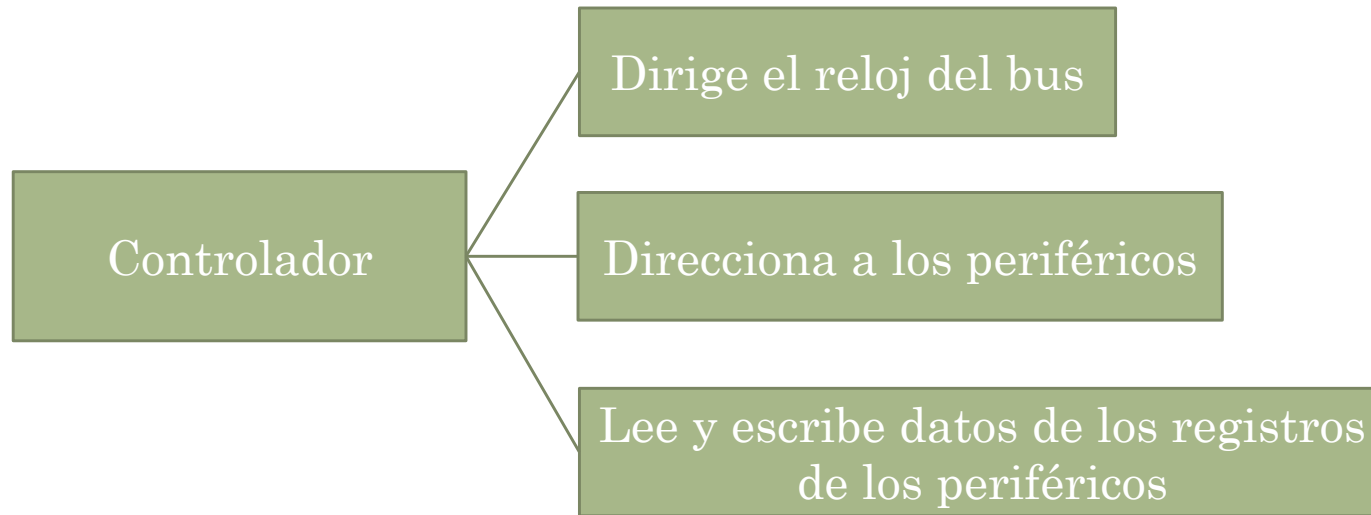


\*No todos los dispositivos soportan estos modos

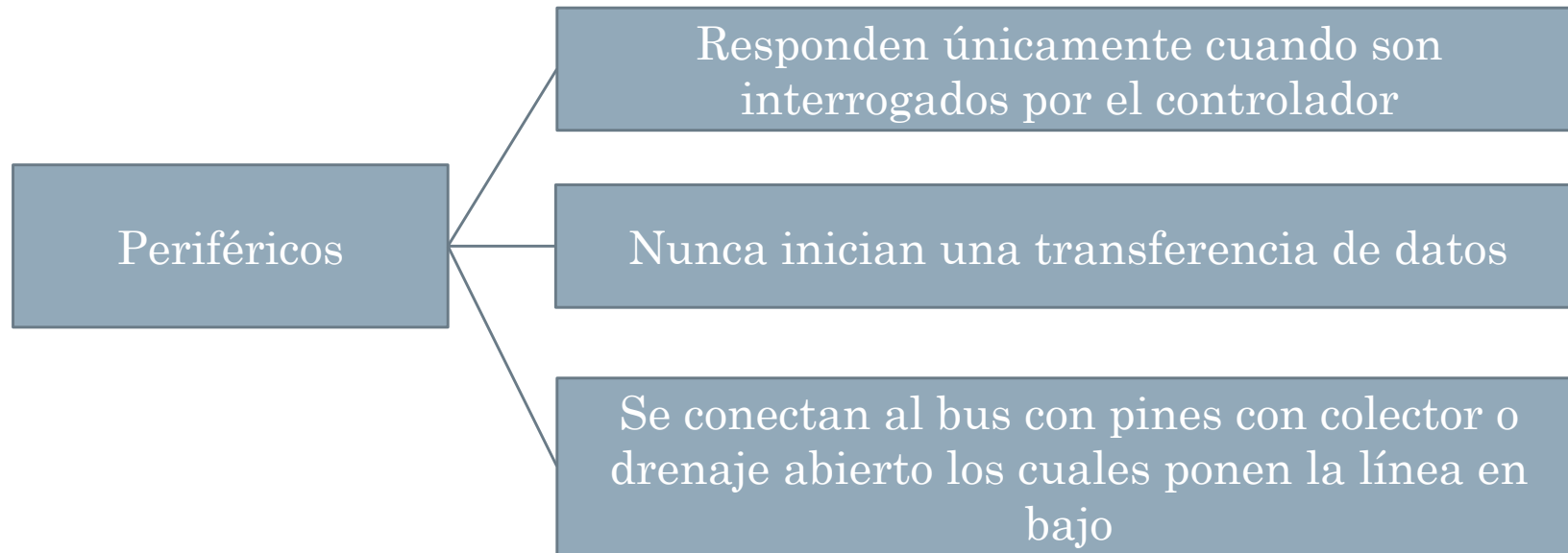
# I<sup>2</sup>C



# I<sup>2</sup>C

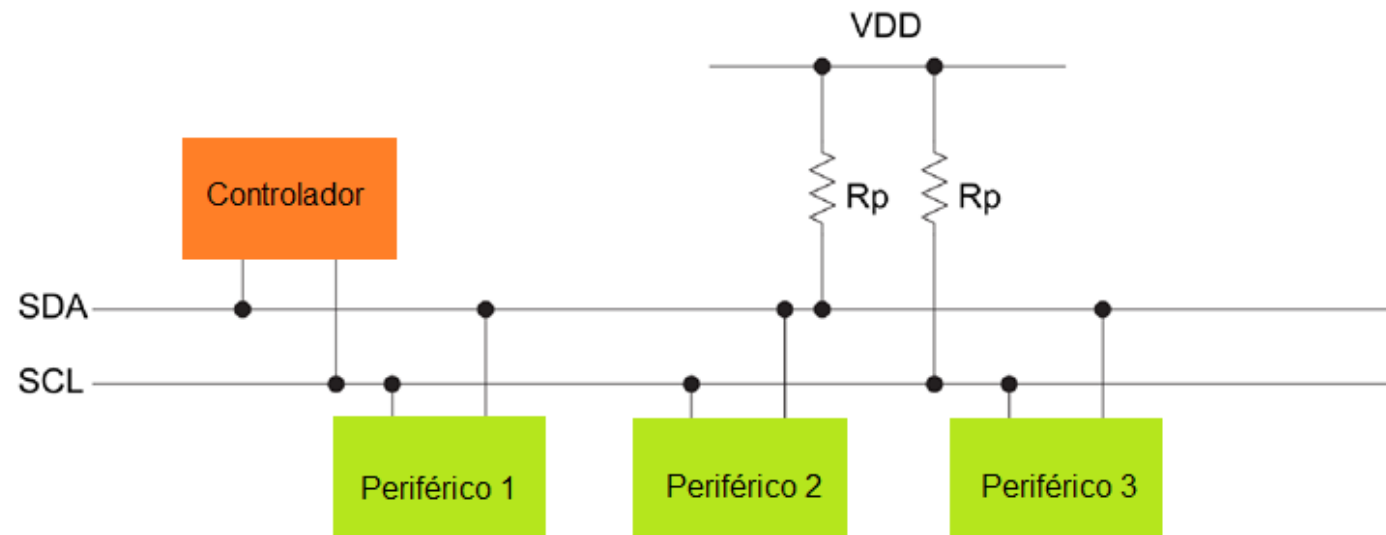


# I<sup>2</sup>C



Cuando no se están transmitiendo datos, las líneas están en alto

# I<sup>2</sup>C



# Condiciones de Inicio y Fin

Condición de  
Inicio

Ocurre al inicio de la transmisión

Es iniciada por el controlador para despertar a los periféricos en el bus del estado inactivo

Es una transición de la línea SDA de estado alto a bajo

\*Es una de las dos ocasiones donde se permite que SDA cambie de estado cuando SCL está en alto

# Condiciones de Inicio y Fin

Condición de Fin

Ocurre al final de la transmisión

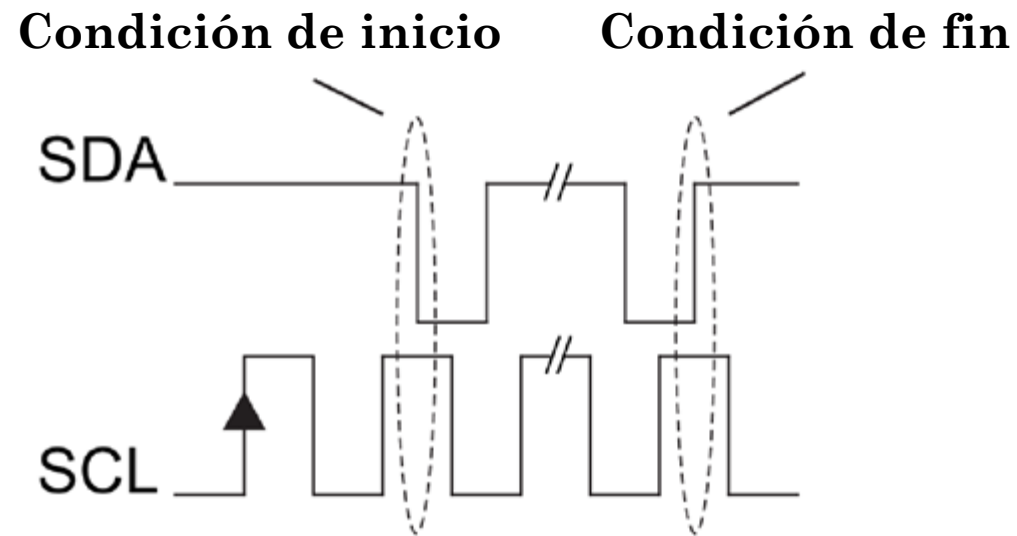
Es generada por el controlador para indicar a los periféricos que deben regresar al estado inactivo, liberar la línea SDA y no enviar más datos en el bus.

Es una transición de SDA del estado bajo a alto, mientras SCL está en alto

\*Es la segunda ocasión donde se permite que SDA cambie de estado cuando SCL está en alto



# Condiciones de Inicio y Fin



En el resto de las condiciones, la línea SDA solo cambia cuando SCL está en bajo.

# Tipos de frame

Frame de dirección

Es siempre el primero en cualquier secuencia de comunicación

Para direcciones de 7 bits, la dirección es enviada empezando del MSB

La dirección es seguida de un bit que indica la operación: un **1** para lectura o **0** para escritura

El noveno bit es **NACK/ACK**

# Tipos de frame

Una vez que el octavo bit ha sido enviado, el dispositivo receptor toma control de SDA.

Si el receptor no coloca a SDA en bajo antes del noveno pulso de reloj, se infiere que el receptor no recibió los datos o no supo como procesar el mensaje.

En este caso, el intercambio de información se detiene y depende del controlador decidir como se procede

# Tipos de frame

Frame de datos

Después de enviar la dirección, inicia la transmisión de datos

El controlador genera pulsos de reloj a un intervalo regular

Los datos son colocados en SDA por el controlador o el periférico dependiendo si fue una lectura o escritura

Los datos se transmiten en formatos de 8 bits, iniciando del MSB

# Tipos de frame

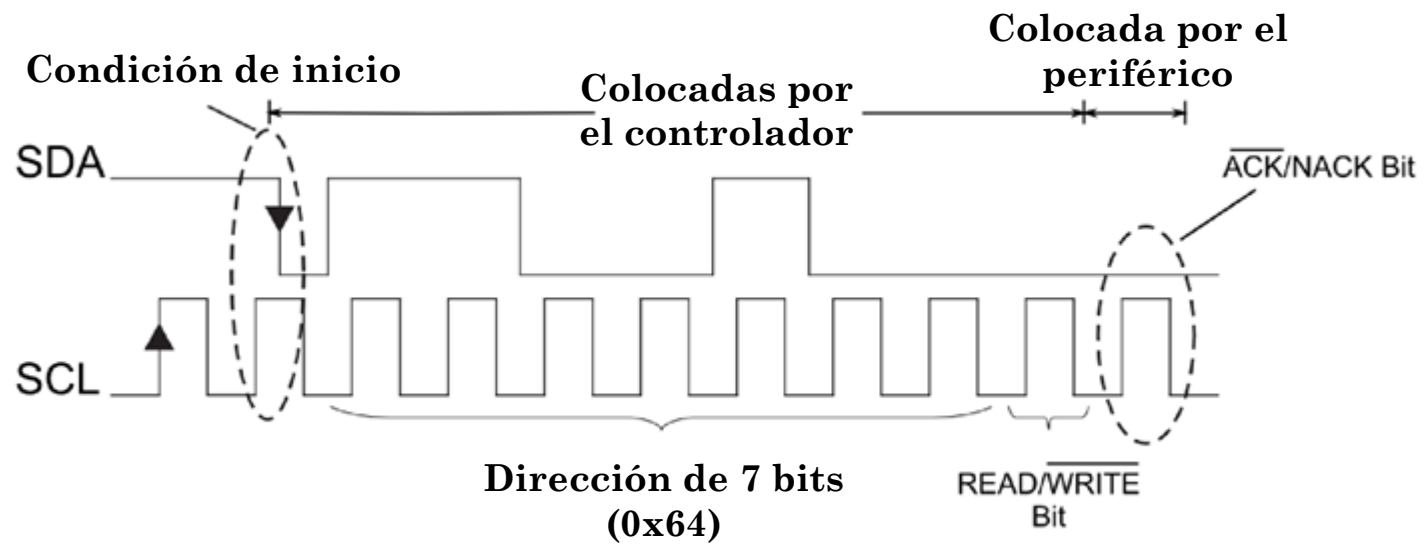
Frame de datos

Cada bit esta sincronizado con la señal de reloj

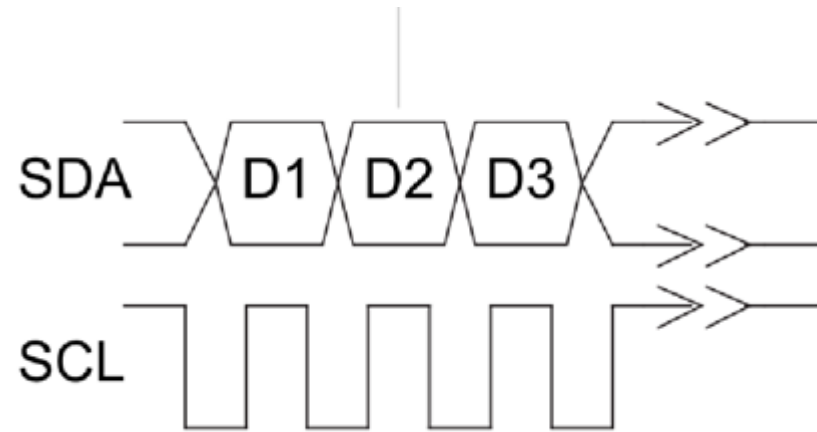
El controlador genera pulsos de reloj a un intervalo regular

No hay límite respecto a la cantidad de bytes a transmitir

Cada byte debe ser seguido de un ACK generado por el receptor



SDA permanece estable cuando SCL está en alto



Los bits en SDA pueden cambiar únicamente cuando SCL está en bajo.

De manera que el receptor lee un bit cuando SCL está en alto y el transmisor envía cada bit cuando SCL está en bajo.

# ACK/NACK

Después de cada byte transmitido, el receptor envía un bit de ACK/NACK

Un ACK denota que un byte (ya sea una dirección o un dato) se recibió exitosamente

Un NACK indica que ocurrió un error en la transmisión de datos



# ACK/NACK

El controlador usa un NACK después del último byte que quiere leer del periférico para indicarle al periférico que debe terminar la transmisión

El receptor genera el ACK al poner la línea SDA en bajo

Se genera un NACK cuando el receptor deja a SDA en alto y no responde de ninguna manera