

# Serial peripheral interface (SPI)

Desarrollada por Motorola para proveer comunicación serial síncrona full-duplex entre controladores y periféricos.

Comúnmente utilizada para comunicación con memorias flash, sensores, real-time clocks (RTCs), convertidores análogo-digital, entre otros.

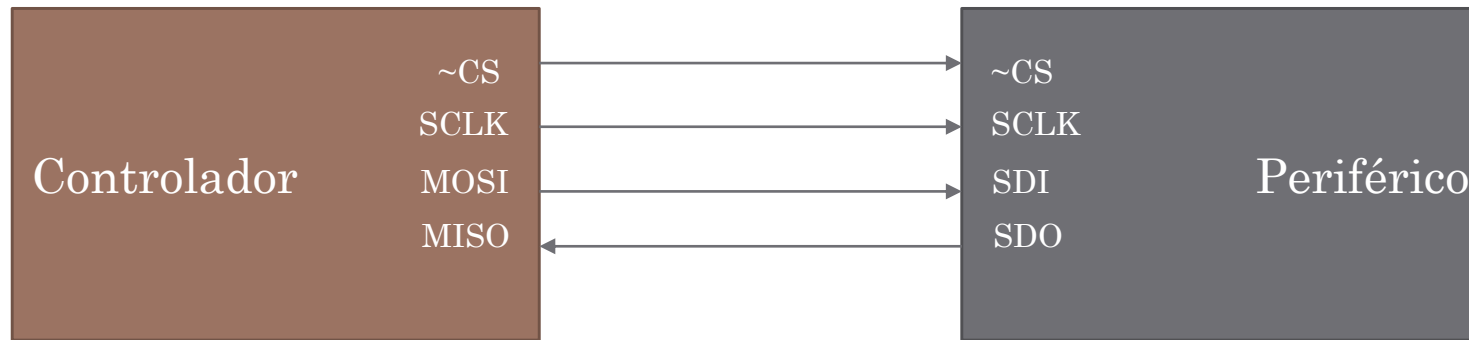
# SPI

Los datos del controlador y periférico son sincronizados en el flanco ascendente o descendente del reloj.

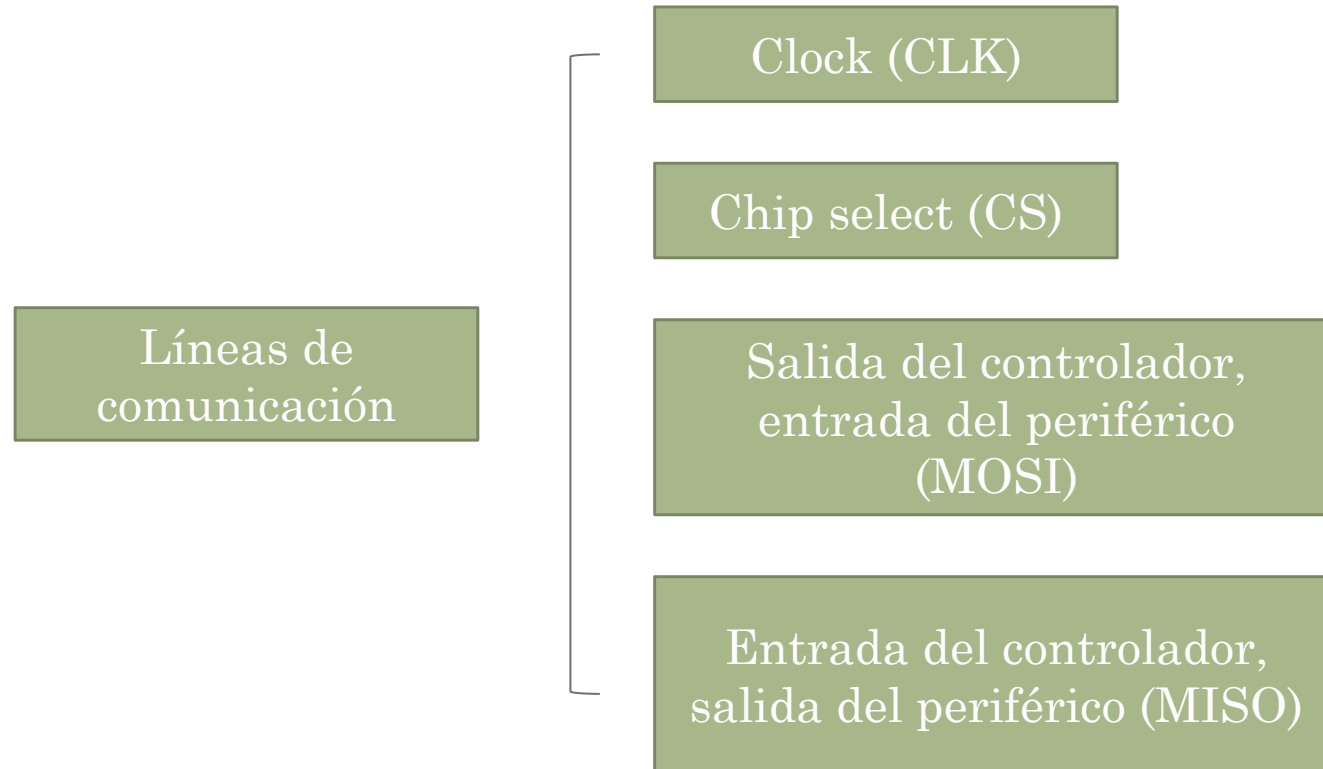
El controlador y el periférico pueden transmitir datos al mismo tiempo.

La interfaz SPI puede ser de 3 o 4 líneas.

# Interfaz de cuatro líneas



# Interfaz de cuatro líneas



# Interfaz de cuatro líneas

El controlador genera la señal de reloj

Dispositivos SPI soportan frecuencias de reloj más altas comparados con interfaces I2C.

Interfaces SPI solo pueden tener un controlador y uno o más periféricos.

La señal CS es utilizada para seleccionar el periférico. Normalmente se activa en bajo y se pone en alto para desconectar el periférico.

Se requiere una línea individual de CS por cada periférico conectado al controlador.

# Interfaz de cuatro líneas

Para iniciar la comunicación, el controlador envía la señal de reloj y selecciona el periférico por medio de CS.

Debido a que SPI es full-duplex, tanto el controlador como el periférico pueden enviar datos al mismo tiempo por medio de MISO y MOSI.

El flanco del reloj serial sincroniza el envío y muestreo de los datos.

SPI permite al usuario seleccionar el flanco ascendente o descendente para el envío o muestreo de los datos.

# Polaridad y fase del reloj

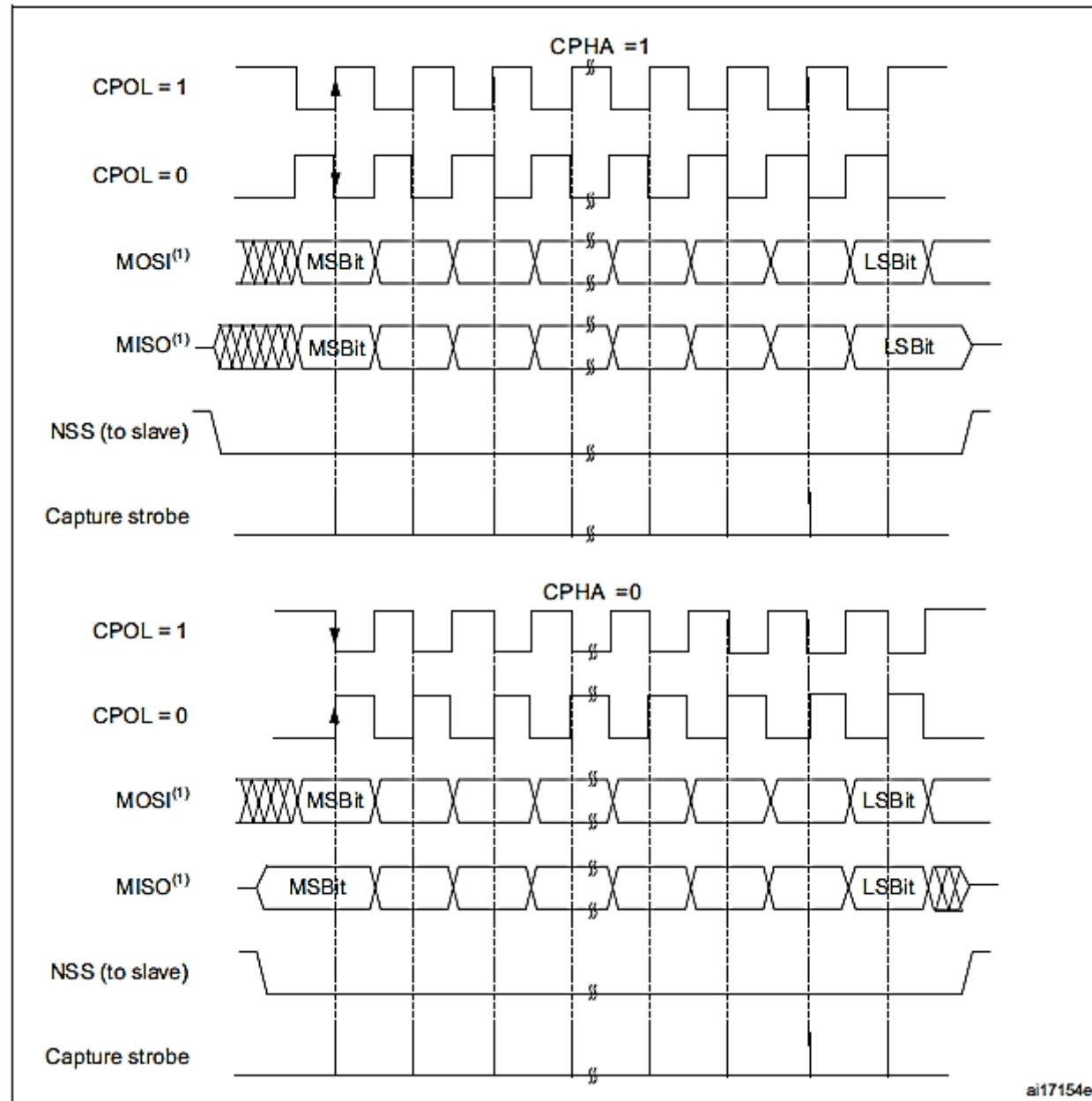
El controlador selecciona la polaridad y fase del reloj dependiendo los requerimientos del periférico.

El bit **CPHA** selecciona la fase del reloj. Decide en cual flanco de reloj (1ro o 2do) el periférico debe muestrear el dato.

El bit **CPOL** configura la polaridad del reloj durante el estado de inactividad.

El estado de inactividad es el periodo en que  $\sim\text{CS}$  está en alto y pasa a bajo en el inicio de la transmisión. Y cuando  $\sim\text{CS}$  está en bajo y pasa a alto al final de la transmisión.

# Polaridad y fase del reloj





# Polaridad y fase del reloj

Si **CPHA** = 1, el segundo flanco del reloj captura el primer bit de datos transmitido (en el flanco descendente si **CPOL** = 0, o en el flanco ascendente si **CPOL** = 1).

Si **CPHA** = 0, el primer flanco del reloj captura el primer bit de datos transmitido (en el flanco descendente si **CPOL** = 1, o en el flanco ascendente si **CPOL** = 0).

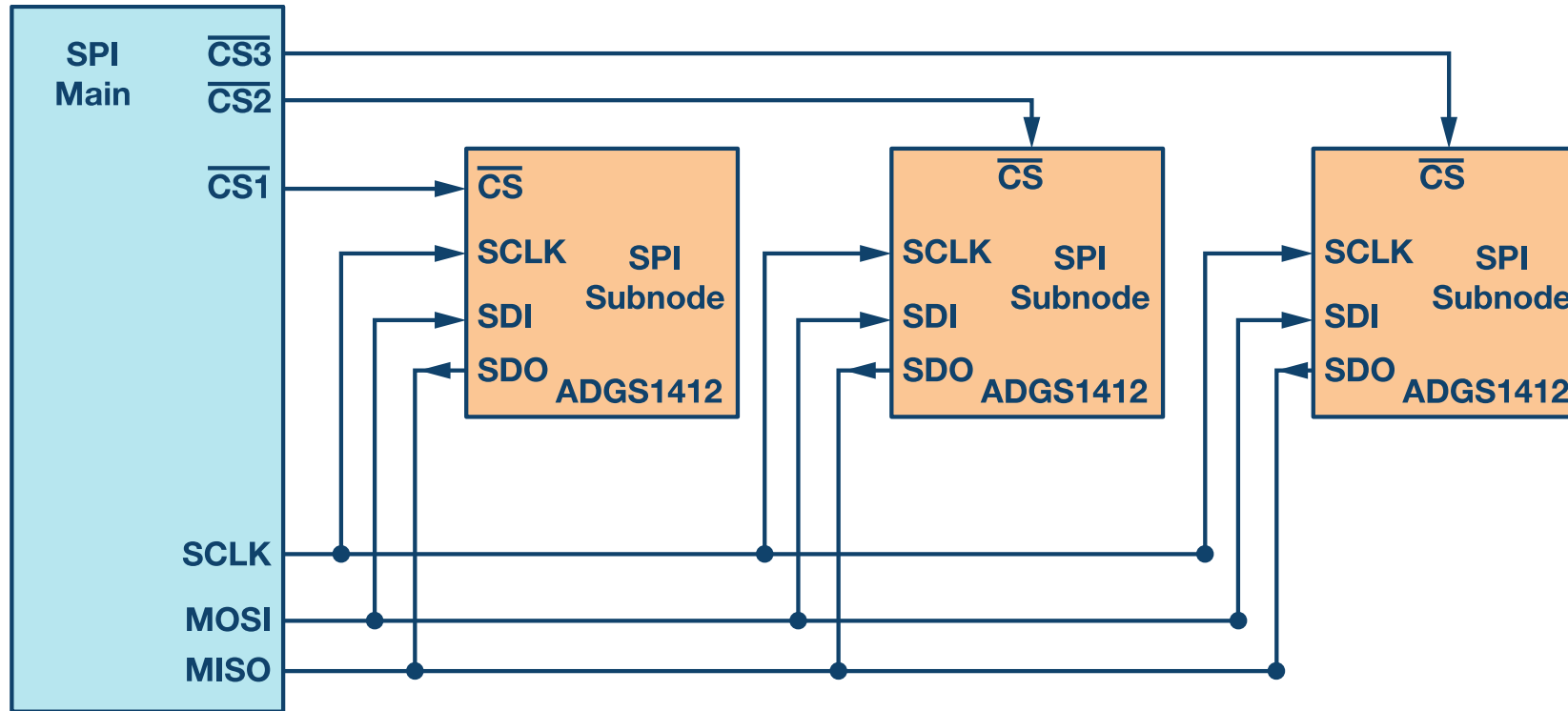
Por default, **CPHA**=0 y **CPOL**=0.

# Configuración con múltiples periféricos

Múltiples periféricos se pueden conectar a un controlador.

Los periféricos pueden conectarse en modo regular o en daisy-chain.

# Modo regular



# Modo daisy-chain

Los periféricos están configurados de manera que la misma línea  $\sim CS$  está conectada a todos los periféricos y los datos se propagan de un periféricos al siguiente.

Los datos del controlador son conectados directamente al primer periférico y éste provee datos a el siguiente periféricos y así sucesivamente.

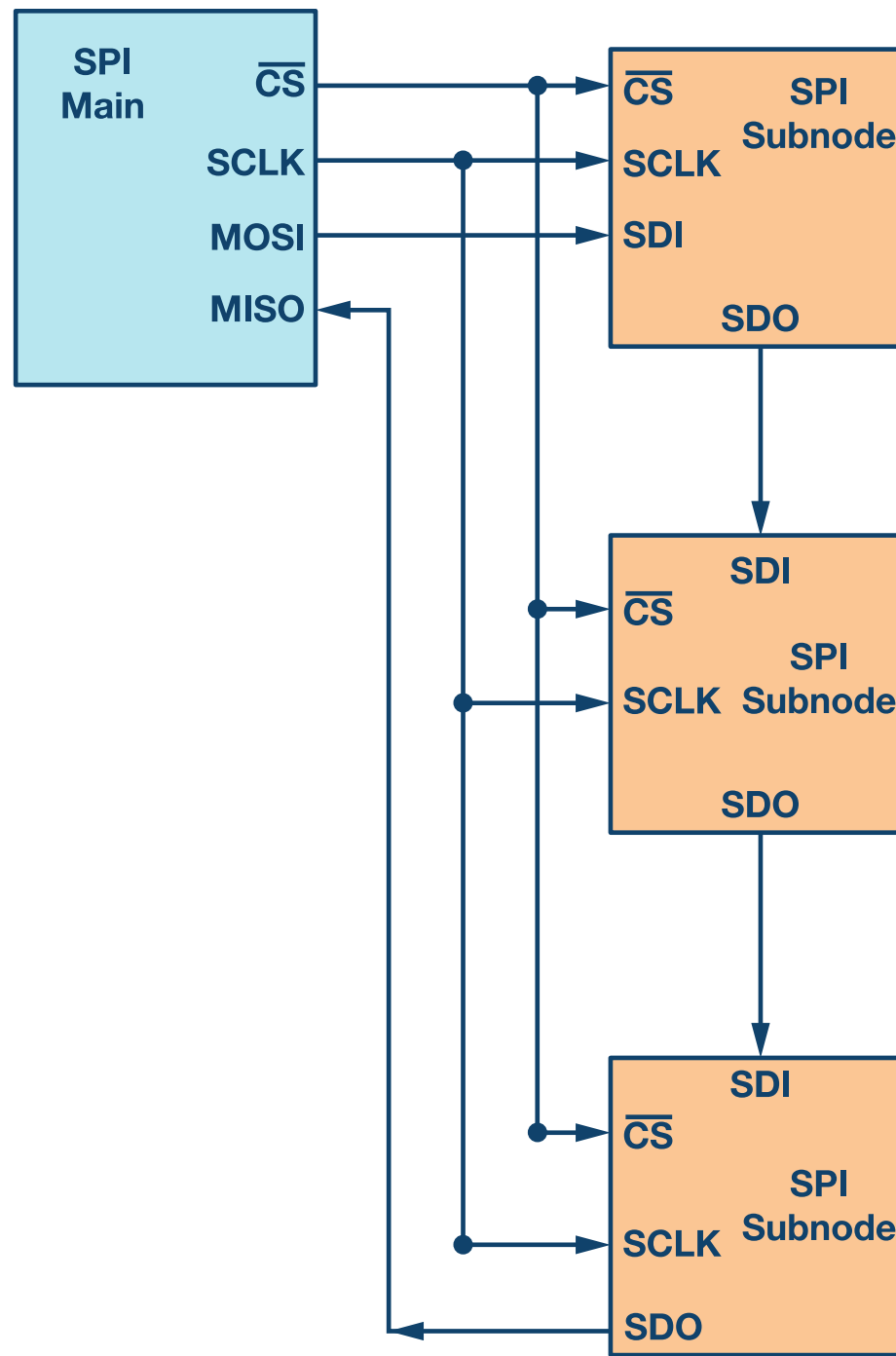
Todos los periféricos reciben el mismo reloj al mismo tiempo.

# Modo daisy-chain

Conforme los datos se propagan de un periférico al siguiente, el número de ciclos de reloj requeridos para transmitir datos es proporcional a la posición del periférico en la daisy chain.

En el siguiente diagrama, considerando un sistema de 8 bits, se requieren 24 ciclos de reloj para que los datos estén disponibles en el 3er periférico, comparado con solo ocho pulsos en modo SPI regular.

# Modo daisy-chain



# Modo daisy-chain

El siguiente diagrama muestra los ciclos de reloj y datos propagándose en la daisy chain.

El modo daisy chain no necesariamente es soportado por todos los periféricos SPI.

