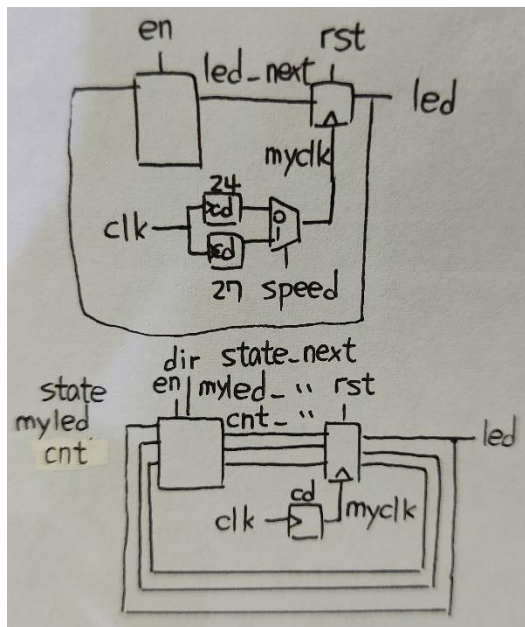


Lab 3

學號: 109062318

姓名: 簡弘哲

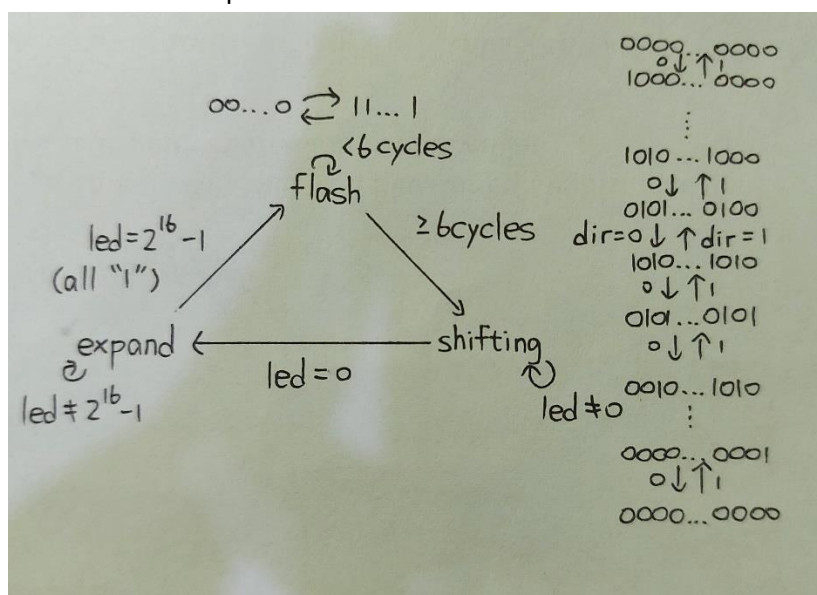
1. 實作過程



上方部分為 3-1 下方是 3-2，兩者皆由 combinational block 與 sequential block 組成，也用了類似的方法，將 clk 除頻後接上 flipflop。

3-1 由 combinational block 決定下一個燈的狀態。

3-2 用 cnt 記錄在 flashing mode 已經數了幾個 cycle，state 記錄目前是位在哪個 state。Flash 可以用~將每個 bit 反轉，shifting 看不出有什麼規律只好條列所有可能，expanding,shrinking 有觀察出規律，利用&、|、<<、>>就可以推出下一個 state。



State diagram 主要分 3 個 state(flash,shift,expand)，在 flash 跟 shift 中又分其中的小 state，至於 expand 我有觀察出公式 $\text{expand:next} = (\text{now} \ll 1) | (\text{now} \gg 1)$ ，shrink:將 expand 的|換成&，但 shift

沒有觀察出甚麼東西所以就暴力列舉所有 state，根據 dir 決定下一個 state，而 flash 只是兩個 state 之間的互換。

2. 學到的東西與遇到的困難

3-1 一開始不知道要怎麼把除頻後的 clk 接進 module 裡，後來想到可以自己宣告一個 myclk 以及兩個 clock divider，看 speed 是多少就把 myclk 接到其中一個 clock divider 的 output 上。

3-2 在 implementation 的時候一直跑不起來，到討論區上發問以及自己 google 解決辦法，跟教授的回覆差不多，只是我不知道該怎麼把教授回覆的那一段 code 加進 xdc file 裡，後來仔細檢查 code 發現有一處的寫法會造成 latch，把它改善之後就可以 implement 了。

3. 想對老師或助教說的話

助教與教授在討論區的回答都很有耐心

每次做 lab 時間壓力有點大以及會遇到一些奇怪的 bug