山东大学 计算机科学与技术 学院

计算机组成与设计 课程实验报告

|  |  |  |  |
| --- | --- | --- | --- |
| 学号：202300130120 | 姓名： 李上一 | | 班级： 23.1 |
| 实验题目： | | | |
| 实验学时：2 | | 实验日期： | |
| 实验目的：  学会并且掌握采用传送方式实现二进制数的移位电路 | | | |
| 实验软件和硬件环境：  软件环境：  Vivado软件、FPGA实验平台  硬件环境：  1.实验室台式机  2.FPGA服务器，PYNQ-Z2开发板 | | | |
| 实验原理和方法： | | | |
| 实验步骤：  （1）创建工程：打开本地安装的Vivado 2022.2，新建项目，选择pynq-z2器件。  fig:  （2）添加实验环境：进入FPGA在线实验环境，点击右上角项目材料下载实验源代码和希冀ip核到本地并解压。  fig:   1. 在Vivado项目中，点击Settings→IP→Repository，将上一步解压后的ip\_repo文件夹的位置添加进IP搜索目录。   fig:   1. 点击Sources窗口中的+，选择 Add or create design sources → Next → Add File, 添加实验源代码文件。   fig:   1. 点击Create Block Design创建一个新的顶层设计，随后点击添加IP核按钮，添加cg\_fpga IP.   fig:   1. 在Sources窗口下的Design sources中，根据[实验任务](#X235b964e49820cd75bed49e483d9561e9ff1263)的电路图拖拽相应模块，完成原理图的输入。 2. 右击Sources下顶层设计图标→Create HDL Wrapper，待Wrapper正确生成后，点击左下方Generate Bitstream，开始综合并生成bit文件。注意：综合前wrapper模块应被设置为顶层（加粗表示），若自动设置错误，需右击wrapper图标点击Set as Top手动设置。   fig:  （8）通过 FPGA 云实验平台，可在线分配远程 FPGA 硬件开发板。首先点击 connect 按钮，然后在下拉菜单中选择任意空闲的开发板，并点击Choose File中选择上一步生成的 \*.bit 文件，后点击 send，即可将本地bit文件烧写至希冀远程FPGA.  高电平时可以看到，发光管分别显示T1、T2、T3、T4的输出电平，将实验过程和实验结果写进实验报告。    在LM！@##！@！#￥！￥@@#￥#%￥#￥%#￥分析其正确性。  首先！@##！@！#￥！￥@@#￥#%￥#￥%#￥: C:\Users\dell\Documents\Tencent Files\1900988738\FileRecv\MobileFile\IMG_20190401_115831.jpg  下面是LM, ！@##！@！#￥！￥@@#￥#%￥#￥%#￥的情况:  C:\Users\dell\Documents\Tencent Files\1900988738\FileRecv\MobileFile\IMG_20190401_115831.jpg  还有RM，右移！@##！@！#￥！￥@@#￥#%￥#￥%#￥的情况： C:\Users\dell\Documents\Tencent Files\1900988738\FileRecv\MobileFile\IMG_20190401_115831.jpg | | | |
| 结论分析与体会：  这次的实验让我对于移码有了一个深入的理解。同时！@##！@！#￥！￥@@#￥#%￥#￥%#￥ | | | |
| 就！@##！@！#￥！￥@@#￥#%￥#￥%#￥处理的：  译码器！@##！@！#￥！￥@@#￥#%￥#￥%#￥出错 | | | |