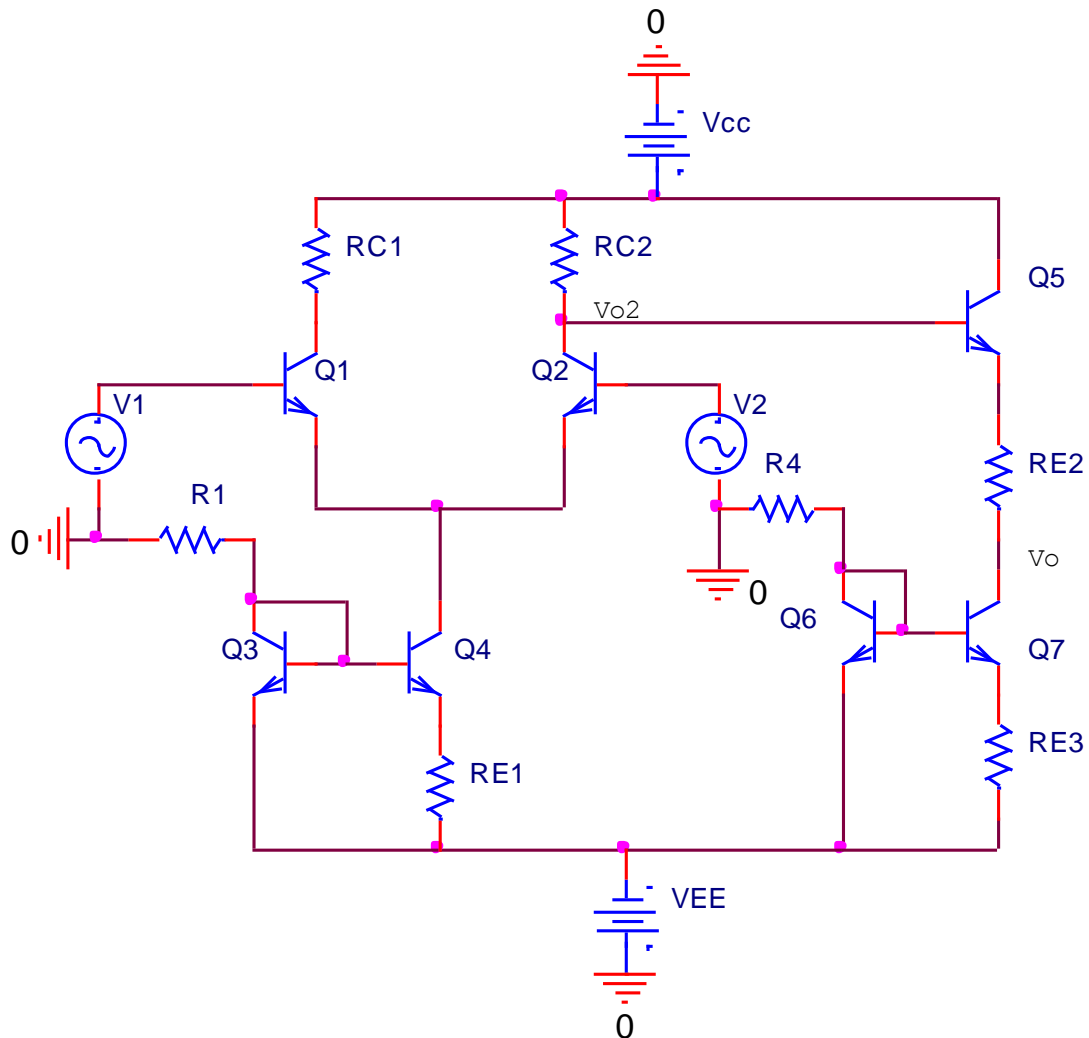


PONTIFICIA UNIVERSIDAD JAVERIANA CALI
PROGRAMA DE INGENIERÍA ELECTRÓNICA
PARCIAL No 4- Electrónica Análoga
Profesor: Ing. Hernán Darío Vargas Cardona PhD

Para el siguiente amplificador diferencial con polarización activa:



1. Seleccione una ganancia en modo diferencial A_{md} , un CMRR (en dB) y un voltaje DC en la salida V_o del desplazador de nivel (nodo que une RE2 y el colector de Q7). Diseñe el amplificador de la figura de modo que se cumplan los parámetros seleccionados.

NOTA: Los valores de diseño que escojan para la ganancia diferencial y CMRR (en dB) deben ser enteros múltiplos de 10 (i.e. 10, 20, 30, 40, 50, etc), y los del voltaje DC deben ser enteros (i.e. 0, 1, 2, 3, 4, 5, etc), es decir sin decimales. El

Beta de los transistores, el V_{CC} y V_{EE} también son de libre elección. Un ejemplo de parámetros de diseño sería $A_{md} = -40$, $CMRR = 50\text{dB}$, un nivel DC a la salida V_o de 2v, $\beta = 256$, $V_{CC} = 15\text{v}$, $V_{EE} = -15\text{v}$. La probabilidad que dos estudiantes tengan los mismos parámetros de diseño es muy baja, por lo tanto, dudaré seriamente de parciales iguales.

2. a). Realizar el análisis completo del amplificador diseñado en el punto 1. Dicho análisis debe incluir ganancias, CMRR en veces y en dB, los valores de corriente de las fuentes con sus impedancias de salida y el nivel de DC tanto a la salida del diferencial V_{o2} como en la salida del desplazador V_o .

b). Dibujar la forma de onda de la salida V_o en un plano cartesiano correctamente rotulado, cuando:

$$v_1 = 15\sin(2\pi t) \text{ mv}, \text{ y } v_2 = -11\sin(2\pi t) \text{ mv. Donde:}$$

$$v_d = v_1 - v_2 \text{ y } v_c = \frac{v_1 + v_2}{2}.$$

Para la fuente de corriente Widlar se aconseja un valor R_E entre 7 y 10 ohmios para equilibrar las corrientes, además:

$$I = \frac{V_{CC} - V_{BE}}{R}$$

$$R_{out} = r_o \left(1 + \frac{R_E || r_\pi}{r_e} \right)$$

$$r_o = \frac{V_A}{I}$$

En este caso asuma $V_A = 0.95 * V_{CC}$.