Utilizare VHDL

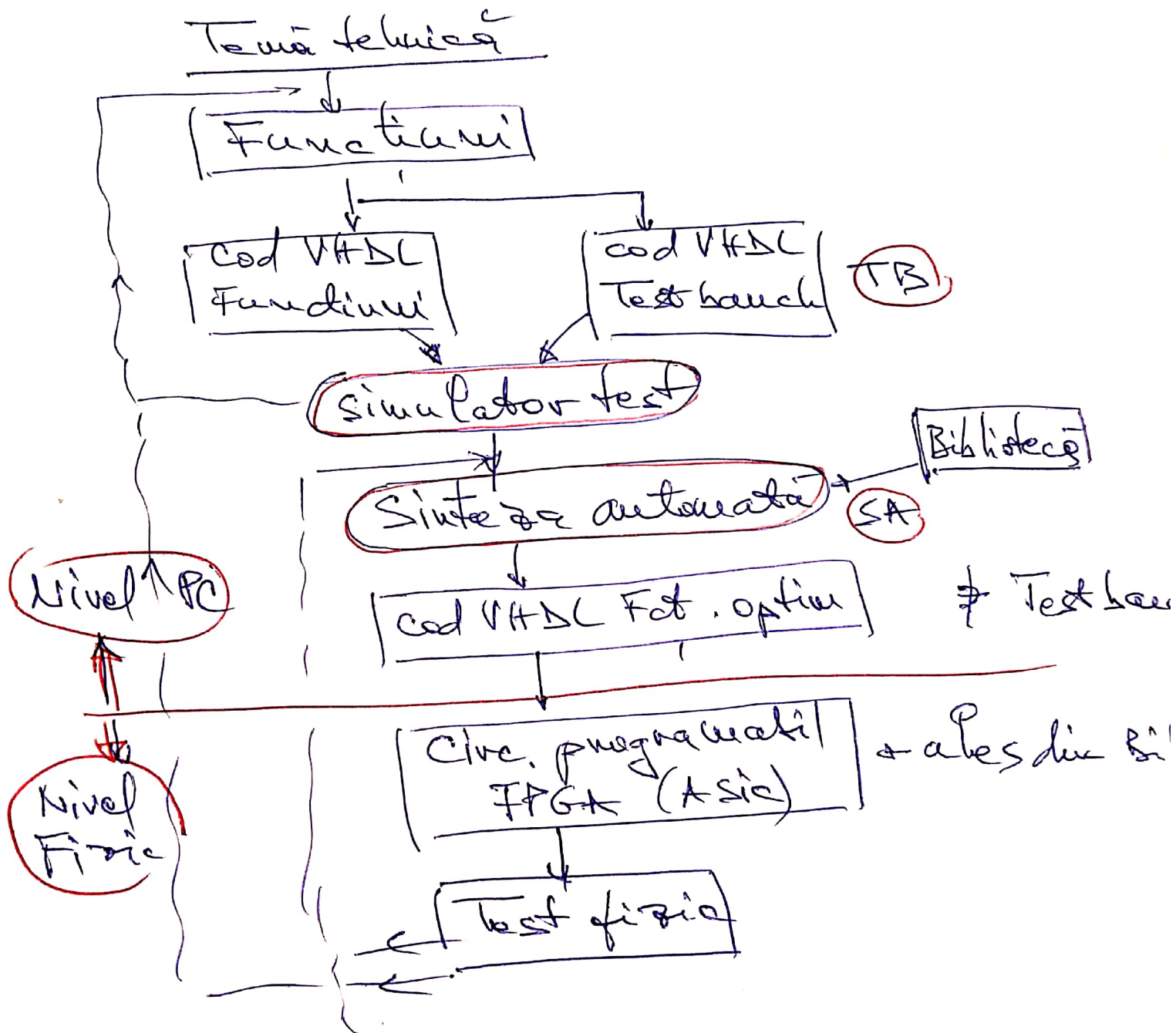## Temă tehnică

VHDL

V = Very high speed integrated circuit
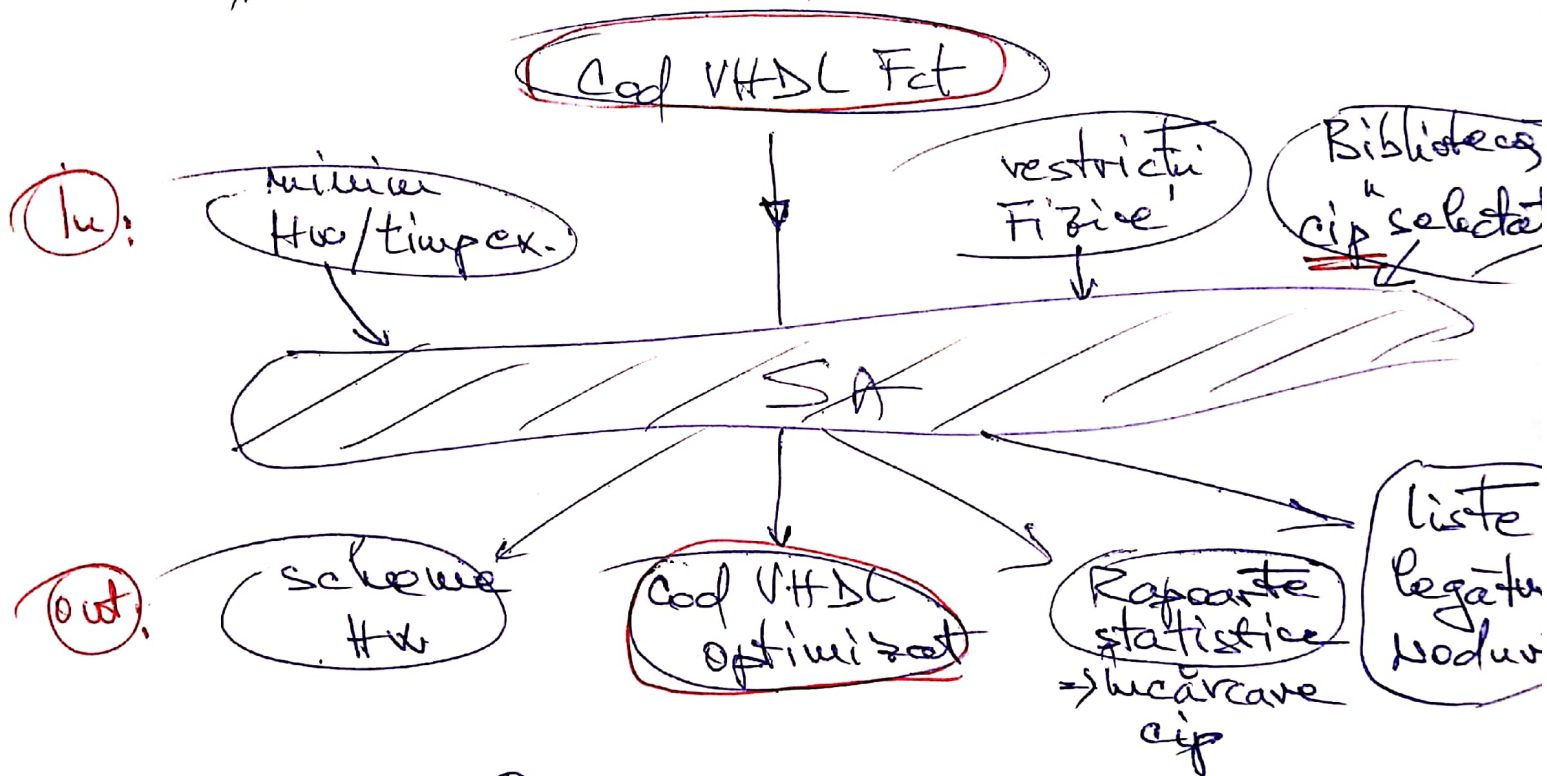HDL — Hardware Description Language

FPGA — Field Programable Gate Array

ASIC — Application Specific integrated Circui

Simulator

- test funcționare logică pe PC
- set osciloscoape pt. variabile ≠: In, Out, state
- Testare: compar perechi (In, Out) < ideale / rezultat
  → Cunosc funcționarea
  ⇒ scriu TB ... ⇒ stimuli (In) pt. circ.

Sinteza automată (SA)

Cod VHDL Fct

In: Minimu Hw/timp ex.   restricții fizice   Biblioteca "cip selectat"

SA

Out: schema Hw   Cod VHDL optimizat   Rapoarte statistice →încărcare cip   liste legătu Nodur

Resurse f. puternice VHDL

- Simulator, Sinteză automată (sist. expert)
- Proiectare Hw, Testare, Simulare → PC
  VHDL | • limbaj nivel înalt, abstract, funcțiun
  Hw | • ierarhizat, ("cărămiză → blocuri → ...
       | • biblioteci ↑
  • rapid | ⇒ Hw complex, fiabil, ↓ cip,
  (μ × ms) | • timp proiectare, testare, realizare ↓↓↓