

Fig. 1. Arquitectura del microprocesador multiciclo.

d. FORMATO DE INSTRUCCIONES

La sintaxis de las instrucciones se muestra en la figura 2, donde el nemotécnico representa el código de operación de la instrucción, la fuente donde se toman y el destino el lugar donde se almacenan los datos, todos los campos son de 16 bits, fuente y destino son opcionales.

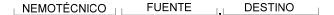


Fig. 2. Sintaxis de las instrucciones.

Cada código de operación se divide en tres partes: ID, DID y DIF, los bits asignados a cada parte se muestran en la tabla 1.

Tabla 1. Modos de direccionamiento.

15	8	7	4	3	0
ID		DID		DIF	

2

FORMATO DE LA UNIDAD DE CONTROL

La unidad de control sigue el modelo de Moore en la decodificación del código de operación de las instrucciones. En la figura 3 se muestra esta unidad, esta implementación permite manejar gran cantidad de estados de una forma optima y es de fácil expansión.

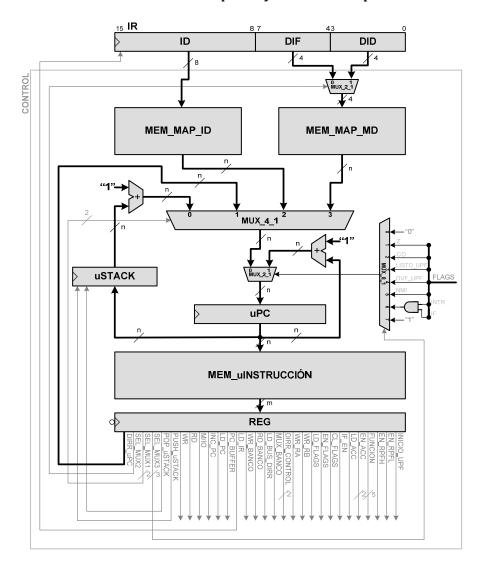


Fig. 2. Unidad de control.

Conjunto de instrucciones.

Instrucción	Función	
Aritméticas		
ADD	Suma con acarreo	
SUB	Resta con acarreo	
MULT	Multiplicación	
DIV	División	
ROOT	Raíz enésima	
POW	Potencia enésima	
LOW	Logaritmo en base dos	
ALOG	Antilogaritmo en base dos	
MAC	Multiplica, suma y acumula	
Movimiento de datos		
MOV	Mueve de un destino a una fuente	
STFLAGS	Guarda las banderas	
LDFLAGS	Reestablece las banderas	
CLFLAFS	Borra todas las banderas, las pone en '1'	
Control		
ONIF	Habilita interrupciones mascaradas	
OFIF	Inhabilita interrupciones mascaradas	
JUMP	Salto incondicional	
JZ	Salto si Z es igual a '0'	
JC	Salto si CO es igual a '0'	
RETURN	Regreso después del salto o interrupción	

ste procesador tiene $1\ \%$ en el porcentaje de error en el resultado de las operaciones aritméticas.