

# TI MCU, DSP 및 Xilinx FPGA 프로그래밍 전문가 과정

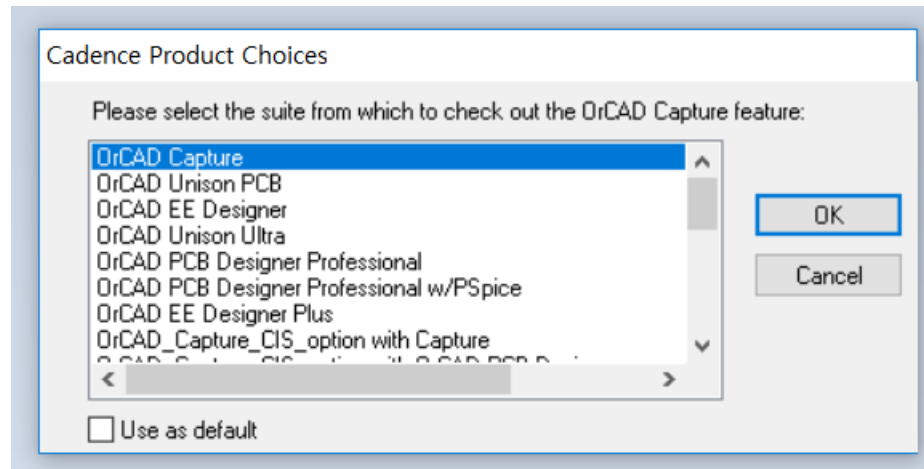
Innova Lee(이상훈)  
gcccompil3r@gmail.com

# **Interlocked with OrCAD & Altium Designer**

# Running OrCAD Capture

OrCAD Capture 를 구동시키도록 한다.

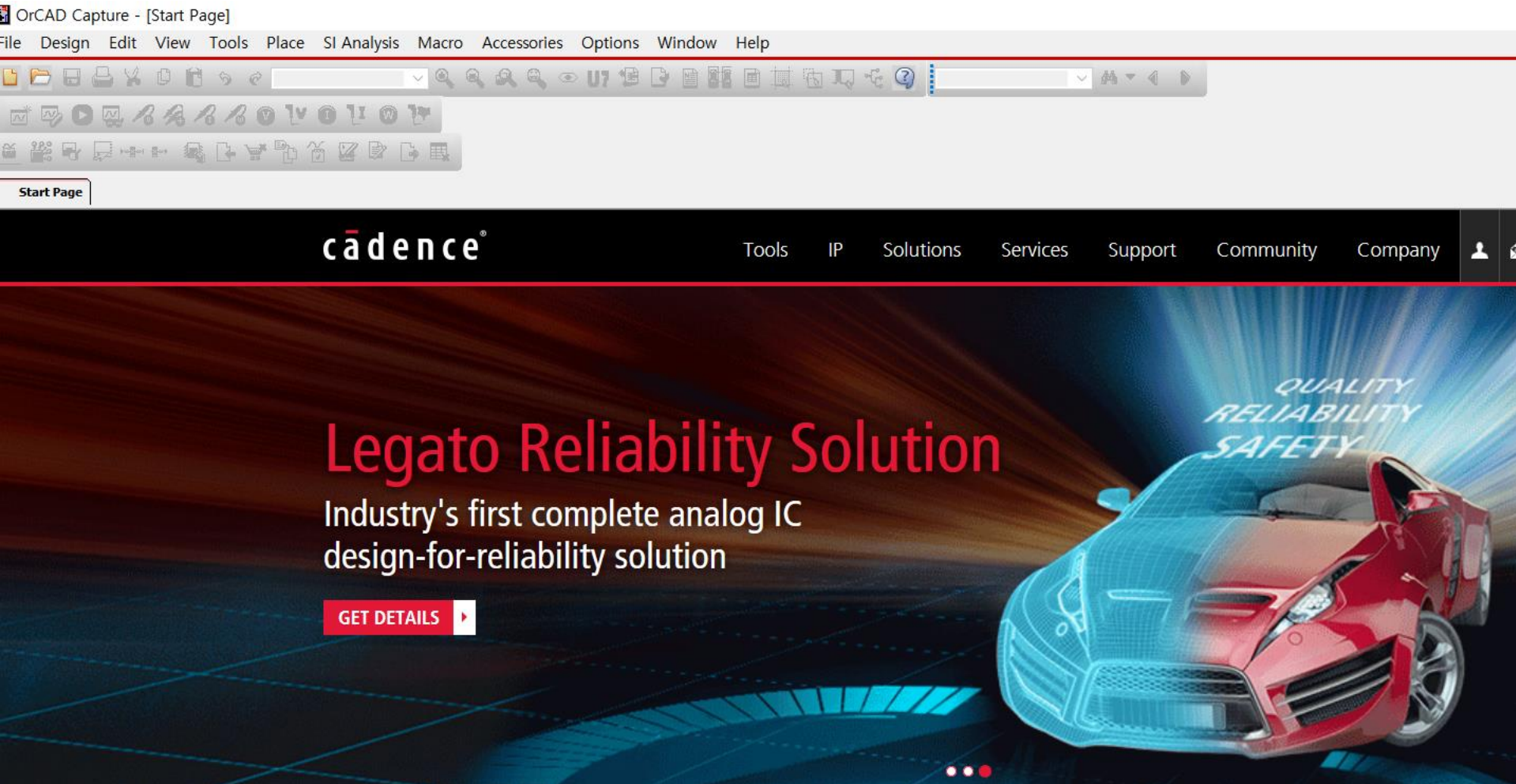
아래와 같이 선택하라는 부분이 나온다.



OrCAD Capture 를 선택하고 OK 를 누른다.

아래와 같이 OrCAD Capture 가 잘 실행된 모습을 볼 수 있다.

이제부터 회로도 스케치를 OrCAD 에 수행하도록 한다.



OrCAD Capture - [Start Page]

File Design Edit View Tools Place SI Analysis Macro Accessories Options Window Help

Start Page

**cādence®**

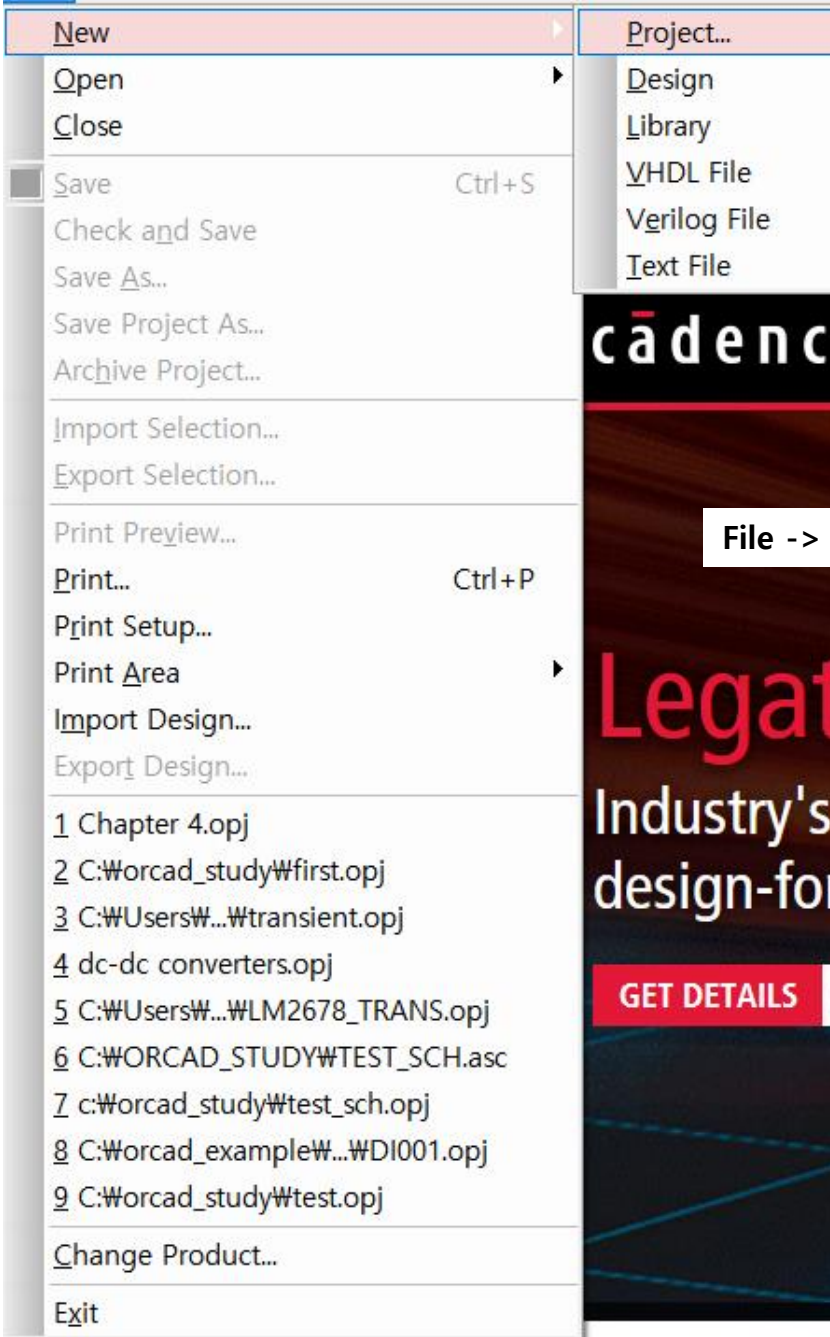
Tools IP Solutions Services Support Community Company

# Legato Reliability Solution

Industry's first complete analog IC design-for-reliability solution

[GET DETAILS](#)

QUALITY  
RELIABILITY  
SAFETY



File -> New -> Project 를 누른다.

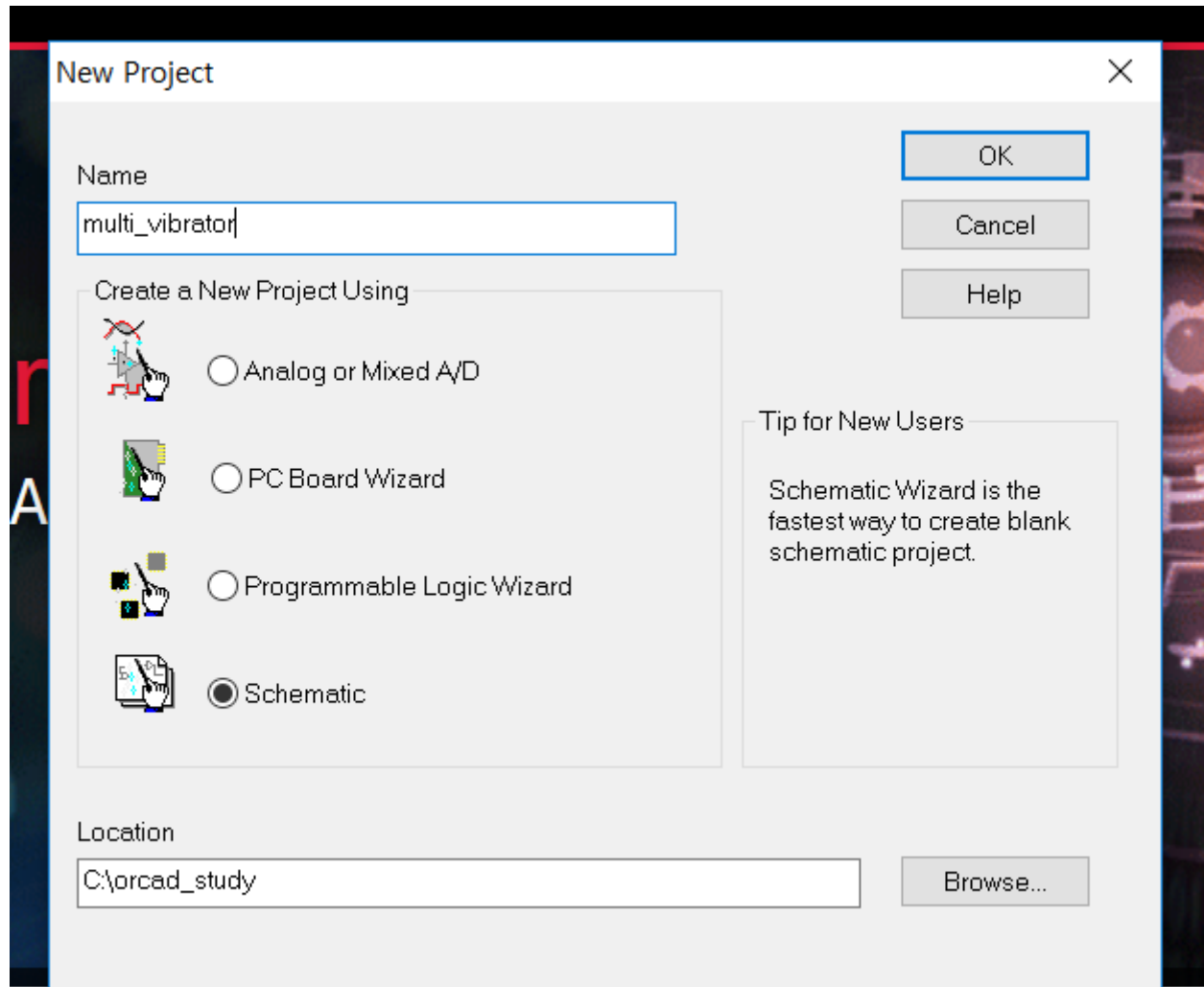
cādence®

To

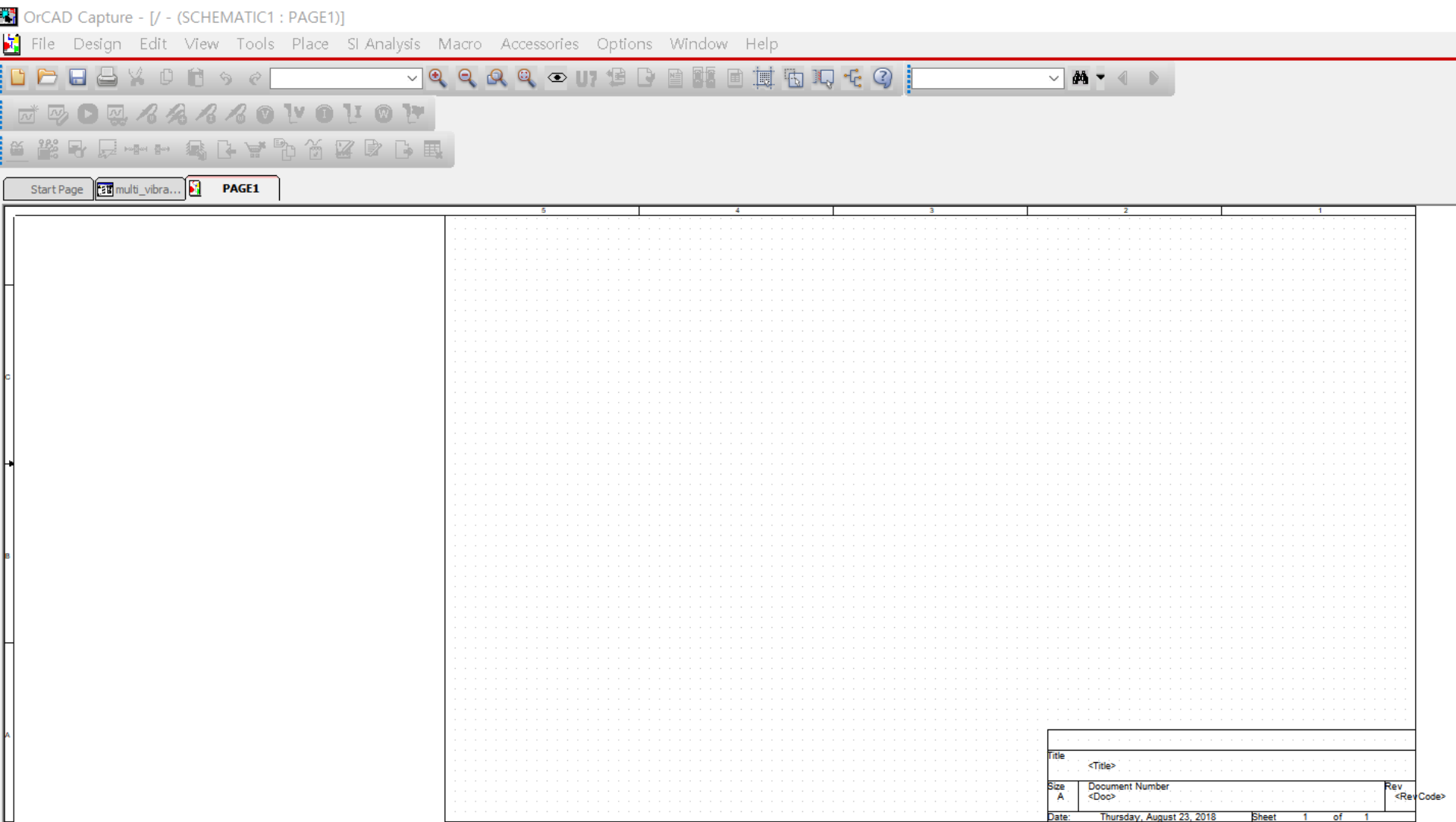
**Legato Reliability**  
Industry's first complete analog  
design-for-reliability solution

GET DETAILS

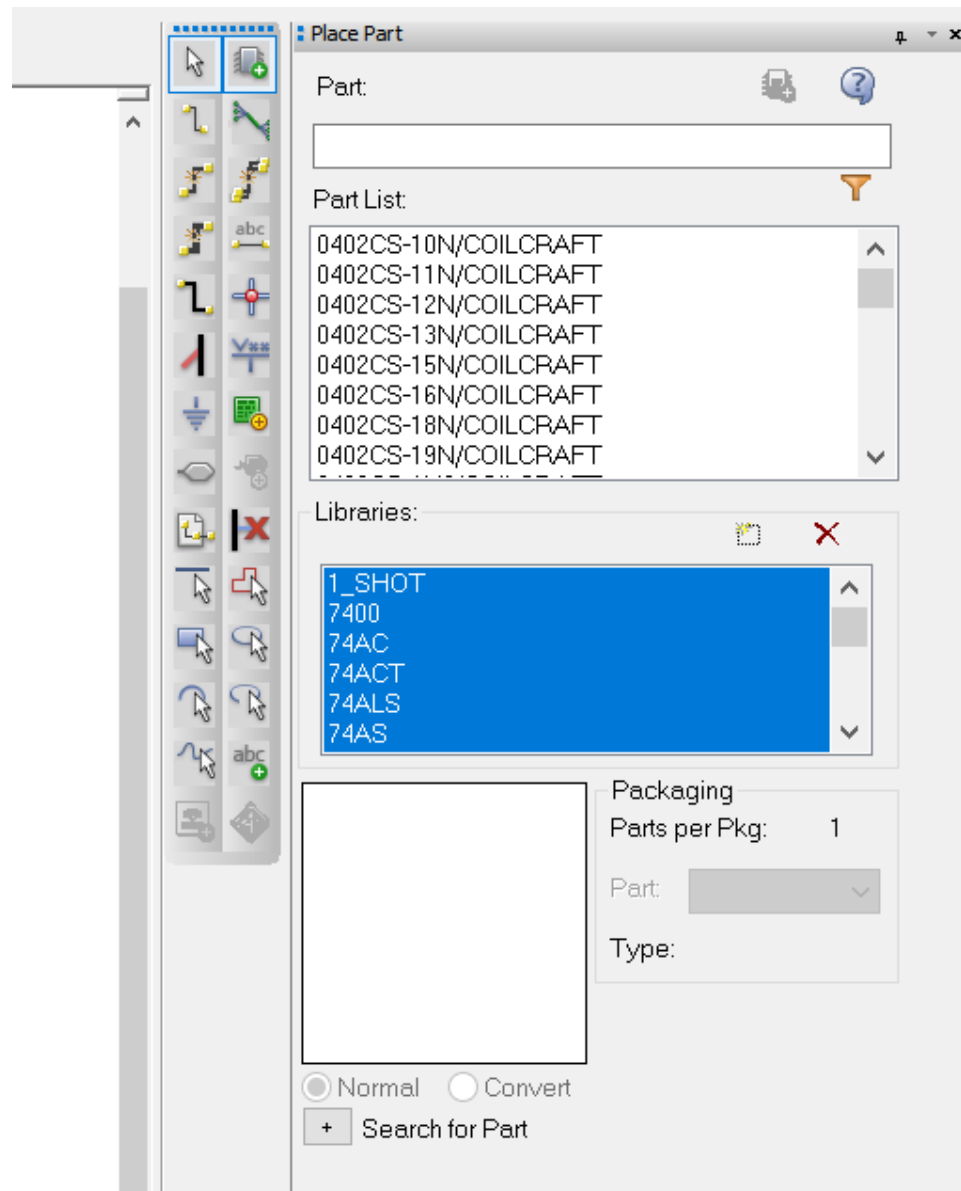
Multi Vibrator 를 만들어보도록 한다.



아래와 같이 Sketch 를 수행할 수 있는 도면이 나타난다.

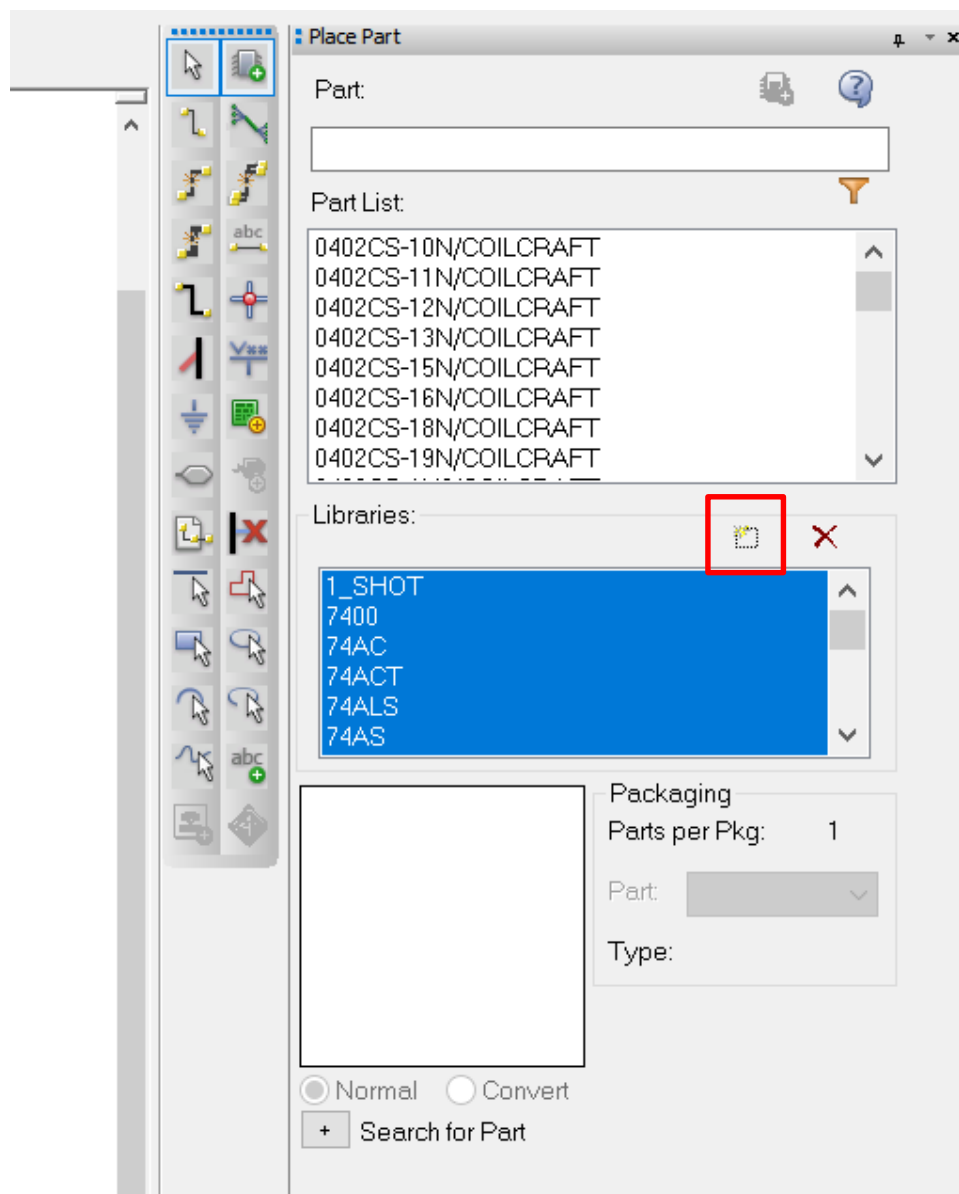


p 버튼을 누르면 일전에 스위치 모드 전원 회로의 4 장 진행에서 체험했던 Place Part 를 볼 수 있다.

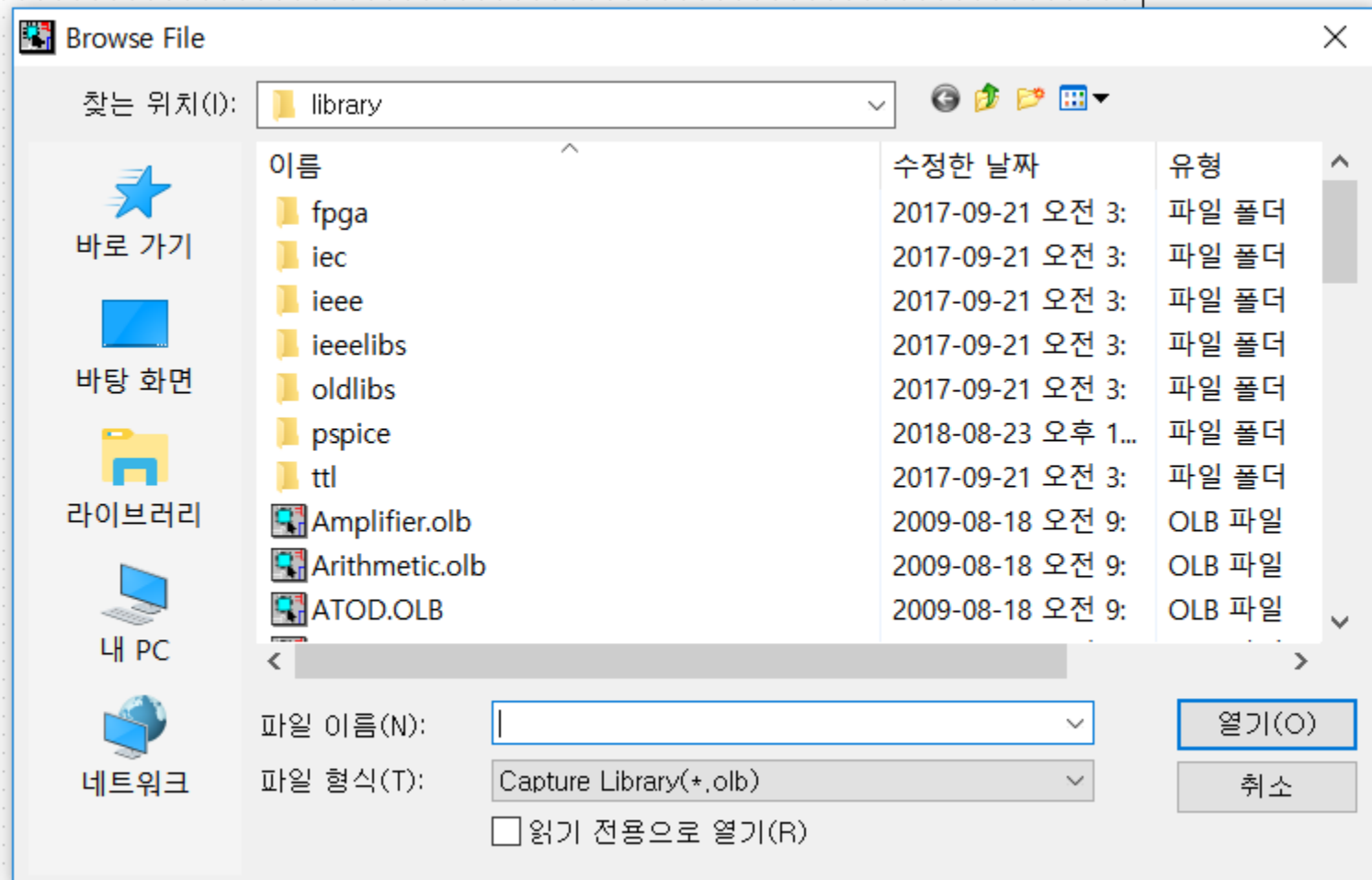




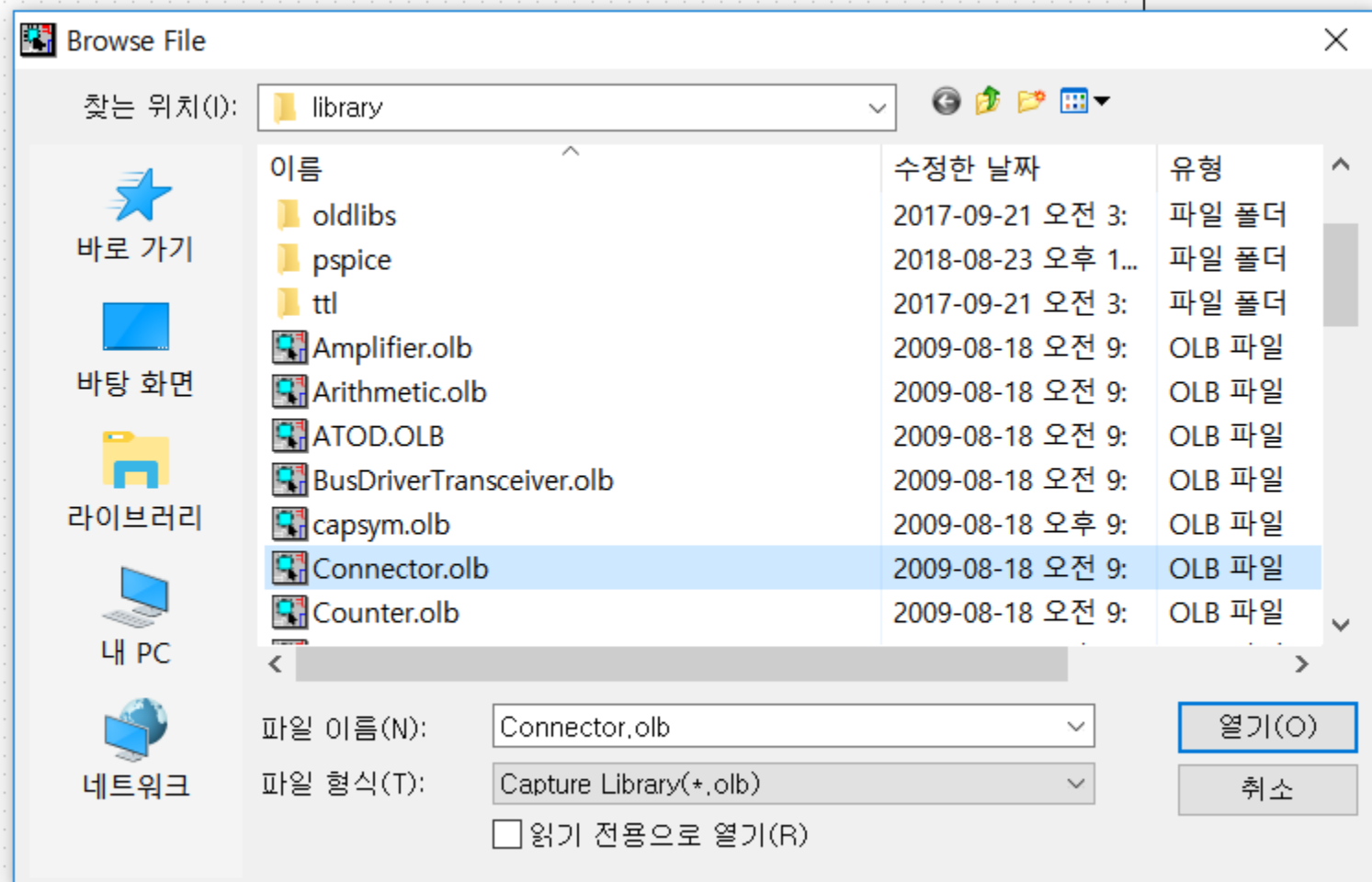
그리고 Libraries 의 네모 표시를 누른다(Add Library 에 해당한다)



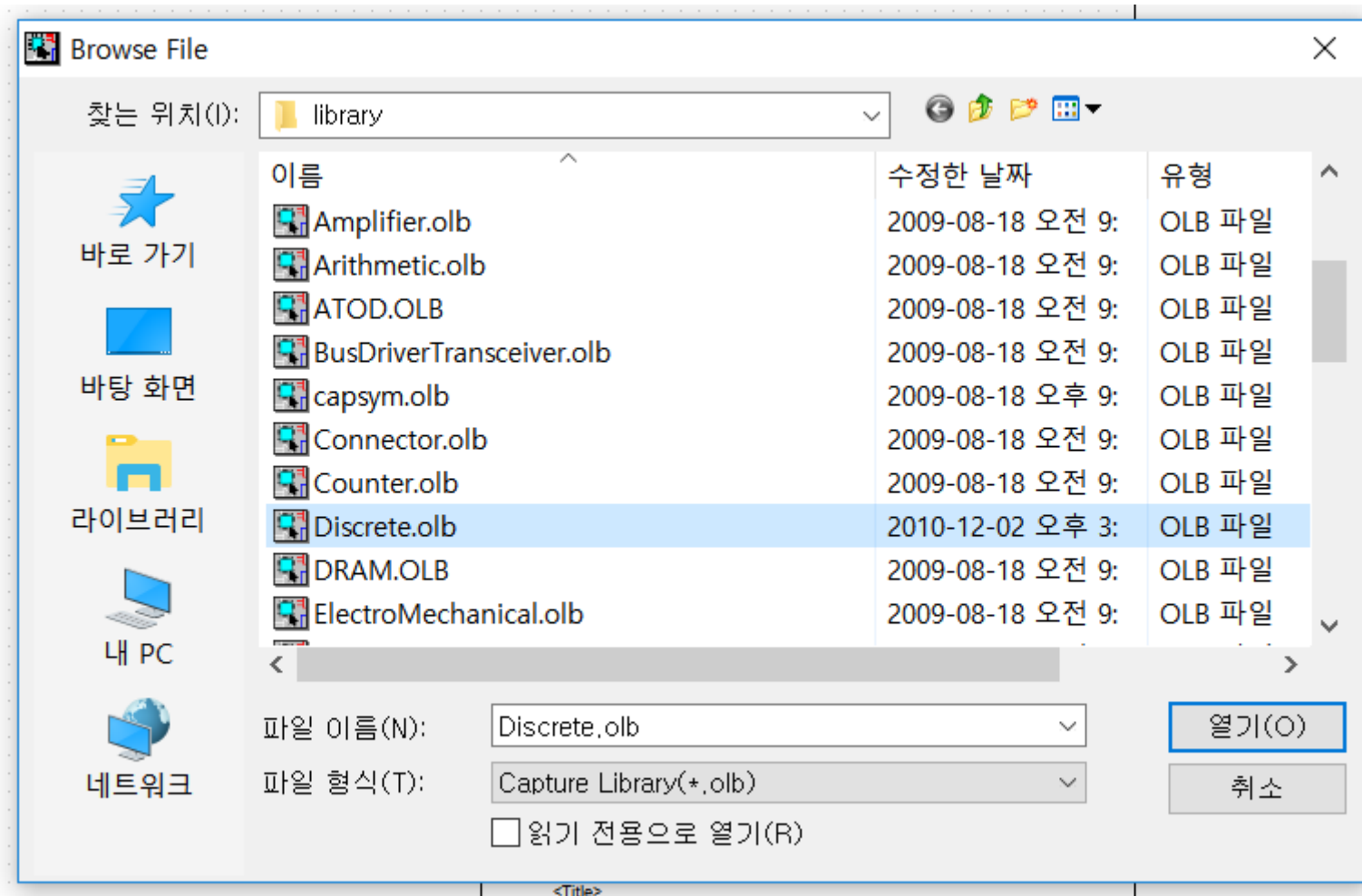
그러면 아래와 같이 Library 에 해당하는 부분들이 나타난다.



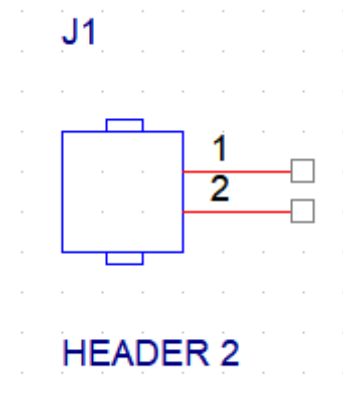
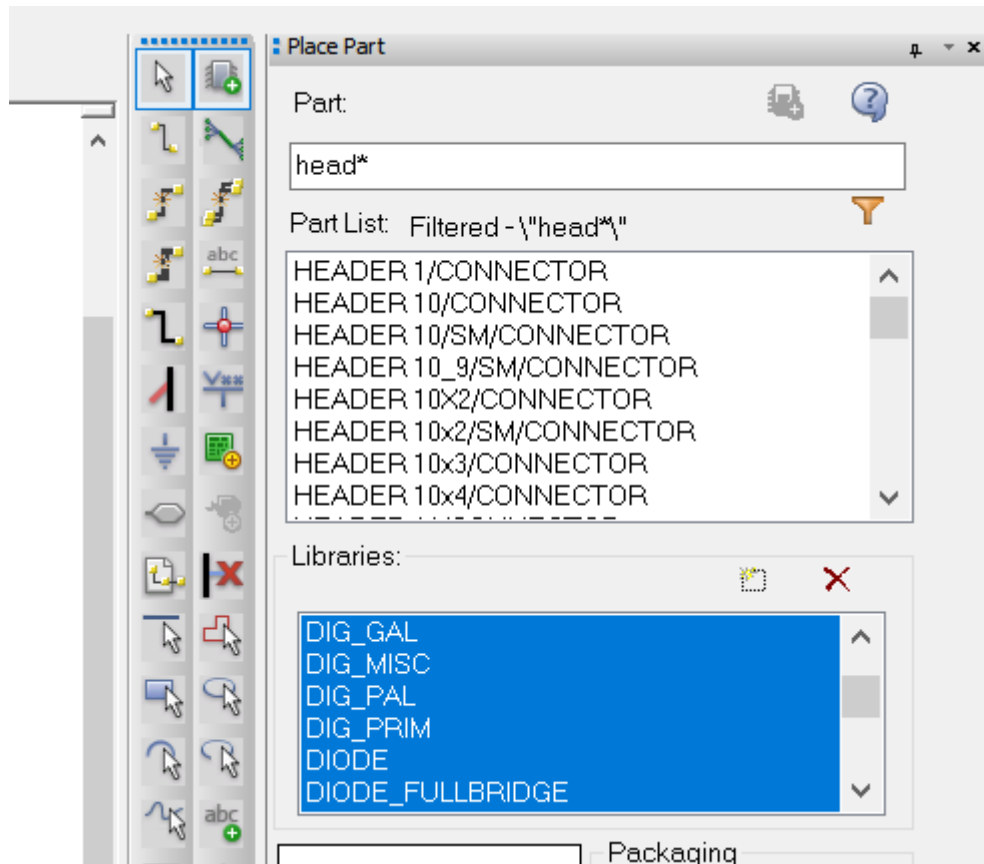
Connector.olb 를 선택한다.



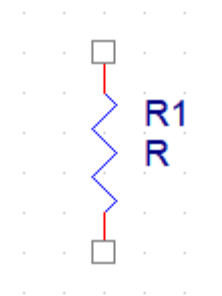
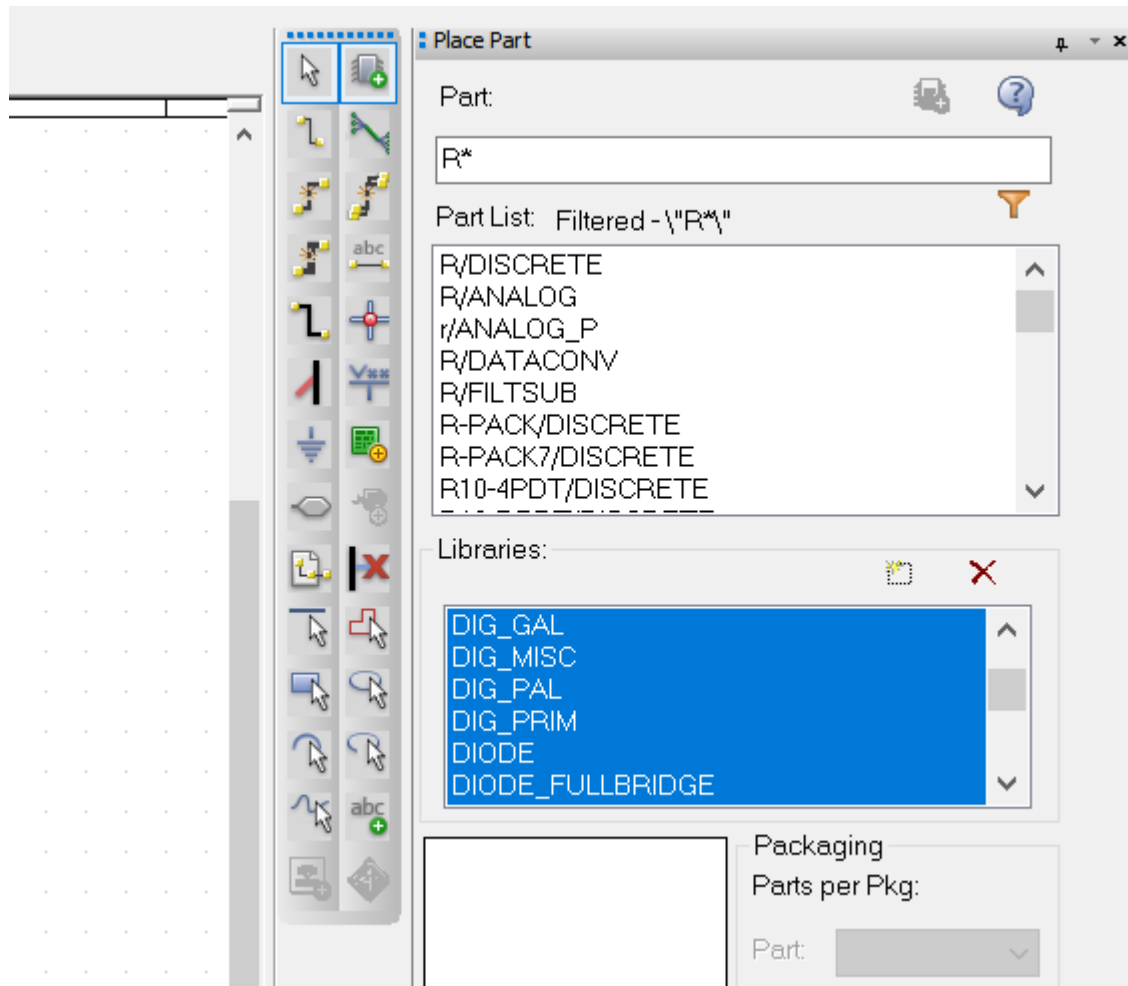
Discrete.olb 를 선택한다.



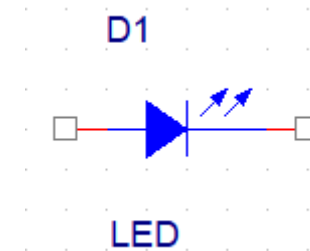
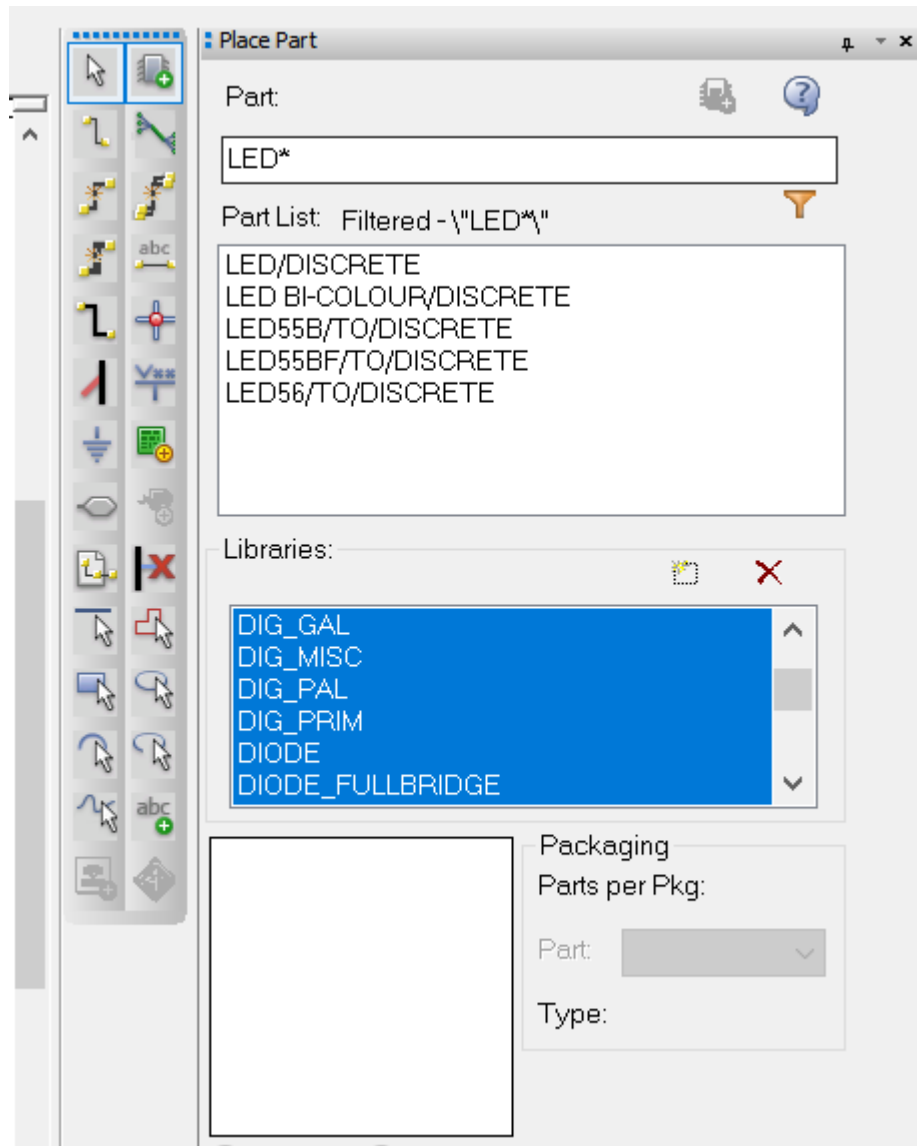
head\* 로 검색을 수행하고 Header 2 를 찾는다.



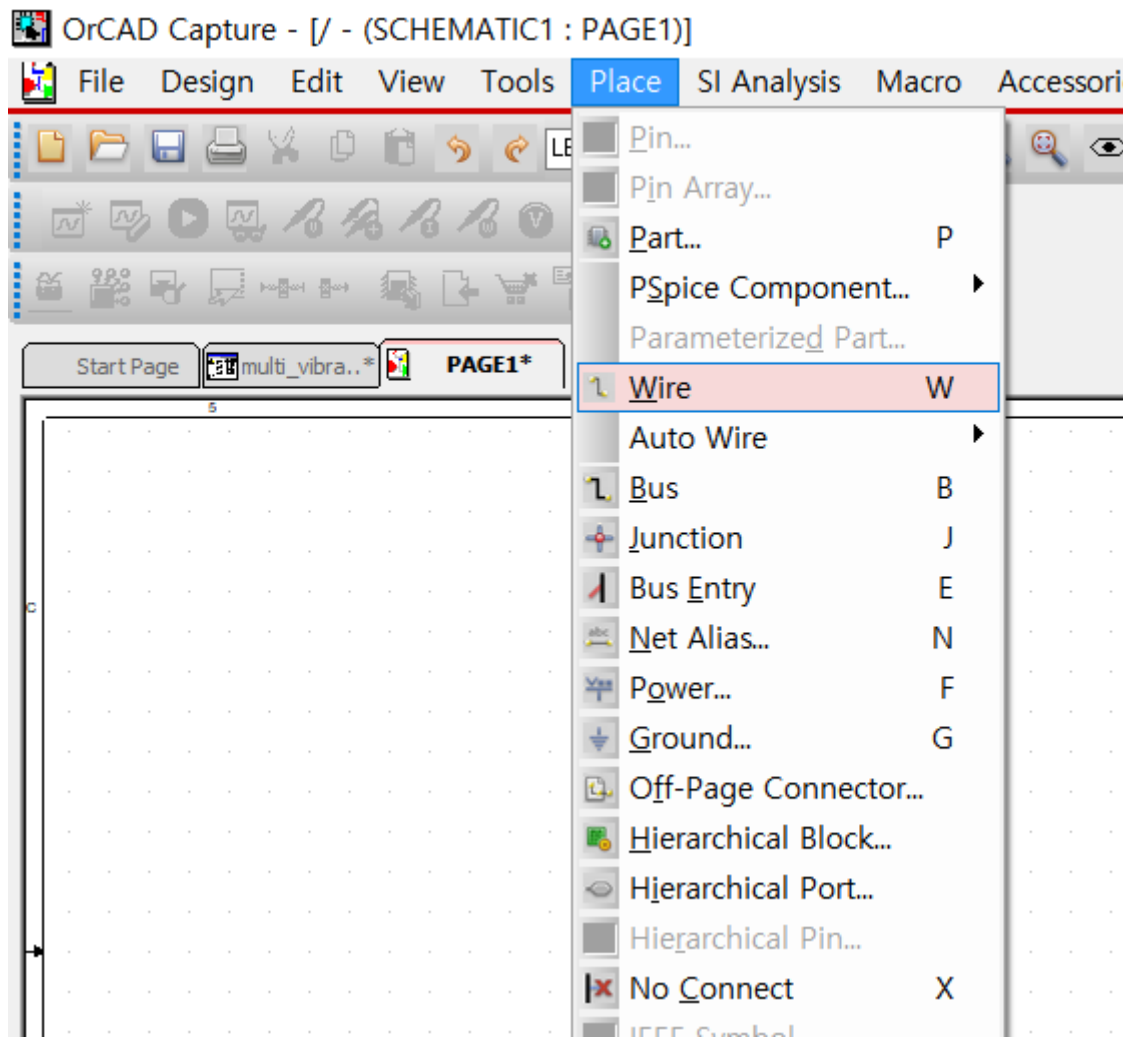
R\* 로 검색을 수행하고 Discrete 를 선택한다.



led\* 로 검색을 수행하고 Discrete 를 선택한다.

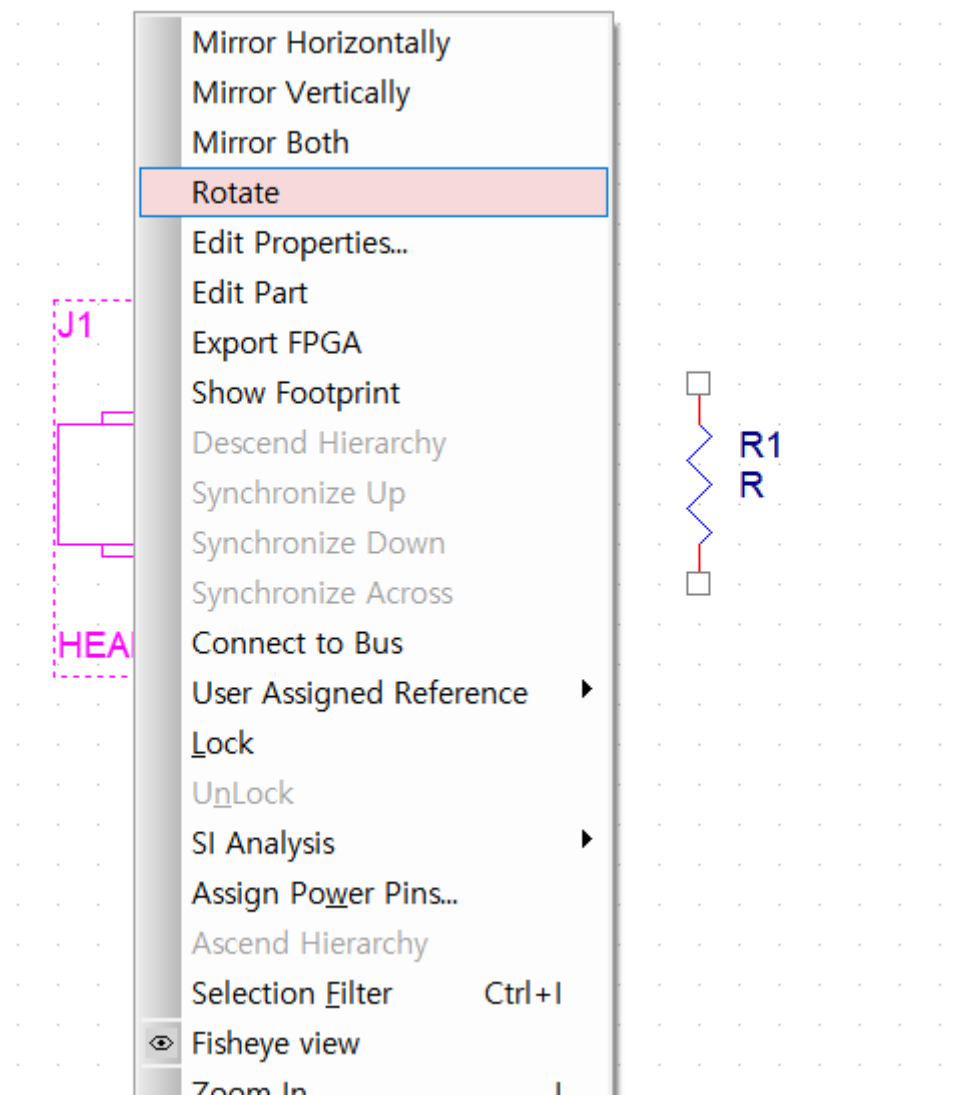


아래와 같이 Place Wire 혹은 w 를 눌러서 배선을 수행하도록 한다.

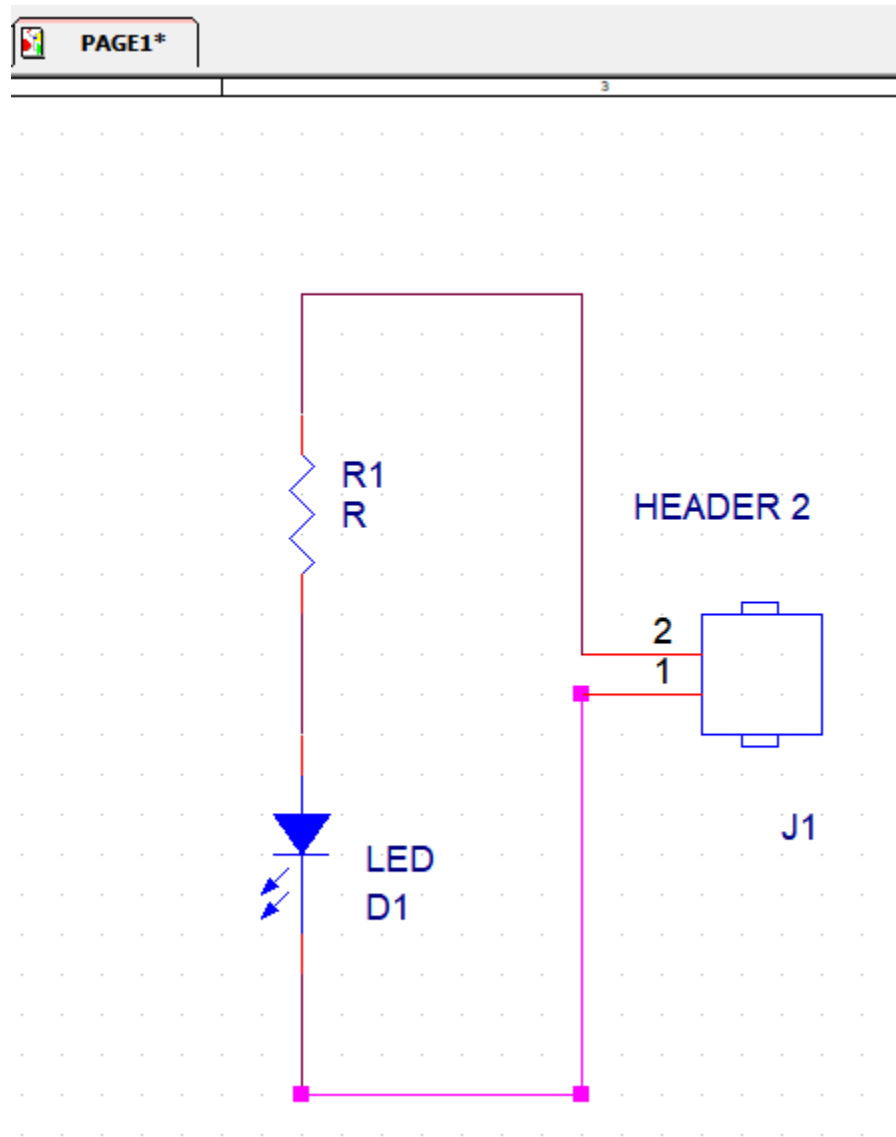




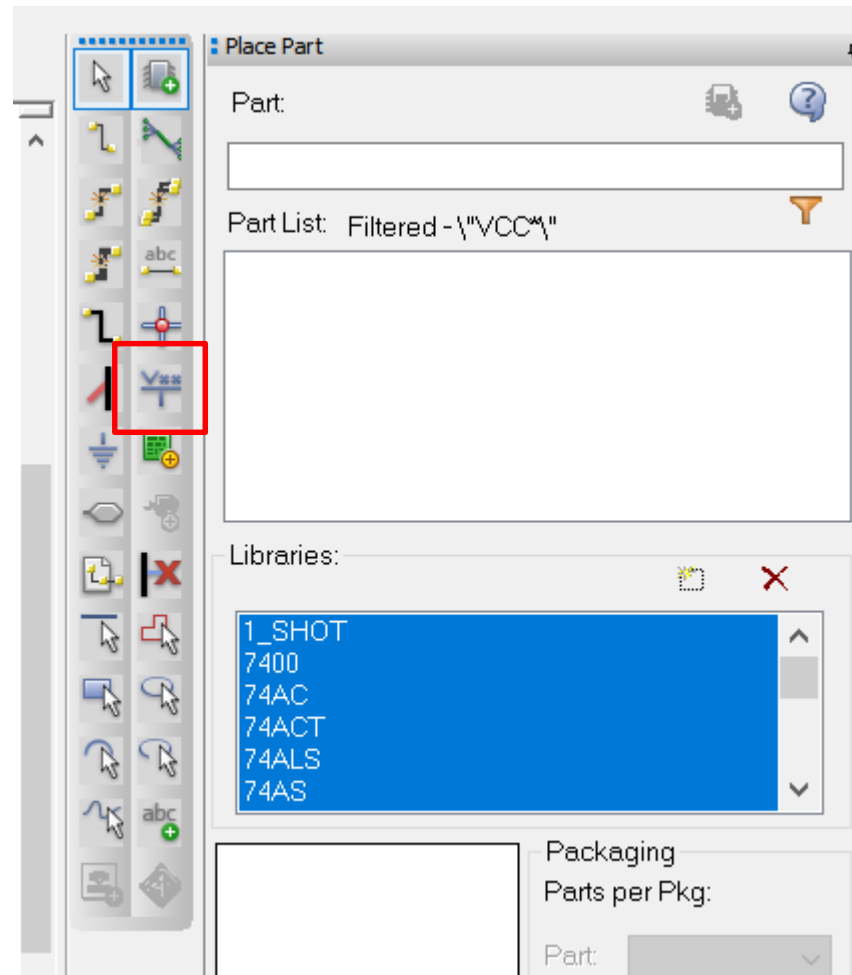
아래와 같이 부품을 선택하고 우클릭으로 회전시킬 수 있다.



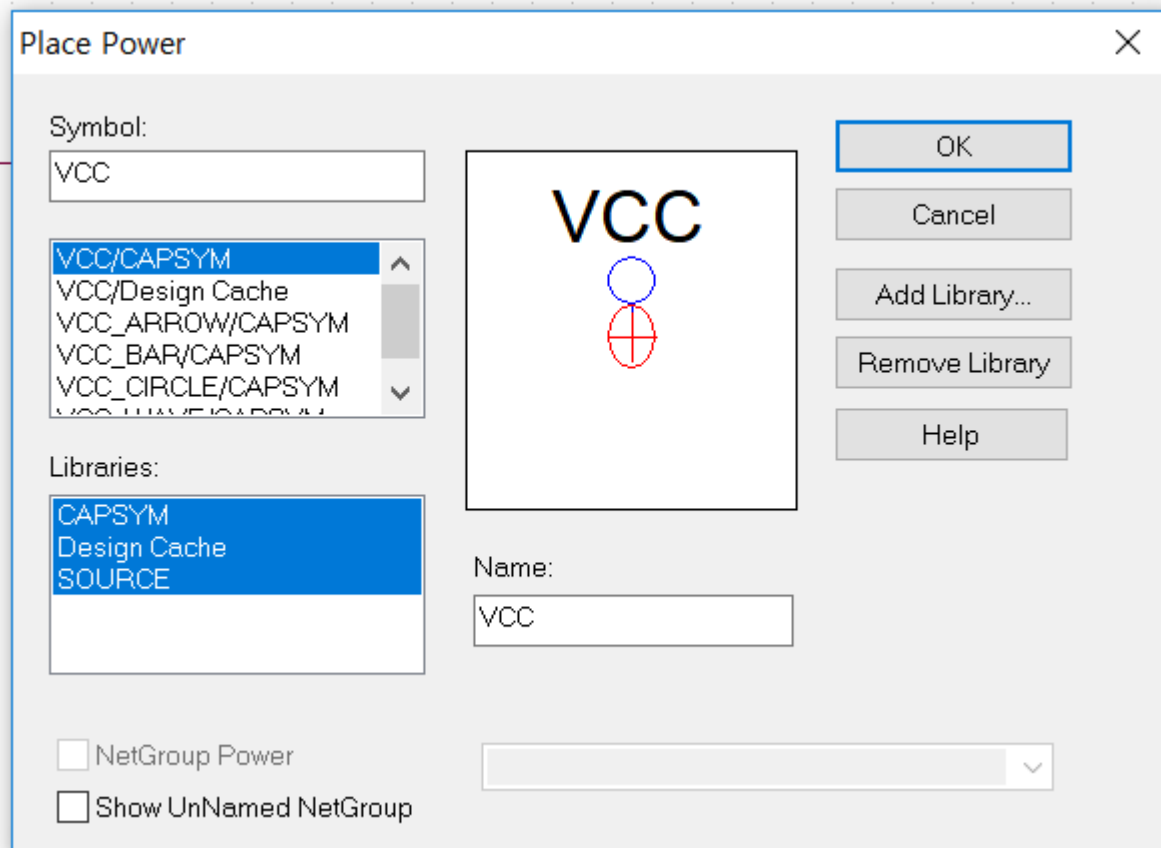
아래와 같이 배선 작업을 완료한다.

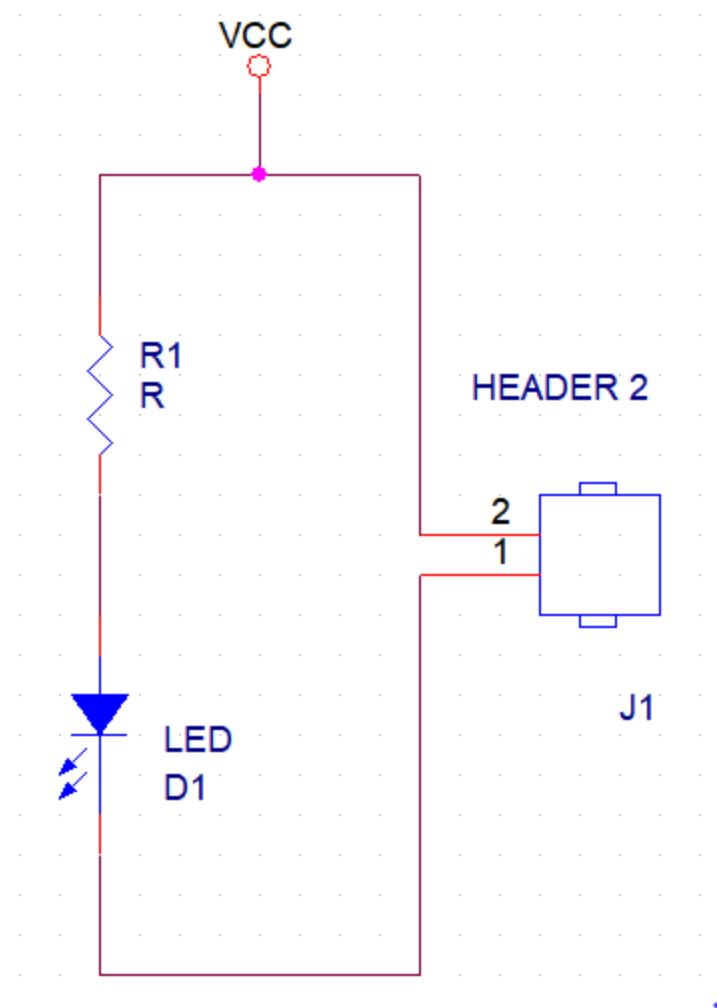


Place Power 버튼을 누른다.

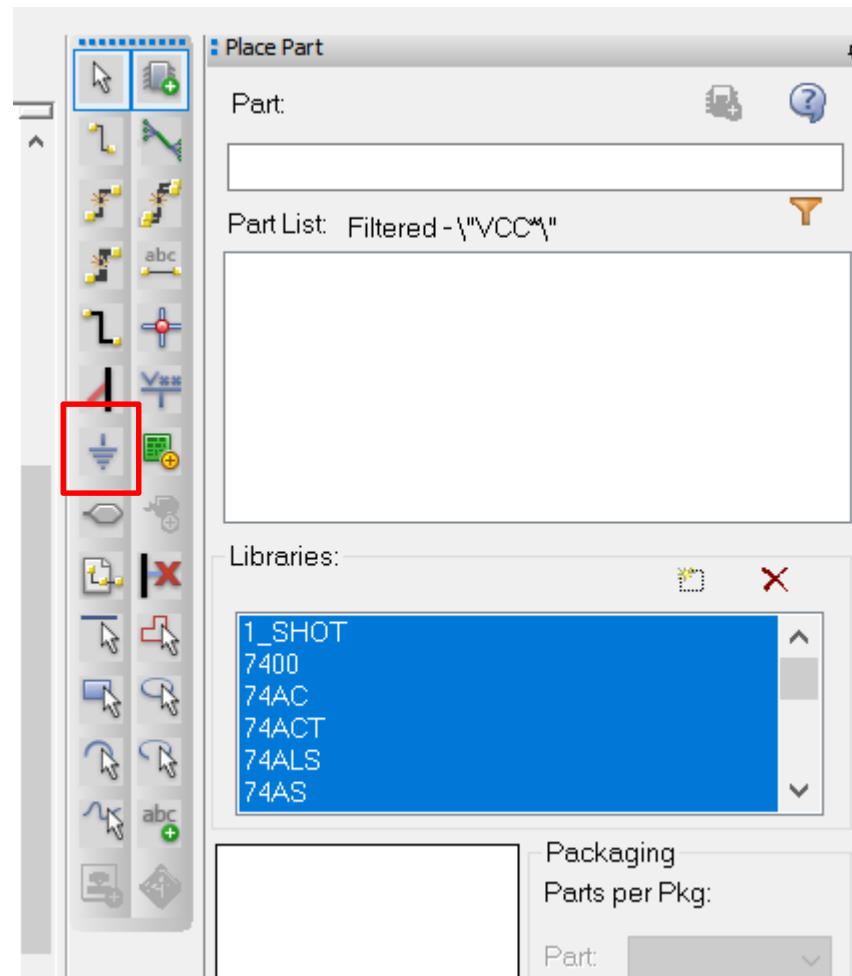


VCC/CAPSYM 를 선택하고 OK 를 누른다.

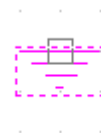
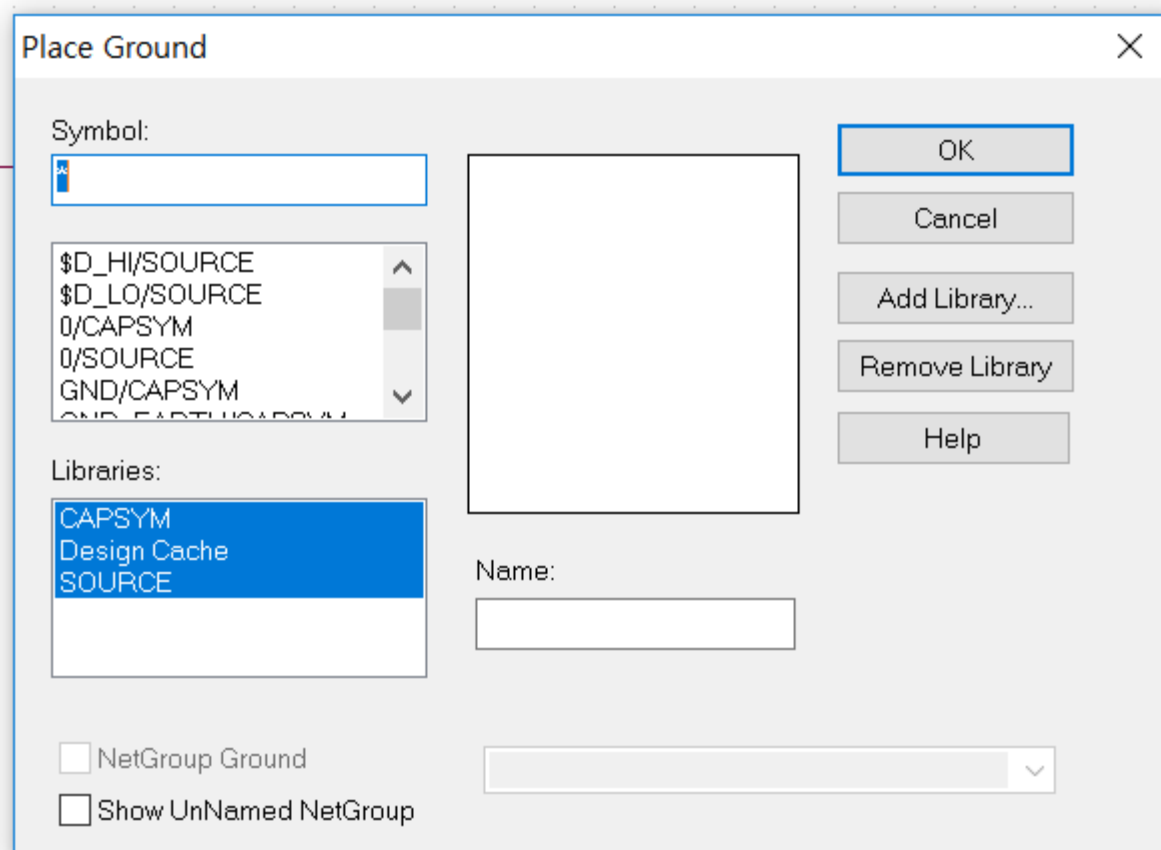


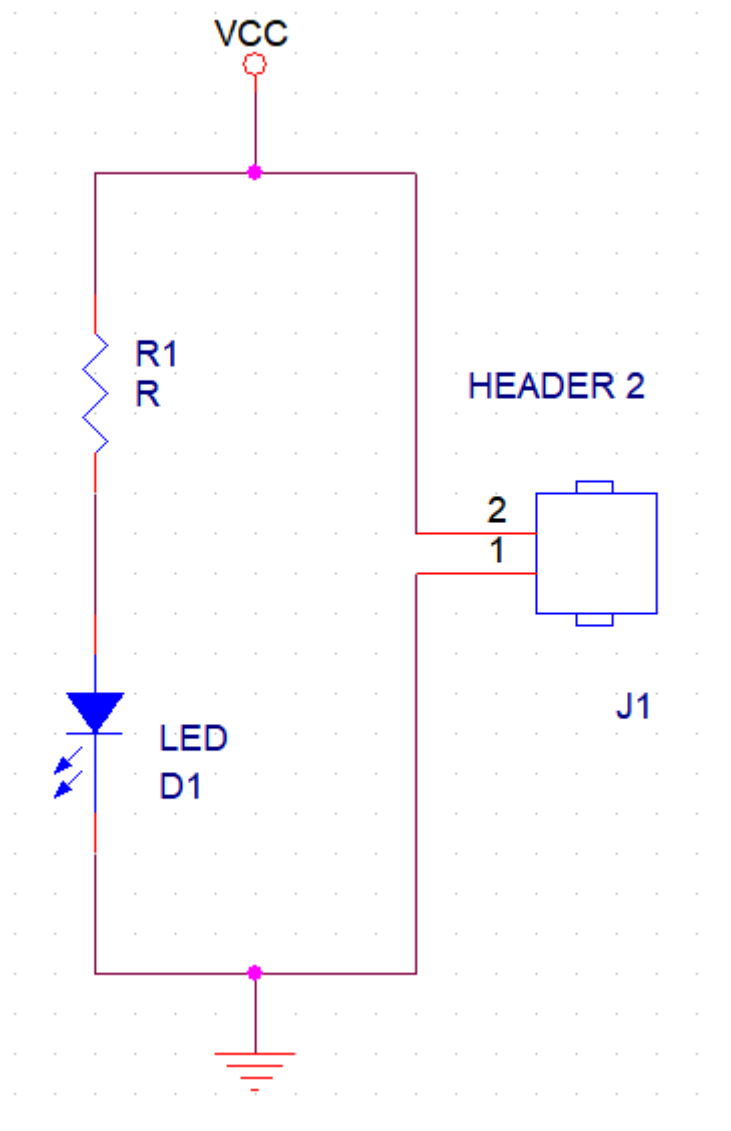


Place Ground 버튼을 누른다.



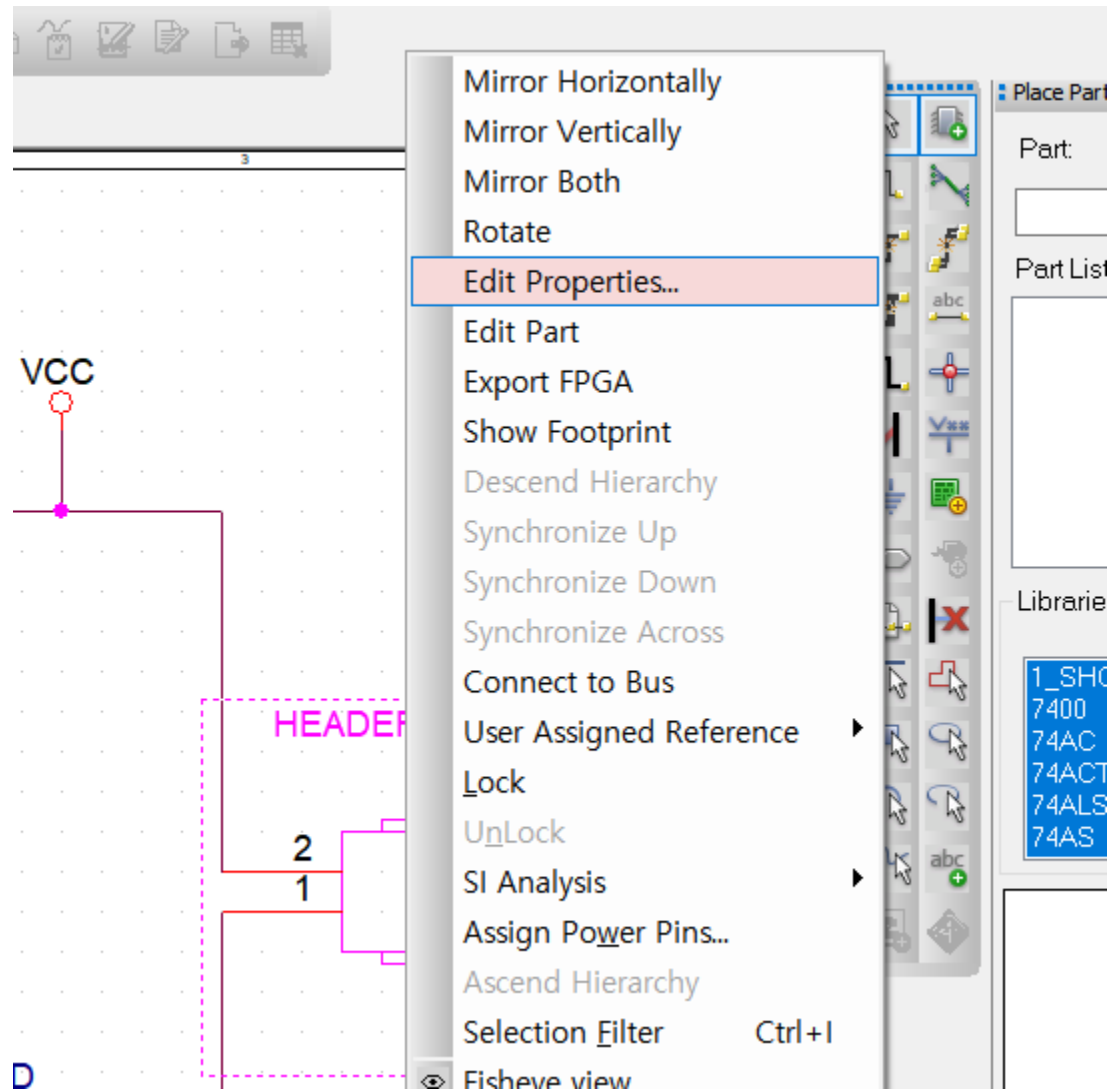
GND/CAPSYM 를 선택하고 OK 를 누른다.







부품을 선택하고 우클릭을 눌러서 **Edit Properties** 를 누른다.



OrCAD Capture - [Property Editor]

File Design Edit View Tools Place SI Analysis Macro Accessories Options Wind

GND

Start Page multi\_vibra... PAGE1 SCHEMATL...

New Property... Apply Display... Delete Property Pivot Filter by: < Current properties

	A
	+ SCHEMATIC1 : PAGE1
Color	Default
Designator	
Graphic	HEADER 2.Normal
ID	
Implementation	
Implementation Path	
Implementation Type	<none>
Location X-Coordinate	500
Location Y-Coordinate	310
Name	INS26
Part Reference	J1
PCB Footprint	
Power Pins Visible	<input type="checkbox"/>
Primitive	DEFAULT
Reference	J1
Source Library	C:\ICADENCE\SPB_16. ...
Source Package	HEADER 2
Source Part	HEADER 2.Normal
Value	HEADER 2

이와 같은 창이 잘 나오는지 확인한다.

## OrCAD Capture - [Property Editor]

File Design Edit View Tools Place SI Analysis Macro Accessories Options Window Help

GND

U7

Start Page

multi\_vibra...

PAGE1

SCHEMATI...

New Property...

Apply

Display...

Delete Property

Pivot

Filter by:

&lt; Current properties &gt;

HEADER2

	A
	<b>SCHEMATIC1 : PAGE1</b>
Color	Default
Designator	
Graphic	HEADER 2.Normal
ID	
Implementation	
Implementation Path	
Implementation Type	<none>
Location X-Coordinate	500
Location Y-Coordinate	310
Name	INS26
Part Reference	J1
PCB Footprint	HEADER2
Power Pins Visible	<input type="checkbox"/>
Primitive	DEFAULT
Reference	J1
Source Library	C:\CADENCE\SPB_16...
Source Package	HEADER 2
Source Part	HEADER 2.Normal
Value	HEADER 2

## Undo Warning!!



This action will apply changes made in property editor to the design, and clear Undo/Redo information in schematic editor. You will not be able to Undo/Redo any of the previous actions. Do you want to apply changes?

☐ Do not show this box again.

Yes

No

# OrCAD Capture - [Property Editor]

File Design Edit View Tools Place SI Analysis Macro

Icons for file operations (New, Open, Save, Print, Cut, Copy, Paste, Undo, Redo) and a dropdown menu showing 'GND'.

Icons for simulation and analysis tools (Run, Stop, Step, etc.).

Icons for project management and other utilities (Find, Replace, etc.).

Start Page multi\_vibra... PAGE1 SCHEMATL...

New Property... Apply Display... Delete Property Pivot

A	
	+ SCHEMATIC1 : PAGE1
Color	Default
Designator	
Graphic	R.Normal
ID	
Implementation	
Implementation Path	
Implementation Type	<none>
Location X-Coordinate	380
Location Y-Coordinate	280
Name	INS76
Part Reference	R1
PCB Footprint	R0603_1
Power Pins Visible	<input type="checkbox"/>
Primitive	DEFAULT
Reference	R1
Source Library	C:\CADENCE\SPB_16. ...
Source Package	R
Source Part	R.Normal
Value	R

# OrCAD Capture - [Property Editor]

File Design Edit View Tools Place SI Analysis Macro Accessories Options Window Help

Icons for file operations (New, Open, Save, Print, Cut, Copy, Paste, Undo, Redo) and a dropdown menu showing 'GND'.

Icons for various design tools including electrical symbols, measurement tools, and simulation tools.

Icons for layout and assembly tools including placement, routing, and assembly functions.

Start Page multi\_vibra... PAGE1 SCHEMATL...

New Property... Apply Display... Delete Property Pivot Filter by: < Current properties >

LED

	A
	<b>SCHEMATIC1 : PAGE1</b>
Color	Default
Designator	
Graphic	LED.Normal
ID	
Implementation	
Implementation Path	
Implementation Type	<none>
Location X-Coordinate	380
Location Y-Coordinate	360
Name	INS110
Part Reference	D1
PCB Footprint	LED
Power Pins Visible	<input type="checkbox"/>
Primitive	DEFAULT
Reference	D1
Source Library	C:\CADENCE\SPB_16...
Source Package	LED
Source Part	LED.Normal
Value	LED

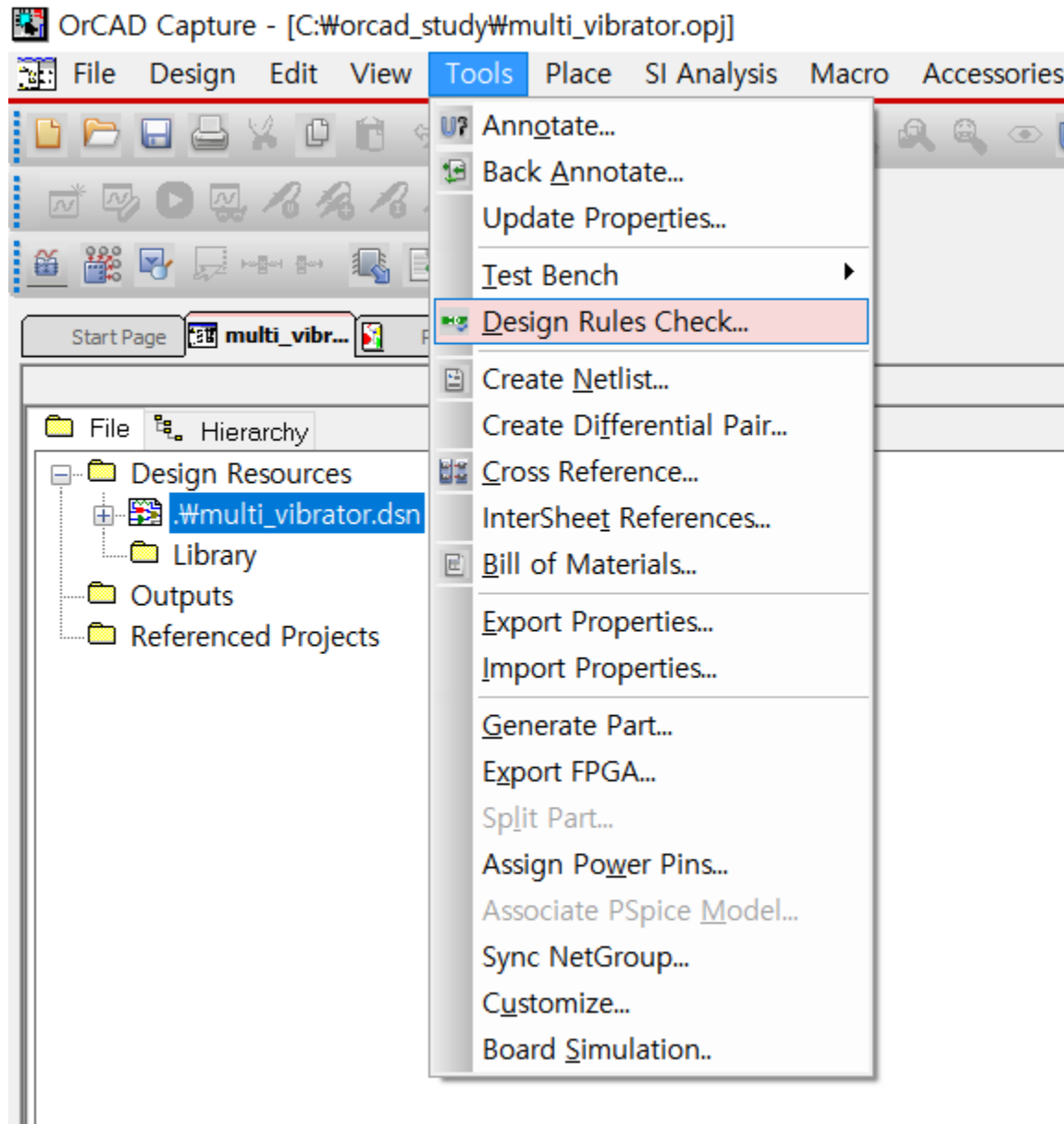
## Undo Warning!!

This action will apply changes made in property editor to Undo/Redo information in schematic editor. You will not Undo/Redo any of the previous actions. Do you want to e

☐ Do not show this box again.

Yes

회로의 연결을 검사하기 위해 DRC 를 수행하도록 한다.



Design Rules Check



Design Rules Options Electrical Rules Physical Rules ERC Matrix

Scope

- ☒ Check entire design  
☐ Check selection

Mode

- ☐ Use occurrences  
☒ Use instances (Preferred)

Action

- ☒ Check design rules ☐ Create DRC markers for warnings  
☐ Delete existing DRC markers ☐ Preserve waived DRC

Ignore DRC Warnings:

 ...

Design Rules

- ☒ Run Electrical Rules  
☐ Run Physical Rules

Report File: ☐ View Output

C:\WORCAD\_STUDY\MULTI\_VIBRATOR.DRC

Browse...

확인

취소

도움말

Design Rules Options Electrical Rules Physical Rules ERC Matrix

## Electrical Rules

- |  |  |
|--|--|
| <input checked="" type="checkbox"/> Check single node nets                         | <input checked="" type="checkbox"/> Check unconnected bus nets |
| <input checked="" type="checkbox"/> Check no driving source and Pin type conflicts | <input checked="" type="checkbox"/> Check unconnected pins     |
| <input checked="" type="checkbox"/> Check duplicate net names                      | <input type="checkbox"/> Check SDT compatibility               |
| <input type="checkbox"/> Check off-page connector connections                      |  |
| <input type="checkbox"/> Check hierarchical port connections                       |  |

## Custom DRC

- ☐
- Run Custom DRC

[Configure Custom DRC](#)

## Reports

- |  |  |
|--|--|
| <input type="checkbox"/> Report all net names                              | <input type="checkbox"/> Report misleading tap connections |
| <input type="checkbox"/> Report off-grid objects                           |  |
| <input type="checkbox"/> Report hierarchical ports and off-page connectors |  |

확인

취소

도움말



Design Rules Options Electrical Rules Physical Rules ERC Matrix

## Physical Rules

- |  |   |
|--|---|
| <input checked="" type="checkbox"/> Check power pin visibility                   | <input checked="" type="checkbox"/> Check missing pin numbers   |
| <input checked="" type="checkbox"/> Check missing/illegal PCB Footprint property | <input checked="" type="checkbox"/> Check device with zero pins |
| <input checked="" type="checkbox"/> Check Normal Convert view sync               | <input checked="" type="checkbox"/> Check power ground short    |
| <input checked="" type="checkbox"/> Check incorrect Pin Group assignment         | <input checked="" type="checkbox"/> Check Name Prop consistency |
| <input checked="" type="checkbox"/> Check high speed props syntax                |   |

## Custom DRC

☐ Run Custom DRC

Configure Custom DRC

## Reports

- |   |  |
|---|--|
| <input type="checkbox"/> Report visible unconnected power pins  | <input checked="" type="checkbox"/> Report invalid Refdes            |
| <input checked="" type="checkbox"/> Report unused part packages | <input checked="" type="checkbox"/> Report identical part references |

확인

취소

도움말

File Hierarchy

Design Resources  
    .Wmulti\_vibrator.dsn  
Library  
Outputs  
    .Wmulti\_vibrator.drc  
Referenced Projects

(4.00, 3.50)

INFO(ORCAP-2282): The following 1 points have been identified as net connectivity change points from the last operation

(4.70, 3.40)

INFO(ORCAP-2282): The following 1 points have been identified as net connectivity change points from the last operation

(4.40, 2.40)

INFO(ORCAP-2282): The following 1 points have been identified as net connectivity change points from the last operation

(4.30, 2.40)

INFO(ORCAP-2282): The following 1 points have been identified as net connectivity change points from the last operation

(4.30, 4.40)

\*\*\*\*\*

\*

\* Design Rules Check

\*

\*\*\*\*\*

Checking Schematic: SCHEMATIC1

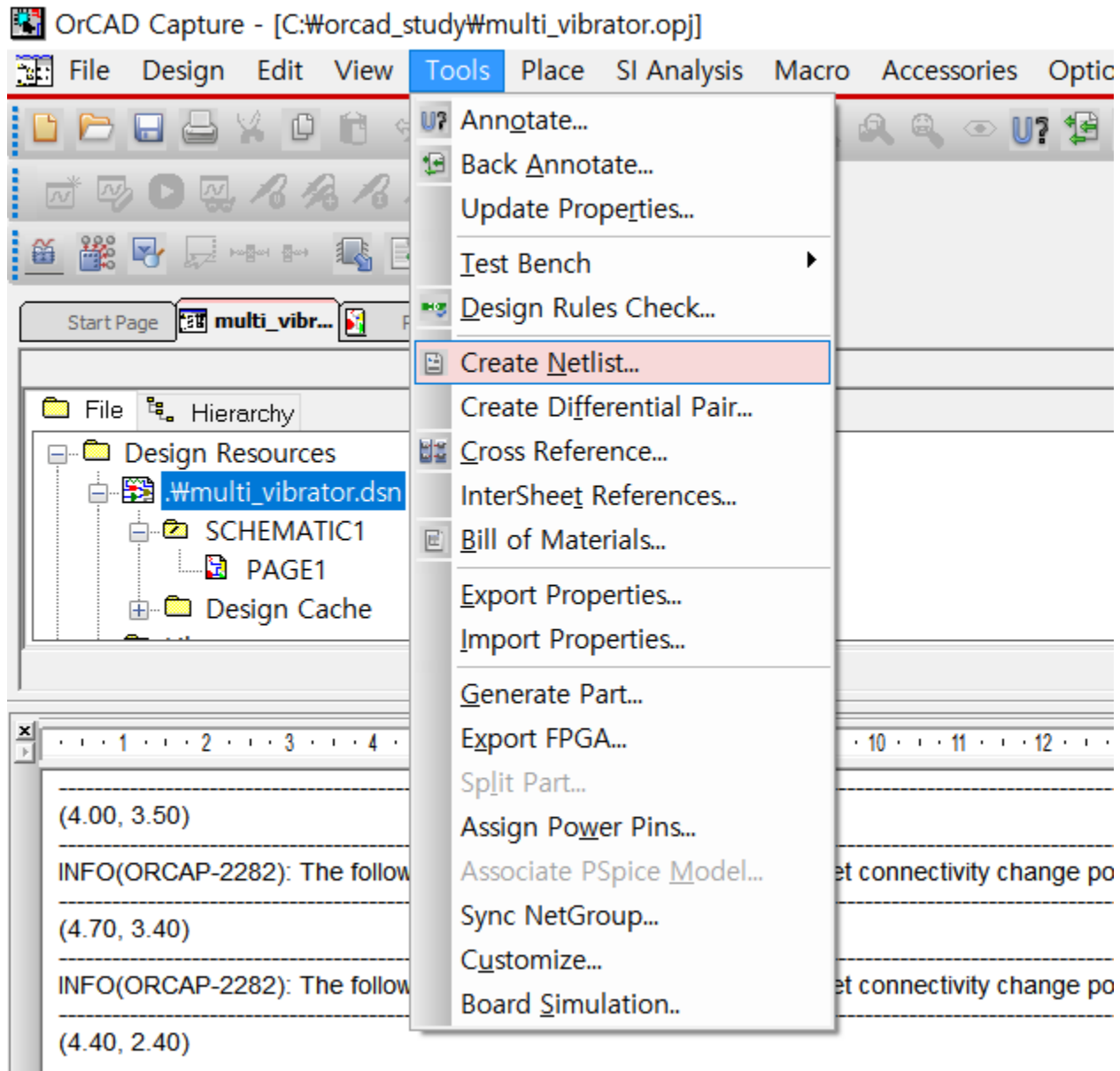
Checking Electrical Rules

Checking For Single Node Nets

Checking For Unconnected Bus Nets



이제 PCB 연동을 수행하기 위한 Netlist 를 작성해야 한다.



Create Netlist

×

PCB Editor

EDIF 2 0 0

INF

Layout

PSpice

SPICE

Verilog

VHDL

Other

Part Value

Combined property string:

{Value}

PCB Footprint

Combined property string:

{PCB Footprint}

Formatters:

oraccel.dll

oraccel.dll

↑

oralgorex.dll

orAlteraad.dll

orApplbrav.dll

orApplleap.dll

orCadnetix.dll

orCalay.dll

orCalay90.dll

orCad.dll

↓

Options

Version: 16.6.0 Sep 10 2012

Netlist File 1: ☐ View Output

C:\WORCAD\_STUDY\MULTI\_VIBRATOR.NET

Browse...

Netlist File 2: ☐ View Output

C:\WORCAD\_STUDY\MULTI\_VIBRATOR.CMP

Browse...

☐ Use Config File

Netlist Config File:

Browse...

확인

취소

도움말



Altium Designer 를 킨다.





Design Rule Verification Report

Date: 2018-08-18  
Time: 5:10:27  
Elapsed Time: 00:00:01  
Filename: C:\Users\Public\Documents\Altium\Projects\PCB\_Test\_Project\AD\_Example.PcbDoc

Summary

Warnings

Rule Violations

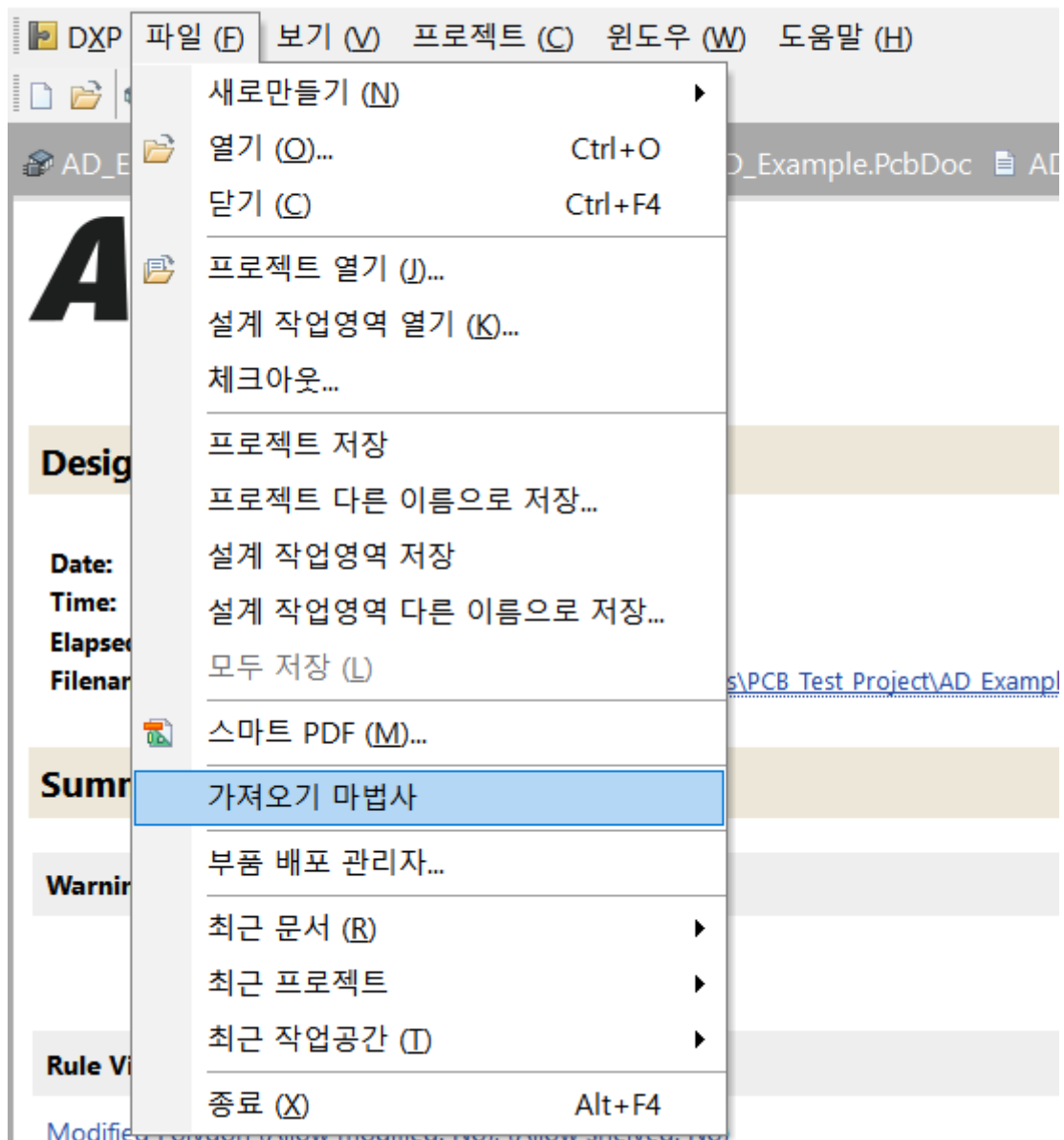
Modified Polygon (Allow modified: No), (Allow shelved: No)

Net Antennae (Tolerance=0mil) (All)

Silk to Silk (Clearance=10mil) (All),(All)

Silk To Solder Mask (Clearance=4mil) (IsPad),(All)







## 가져오기 마법사

이 마법사는 기타 제조사로부터 **Altium Designer** 파일로 사용자의 파일을 변환하는 과정을 도와줍니다.

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

## Select Type of Files to Import



아래의 목록에서 사용자가 가져오려는 파일의 형식을 선택하세요.

파일 형식	설명
99SE DDB Files	99SE DDB (*.DDB)
Allegro Design Files	Allegro PCB (*.brd), Allegro PCB (*.alg)
CADSTAR Designs and Libraries	CADSTAR Files (*.CSA, *.CPA, *.LIB)
CircuitMaker 2000 Schematics and Libraries Files	CircuitMaker Schematics (*.CKT), CircuitMaker User Libraries (*.LIB), CircuitM
DxDesigner Designs and Libraries Files	DxDesigner Designs, DxDesigner Libraries
EAGLE Projects and Designs	EAGLE Files (*.SCH, *.BRD, *.LBR)
Mentor Expedition Designs and Libraries	Mentor Expedition Files (*.PCB, *.LIB)
Orcad Designs and Libraries Files	Orcad Designs (*.DSN), Orcad PCB (*.MAX), Orcad Design Libraries (*.OLB),
Orcad CIS Configuration Files and Libraries	Orcad CIS Config File (*.DBC), Orcad Library Files (*.OLB, *.LLB)
PADS ASCII Design And Library Files	PADS ASCII PCB (*.ASC), PADS ASCII PCB Library (*.D), PADS ASCII Logic (*.
Orcad and PADS Designs and Libraries Files	Orcad Designs (*.DSN), Orcad Design Libraries (*.OLB), PADS ASCII PCB (*.A
P-CAD Designs and Libraries Files	P-CAD Schematics (*.SCH), P-CAD PCB (*.PCB), P-CAD Libraries (*.LIA, *.LIB)

더 많은 가져오기 얻기...

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

## OrCAD 설계 가져오기

가져올 OrCAD 설계를 선택.



처리할 OrCAD 설계를 아래의 목록에 추가하세요. OrCAD PCB 및 회로도 파일은 Altium Designer PCB 및 회로도 문서로 가져와 Altium Designer PCB 프로젝트로 묶입니다.

OrCAD 설계 파일

추가 (A)

제거 (R)

취소 (C)

이전 (B)

다음 (N) >

완료 (F)



# Load Orcad Design Files



> 내 PC > 로컬 디스크 (C:) > orcad\_study

orcad\_study 검색

구성 ▼ 새 폴더



- ocv-python-lib
- OneDriveTemp
- opencv
- OrCAD
- OrCAD\_Data
- orcad\_example
- orcad\_study
- first-P SpiceFil
- PADS Projects
- PADS\_Stnd\_Eva
- PADS\_Stnd\_Plc
- PerfLogs

이름	수정한 날짜	유형	크기
first-P SpiceFiles	2018-07-31 오후 4	파일 폴더	
FIRST.DSN	2018-07-31 오후 6	데이터 원본 이름	88KB
MULTI_VIBRATOR.DSN	2018-08-24 오전 1...	데이터 원본 이름	19KB
TEST.DSN	2017-11-03 오전 3	데이터 원본 이름	10KB
TEST_SCH.DSN	2018-02-20 오전 2	데이터 원본 이름	19KB

파일 이름(N): MULTI\_VIBRATOR.DSN

Orcad Design Files (\*.DSN; \*.M ▼

열기(O)

취소


## Importing Orcad Designs

Choose the Orcad design files to import.



처리할 OrCAD 설계를 아래의 목록에 추가하세요. OrCAD PCB 및 회로도 파일은 Altium Designer PCB 및 회로도 문서로 가져와 Altium Designer PCB 프로젝트로 묶입니다.

OrCAD 설계 파일

 C:\w\orcad\_study\MULTI\_VIBRATOR.DSN

추가 (A)

제거 (R)

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

# Load Orcad Library Files



« Cadence > SPB\_16.6 > tools > capture > library



library 검색



구성 ▼ 새 폴더



해외가즈아

OneDrive

내 PC

3D 개체

다운로드

동영상

문서

바탕 화면

사진

음악

로컬 디스크 (C:)

이름

수정한 날짜

유형

크기

fpga

2017-09-21 오전 3

파일 폴더

iec

2017-09-21 오전 3

파일 폴더

ieee

2017-09-21 오전 3

파일 폴더

ieeelibs

2017-09-21 오전 3

파일 폴더

oldlibs

2017-09-21 오전 3

파일 폴더

pspice

2018-08-23 오후 1...

파일 폴더

ttd

2017-09-21 오전 3

파일 폴더

Amplifier.olb

2009-08-18 오전 9

OLB 파일

555K

Arithmetic.olb

2009-08-18 오전 9

OLB 파일

1,008K

ATOD.OLB

2009-08-18 오전 9

OLB 파일

1,968K

BusDriverTransceiver.olb

2009-08-18 오전 9

OLB 파일

2,728K

파일 이름(N): "Amplifier.olb" "Arithmetic.olb" "ATOD.OLB" "BusDriver" ▼

Orcad Library Files (\*.OLB; \*.LLF) ▼

열기(O)

취소






















## Importing Orcad Libraries

Choose the Orcad library files to import.



처리를 위해 OrCAD OLB 라이브러리를 아래의 목록에 추가하세요. 파일은 Altium Designer 라이브러리로 가져옵니다.

### OrCAD 라이브러리 파일

-  C:\Cadence\SPB\_16.6\tools\capture\library\Amplifier.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Arithmetic.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\ATOD.OLB
-  C:\Cadence\SPB\_16.6\tools\capture\library\BusDriverTransceiver.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\capsym.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Connector.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Counter.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Discrete.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\DRAM.OLB
-  C:\Cadence\SPB\_16.6\tools\capture\library\ElectroMechanical.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\FIFO.OLB
-  C:\Cadence\SPB\_16.6\tools\capture\library\Filter.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\FPGA.OLB
-  C:\Cadence\SPB\_16.6\tools\capture\library\Gate.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Latch.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\LineDriverReceiver.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Mechanical.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\MicroController.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\MicroProcessor.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Misc.olb
-  C:\Cadence\SPB\_16.6\tools\capture\library\Misc2.olb

추가 (A)

제거 (R)

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

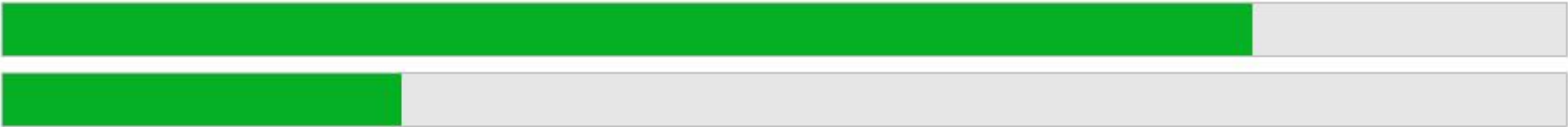


Analyzing Files



분석 파일: C:\WCadence\WSPB\_16.6\Wtools\Wcapture\Wlibrary\WDRAM.OLB

Parsing Orcad Design File : C:\WCadence\WSPB\_16.6\Wtools\Wcapture\Wlibrary\WDRAM.OLB  
Building Objects



## Reporting Options

Use the following options to control the reports manager.



### 일반 설정

☒ 모든 오류 기록 (E)

☒ 모든 주의 기록 (W)

☐ 모든 사건 기록 (V)

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

## Schematics General Options

Use the following options to control how Orcad component rectangles are imported.



### 옵션

☒ OrCAD 부품 직사각형을 Altium Designer 직사각형으로 변환

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

## Schematics Sheet Options

Use the following options to control how Orcad pages are imported.



### 제목 블록

OrCAD 제목 블록은 회로도 부품으로 가져옵니다. Altium Designer는 제목 블록은 "표준" 및 "ANSI"의 2가지 형식으로 제한되며 이 블록은 편집되지 않습니다. 다른 형태를 원하는 경우 Altium Designer에서 제공된 서식을 사용하여 도면을 변경할 수 있습니다.

☐ OrCAD 제목 블록 제거

☐ AdvSCH 제목 블록 사용

Standard



### 핀간 거리

OrCAD 핀간 거리 기능은 현재 AdvSCH에서 사용할 수 없습니다. 원하는 핀간 거리 비율을 입력하세요. 사용자는 또한 이 간격을 바탕으로 도면 크기를 재 설정할 수 있습니다.

핀간 거리 :

100mil

☒ 회로도 크기 재 설정

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

## Schematics Parameter and Net Connectivity Options

Use the following options to control how Orcad properties and junctions are imported.



### 속성

일반적으로 OrCAD 속성은 글자로 가져오는 배선 속성을 제외하고 회로도 매개 변수로 가져옵니다. 회로도 매개 변수는 자동 위치로 사용될 수 있습니다 (즉 회전 또는 이동 후에 분리된 속성을 자동으로 배치합니다). 기본으로 수동 위치된 매개 변수는 파란색의 점으로 표시됩니다. 이것은 AdvSCH 환경 설정에서 다음을 체크합니다. 사용안함 "수동 매개 변수 표시".

☒ 매개 변수 자동 위치

☐ 사용안함 "수동 매개 변수 표시"

### 연결점

Altium Designer의 접속점은 수동 접속점 및 자동 접속점의 2가지 형식이 있습니다. 자동 접속점은 설계에 따라서 자동으로 생성되고 사용자에게 의해서 수동으로 놓거나 제거될 수 없습니다. 반대로 수동 접속점은 사용자가 놓거나 제거하는 것이 가능하며 설계가 변화해도 시스템은 자동으로 제거하지 않습니다.

OrCAD 연결점 가져오기 :

Only Cross Junctions



## Output Library Options

Set the options to control how imported libraries are grouped.



### 라이브러리 가져오기 옵션

Altium Designer는 PCB와 회로도 라이브러리를 취급하는 두가지 방법을 지원합니다. 아래의 목록에서 하나를 선택하세요.

☒ PCB 프로젝트로 라이브러리 출력

Choose this option to minimize the integration between PCB and schematic libraries. The imported libraries will only be grouped as a PCB project. They can be added to the list of libraries in the library panel later. This setup is most advantageous for those who wish to operate in the same environment as they did in OrCAD.

☐ 라이브러리 패키지 라이브러리 출력.

☐ 통합 라이브러리로 컴파일

Choose this option to group the libraries into library packages, which can then be optionally compiled into integrated libraries. Integrated libraries combines both PCB, schematic and any PSpice libraries, enabling better interactions. They are also more secure as they cannot be edited. Errors in the compilation are shown in the messages panel.

## Output PCB Projects

Review the output project structure and specify the output directory to import the files.



가져온 구조는 아래에 표시됩니다. 각 PCB 프로젝트는 지정된 출력 경로의 서브 경로에 저장됩니다. 또한 각 노드에서 마우스 오른쪽 버튼을 클릭하여 잡아 끌기를 이용하여 변경이 가능합니다. 각 프로젝트는 오직 하나의 OrCAD DSN파일만 포함되는 것을 주의하세요.

프로젝트 출력 위치 :

C:\Waltium\_pcb



### PCB 프로젝트

- [-] MULTI\_VIBRATOR.PrjPcb
  - [-] C:\Worcad\_study\MULTI\_VIBRATOR.DSN
    - MULTI\_VIBRATOR\_Library.SchLib
    - PAGE1.SchDoc

메뉴 ...

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

## Output Libraries

Specify the output directory to import the libraries.



가져온 구조는 아래에 표시됩니다.

라이브러리 출력 위치 :

C:\Wcadence\SPB\_16.6\tools\capture\library\W



### 통합 라이브러리

- [-] Orcad Libraries.PrjPcb
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WAmplifier.olb
    - Amplifier\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WArithmetic.olb
    - Arithmetic\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WATOD.OLB
    - ATOD\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WBusDriverTransceiver.olb
    - BusDriverTransceiver\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\Wcapsym.olb
    - capsym\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WConnector.olb
    - Connector\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WCounter.olb
    - Counter\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WDiscrete.olb
    - Discrete\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WDRAM.OLB
    - DRAM\_Library.SchLib
  - [-] C:\Wcadence\SPB\_16.6\tools\capture\library\WElectroMechanical.olb
    - ElectroMechanical\_Library.SchLib



## Projects

Workspace1.DsnWrk

작업영역

프로젝트

☒ Files ☐ Structure



### AD\_Example.PrjPcb

- Source Documents
  - AD\_Example.SchDoc
  - AD\_Example.PcbDoc

### Libraries

### MULTI\_VIBRATOR.PrjPcb

- Source Documents
  - PAGE1.SchDoc
- Libraries
- Generated

### Orcad Libraries.PrjPcb

No Documents Added

### Free Documents

- Source Documents
  - AD\_Example.TXT
  - Amplifier\_Library.SchLib
- Documentation

슬라이드 쇼 검토 보기 도움말 서식

어떠 자여으 원하시



#library\Amplifier.olb

취소 (C)

이전 (B)

다음 (N) >

완료 (F)



## OrCAD 가져오기 마법사가 완료되었습니다

You have completed the wizard. Warnings were generated.

Click Finish to close it and review the log file(s).

취소 (C)

이전 (B)

다음 (N) >

완료 (F)

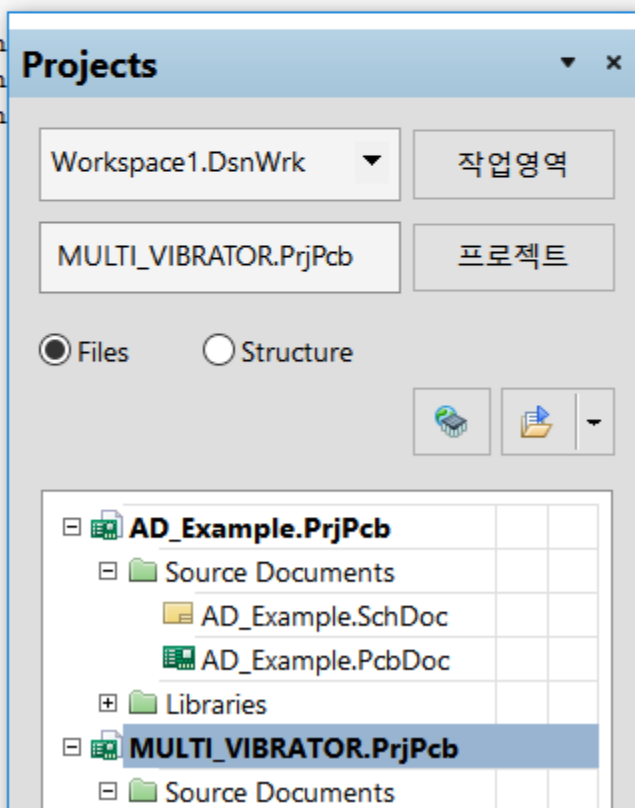
DXP 파일 (F) 편집 (E) 보기 (V) 프로젝트 (C) 톨 (T) 윈도우 (W) 도움말 (H)



AD\_Example.PcbLib AD\_Example.SchDoc AD\_Example.PcbDoc AD\_Example.REP AD\_Example.LDP AD

```

1  Importer Log Report
  Project : MULTI_VIBRATOR.PrjPcb
  Section : Document - C:\orcad_study\MULTI_VIBRATOR.DSN
-
  Section : Importing Sh
  Warning : Junction
  Warning : Junction
  EndSection
10 EndSection
    
```



It will be automatically ca  
It will be automatically ca

Altium 은 어떤 회로 톨과도 100% 완벽한 호환을 수행한다고 알려져 있다.

