# Xilinx Zynq FPGA, TI DSP, MCU 기반의 회로 설계 및 임베디드 전문가 과정

강사 - Innova Lee(이상훈)
gcccompil3r@gmail.com
학생 - Hyungjoo Kim(김형주)
mihaelkel@naver.com

- 전원회로 설계 스터디
  - 스위치 모드 전원 장치 2 장
- Encoder 조사
- DSP face detection & bluring

### 전원회로 설계 스터디

- 상태 공간 방정식을 통한 전달함수 유도
- Pole & zero 개념 정리
- Buck Converter 상태 공간 평균화 모델링

#### State Space Equation

$$\dot{x}(t) = \mathbf{A}x(t) + \mathbf{B}u$$

$$y(t) = \mathbf{C}x(t) + \mathbf{D}u(t)$$
Laplas Transform (X(0) = 0)
$$sX(s) = \mathbf{A}X(s) + \mathbf{B}U(s)$$

$$Y(s) = \mathbf{C}X(s) + \mathbf{D}U(s)$$

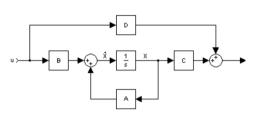
$$(sI - A)X(s) = BU(s)$$

$$X(s) = (sI - A)^{-1}BU(s)$$

$$Y(s) = C(sI - A)^{-1}BU(s) + DU(s)$$

$$Y(s) = [C(sI - A)^{-1}B + D]U(s)$$

$$T(s) = \frac{Y(s)}{U(s)} = C(sI - A)^{-1}B + D$$



LTI System 에서의 상태 공간 Block Diagram

#### poles and zeros

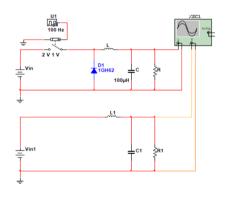
• 아래와 같은 전달함수를 가정

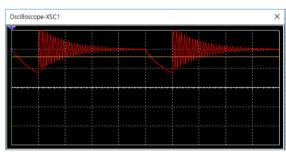
$$H(s) = \frac{b_m s^m + b_{m-1} s^{m-1} + \dots + b_1 s + b_0}{a_n s^n + a_{n-1} s^{n-1} + \dots + a_1 s + a_0}$$
$$= \frac{N(s)}{D(s)} = K \frac{(s - z_1) \dots (s - z_m)}{(s - p_1) \dots (s - p_n)}$$

• zeros :  $z_1, z_2, ..., z_m$ poles :  $p_1, p_2, ..., p_n$ 

• 위의 전달함수를 주파수 형태 로 작성해보자 •  $H(jw) = \frac{(\omega - z_1)...(\omega - z_m)}{(\omega - p_1)...(\omega - p_n)}$ 주파수가  $\omega = z_1, z_2, ..., z_m$  일 때, 시스템 응답  $H(j\omega) = 0$  이 된다. 즉, zeros는 차단 주파수를 의미함.

#### Buck Converter - SSA





#### Routh-Hurwitz 판별식

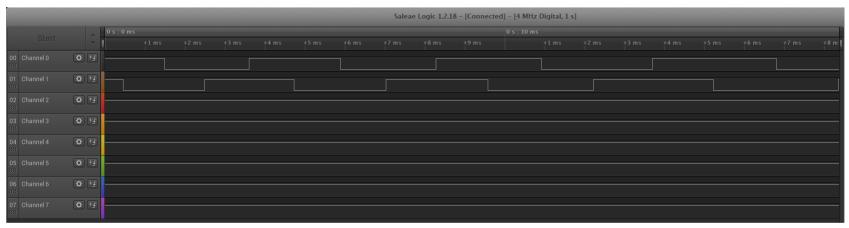
특성 방정식 :

$$As^4 + Bs^3 + Cs^2 + Ds + E = 0$$

$S^4$	А	С	Е
$S^3$	В	D	0+
$S^2$	$\frac{BC - AD}{B}$	$\frac{DE - C0}{D} = E$	0+
$S^1$	$\frac{\frac{BC - AD}{B}D - BE}{\frac{BC - AD}{B}}$ $= \frac{BCD - AD^2 - EB^2}{BC - AD}$	0+	0+
$S^0$	E	0+	0+

### 엔코더 조사

• 엔코더의 데이터 시트를 참고하여 P 제어기 제작



- eCAP 을 통한 펄스 측정
- 변수 이름, 논리 구조 등 협업하기에 부적절한 프로그램이기에 다음주에 발표.

## Face detection & blurring

- Face detection: Haar cascade 머신러닝 데이터 사용
- Blurring : 평균화 필터 사용

