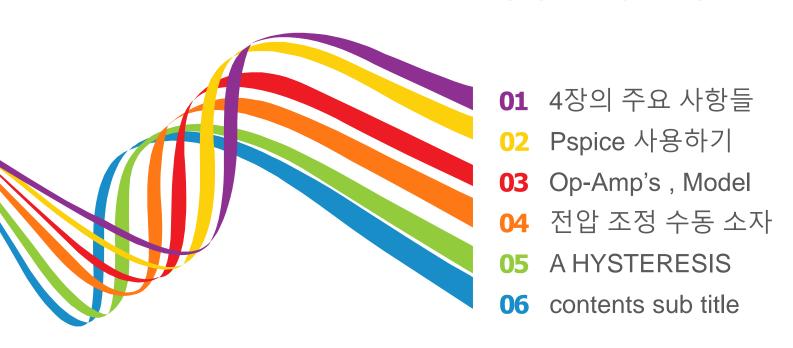
TI DSP, MCU 및 Xilinx Zynq FPGA 프로그래밍 전문가 과정

강사 - Innova Lee(이상훈) gcccompil3r@gmail.com 학생 - (정한별) hanbulkr@gmail.com

Contents



4장의 주요 사항들

- 이 장은 전원의 실험을 원할 때 필요한 요소를 토론 한다.
- 자기 자신의 시뮬레이션 Toolbox 를 수립하는데 도움이 된다.
- 인입선식 (IsSPice 와 B 요소, Pspice 와 G/E 값) 는 시뮬레이션에선 아날로그 운영 모델 부 품식을 쓰기에 이상적인 동작으로 볼 수 있다.
 - -> source 커패시터를 쓰면 유기 커패시터 전류 때문에 수렴문제가 생기는데 이런 이유로 시뮬레이션에서는 기생적인 RC 회로를 넣어 확인 한다.
- 0으로 나누면 숫자 overflow 가 생기니 항상 분모가 0이 되지 않게 한다. 작은 값이라도 1u 시 V(4)/V(5) -> V(4)/V(5)+1u 와 같은 안정된 값을 넣는다.
- 완벽히 기능을 갖춘 모델을 쓰지 마라. (slew rate, 바이어스 오프세트, 전류는 제외)
- 간단한 것부터 해결 확인 후 어려운 걸 해라.
- PWM 시뮬레이션에는 일반용 모델을 써라. 완전한 모델보다 UVLO 회로가 빨라진다.

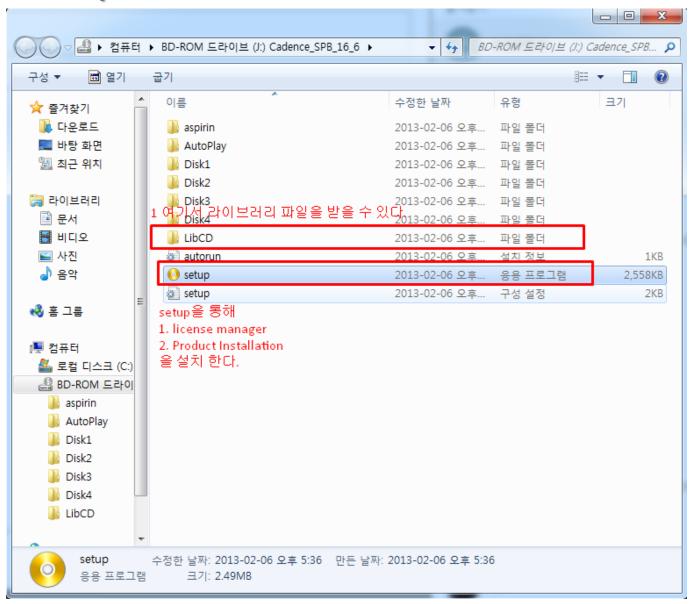
- 다운로드 (준비:ISO 파일, 마운트 프로그램(데몬))
- http://nuclearrambo.com/wordpress/cadence-orcad-16-6-full-download-free/
- https://m.blog.naver.com/PostView.nhn?blogId=oyhoon1835&logNo=140182264508&p roxyReferer=https%3A%2F%2Fwww.google.co.kr%2F
- 유투브 따라하기.
- https://www.youtube.com/watch?v=eBj3T5ncQpM
- 에러시대처법.
- http://devzero.tistory.com/5

- 1. 위의 외국 사이트에서 iso 파일을 받고 이미지를 탑재. (이 부분은 생략해도 알겠죠?)
- 2. 'setup.exe'를 실행하십시오.
- 3. 'License Manager'구성 요소를 선택하여 설치하십시오.
- 4. '라이센스 파일 위치(영어로 되어 있음)'를 지정하지 말고 '취소'하십시오. '끝'.
- 5. 구성 요소 선택 창으로 돌아가서 '제품 설치'를 선택하고 '전체'설치 유형을 설치하십시오. 'license server'텍스트 필드에서 모든 텍스트를 삭제하고 '비어있는' license server를 지정하지 마십시오.
- 6. 설치가 완료되면 두 개의 확인란 중 하나라도 선택하지 않고 '마침'을 누릅니다.
- 7. 케이던스 제품 구성 요소 창을 닫습니다.
- 8. CD 에 있는 'Aspirin> Cadence'의 모든 내용을 'LocalDiskDrive(c드라이브): \ Cadence'디렉토리로 복사하고 LocalDiskDrive의 파일을 aspirin 디렉토리의 파일의 내용과 합칩니다(덮어씀).
 (youtube 참고)_ (Cadence 디렉토리가 설치후 생긴다)
- 9.'LocalDiskDrive: \ Cadence \ licenseManager 폴더내의 LicenseManager.cmd를 '관리자 권한'으로 실행 (실행하면 licence.dat 파일이 생긴다 하지만 이미 폴더에 있다면 한번 지우고 실행 해준다.) (또 한가지 알아야 할 점은 **만약 에러시**에는 8~부터 다시 시작해주어야 하는데... 8,9,10번을 하던중 권리자 권한으로 실행으로 생긴 파일이 있다. 그걸 다시 없애주고 8번부터 실시해본다.)

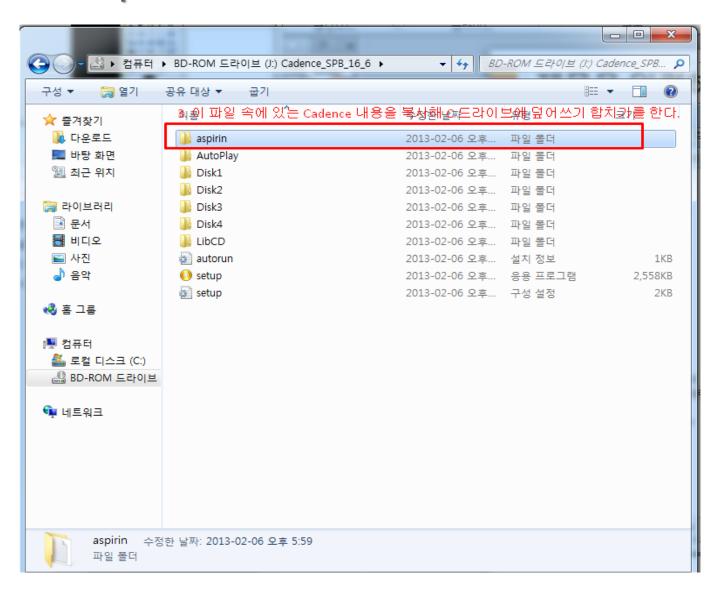
- 10. 'LocalDiskDrive: \ Cadence \ SPB_16.6 \ tools'에있는 'Tools.cmd'를 '관리자 권한'으로 실행하십시오.
- 11. 'LocalDiskDrive : \ Cadence \ LicGen'안에있는 licgen 폴더내의 licgen.cmd을 '관리자 권한' 실행한다. 그러면 license 관련 파일이 생성된다. (license.dat or license.lic)
 - 그 후 'src.lic'파일을 메모장(notepad)과 함께 열고
- "this_host"라는 부분을 **컴퓨터 이름으로 바꾼 다음** 변경 사항을 저장하고 닫습니다. ("내컴퓨터-> 속성" 에서확인)
- 12. 'LocalDiskDrive : \ Cadence \ licenseManager 폴더내의 LicenseServerConfiguration를 열고 '찾아보기 ...'
- 'license.lic'(LocalDiskDrive : \ Cadence \ LicGen)을 입력하십시오. <u>'다음>'을 클릭</u>하고 다시 클릭하십시오.
- $\ Cadence \ License \ Server \ started \ successfully \ with \ the \ new \ license \ file \ 'C:\ Cadence \ License \ Manager \ license. dat'.$
- The new license server setting '5280@ **I** was successfully added to your CDS_LIC_FILE license path environment variable.

제대로 설치가 되면 이런 문구가 뜬다.

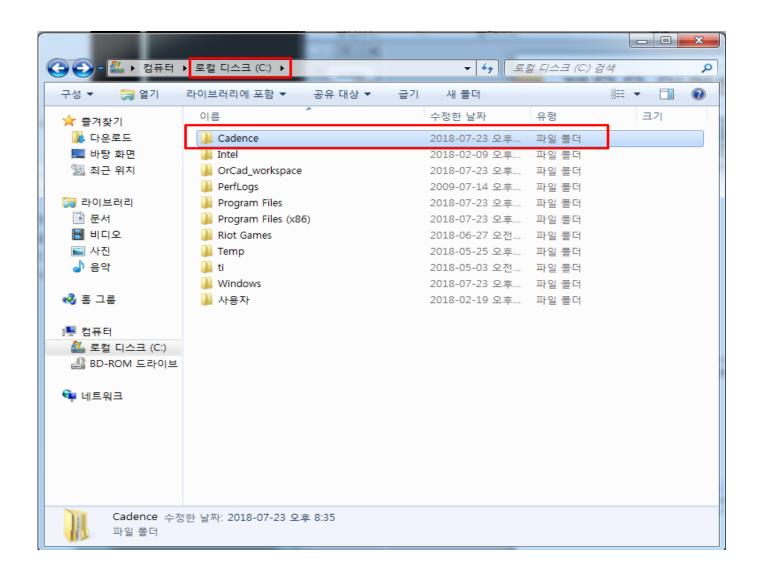
13.마지막으로 환경변수 설정이다(그냥 **검색에 '환경 변수'**라고 쳐도 찾을 수 있다). 'System'(PC> Properties)에서 고급 시스템 설정 **등록 정보> '고급'> '환경 변수 ...**'로 이동 한 다음 '**변수'(CDS_LIC_FILE)**를 찾습니다. 'Value' **가 license.dat or license.lic**라이센스파일을 가리키고 있는지 확인하십시오.



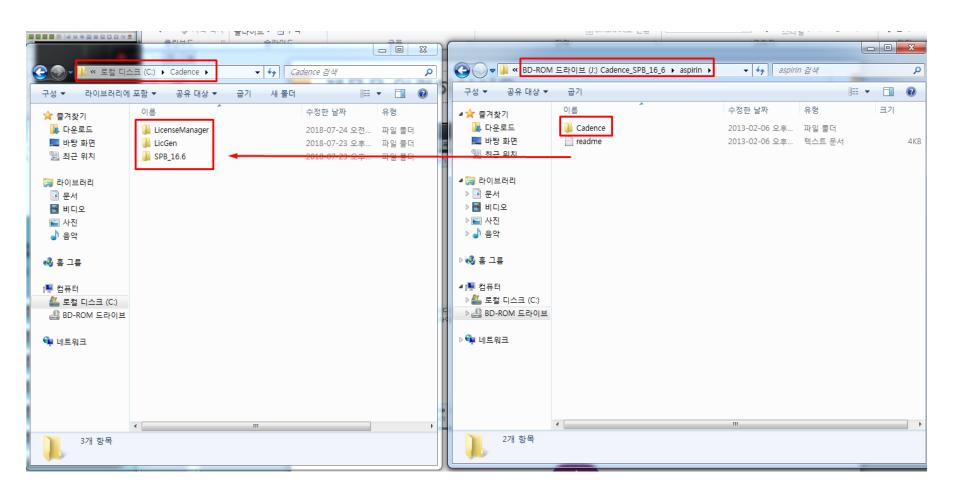




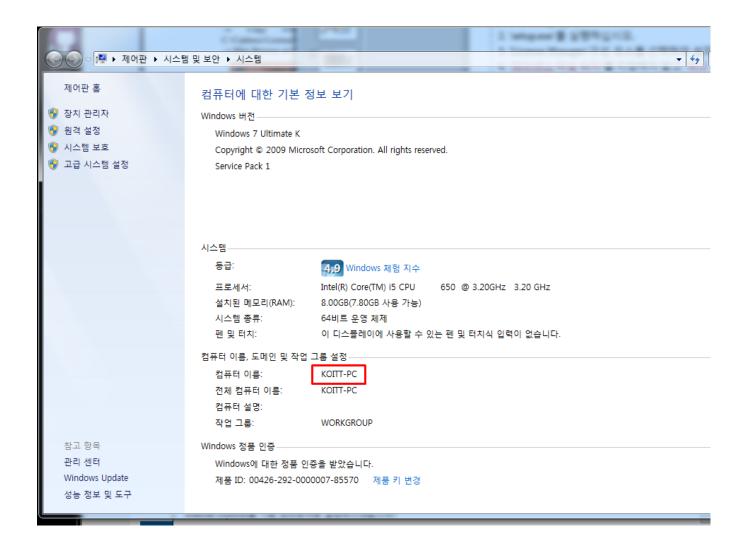














Pspice 사용하기

<사용법>

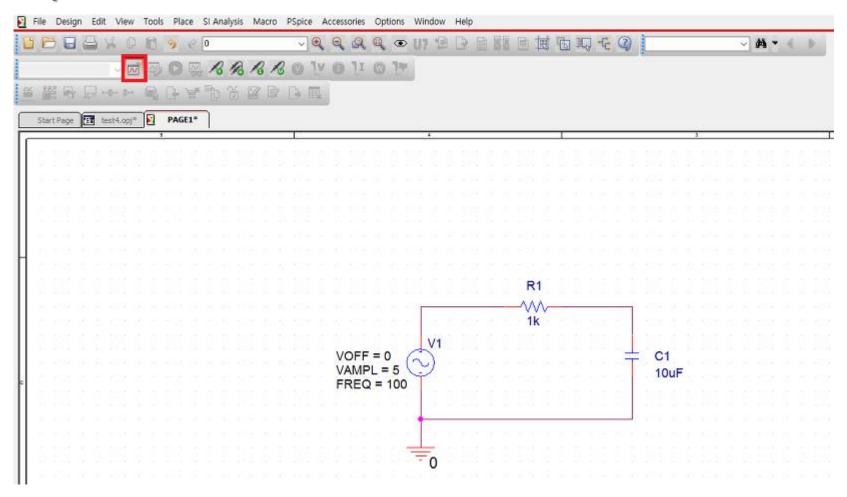
http://openstory.tistory.com/114

위의 블로그를 통해서 프로젝트 생성을 배 울 수 있다.

- 1. Cadence의 Design Entry CIS를 실행합니다.
- 2. OrCAD 16.6은 Design Entry CIS 파일 하나만 있기 때문에 회로설계, PSpice 등 모든 것들은 이 것을 실행시켜야 합니다.
- 3. OrCAD Capture를 선택하고 "OK"를 누릅니다.
- 4. OrCAD 메인 화면이 실행되고, 새로운 프로젝트를 만듭 니다.
- 5. New -> Project를 클릭합니다.
- 6. PSpice를 사용하기 위해서는 반드시 "Analog or Mixed A/D"를 선택해야합니다.
- 7. Name은 임의로 "test"라 정의하였습니다.

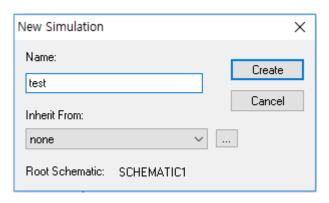
- 8. Project 생성 시 아무 것도 없는 파일로 만든다는 의미입니다.
- 9. "Create a blank project"를 클릭 후 "OK"를 누릅니다
- 10. 그러면 새로운 프로젝트가 생성되고, 새로운 페이지가 나타날 것입니다.
- 11. 여기서 오른 쪽의 "Place Part" 라이브러리 페이지를 나오게 하려면 키보드의 "P"를 누릅니다.
- 12. OrCAD의 경우, PSpice 시뮬레이션용 부품이 따로 있습니다. 그래서 라이브러리를 추가하겠습니다.
- Library 옆에 박스에 X 표시 옆에 보면 add Library 가 있다. 클릭 (art+a)
- 13. 설치한 OrCAD 폴더에 library->pspice 폴더에 있는 것을 다 긁어 옵니다.(ctrl + a) 를 누루고 열기
- 14. 현재 모든 라이브러리를 가져온 것입니다. 더블클릭하면 부 품을 골라 올 수 있습니다.
- 15. 기본 배선을 해봅니다.

Pspice 사용하기



- 16. 배선을 전부 했다면, PSpice를 구동하겠습니다
- 17. 빨간 테두리의 아이콘을 클릭합니다.





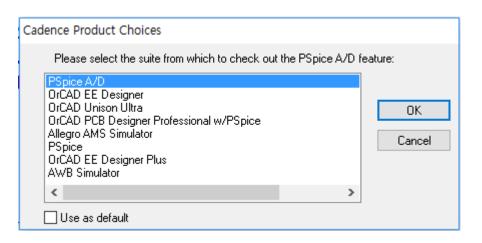
- 18. 클릭하면 다음과 같이 창이 나타납니다.
- 19. 임의로 "test"라는 네임드로 만들고 "Create"를 누릅니다.

현재 설정 하는 부분은 시뮬레이션에 대한 이름을 설정해 주는 것 이므로 같은 Prj 에서도 여러 시뮬레이션의 이름 을 지어 다양한 결과를 저장해 볼 수 있습니다.

(안하면 시뮬레이션이 안됨)

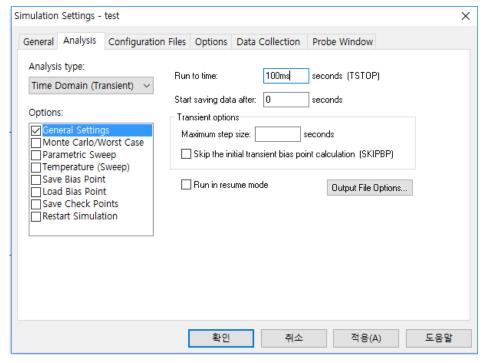


20. 그러면 작업표시줄에 새로운 아이콘이 생깁니다. 위 아이콘을 클릭합니다.



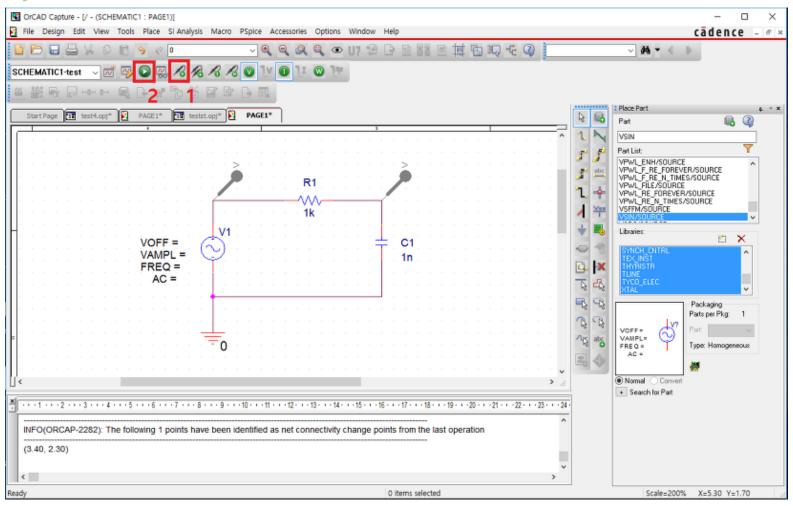
- 21. 아이콘을 클릭하면 위와 같은 창이 나타나는데요. 여기서부터 중요합니다.
- 22. 반드시 "PSpice A/D"를 선택하고 "OK"를 누릅니다.

Pspice 사용하기



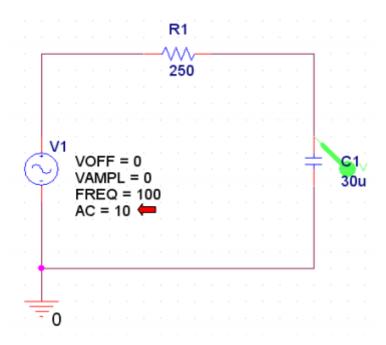
- 23. 그러면 다음과 같은 Simulation Settings 화면이 나옵니다.
- 24. Run to time에 "100ms"라고 명기합니다. ($0 \sim 100$ ms 까지의 파형을 시뮬레이션 한다는 의미)

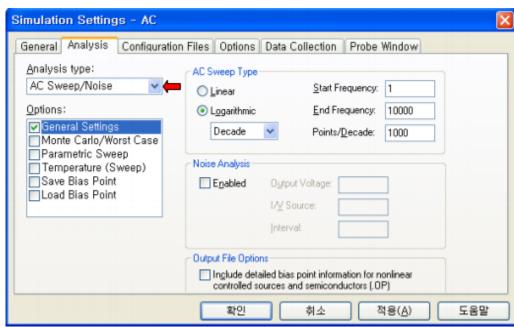
Pspice 사용하기



- 25. Setting이 끝난 후 빨간 테두리의 "1번"을 눌러서 스코프를 측정할 회로 부분에 놓습니다.
- 26. 도면과 같이 2개의 스코프를 놓았습니다.
- 27. 이 상태에서 빨간 테두리의 "2번"을 클릭해서 Simulation을 시작하겠습니다.

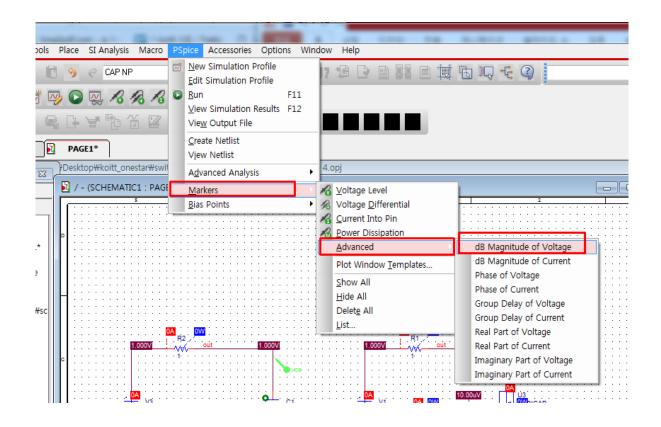
AC SWEEP





- 주파수의 응답을 볼 때
- 1. PSpice>>New Simulation Profile로 새로운 simulation profile 만들고, Analysis type을 "AC Sweep/Noise"로 선택.

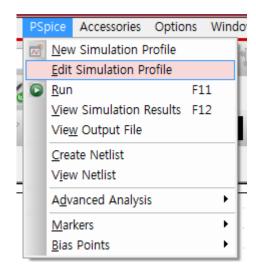


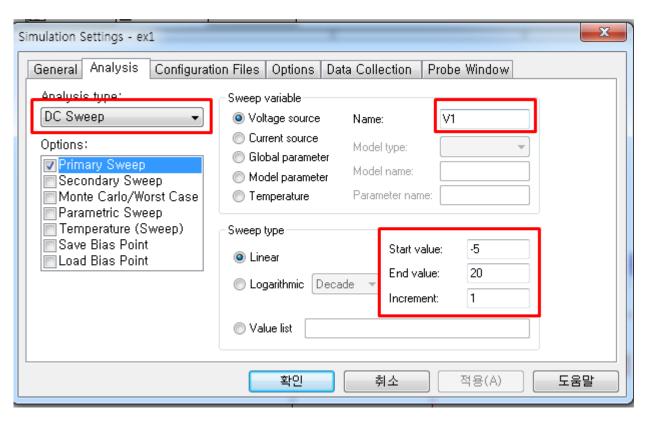


- 주파수의 응답을 볼 때
- 2. AC 는 Probe를 따로 설정해야 한다. 위의 그림처럼 Pspice > Markers > Advaned > "전압이면 voltage, 전류면 current" 등으로 선택한다.

DC sweep 추가 시 주의사항

이름을 설정할 때 V1, V2 I1,I2 등으로 해야 표현이 된다.



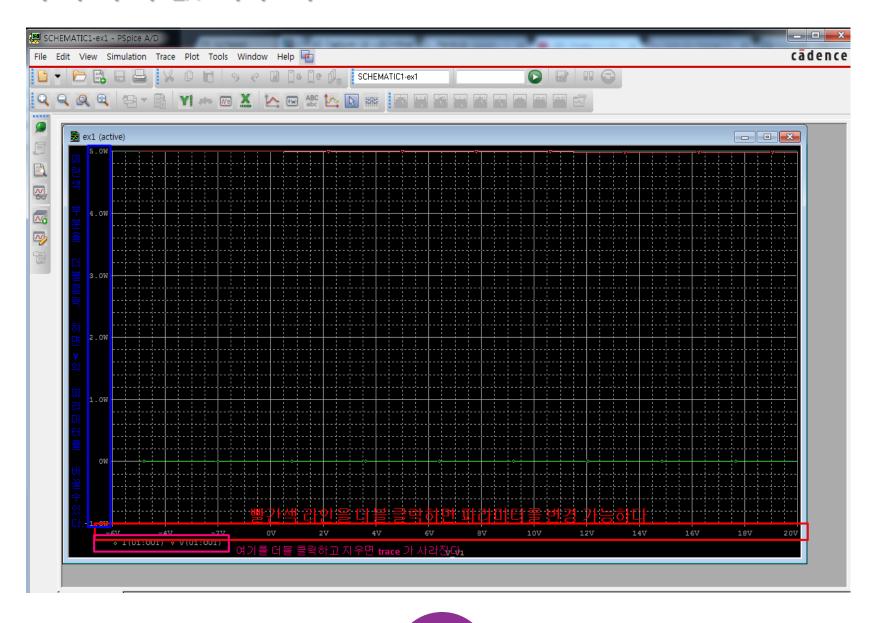


Plot 추가



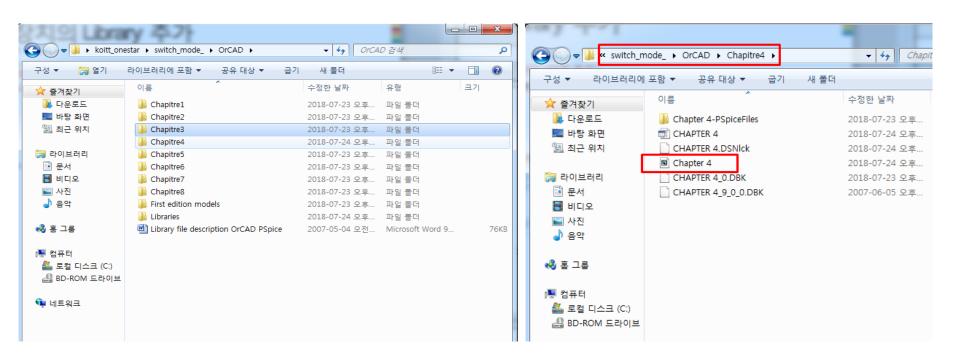


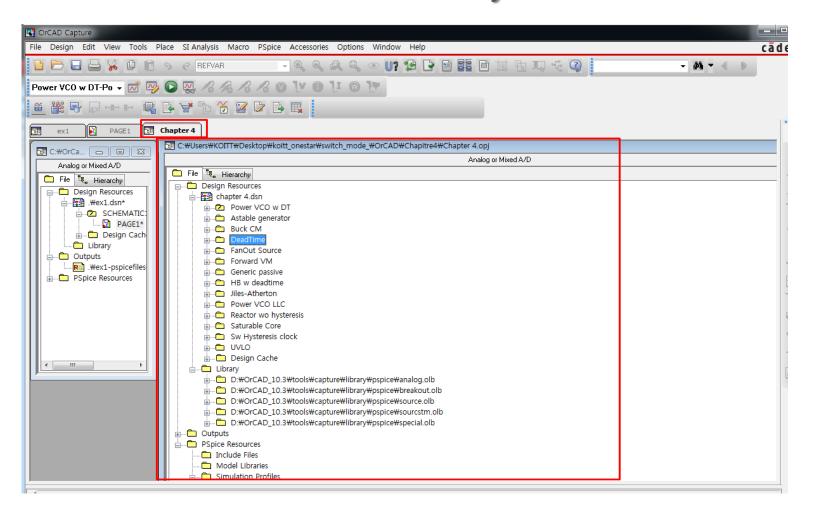
파라미터 값 바꾸기





- 1. 일단, 책에 포함 된 CD에 들어 있는 파일명을 영어로 지어 주어야 한다. (아주 중요)
- 2. File > Open > Project > 경로- "switch_mode_file" \ OrCAD \ Chater X (챕터별로됨)
- 3. OPI 파일을 추가 하면 된다.



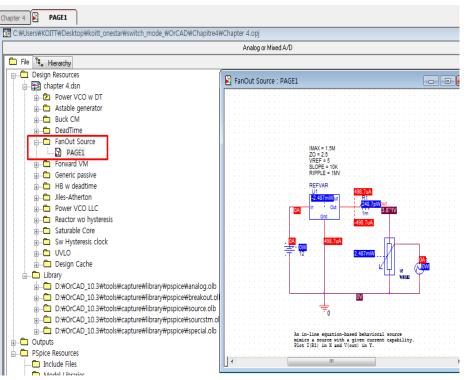


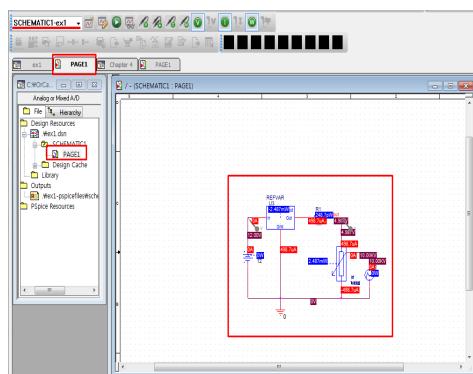
4. 추가하면 이런 프로젝트가 들어오는 것을 볼 수 있다. 하지만, 우리는 여기서 회로만 따서 <mark>우리가 새로 만든 프로젝트에 넣어야 동작이 된다.</mark> 정확하게 파악은 안되었지만 경로상에 벗어 났기 때문인 것 같다.





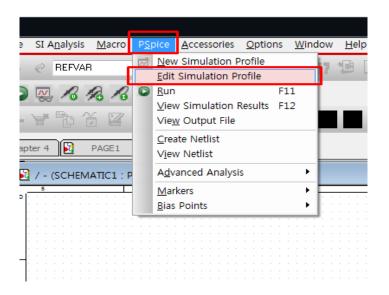




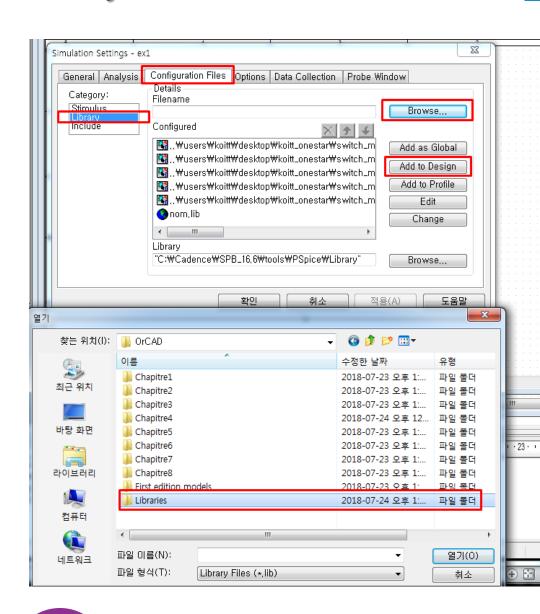


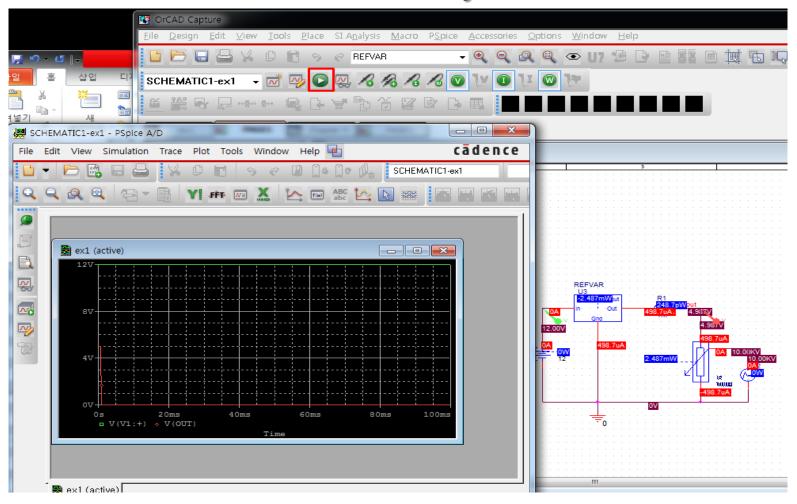
5. 파일 시스템에서 하나의 주제를 골라 회로도를 열어 복사한다. 6. 새로만든 프로젝트에 복사를 한다.





- 7. 윈도우 창에 있는 Pspice > Edit Simulation Profile 을 누른다.
- 8. Configuration Files > Library > Browse... (경로- "switch_mode_file" \ OrCAD \ Library\ xx)
- 9. 안에 있는 라이브러리들을 추가하고 "Add to Design"을 눌러 하나씩 다 추가해 준다.





10. 마지막으로 빨간 박스(재생 처럼 생긴)버튼을 눌러주면 시뮬레이션을 볼 수 있다.





표 3.1 펄스전원의 파라미터(Parameter)

속 성	용도
DC=	DC 전원 DC 해석을 수행할 경우에만 사용 크기를 입력
AC=	AC 전원 AC 해석을 수행할 경우에만 사용 크기를 입력
V1: Minimum Voltage V2: Maximum Voltage TD: Delay Time TR: Rising Time TF: Falling Time PW: Pulse Width PER: Period	과도해석에서 사용 Pulse파, 삼각파, 톱니파 전원으로 사용

삼각파등의 펄스를 만들때 사용한다.

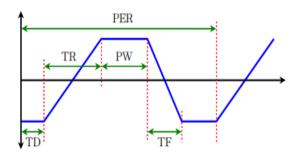


그림 3.2 펄스 파형의 구성

- 전원 및 각 소자의 파라미터값 변경이 끝나면 RLC 직렬회로의 회로도면 완성

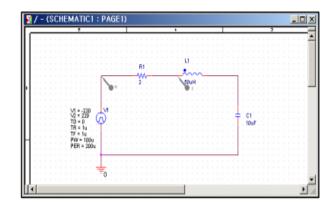


그림 3.3 완성된 RLC 직렬회로의 회로도면

추가적 참고 사이트

- http://webcache.googleusercontent.com/search?q=cache:Or6ORFY7E40J:rfmwlab.kau.ac. kr/xe/%3Fmodule%3Dfile%26act%3DprocFileDownload%26file_srl%3D739%26sid%3 D3b42ae5a3e0e9e5b9c32bcfd89271540%26module_srl%3D240+&cd=5&hl=ko&ct=clnk &gl=kr
- 여기서 맨위의 링크를 클릭하면 PDF 파일이 받아진다.
- http://webcache.googleusercontent.com/search?q=cache:FKMgk2zgG1MJ:cfile237.uf.dau m.net/attach/245C403E5630837B2D2349+&cd=12&hl=ko&ct=clnk&gl=kr
- 이 것도 위의 링크와 같이 들어가서 맨위의 링크를 클릭하면 PDF 파일이 받아진다.

In – Line 방정식

인라인 방정식은 아날로그 행동 모델링(Analog Behavior Modeling) -> ABM 기술을 사용할 때 아주 유용하다.

즉, 방정식을 통해서 node 의 값을 묘사 할 수 있다는 것이다.

하지만 편집기를 사용하면 , 수식(방정식) 을 하나의 표현식으로 혼합하기 시작할 때 특히나 작성이 어려울 수 있다.

그렇기에 먼저, 단일 전압/ 전류 식으로 부드럽게 시작한다.

In – Line 방정식

<PSPICE>

- E1 1 0 Value = { V(2,3) * 4 }
- G1 1 0 Value = { I(V1) * 5 }

- E1 1 0 Value = { IF (V(3) > 5, 10, 100m) }
- E1 1 0 Value = { IF (V(3) > 5, 5, IF (V(3) < 100m , 100m, + V(3))) }
- E1 69 14 VALUE = { IF (V(27,14) > V(18,14) /2, V(18,14), IF +(V(26,14) > 0.44, +V(18,14), IF((V(13,14) +V(26,14) +(12,14)) + > V(31,14), V(18,14), 0)))}

- 4의 2,3의 전압을 곱하고 배달하십시오
- V1 통해 흐르는 전류에 5를 곱한다.

이제 노드가 논리적 표현식에 따라 레벨에 영향을받는 ifthen-Else 표현식은 다음과 같습니다.

- : IF V(3)이 10V보다 큰 경우 V(1,0) = 10V
 ELSE V(1,0) = 100mV. 이 ABM 표현식에 유닛을 전달하지 않는 것이 좋습니다.
- : IF V(3)이 5V보다 큰 경우, V (3) =5V
 ELSE V(3)이 100mV보다 작으면 V(1,0) = 100mV
 그렇지 않으면 V(1,0) = V (3)
- 길게 만들면 옆에 같이 표현이 된다.

(E1 = 전압 제어가 사용된 전압원) (G1 = 전압 제어가 사용된 전류원)

OP-

OP-AMP'S 모델링

OP amp 를 비슷하게 시뮬레이션 해 볼 필요가 있을 때 (오프세트 전압들, 바이어스 전류들, slew비 등을 포함한) 간단한 일반용 모형 으로 첫 단계 효과를 강조하는데 충분 하다.

$$V_{out} = [V_{(+)} - V_{(-)}]A_{OL} = [V_{(+)} - V_{(-)}] \cdot 1000$$

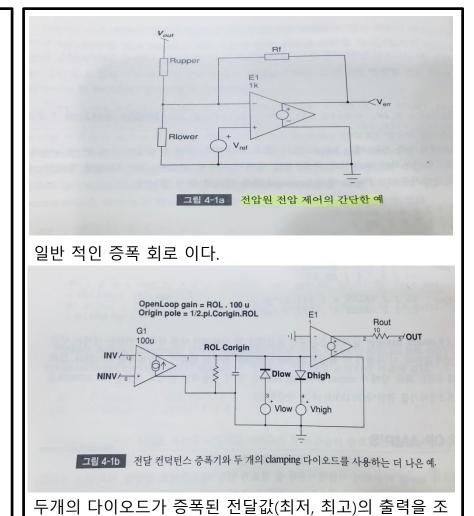
위 수식은 부품요소가 적다. 그러나 ac sweep 만 사용 시사용 하라고 권장한다.

이유는 출력 clamping level이 수렴 문제를 일으킬 수 있다

위 수식에서 A_{OL} 은 개방 이득으로 이 특별한 예에서는 60dB이다. 이러면 두 입력의 차가 무슨 이유로건 1V에 이르면 1kV에 이른다. (60 = 20log X)를 계산하면 X = 1000

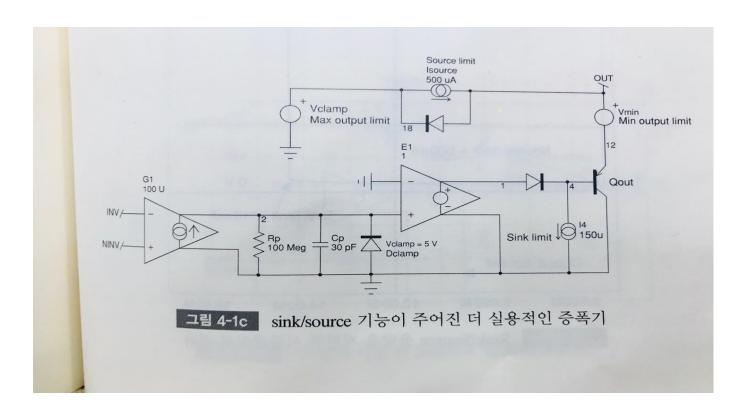
*clamping level : 클램핑 레벨 이라고도 하는 클램핑 전압 은 서지 보호기 전압 한도로서, 한계를 초과하는 전류를 허용하지 않음으로써 연결된 장치를 보호합니다.

특정레벨에 입력 신호를 이동시켜 "고정"되게 하는 다이오드 응용 회로 이다. 다시 말하자면 입력 파형의 형태는 변화 시키지 않고 입력 파형을 어떤 다른 레벨에 고정 시키는 회로 이다.



절한다.

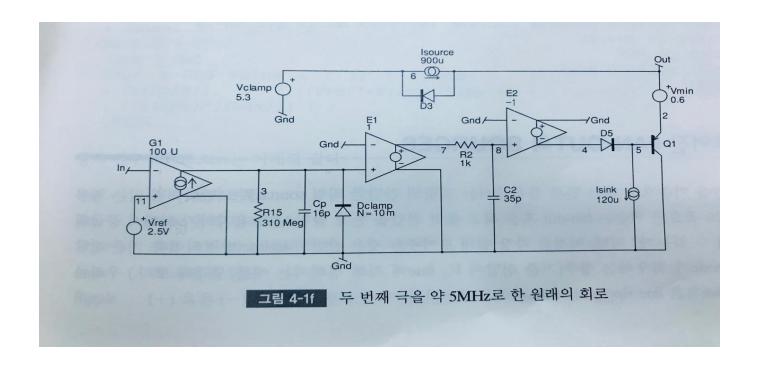
OP-AMP'S 모델링



<좀 더 실용 적인 모델링>

- 이 모델은 op amp의 전류 출력을 다룬다.(싱크전류)
- Opamp 중 error amplifier를 제어하는 pwm IC(UC384x 조정기) 가 있는데 이런 IC들은 sink전류 가 발생 한다. 싱크전류는 TR의 오동작을 가능케 한다. 따라서 sink를 제한해야 한다.
 - -> optocoupler 를 이용하거나 저항, Sink 를 제한 하는 녀석을 달아주어 해결한다.

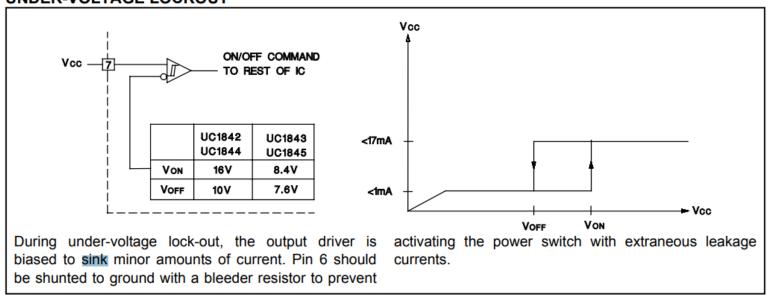
OP-AMP'S 모델링



- 위의 회로를 보면 lsink를 볼 수 있다. lsink는 전류를 조절해 op amp 의 출력이 규정에서 벗어 날 때, ground 로 내려가게 한다.
- 여기서 Isource 는 최대전류가 출력 전압을 떨어뜨리기 전에 감당할 수 있는 전류 값을 나타낸다.

OP-AMP'S 모델링

UNDER-VOLTAGE LOCKOUT



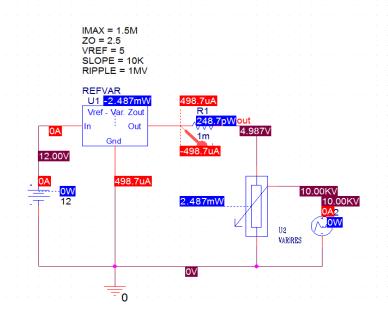
- 저전압 록 아웃 동안, 출력 드라이버는 바이어스되어 <u>소량의 전류를 싱크한다.</u> 불필요한 <u>누설 전류가있는</u> 전원 스위치를 활성화시키지 않으려면 저항을 붙여주면 좋다.
- 일반적으로 스위치 동작은 1mA부터 동작을 한다. (그래프를 보자)



FAN-OUT의 SOURCES

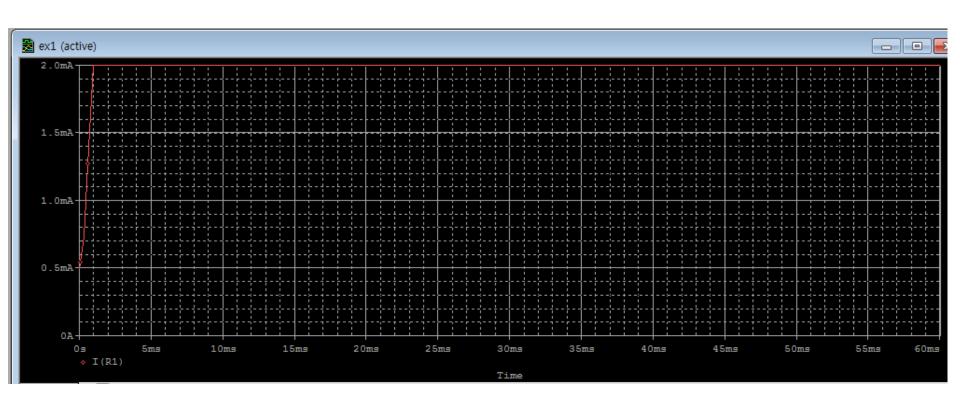
< FAN-OUT 이란? >

- 전자 회로에서 한 게이트의 출력을 다른 곳으로 배분하여 연결한 출력선의 수. 이는 그 게이트가 감당할 수 있는 출력 전력과 관계있다.
- 구조적 시스템 설계에서 한 모듈이 직접 호출하는 하위 모듈의 수. 구조적 설계에서는 이것이 7을 넘지 않을 것 을 요구하고 있다.
- 이 모델에서는 내부전압을 기준으로 하며 source 로 모 델화 되지 않는 경우, fanout 혹은 출력 전압을 한계 범위 내로 유지 하기 위해서 공급원이 감당할 수 있는가에 대 해 이야기 한다.



FAN-OUT의 SOURCES

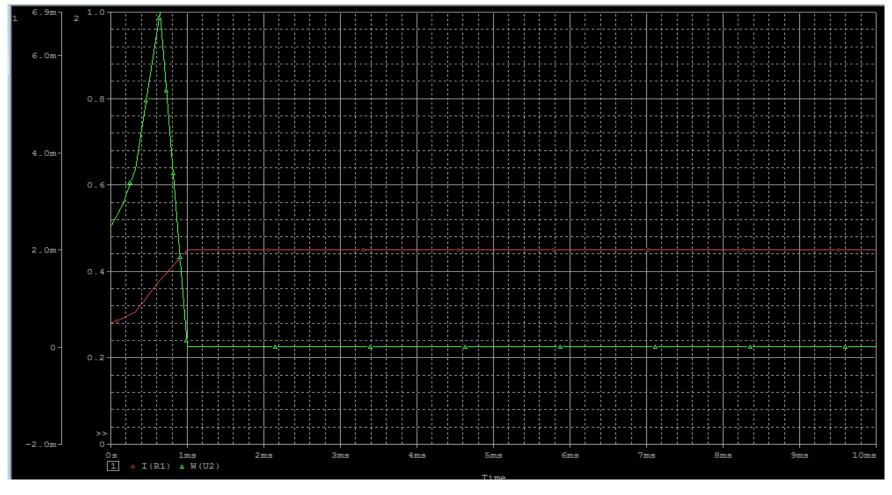




• 출력 전류는 약 500uA 부터 2mA 사이로 제한해 주는 것을 알 수 있다.

FAN-OUT SOURCES





초록색 선이 6.9mA까지 올라 있는 것을 볼 수 있다. 바리스터에서 갑자기 들어온 서지 전력을 급격하게 낮추어 주는 모양새 이다.



전압 조정 수동 소자

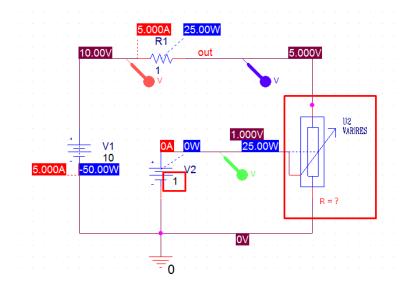
- 수동소자 R L C 등을 필요로 하는 경우가 있다. 소자의 크기를 외부에서 제어 해야 하는 경우가 그런 경우 이다.
- PSIPICE 에서는 기초적 시뮬레이션 도구는 수동적인 부품, 비 선형적인 C와 L 에서의 전류에 대한 반정식을 수용 할 수 있다.

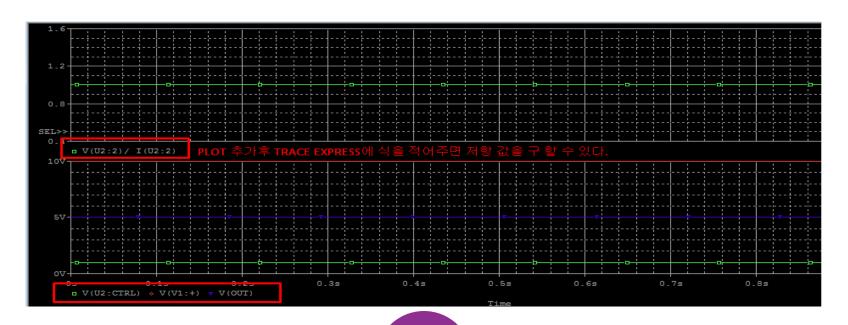


전압 조정 수동 소자 (저항)

- (저항 R) * (전류I) = (전압V) 이다. 이 간단한 방정식을 써서 가변 저항 부회로를 만들 수 있다.
- R은 집접 CTRL Node 에서 조절이 가동된다.
- V(CTRL) = 100kV이면 대응하는 저항체는 $100k\Omega$ 인것을 알 수 있다. 한마디로 VARIES에 걸리는 전압 = R 값

(회로는 FAN-OUT SOURCE 회로에서 조금 바꿔주면된다)





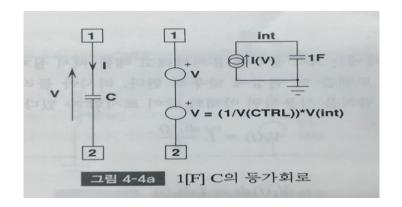


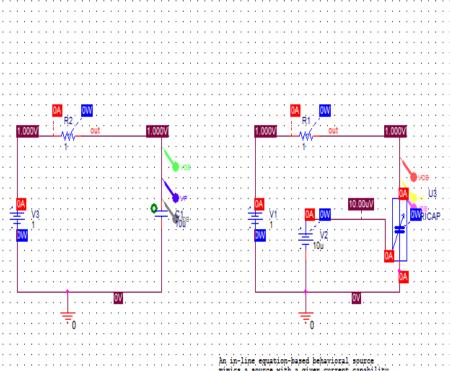
전압 조정 수동 소자 (콘덴서)

위에서 저항을 다른 것처럼 콘덴서도 아 래의 쓴 규칙을 따른다.

$$V_c(t) = \frac{1}{C} \int I_c(t) dt$$

- 위의 식을 써서 부가 전류를 1F 축전기로 흐르게 하는 것은 어떨까?
- 모형 전압 V가 전류를 1F축전기로 보내고 이것의 통합 전압을 "INT"분기점 으로 보 낸다. 그 다음 이 값을 CTRL 노드 전압의 역함수로 곱하면 가변의 C와 비슷 하게 된 다.

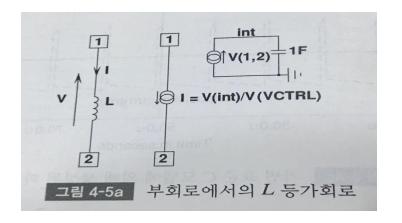


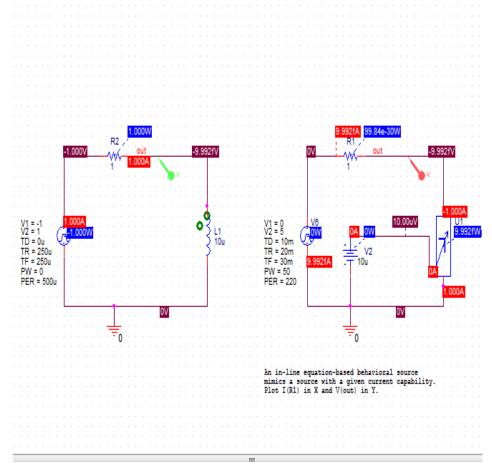




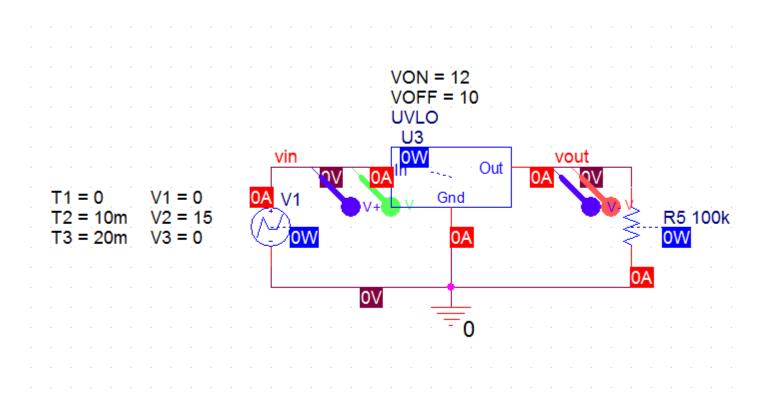
전압 조정 수동 소자 (인덕터)

- 유도체가 활성화 되었을 때 A-T 상수를 유지 하려고 애를 써서 실제 전류원 같 이 작용하려 한다 우리는 가변 inductor 모델을 이 현상에 맞추려 한다.
- $I_L(t) = \frac{1}{L} \int V_L(t) dt$
- 위 식은 등가의 유도체 내의 전압을 합하 그 것을 시뮬레이션한 L에 걸리는 제어 전압으로 나누어야 한다는 뜻이다.





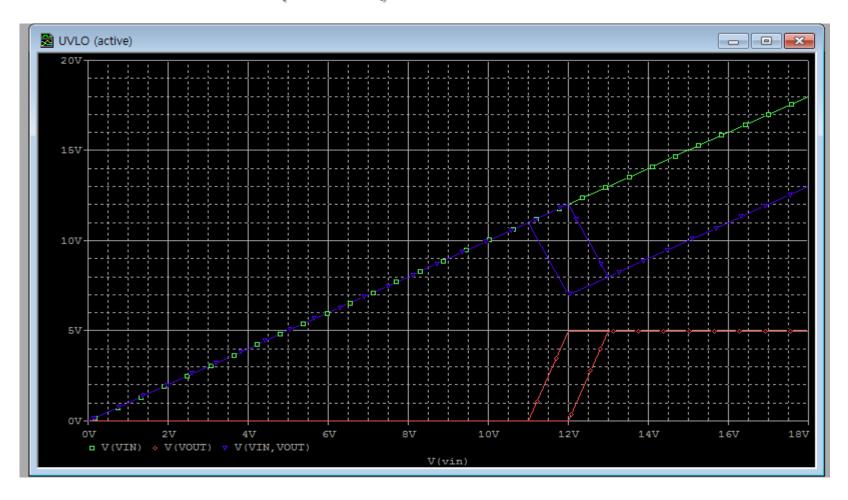
저전압 차단 블록 (UVLO)



• UVLO 회로는 PWM 제어기나 다른 회로에서 컨버터를 작동하기에 적당한 전압이 공급되는 것을 보장한다. UVLO 회로는 Vcc 를 계속 감지해서 전압이 어느 정도 이하일 때는 컨트롤러를 차단 한다.

저전압 차단 블록 (UVLO)



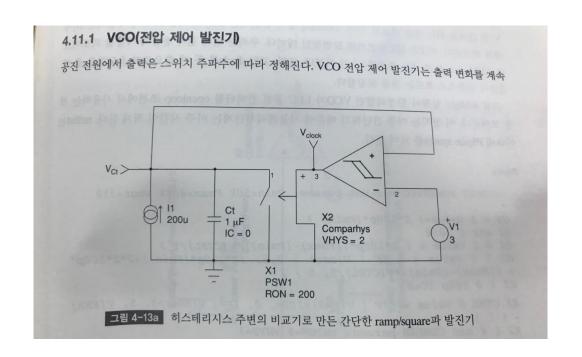


• 히스테리시스 그래프 에 대한 그래프를 볼 수 있다.



비안정 발전기 (전압 제어 발진기)

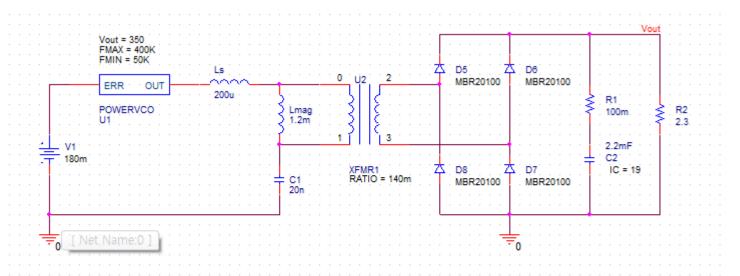
비안정 발전기는 어디서나 스위칭 사이클이 있는 곳에 필요하다.



정정류원과 히스테리시스 비교기 사용

- 1. 콘덴서는 참조 전압 V1이 강요하는 한도까지 충전.
- 2. X2에서 조작한 대로 전압은 방전.
- 3. 새 cycle이 시작.

비안정 발전기 (전압 제어 발진기)



As a buffer stage has been added to the original VCO circuit, it is possible to directly drive a power circuit, here a LLC Adjust V1 to change the frequency...

VCO(전압 제어 발진기)

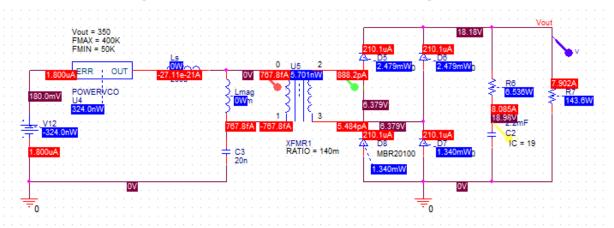
공진 전원에서 출력은 스위치 주파수에 따라 정해진다.

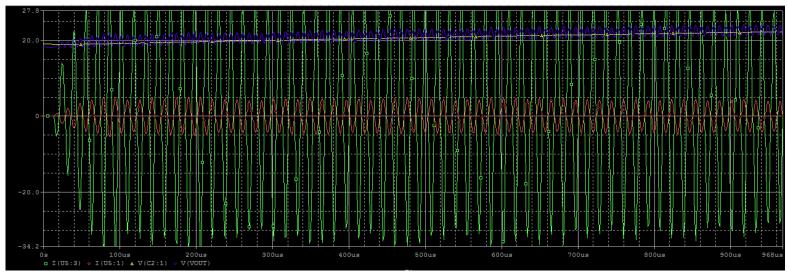
Sensing 중 오차 증폭기를 운용한다.

VCO 는 두가지 변수, <u>최대 주파수, 최소 주파수</u>통해 제어를 한다. 이 변수는 feedback 이 소실 되거나 default가 sensing 되었을 때 공진 컨버터를 안전한 범위로 한정 시키는 역할을 한다.



비안정 발전기 (전압 제어 발진기)





빨간핀 - 트렌스를 넘어가기전 전류

초록핀 - 트렌스르 넘어간 후 전류

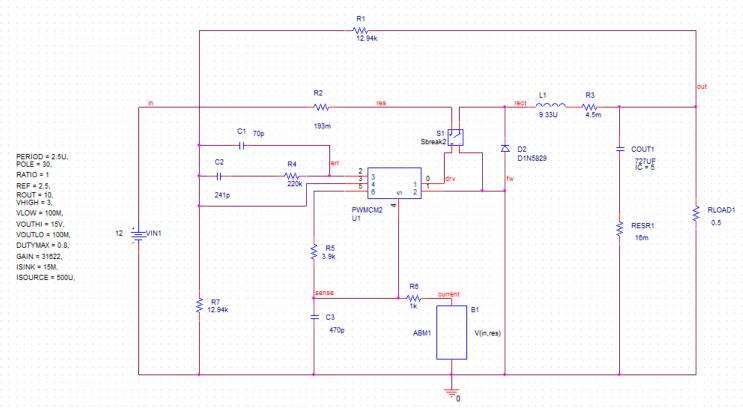
노란핀 - 커패시터전 커패시터로 흘러 들어오는 전압

보라핀 - 출력 전압

Dead time 제어를 사용하는 전압 제어 발진기

- 공명위상은 Half or Full 브릿지 형태 이용
- Dead time이란?
 스위치가 다 열려 있는 짧은 총 시간을 말한다.
- 필요한 이유?
 - 1. 한 스위치가 아직 차단일 때, 다른 스위치가 동작 중이면 단락 상태를 요구 하고 그로 인에 전류가 급증의 경우
 - 2. 공명위상에서 Dead time 이 zero vlotage스위치를 얻고 작동을 body diode 에 완전히 당도 할 때 까지 연기.

일반적 제어기 (Buck 전류 모드 모델)

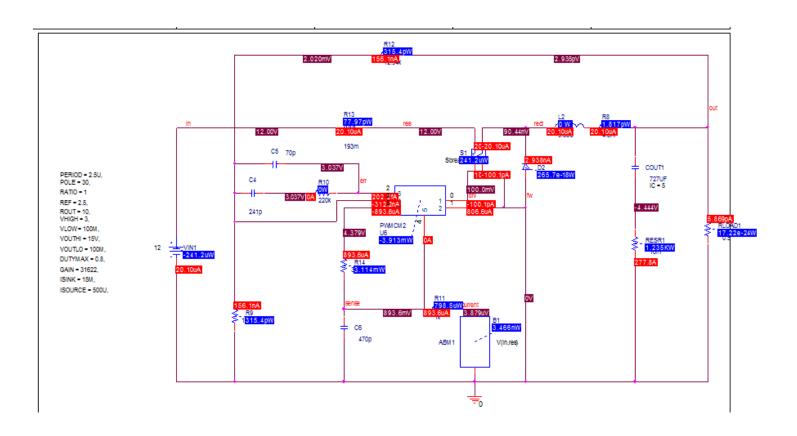


This buck converter simulates a start-up sequence in less than 13 seconds on a 1.8 GHz computer. Changing Rramp lets program the compensation level. Putting Rramp to 1 Meg disables it.

- 5V 10A 를 공급하는 시스템.
- 500us 모의실험은 10s에서 2GHz 컴퓨터를 사용해서 실험 했다.
- 200kHz 스위치 주파수를 택했다.



일반적 제어기 (Buck 전류 모드 모델)



값은 뜨는거 같은데 시뮬레이션이 어떤 셋팅으로 해주어야 돌아가는지 아직 적절한 값을 찾지는 모했다.