|  |
| --- |
| **北 京 邮 电 大 学**  **实 验 报 告**  **课程名称 数字逻辑与数字系统实验**  **实验名称 组合逻辑综合实验报告**  **计算机学院2020211302班 姓名 鄭毓恒**  **教师 杨秦 成绩\_\_\_\_\_\_**  **2021年11月11日** |

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **实验一 基本门电路与三态门**  **实验目的**   1. 掌握TTL与非门，或非门和异或门输入与输出之间的逻辑关系； 2. 熟悉TTL中，小规模集成电路的外形，管脚和使用方法； 3. 掌握三态门逻辑功能和使用方法； 4. 掌握用三态门构成总线的方法和特点； 5. 掌握TEC8数字电路实验系统的使用方法；   **测试环境**  实验器材和设备：  二输入四与非门：74LS00；  二输入四或非门：74LS28（02）；  二输入四异或门：74LS86；  四总线缓冲器（三态输出）：74LS125；  TEC8数字电路实验系统；  **被测芯片**  74LS00：    74LS28(02):    74LS86：    74LS125：    **被测电路**   1. 测试74LS00一个逻辑门的输入与输出之间的逻辑关系   被测电路：     1. 测试74LS28(02)一个逻辑门的输入与输出之间的逻辑关系   被测电路：     1. 测试74LS86一个逻辑门的输入与输出之间的逻辑关系   被测电路：     1. 当74LS125的输出负载为74LS00一个与非门输入端，当与非门另一输入端分别接高、低电平时，测试74LS125的三态输出和74LS00的输出   被测电路：    **测试结果**   1. 测试74LS00一个逻辑门的输入与输出之间的逻辑关系   输入AB和输出Y所构成的真值表为：   |  |  |  | | --- | --- | --- | | A | B | Y | | 0 | 0 | 1 | | 0 | 1 | 1 | | 1 | 0 | 1 | | 1 | 1 | 0 |  1. 测试74LS28(02)一个逻辑门的输入与输出之间的逻辑关系   输入AB和输出Y构成的真值表   |  |  |  | | --- | --- | --- | | A | B | Y | | 0 | 0 | 1 | | 0 | 1 | 0 | | 1 | 0 | 0 | | 1 | 1 | 0 |  1. 测试74LS86一个逻辑门的输入与输出之间的逻辑关系   输入AB和输出Y构成的真值表   |  |  |  | | --- | --- | --- | | A | B | Y | | 0 | 0 | 0 | | 0 | 1 | 1 | | 1 | 0 | 1 | | 1 | 1 | 0 |  1. 当74LS125的输出负载为74LS00一个与非门输入端，当与非门另一输入端分别接高、低电平时，测试74LS125的三态输出和74LS00的输出   真值表，A为三态门输入端，G为三态门控制端，B为74LS00输入端，Y1为三态门输出，Y2为74LS00输出   |  |  |  |  |  | | --- | --- | --- | --- | --- | | G | A | B | Y1 | Y2 | | 1 | X | X | Z | 1 | | 0 | 1 | 0 | 1 | 1 | | 0 | 1 | 1 | 1 | 0 | | 0 | 0 | 0 | 0 | 1 | | 0 | 0 | 1 | 0 | 1 |   **实验结论**   1. 测试74LS00一个逻辑门的输入与输出之间的逻辑关系   根据测试结果所得真值表，当A和B中有至少一个0，Y为1，即Y为AB的与非结果，74LS00实现二输入与非门功能。   1. 测试74LS28(02)一个逻辑门的输入与输出之间的逻辑关系   根据测试结果所得真值表，只有在A=B=0时，Y=1，即Y为AB的或非结果，74LS28（02）实现二输入或非门功能。   1. 测试74LS86一个逻辑门的输入与输出之间的逻辑关系   根据测试结果所得真值表，当A和B不一致时，Y=1，即Y等于AB的异或结果，74LS86实现二输入或非门功能。  4. 当74LS125的输出负载为74LS00一个与非门输入端，当与非门另一输入端分别接高、低电平时，测试74LS125的三态输出和74LS00的输出  根据测试结果所得真值表，因为三态门74LS125控制端G低电平有效，当G=1，三态门输出为高阻态，所连接的74LS00输入端得不到有效输入，自然输出恒为1。  当G=0，控制端有效，三态门输出与输入一致且能够在74LS00与零一输入端执行与非操作，三态门输出为有效输出（1或0）。  **实验二 数据选择器和译码器**  **实验目的**   1. 熟悉数据选择器的逻辑功能。 2. 熟悉译码器的逻辑功能。   **测试环境**  Electronics Workbench 仿真软件  **被测芯片**   1. 双4选1数据选择器74LS153      1. 双2-4线译码器74LS139     **被测电路**   1. 测试74LS153中一个4选1数据选择器的逻辑功能      1. 测试74LS39中一个2-4译码器的逻辑功能     **测试结果**   1. 测试74LS153中一个4选1数据选择器的逻辑功能   当G=1时，无论怎么改变AB和C0-C3的电平，LED不亮，Y恒为0，芯片不工作。    以下将G设为0，使芯片工作。  将BA设为00，C0-C3皆为0，LED不亮，Y输出为0. 保持AB不变，改变C0-C3的值，发现只要C0=1，LED亮，Y输出为1.    当BA=01，C1=1时，LED亮，输出Y为1.    类似的，当输入BA的01序列所表示的二进制数的十进制数为x，并且Cx=1，LED亮，输出Y为1。真值表如下：   |  |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | --- | | B | A | C0 | C1 | C2 | C3 | G | Y | | X | X | X | X | X | X | 1 | 0 | | 0 | 0 | 0 | X | X | X | 0 | 0 | | 0 | 1 | X | 0 | X | X | 0 | 0 | | 1 | 0 | X | X | 0 | X | 0 | 0 | | 1 | 1 | X | X | X | 0 | 0 | 0 | | 0 | 0 | 1 | X | X | X | 0 | 1 | | 0 | 1 | X | 1 | X | X | 0 | 1 | | 1 | 0 | X | X | 1 | X | 0 | 1 | | 1 | 1 | X | X | X | 1 | 0 | 1 |  1. 测试74LS39中一个2-4译码器的逻辑功能   当G=1时，四个LED全亮，Y0-Y3输出为1，芯片不工作。    以下将G设为0，使芯片工作。  将BA分别设为00、01、10、11，总有一个LED不亮，其编号对应输入BA的01序列表示的二进制数的十进制数，即相应输出Y为0.    真值表如下：   |  |  |  |  |  |  |  | | --- | --- | --- | --- | --- | --- | --- | | G | B | A | Y0 | Y1 | Y2 | Y3 | | 1 | X | X | 1 | 1 | 1 | 1 | | 0 | 0 | 0 | 0 | 1 | 1 | 1 | | 0 | 0 | 1 | 1 | 0 | 1 | 1 | | 0 | 1 | 0 | 1 | 1 | 0 | 1 | | 0 | 1 | 1 | 1 | 1 | 1 | 0 |   **实验结论**   1. 测试74LS153中一个4选1数据选择器的逻辑功能   根据测试结果所得真值表，当G为1，芯片不工作；当G=0，芯片工作。因此，74LS153的引脚G为低电平有效的使能端。  根据真值表，74LS153芯片根据输入AB，从C0-C4四个输入中选择一个输出为Y，所以为4选1数据选择器。   1. 测试74LS39中一个2-4译码器的逻辑功能   根据测试结果所得真值表，当G为1，芯片不工作；当G=0，芯片工作。因此，74LS153的引脚G为低电平有效的使能端。  根据真值表，74LS139根据输入AB，在Y0-Y4四个输出端口中选择一个输出。设BA的01序列表示的二进制数的十进制数为x，输出端口为Yx。芯片将输入转换为输出时相当于进行了二进制数和十进制数的转换，因此时一个2-4译码器。  **综合实验总结**  通过两次实验，了解基本与非门、或非门、异或门、三态门、数据选择器以及译码器（74LS00、74LS28（02）、74LS86、74LS125、74LS153以及74LS139）芯片的结构和逻辑功能，并熟悉了它们在TTL中的小规模集成电路的外形、管脚和使用方法，掌握TEC8数字电路实验系统和Electronics Workbench仿真数字电路软件的使用方法。 |