京都大学大学院情報学研究科 通信情報システム専攻 修士課程入学者選抜試験問題 (平成 29 年度 10 月期入学・平成 30 年度 4 月期入学)

Admissions for October 2017 and for April 2018
Entrance Examination for Master's Program
Department of Communications and Computer Engineering
Graduate School of Informatics, Kyoto University
平成29年8月7日 13:00-16:00
August 7, 2017 13:00 - 16:00

専門基礎B

Problem Set B

注意 (NOTES)

- 1. 解答開始の合図があるまで中を見てはいけない。
- 2. これは<u>「専門基礎B」</u>の問題用紙で、表紙共に21 枚 ある。解答開始の合図があった後、枚数を確かめ、 落丁または不鮮明なものがあれば直ちに申し出ること。
- 3. 問題は10問(B-1, B-2, B-3, B-4, B-5, B-6,B-7,B-8,B-9,B-10)ある。4問を選択して解答すること。答案 用紙の問題番号欄に問題番号を記入すること。
- 4. 解答は問題ごとに答案用紙1枚を使うこと。答案用紙1枚に2間以上の解答もしくは 1問の解答を2枚以上の答案用紙に書いた場合は無効にすることがある。なお、必要な場合「裏に続く」 と明記した上で裏面を使用してもよい。
- 5. 答案用紙は4枚綴じたまま使用し、切り離さないこと。
- 6. 答案用紙の綴じ込みがはずれた場合は、直ちに申し出ること。
- 7. 解答は日本語または英語で行うこと。
- 1. Do not open the pages before a call for starting.
- This is the "Problem Set B" in 21 pages including this front cover.
 After the call of starting, check all pages are in order and notify proctors (professors) immediately if missing pages or with unclear printings are found.
- 3. Answer 4 of the following 10 questions; B-1, B-2, B-3, B-4, B-5, B-6, B-7, B-8, B-9, and B-10. State the Question Numbers you choose on the Answer Sheet.
- 4. Use one sheet for each question. If required, the reverse side may be used, stating "Over" at the end of the page. Note that in case two or more questions are answered in one sheet or two or more sheets are used for one question, they may be regarded as no answers.
- 5. Do not separate the pages of answer sheets; keep them bound.
- 6. Notify proctors (professors) immediately if the pages are separated for some reason.
- 7. Answer the questions either in Japanese or English.

専門基礎B

B-1, B-2, B-3, B-4, B-5, B-6, B-7, B-8, B-9, B-10の10問から4問を選択して解答せよ。

Problem Set B

Choose and answer 4 questions out of B-1, B-2, B-3, B-4, B-5, B-6, B-7, B-8, B-9, and B-10.

B-1

下記のすべての問に答えよ.

(English translation is given on the next page.)

- (1) ディジタル伝送技術に関する以下の問に答えよ.
 - (a) 最高周波数が 20 kHz のオーディオ信号を 16 ビット量子化を用いて PCM (Pulse Code Modulation) 伝送する場合に必要なビット速度を求めよ.
 - (b) 問 (a) のビット列を 16QAM (Quadrature Amplitude Modulation) 変調によって伝送する場合の理想帯域通過フィルタの帯域幅はいくらか.
 - (c) 問 (a) のビット列をサブキャリアの変調方式が 16QAM である OFDM (Orthogonal Frequency Division Multiplexing) 信号として伝送する。この信号を遅延時間差が 20 μs である 2 波を持つ伝搬路で伝送する場合に必要となるガードインターバルの時間割合を 20%以下とするためには、OFDM 信号のサブキャリア数はいくら以上必要か。
- (2) 通信ネットワークに関する以下の問に答えよ.
 - (a) ポアソン分布にしたがって到着する呼の性質を述べよ.
 - (b) ポアソン分布において、時間 t の間に k 個の呼が到着する確率 $P_k(t)$ は式 (1) で与えられる。 λ は呼の平均到着率である。呼の生起間隔がT 以下となる確率を示せ。

$$P_k(t) = \frac{(\lambda t)^k}{k!} e^{-\lambda t} \tag{1}$$

- (c) ノードがパケットを送出するモデルを M/M/1 で表す. M/M/1 の到着分布およびサービス時間分布がどのように与えられるか述べよ.
- (d) 間 (c) のモデルにおいて、単位時間の平均到着数、平均パケット送信時間をそれぞれ λ 、h とし、 $h\lambda$ < 1 とする。このとき、送信中のパケットを含むバッファ内のパケット数が i である確率 p(i) (i=0, 1, 2, ...) は $(1-\rho)\rho^i$ で与えられる。ただし、 $\rho=h\lambda$ である、平均系内パケット数を求めよ。

Answer all the following questions.

- (1) Answer the following questions related to digital transmission techniques.
 - (a) Find the required bit rate of PCM (Pulse Code Modulation) transmission using 16-bit quantization to transmit an audio signal with frequency up to 20 kHz.
 - (b) Find the required bandwidth of an ideal bandpass filter to transmit a bit stream of Question (a) by 16QAM (Quadrature Amplitude Modulation).
 - (c) Suppose OFDM (Orthogonal Frequency Division Multiplexing) transmission with 16QAM subcarrier modulation of a bit stream in Question (a) over the channel with two paths of 20 μ s delay time difference. Find the minimum number of subcarriers in order for the guard interval to be less than or equal to 20% of the OFDM signal.
- (2) Answer the following questions related to communication networks.
 - (a) Explain the characteristics of calls that arrive based on Poisson distribution.
 - (b) $P_k(t)$ in Equation (1) is the probability that k calls arrive during time t in Poisson distribution. λ is the average arrival rate of calls. Find the probability that the interval of call arrivals is equal to or shorter than T.

$$P_k(t) = \frac{(\lambda t)^k}{k!} e^{-\lambda t} \tag{1}$$

- (c) Consider packet forwarding at a node that is represented by the M/M/1 model. Describe how the arrival distribution and the service time distribution are given in M/M/1.
- (d) Assume that, in the model in Question (c), the average arrival rate and the average transmission time are given as λ and h, respectively, and $h\lambda < 1$. In the model, p(i) ($i=0, 1, 2, \ldots$), which is the probability that the number of packets in the buffer is equal to i, is given as $(1-\rho)\rho^i$. Note that the currently forwarded packet is included in the number of packets and $\rho = h\lambda$. Find the average number of packets in the system.

自由空間中を波長 λ の平面電磁波が z 軸の正方向に向かって伝搬する場合を考える。下 記のすべての間に答えよ。ただし媒質の固有インピーダンスを η とする。

- (1) この電磁波に伴う電界と磁界の関係を表すマックスウェルの方程式を示せ.
- (2) この電磁波の電界はx成分のみを持ち,そのz=0における大きさは時間tの関数として $E_x(0,t)=E_0\exp(\mathrm{j}\omega t)$ で与えられるものとする.このとき,任意の位置と時間(z,t)における電界および磁界の各成分を表す式を示せ.
- (3) 問 (2) の結果がマックスウェルの方程式を満たすことを示し、 λ および η を ω と誘電率 ϵ 及び透磁率 μ で表せ.
- (4) ここで z=0 の位置に有効開口面積 A_e の無損失アンテナを置き、これと整合する 負荷を接続した場合に、この負荷で消費される電力を求めよ。
- (5) ここでさらに z=D の位置に z 軸と直交する無限大完全導体平面を置いたとき、問 (4) の負荷で消費される電力を求めよ。ただし、 $D\gg\lambda$ かつ $D\gg A_{\rm e}/\lambda$ とする。またアンテナの z 軸方向の大きさは λ と比べて十分小さいものとし、その指向性は z 軸の正負方向で同一とする。

Suppose that a planar electromagnetic wave of wavelength λ propagates in a free space toward the direction of positive z axis. Answer all the following questions. The intrinsic impedance of the medium is η .

- (1) Show Maxwell's equations that describe the relation between the electric and magnetic fields associated with this wave.
- (2) Suppose that the wave has only the x component, and its value at z=0 is given as a function of time t as $E_x(0,t)=E_0\exp(\mathrm{j}\omega t)$. Give all components of the electric and magnetic fields at arbitrary position and time (z,t).
- (3) Show that the result of Question (2) satisfies Maxwell's equations, and express λ and η in terms of ω , dielectric constant ϵ , and permeability μ .
- (4) Consider that a lossless antenna, whose effective area is A_e , is placed at z=0, and connected to a matched load. Give the power consumed at this load.
- (5) Consider further that an infinite perfectly conducting plane is placed perpendicular to z axis at z=D. Give the power consumed at the load given in Question (4) for this case. Here $D\gg\lambda$ and $D\gg A_{\rm e}/\lambda$ hold. Also, the size of the antenna in z axis direction is sufficiently small compared to λ , and the directivity of the antenna is the same for the positive and negative z directions.

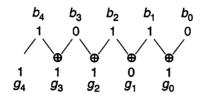
(English translation is given on the next page.)

n+1 桁の 2 進数 $B=(b_n,\cdots,b_2,b_1,b_0)$ からグレイ符号 $G=(g_n,\cdots,g_2,g_1,g_0)$ へ変換する規則は以下のように表される。

$$g_i = b_i \oplus b_{i+1}, \ 0 \le i \le n-1,$$

 $g_n = b_n,$

ここで、 \oplus は排他的論理和を表す。例えば、2 進数 10110 に対応するグレイ符号は、以下に示すように 11101 となる。



以下の問に答えよ。

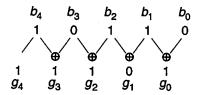
- (1) 2 進数 11011 をグレイ符号に変換せよ。
- (2) グレイ符号 11011 に変換される 2 進数を求めよ。
- (3) Gから Bへの逆変換において、Bの最上位桁 b_n を表す論理式を示せ。
- (4) G から B への逆変換において、B の i 桁目 b_i ($0 \le i \le n-1$) を g_i と b_{i+1} の論理 関数として表せ。
- (5) Gから Bへの逆変換を、最上位桁から最下位桁まで1ビットずつ順番に行う Mealy 型同期式順序回路を考える。各時刻の入力は1ビットの信号 g であり、出力は1ビットの信号 b である。この回路は1個の D フリップフロップと適当な論理ゲートを用いて構成することができる。この同期式順序回路に関する以下の問に答えよ。
 - (a) 状態数を最小化した状態遷移表と出力表を求めよ。
 - (b) D フリップフロップの初期値を0 とする。D フリップフロップの励起関数 d と順序回路の出力 b を表す論理関数の最小積和形表現を求めよ。なお、D フリップフロップの出力を q とせよ。
- (6) GからBへの逆変換は、組み合せ回路でも実現できる。3 ビットのグレイ符号 (g_2, g_1, g_0) から対応する3 ビットの2 進数 (b_2, b_1, b_0) を生成する組み合せ回路に関する以下の間に答えよ。
 - (a) b_2 , b_1 , b_0 それぞれを、 g_2 , g_1 , g_0 の論理関数として最小積和形表現で示せ。
 - (b) b_2 , b_1 , b_0 それぞれを、 g_2 , g_1 , g_0 の論理関数として最小和積形表現で示せ。

continued on next page 次 頁 へ 続 く Conversion rule from an (n+1)-bit binary number $B=(b_n,\dots,b_2,b_1,b_0)$ to Gray code word $G=(g_n,\dots,g_2,g_1,g_0)$ can be expressed as follows.

$$g_i = b_i \oplus b_{i+1}, \quad 0 \le i \le n-1,$$

$$g_n = b_n,$$

where the symbol \oplus denotes the Exclusive-OR operation. For example, the Gray code word that corresponds to the binary number 10110 is found to be 11101 as shown in the following diagram:



Answer the following questions.

- (1) Convert the binary number 11011 to the Gray code word.
- (2) Obtain the binary number that corresponds to the Gray code word 11011.
- (3) In the reverse conversion from G to B, obtain the logic function that represents the most significant digit b_n of B.
- (4) In the reverse conversion from G to B, derive the ith digit b_i $(0 \le i \le n-1)$ of B as a logic function of g_i and b_{i+1} .
- (5) Consider a Mealy-type synchronous sequential circuit that reverse-converts G to B starting from the most significant digit to the least significant digit one-by-one sequentially. The circuit receives a one-bit input g and produces a one-bit output b at each clock cycle. The circuit consists of one D flip-flop with additional logic gates. Answer the following questions related to the sequential circuit.
 - (a) Show the state transition table and the output table with the minimum number of states.
 - (b) The initial value of the D flip-flop is assumed to be 0, and the output of the D flip-flop is denoted by q. Obtain the excitation function of the D flip-flop d and the output of the sequential circuit b in a minimal sum-of-products form.
- (6) Reverse conversion from G to B can be done by a combinational circuit. Answer the following questions related to reverse conversion from a 3-bit Gray code word (g_2, g_1, g_0) to the corresponding 3-bit binary number (b_2, b_1, b_0) by a combinational circuit.
 - (a) Obtain each of b_2 , b_1 , b_0 as a function of g_2 , g_1 , g_0 in a minimal sum-of-products form.
 - (b) Obtain each of b_2 , b_1 , b_0 as a function of g_2 , g_1 , g_0 in a minimal product-of-sums form.

下記の全ての問に答えよ。 Answer all the following questions.

(1) 32 ビット語長の RISC プロセッサ P は、命令フェッチ、命令デコード、演算実行、メモリアクセス、結果格納の5ステージからなるパイプライン機構を有する。P は、1 サイクルに最大1 命令のフェッチが可能であり、フォワーディング機構を持たない。 表 (a) に、P がサポートする命令セットと命令形式の一部を示す。ここで、add は R 形式の命令であり、レジスタ R[rs] と R[rt] の和をレジスタ R[rd] に書き込む。lw は I 形式の命令であり、レジスタ R[rs] に即値を加えたアドレスのメモリから読みだしたデータをレジスタ R[rt] に格納する。ただし、R[x], M[x] はアドレス x のレジスタおよびメモリを表す。また、op, funct, shamt はそれぞれ命令コード、機能コード、およびシフト量を表す。Imm は即値、SignExtImm は符号拡張した即値、ZeroExtImm はゼロ拡張した即値である。

以下の問に答えよ。

A 32-bit word RISC processor P has a pipelined 5-stage datapath: instruction fetch, instruction decode, execution, memory access, and write back. P fetches at most one instruction per cycle, and equips no data forwarding circuitry.

Table (a) shows a subset of the instruction set of P with the instruction formats. Here, "add" is an R-type instruction that writes the sum of contents of registers R[rs] and R[rt] to register R[rd]. "lw" is an I-type instruction that reads data from memory at the address given by adding an immediate to the contents of R[rs] and writes it to register R[rt], where R[x] and M[x] represent a register of and a memory of address x, respectively. Here, op, funct, and shamt fields denote opcode, function code, and shift amount, respectively. Imm, SignExtImm, and ZeroExtImm, represent immediate, sign extended immediate, and zero extended immediate, respectively.

Answer the questions below.

(a) 図 (a) に示す機械語命令 1-4をアセンブリ・コードに変換せよ。表 (a) 中にボールド体で示しているアセンブリ・コード記述を用いよ。ただし、レジスタとメモリはそれぞれ R[x], M[x] と表記し、即値は 10 進数で表せ。表にない命令はすべて nop (no operation) とみなすこと。

Answer assembly codes for machine code instructions 1–4 in Figure (a). Use the assembly code representations shown in bold font in Table (a). Registers and memories should be represented as R[x] and M[x], respectivery. Immediate should be represented in decimal. The instructions not listed in the table should be considered as "nop" (no operation).

(b) 図(a)の機械語命令 1-4のデータ依存関係を、理由とともに全て挙げよ。 List all data dependencies in the machine code instructions 1-4 in Figure (a) with reason.

表(a) 命令形式と命令セット (表内の数字はすべて 10 進数).

Table (a) Instruction formats and instruction set (all numbers in this table are decimal).

Table (a)		in numbers in this table are decimal).									
	形式		フィールド								
	Format	Field						 アセンブリ・コード			
命令	R	op	rs	rt	rd shamt funct		funct	Assembly code			
Inst-	width	6b	5b	5b	5b 5b 6b] 動作			
ruction	I	op	rs	rt		Immedia	ate	Operation			
	width	6b	5b	5b	16b						
add	R	0	rs	rt	rd 0 32		32	add rd, rs, rt			
					ĺ			addition: $R[rd] = R[rs] + R[rt]$			
sub	R	0	rs	rt	rd	0	34	sub rd, rs, rt			
								subtraction: $R[rd] = R[rs] - R[rt]$			
and	R	0	rs	rt	rd	0	36	and rd, rs, rt			
								logical AND: R[rd] = R[rs] & R[rt]			
or	R	0	rs	rt	rd	0	37	or rd, rs, rt			
								logical OR: R[rd] = R[rs] R[rt]			
nor	R	0	rs	rt	rd 0 39		39	nor rd, rs, rt			
		_						$logical NOR: R[rd] = \sim (R[rs] \mid R[rt])$			
addi	I	8	rs	rt		Imm		addi rt, rs, Imm			
								add immediate: $R[rt] = R[rs] + SignExtImm$			
andi	I	12	rs	rt		Imm		andi rt, rs, Imm			
								AND immediate: $R[rt] = R[rs] \& ZeroExtImm$			
ori	I	13	rs	rt	Imm			ori rt, rs, Imm			
								OR immediate: $R[rt] = R[rs] \mid ZeroExtImm$			
lw	I	35	rs	rt	Imm			lw rt, Imm(rs)			
								load word: $R[rt] = M[R[rs] + SignExtImm]$			
sw	I	43	rs	rt	Imm			sw rt, Imm(rs)			
								store word: $M[R[rs] + SignExtImm] = R[rt]$			
sll	R	0	0	rt	rd shamt 0		0	sll rd, rt, shamt			
								logical shift left: $R[rd] = R[rt] \ll shamt$			
srl	R	0	0	rt	rd shamt 2		2	srl rd, rt, shamt			
								logical shift right: R[rd] = R[rt] >> shamt			
sra	R	0	0	rt	rd shamt 3		3	sra rd, rt, shamt			
								arithmetic shift right: R[rd] = R[rt] >> shamt			

Instruction 1: 00225022
Instruction 2: 01425825
Instruction 3: 2141fff0
Instruction 4: ad420080

図(a)機械語命令列(16進数)

Figure (a) Sequence of machine code instructions (hexadecimal).

(2) キャッシュを搭載するプロセッサが図 (b) に示すアドレス (16 進数で書かれている) に格納された命令語(1 語は4バイト)を上から順にアクセスする。以下の問に答えよ。 A processor with a cache memory accesses to instruction words (1-word = 4-byte) stored in the addresses (represented in hexadecimal) shown in Figure (b) from top to bottom.

Answer the questions below.

(a) 上記のキャッシュはダイレクト・マップ・キャッシュとする。キャッシュの一部には当初は表(b)に示すタグと命令語が格納されており、キャッシュ・ブロックは全て有効である。図(b)に示すアドレスごとのアクセスがそれぞれヒットするかミスするかをその理由と合わせて示せ。

The cache is a direct-mapped cache. A part of the cache initially stores the tags and the instruction words shown in Table (b) and all cache blocks in the cache are initially valid. Answer whether each access to the address shown in Figure (b) is a hit or a miss with reason.

(b) 上記のキャッシュは2ウェイ・セット・アソシアティブ・キャッシュとする。キャッシュの置き換えアルゴリズムはLRU (Least Recently Used)である。キャッシュの一方のウェイは当初空である。キャッシュの他方のウェイの一部には当初は表(b)に示すタグと命令語が格納されており、このウェイのキャッシュ・ブロックは全て有効である。図(b)に示すアドレスごとのアクセスがそれぞれヒットするかミスするかをその理由と合わせて示せ。

The cache is a 2-way set associative cache. The cache replacement algorithm is an LRU (Least Recently Used). One way of the cache is initially empty. A part of the other way in the cache initially stores the tags and the instruction words shown in Table (b) and all cache blocks in this way are initially valid. Answer whether each access to the address shown in Figure (b) is a hit or a miss with reason.

address-1:	2c481c60
address-2:	2c480c44
address-3:	2c480c58
address-4:	2c487c6c
address-5:	2c488c70
address-6:	2c487c4c
address-7:	2c487c50
address-8:	2c481c64
address-9:	2c480c48
図 (b) メモ	リアクセス系列

Figure (b) Sequence of memory accesses.

表 (b) キャッシュの一部に記憶された命令語

Table (b) Instruction words in a part of cache.										
タグの値	セット番号	ブロック内の命令語の値								
Values of tag	Set number	Values of instruction words in a block (16 進数/hexadecimal)								
(2 進数/binary)	(2 進数/binary)									
		11	10	01	00					
0010 1100 0100 1000 0111	1100 0100	238c49d4	439eef08	d0222931	еба996са					
0010 1100 0100 1000 0000	1100 0101	40ee474c	fdea8041	21b9fa62	0acbd274					
0010 1100 0100 1000 0111	1100 0110	7d3c6c64	2bceae88	02f7c69f	93c55da5					
0010 1100 0100 1000 1000	1100 0111	518ae45b	eb1ed594	1ffc6699	be4816f9					

(English translation is given on the next page.)

最大連続部分和問題とは、与えられたn個の整数 a_1,a_2,\ldots,a_n に対し、最大の連続部分和を求める問題である。すなわち、 a_s から a_t までのすべての要素の和を

$$S(s,t) = \sum_{i=s}^{t} a_i$$

と記したとき、S(s,t) が最大となるような整数 s と t (ただし、 $1 \le s \le t \le n$) を求める問題である。本設問では、すべての s と $t \ge s$ に対して、部分和 S(s,t) の絶対値が C で抑えられる(すなわち、 $|S(s,t)| \le C$)と仮定する。ただし、C は n に依存しない定数である。以下のすべての問に答えよ。

(1) 以下の表は n=11 のときの入力の例である。この例において S(s,t) が 最大となるような整数 s と t (ただし、 $1 \le s \le t \le n$) を求めよ。

i	1	2	3	4	5	6	7	8	9	10	11
a_i	9	-11	31	-23	21	27	-12	-11	29	-5	3

- (2) 任意の整数 $k \in \{2,3\dots,n-1\}$ が与えられたとき、部分和 S(s,t) が最大となるような $s \in \{1,2,\dots,k-1\}$ と $t \in \{k+1,k+2,\dots,n\}$ を求める問題を考える。この問題を O(n) 時間で解くアルゴリズムを与えよ。
- (3) 分割統治法及び問 (2) のアルゴリズムを用いて、最大連続部分和問題を $O(n\log n)$ 時間で解くアルゴリズムを与えよ。
- (4) 任意の $i \in \{1, 2, ..., n\}$ に対し、S(s, i) の最大値(ただし、 $1 \le s \le i$)を M_i と表す。任意の $i \in \{1, 2, ..., n-1\}$ に対し、

$$M_{i+1} = \max(M_i + a_{i+1}, a_{i+1})$$

が成立することを示せ。この関係式に基づき、最大連続部分和問題をO(n) 時間で解くアルゴリズムを与えよ。

continued on next page 次 頁 へ 続 く The maximum continuous partial sum problem asks, given n integers a_1, a_2, \ldots, a_n , to find the maximum continuous partial sum. That is, when denoting by

$$S(s,t) = \sum_{i=s}^{t} a_i$$

the sum of all the elements from a_s to a_t , this problem asks to find integers s and t (such that $1 \le s \le t \le n$) that maximize the quantity S(s,t). In this problem we make the following assumption on the input: there exists a constant C independent of n such that for all s and $t \ge s$ the absolute value of the partial sum S(s,t) is bounded from above by C (i.e., $|S(s,t)| \le C$). Answer all the following questions.

(1) The following table gives an example for n = 11. Find the values of s and t, with $1 \le s \le t \le n$, that maximize the quantity S(s,t) for this example.

i	1	2	3	4	5	6	7	8	9	10	11
a_i	9	-11	31	-23	21	27	-12	-11	29	-5	3

- (2) Given an integer $k \in \{2, 3, ..., n-1\}$, consider the problem of maximizing the partial sum S(s,t) over all $s \in \{1, 2, ..., k-1\}$ and $t \in \{k+1, k+2, ..., n\}$. Describe an O(n)-time algorithm that solves this problem.
- (3) Using the divide-and-conquer approach and the algorithm of Question (2), give an algorithm solving the maximum continuous partial sum problem in time $O(n \log n)$.
- (4) For any integer $i \in \{1, 2, ..., n\}$, let M_i denote the maximum of the quantity S(s, i) over all $s \in \{1, 2, ..., i\}$. Show that the relation

$$M_{i+1} = \max(M_i + a_{i+1}, a_{i+1})$$

holds for any $i \in \{1, 2, ..., n-1\}$. Based on this relation, give an algorithm solving the maximum continuous partial sum problem in time O(n).

B-8

生成規則の集合

$$P_1 = \{S \to \epsilon \mid aAbS \mid bBaS, A \to \epsilon \mid aAbA, B \to \epsilon \mid bBaB\}$$

を持つ文法 $G_1 = \langle P_1, S \rangle$ 、および、生成規則の集合

$$P_2 = \{S \to \epsilon \mid aSbS \mid bSaS\}$$

を持つ文法 $G_2 = \langle P_2, S \rangle$ 、に関して、以下の全ての問に答えよ。 ただし、S は非終端記号、a,b は終端記号、 ϵ は空文字列である。

- (1) G_1 で生成される長さ 4以下の文字列を全て列挙せよ。
- (2) G_2 で生成される長さ 4 以下の文字列を全て列挙せよ。
- (3) G_1 が LL(1) 文法であるか否か、理由とともに答えよ。
- (4) G_2 が LL(1) 文法であるか否か、理由とともに答えよ。
- (5) G_1 が生成する言語が LL(1) 言語であるか否か、理由とともに答えよ。
- (6) G_2 が生成する言語が LL(1) 言語であるか否か、理由とともに答えよ。

Answer all the following questions on grammar $G_1 = \langle P_1, S \rangle$ with the production rules

$$P_1 = \{S \rightarrow \epsilon \mid aAbS \mid bBaS, A \rightarrow \epsilon \mid aAbA, B \rightarrow \epsilon \mid bBaB\}$$

and grammar $G_2 = \langle P_2, S \rangle$ with the production rules

$$P_2 = \{S \to \epsilon \mid aSbS \mid bSaS\} .$$

Here, S is a nonterminal symbol, a and b are terminal symbols, and ϵ is the empty string.

- (1) Enumerate all strings up to length 4 generated by grammar G_1 .
- (2) Enumerate all strings up to length 4 generated by grammar G_2 .
- (3) Decide if G_1 is an LL(1) grammar or not. Describe the reason.
- (4) Decide if G_2 is an LL(1) grammar or not. Describe the reason.
- (5) Decide if the language generated by G_1 is an LL(1) language or not. Describe the reason.
- (6) Decide if the language generated by G_2 is an LL(1) language or not. Describe the reason.

下記のすべての設問に答えよ. (English translation is given on the next page.)

- 1. 従業員のデータを記録している関係スキーマ Emp(eid, did, skill) を考える. ここで、属性 eid, did, skill は、それぞれ従業員番号、従業員が所属する部門の番号、従業員の技量を表す.
 - (a) 以下の問合せを, (i) 関係代数, (ii) 定義域関係論理, (iii) SQL で表現せよ. 「異なる二つ以上の部門に所属する従業員の従業員番号を求めよ.」
 - (b) 上記の問題 (a)(ii) の解答において自由変数がどこに出現しているか説明せよ.
 - (c) 自由変数が出現しない論理式は、関係データベーススキーマの一貫性制約を表しているとみなすことができる。以下の論理式はどのような一貫性制約を表しているか説明せよ。

 $\neg(\exists x\exists y\exists y'\exists z\exists z'(Emp(x,y,z) \land Emp(x,y',z') \land (y \neq y')))$

(d) 上記の問題 (c) の一貫性制約が成立するときに、以下の式が成立するかどうか答えよ、また、その理由を説明せよ。

 $(\pi_{eid,did}Emp)\bowtie(\pi_{eid,skill}Emp)=Emp$

2. 以下の関係データベーススキーマを考える.

 $Employee(\underline{eid}, ename, skill)$ $Department(\underline{did}, dname)$ $Works_for(\underline{eid}, did, contract)$

ここで、関係 Employee の各属性は、従業員番号 (eid)、従業員名 (ename)、従業員の技量 (skill) を表す。また、関係 Department の各属性は、部門番号 (did)、部門名 (dname) を表す。さらに、関係 Works_for は、従業員 (eid) が部門 (did) に所属すること、及びその契約 (contract) を表す。下線を施した属性はキーであり、以下の外部キー制約が成立するものとする。

 $Works_for.eid \subseteq Employee.eid$ $Works_for.did \subseteq Department.did$

この関係データベーススキーマに対応する実体関連図を描きなさい.

continued on next page 次 頁 へ 続 く Answer all of the following questions.

- 1. Consider a relational schema Emp(eid, did, skill) recording employees' data. Here, the attributes eid, did, skill mean employee id, department id to which the employee belongs, and employee's skill, respectively.
 - (a) Write the following query in (i) relational algebra, (ii) domain relational calculus, and (iii) SQL:

"Return the ids of employees who belong to two or more different departments."

- (b) Explain where are the occurrences of free variables in the answer to the above question (a)(ii).
- (c) We can regard formulas without occurrences of free variables as integrity constraints of relational database schemas. Explain what kind of integrity constraints the following formula represents:

$$\neg(\exists x\exists y\exists y'\exists z\exists z'(Emp(x,y,z)\land Emp(x,y',z')\land (y\neq y'))).$$

(d) Does the following equation hold when the integrity constraint in the above question (c) holds? Explain the reason.

$$(\pi_{eid.did}Emp)\bowtie(\pi_{eid.skill}Emp)=Emp$$

2. Consider the following relational database schema:

$$Employee(\underline{eid}, ename, skill)$$

 $Department(\underline{did}, dname)$
 $Works_for(\underline{eid}, did, contract).$

Attributes of the relation *Employee* represent employee id (eid), employee name (ename), and employee skill (skill). Attributes of the relation *Department* represent department id (did) and department name (dname). Also a record of the relation *Works_for* represents that an employee (eid) belongs to a department (did) under a contract (contract). Underlined attributes are keys. The following foreign key constraints hold:

$$Works_for.eid \subseteq Employee.eid$$

 $Works_for.did \subseteq Department.did.$

Draw an ER diagram that corresponds to this relational database schema.

- 2人ゲームでの敵対探索に関する以下の5つの問いに答えよ.
- (1) 3×3の盤面を用いる3目並べ(別名○×ゲーム, tic-tac-toe)を例に,ゲーム木を説明 せよ.3目並べとは,3×3の格子を用意し,二人のプレイヤが交互に「○」と「×」を 書き込んでいき,縦・横・斜めのいずれか1列に3個自分のマークを並べると勝ちとな るゲームである.
- (2) ミニマックス法を説明せよ.
- (3) アルファ・ベータ枝刈りを説明せよ.
- (4) アルファ・ベータ枝刈りの観点でのゲーム木の理想的な状況を説明せよ. また, 理想的な状況において, 深さ3, 分岐数3のゲーム木では, いくつの葉節点が評価されるか説明せよ. ここで, 理想的とは, アルファ・ベータ枝刈りによって枝刈りされる節点の数が最大化される状況を指すものとする.
- (5) 深さ d, 分岐数 bのゲーム木に対して, アルファ・ベータ枝刈りの観点から理想的な場合(最適に配置されたゲーム木)と最悪の場合を比較して, アルファ・ベータ枝刈りによってどの程度性能を改善できるか説明せよ.

Answer the following five questions about an adversarial search in two-player games.

- (1) Explain the game tree by using a 3×3 grid tic-tac-toe as an example. Tic-tac-toe is a game for two players, X and O, who take turns marking the spaces in a 3×3 grid. The player who succeeds in placing three respective marks in a horizontal, vertical, or diagonal row wins the game.
- (2) Explain the minimax method.
- (3) Explain alpha-beta pruning.
- (4) Explain the ideal situation of game trees from the perspective of alpha-beta pruning. Also, in the ideal situation, explain how many leaf nodes are evaluated for a game tree with depth 3 and branching factor 3. Here, ideal means that the number of nodes pruned by alpha-beta pruning is maximized.
- (5) Explain how much alphabeta pruning can improve performance by comparing the ideal case (optimally arranged game tree) and the worst case for the game tree with depth d and branching factor b.