

# SWORD

XD-LAB-IMG-009

## Lab9: 图像处理算法模块实 验 1: 边缘检测

Joseph Xu


2018-4-1

## 修改记录

版本号.	作者	描述	修改日期
1.0	Joseph Xu	初稿	2018-4-1

## 审核记录

姓名	职务	签字	日期

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	1 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

## 目录

修改记录.....	1
审核记录.....	1
1. 实验简介.....	5
1.1 概述.....	5
1.2 实验目标.....	5
1.3 实验条件.....	5
1.4 实验原理.....	6
2. PARTA：算法仿真实验流程.....	7
2.1 操作步骤.....	7
3. PARTB：算法模块硬件部署流程.....	16
3.1 操作步骤.....	16
4. 实验结果.....	34




	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	2 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

图 1-1	算法仿真流程图.....	5
图 1-2	实验连接示意图.....	6
图 3-1	Vivado 下创建新工程.....	16
图 3-2	创建新工程向导窗口.....	16
图 3-3	硬件连接对应位置.....	31
图 3-4	实际硬件连接.....	32

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	3 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

## 表目录

未找到图形项目表。

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	4 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



	带 HDMI 接口的显示器	1	
	HDMI 视频线	2	
	Vivado Design Suite	1	版本：2014.4
	MALTAB	1	版本：R2016a
	视频接口 IP 库	1	FPGA-Image-Library.zip*

\*注：FPGA-Image-Library 为戴天宇开发的一个开源图像处理 IP 库，该 IP 库遵循 LGPL，  
详情请见：<http://fil.dtysky.moe>

1.4 实验原理

该实验的连接方式如下图所示：

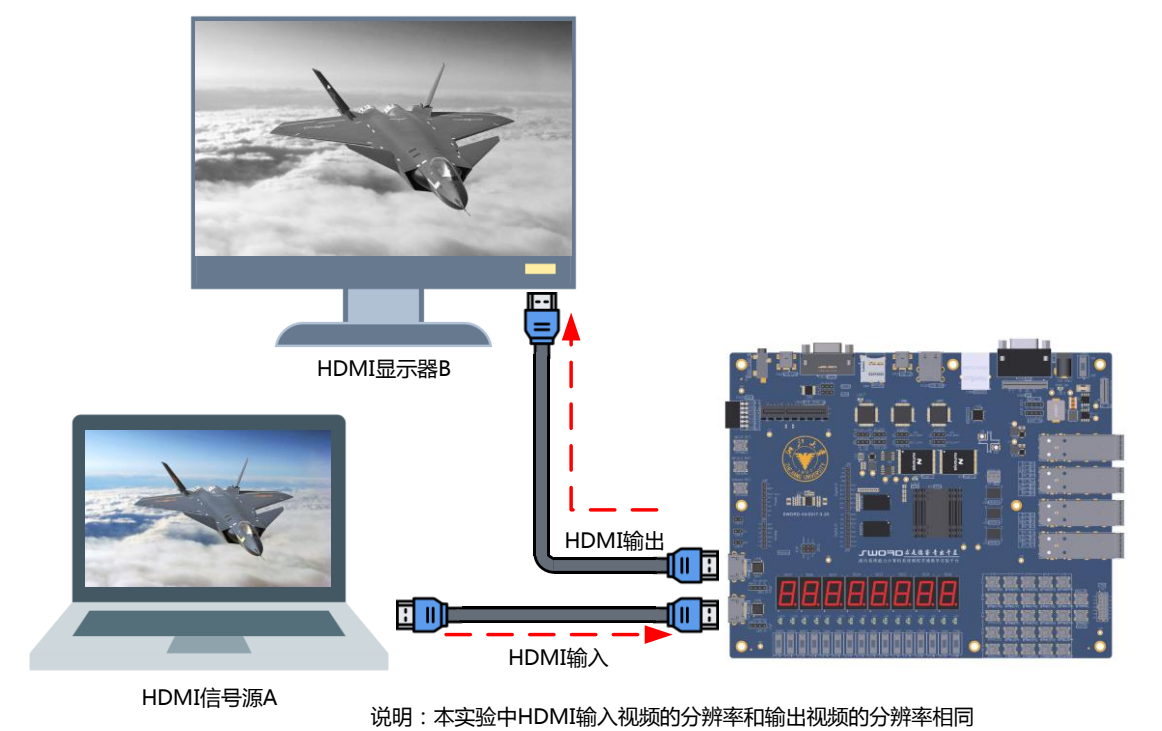


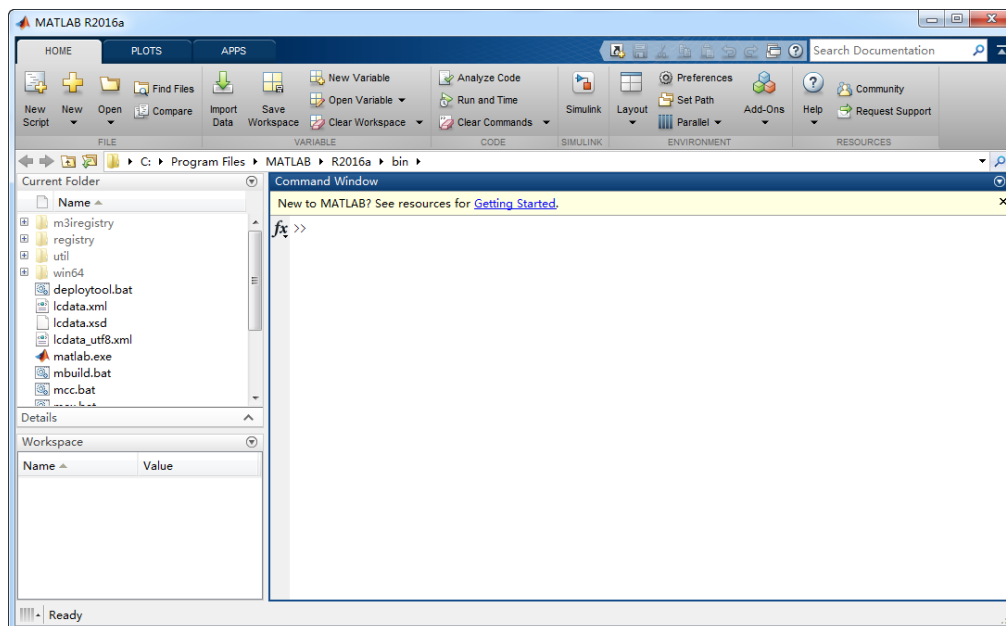
图 1-2 实验连接示意图

## 2. PARTA：算法仿真实验流程

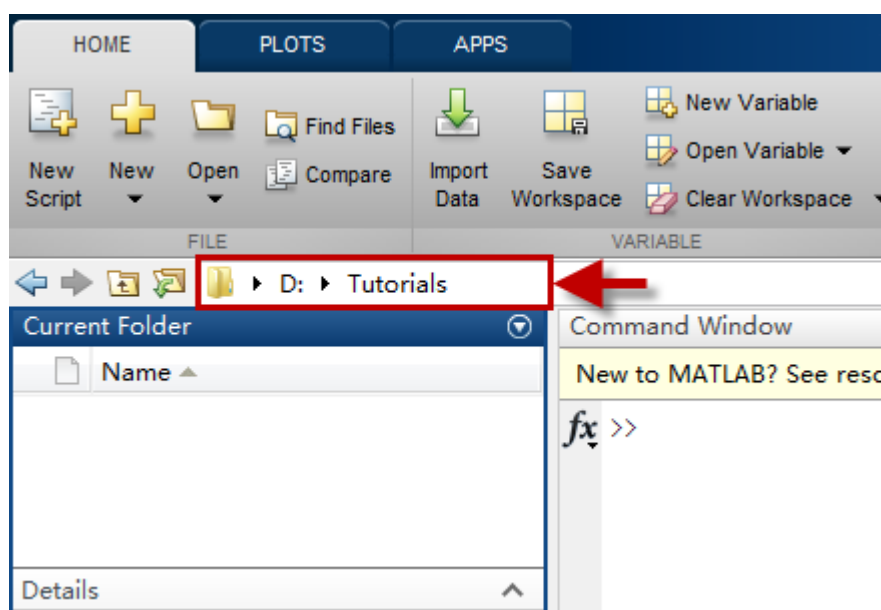
本节将详细描述如何在 MATLAB 的环境下完成实验。请耐心等待，仔细按照图示和文字说明进行操作。


### 2.1 操作步骤

1. 首先启动 MATLAB，本文选用版本为 Windows 版 R2016a。



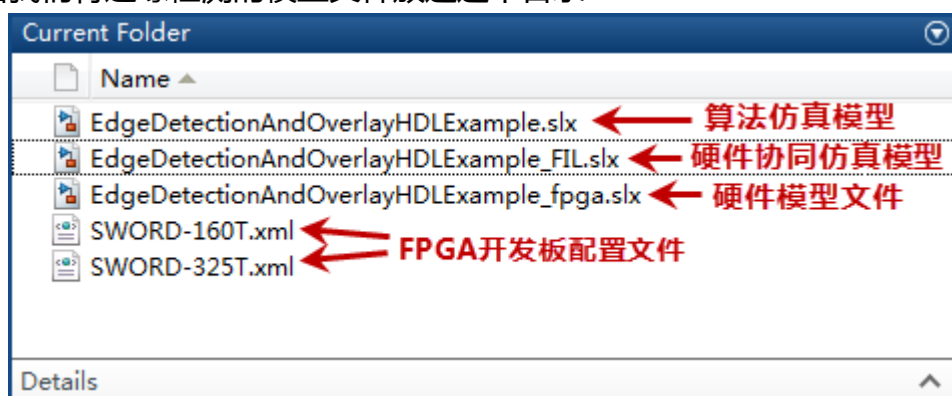
接着我们要设定工作目录，即我们常用来作为存放自己的 MATLAB 文件和图片素材的目录。本文为 D:\ImageLabs\source\lab12\matlab（如果没有自己创建一个）：



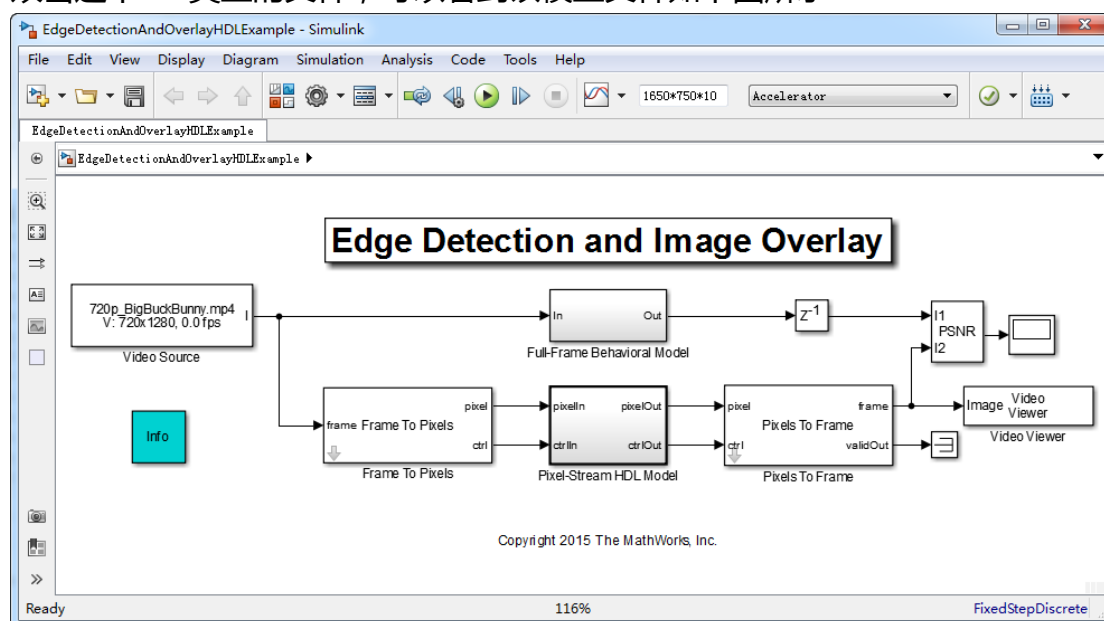
	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	7 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



然后我们将边缘检测的模型文件放进这个目录：




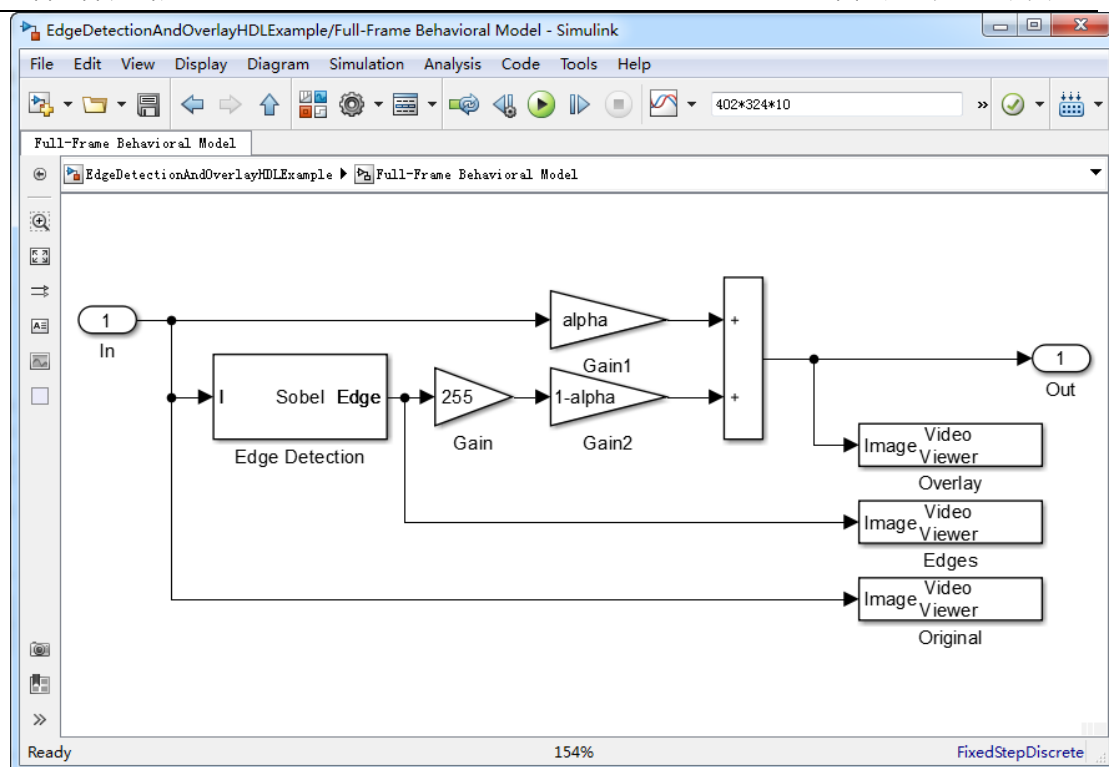
双击这个 slx 类型的文件，可以看到该模型文件如下图所示：



从上图可以看出，该图像算法模型包括了一个视频输入源，其分辨率为 1280x720，帧速为 0.0fps，经过了 2 路处理，其中上面一路为基于完整帧（Full-Frame）的行为模型（即软件处理），下面一路为基于像素流（Pixel-Stream）的 HDL 模型（即硬件处理）。

下面我们先来看看 **Full-Frame Behavioral Model**，双击该模块，如下图所示：

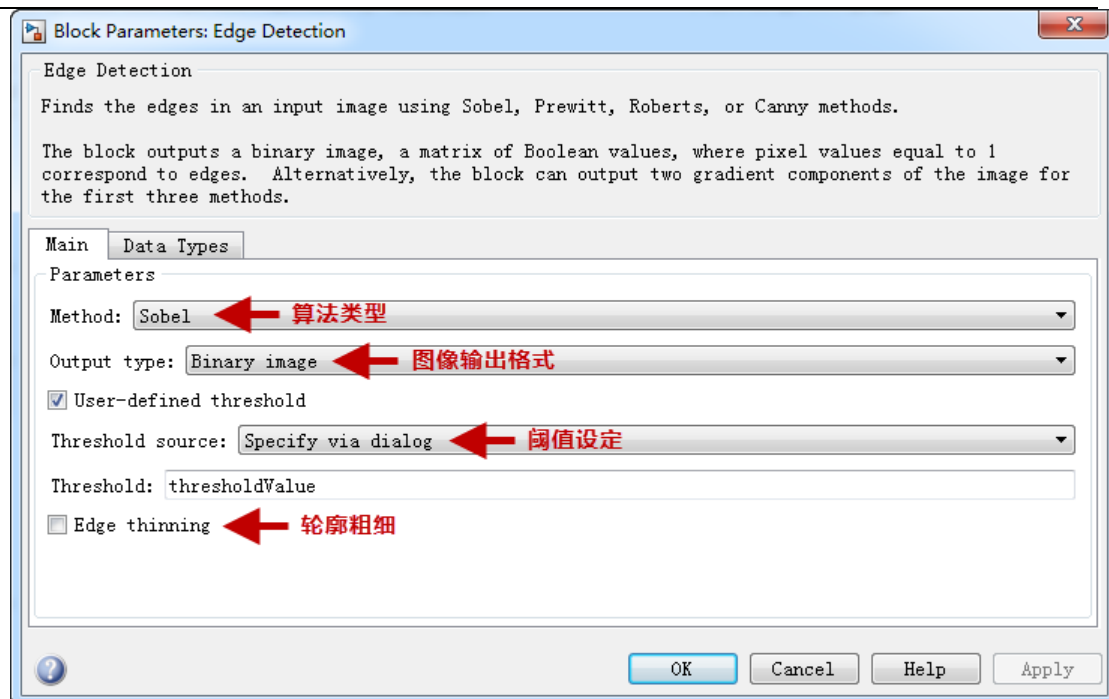
	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	8 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



该模型全部为 Simulink 内置的图像处理工具包 ( Image Processing Toolbox ) 所包含的模块 ( Block ), 其中有 1 个基于 Sobel 算子的边缘检测功能块, 3 个增益模块 ( Gain ), 1 个输入模块, 1 个输出模块, 1 个加法模块和 3 个视频显示模块。该模型非常直观, 其含义为接收输入视频, 然后经过 Sobel 边缘检测和 Alpha ( Alpha 即透明度 ) 混合后输出, 整个处理过程中, 我们能够看到原始图像, 边缘轮廓图像以及边缘轮廓叠加到原始图像后的层叠图像。

双击 Edge Detect 模块, 如下图所示:

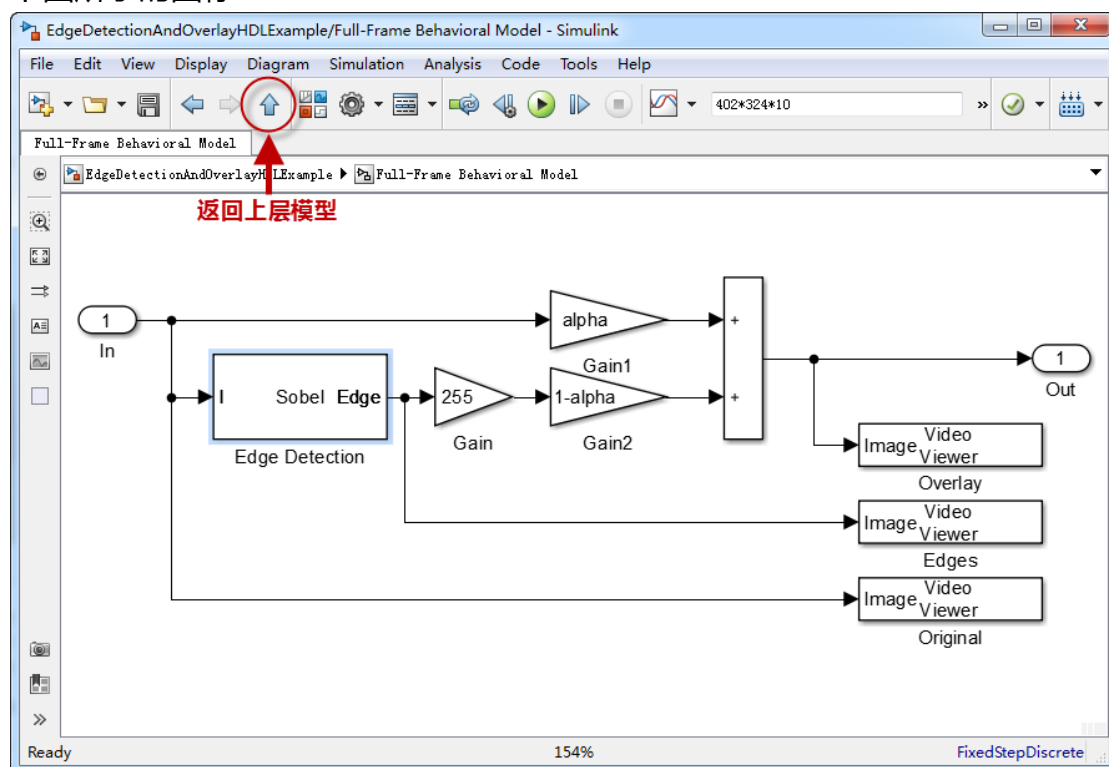
<b>xingdeng</b>	标题	文档编号	版本	页
	Lab9: 算法模块实验 1	XD-LAB-IMG-009	1.0	9 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



**提示：请自行修改上述参数设定，观察不同参数组合下的处理结果。**

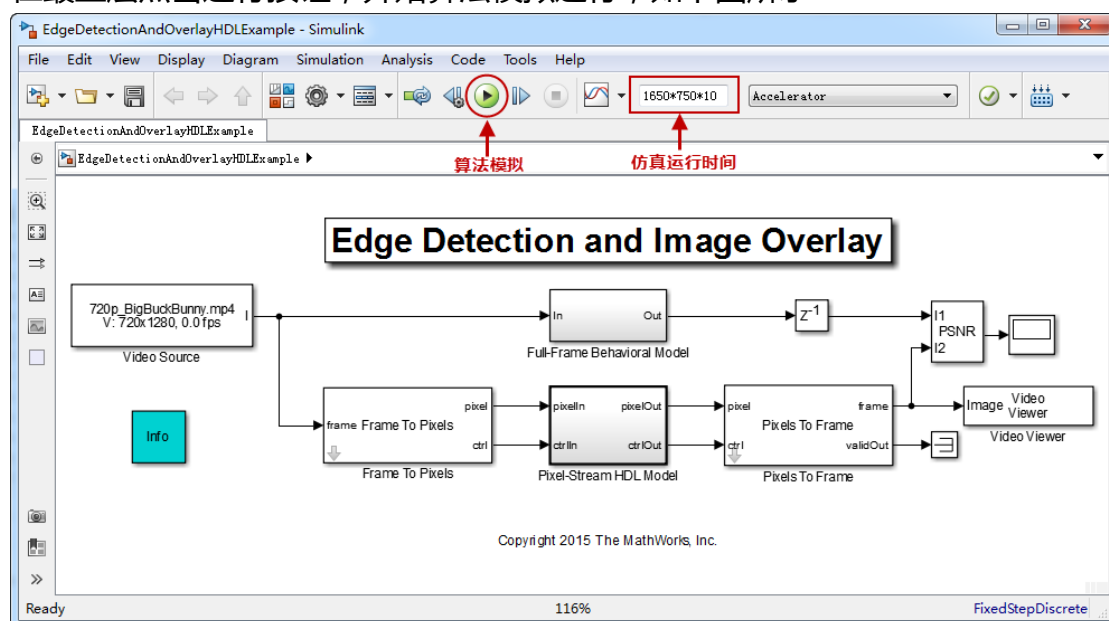
设定好上述参数后，点击 OK 保存，并关闭对话框返回 **Full-Frame Behavioral Model**。

了解了基于完整帧的行为模型后，我们返回到最上层的算法模型视图，点击如下图所示的图标：

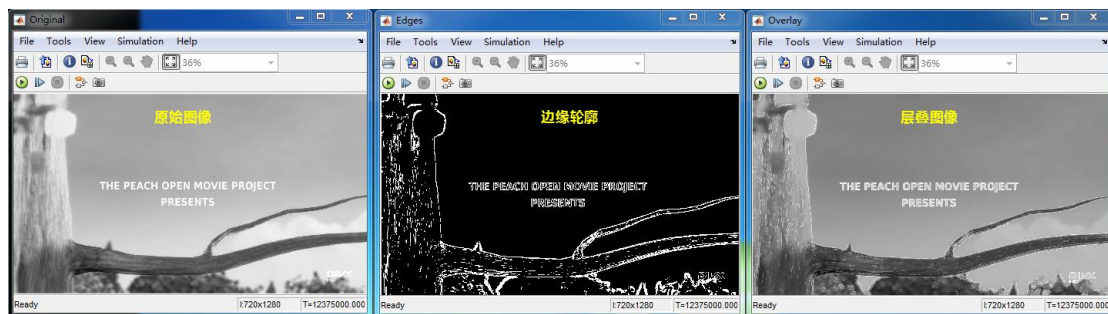


<b>xingdeng</b>	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	10 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		


在最上层点击运行按钮，开始算法模拟运行，如下图所示：

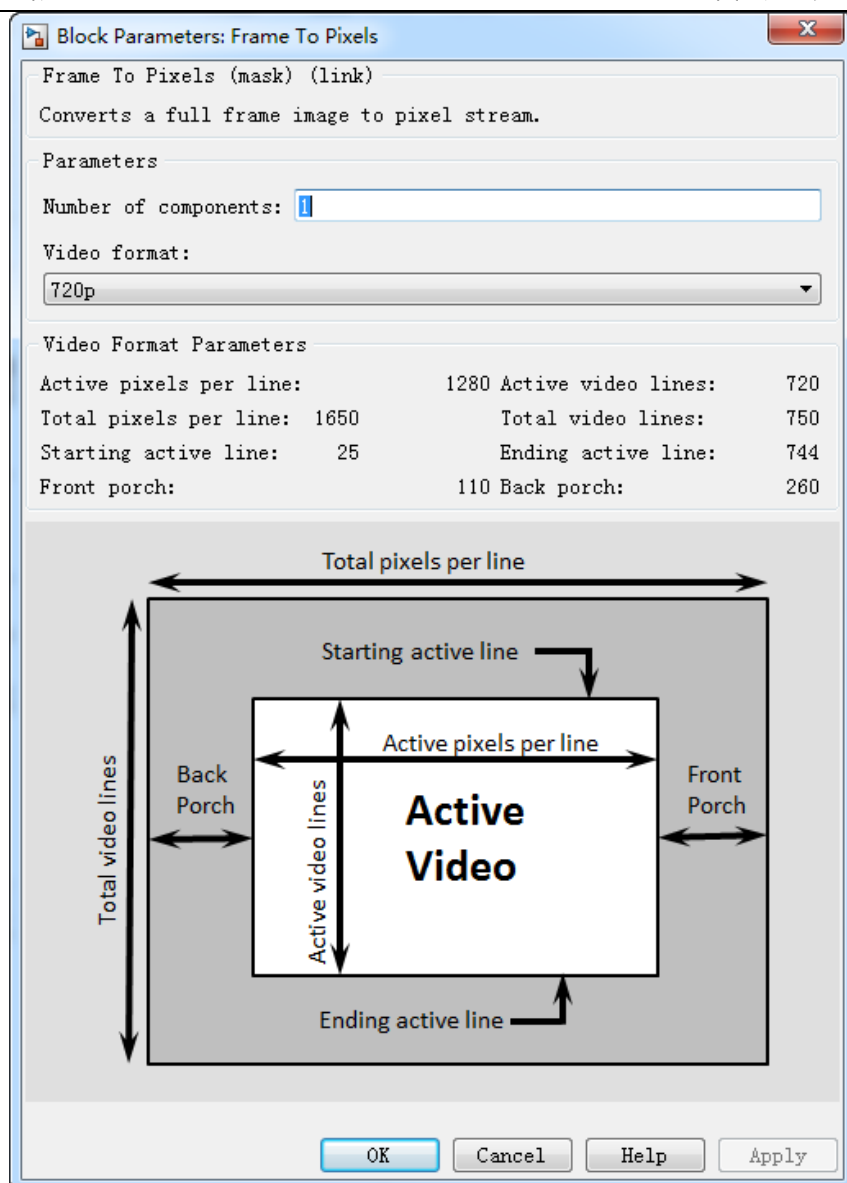


在该模型中，已经内置了算法模拟的运行时间，即  $1650 \times 750 \times 10$ ，即运行 10 帧图像的处理计算。运行后，我们能看到如下结果：



接着我们来看看基于像素流的模型，由于该模型后面要转为硬件处理，所以图像数据的处理方式从完整帧转为了像素流，亦即将一幅完整的图像按照一定数量的行像素进行采样-处理。双击 **Frame to Pixels** 模块，如下图所示：


	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	11 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

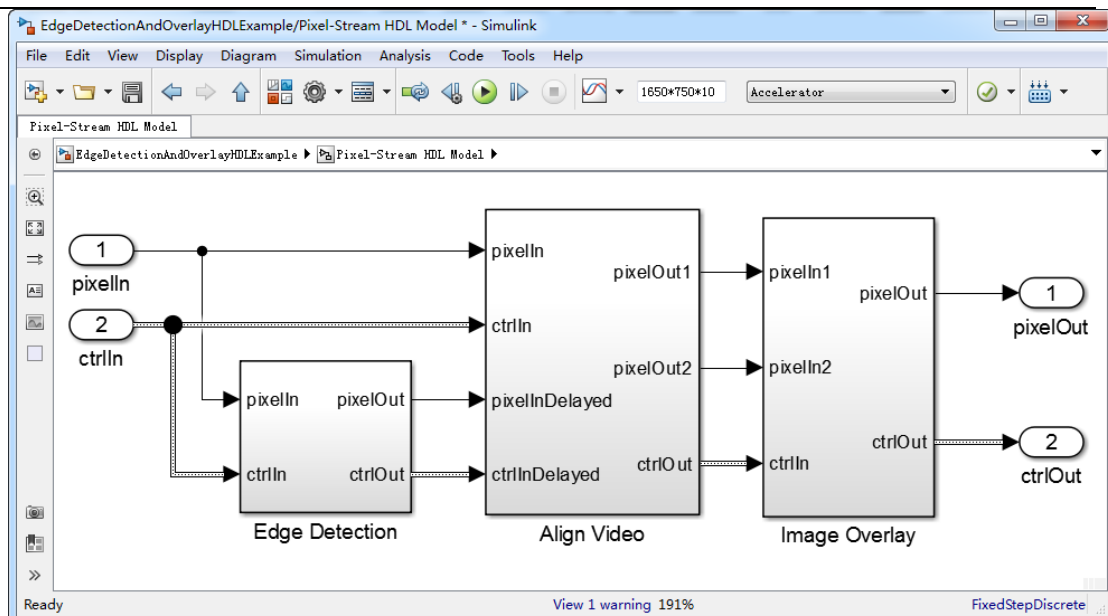


从该模块能很直观的看到一幅视频图像画面的各种说明，包括了：视频分辨率格式，一行包含的像素值与 1 帧包含的行数，以及前沿（Front Porch），后延（Back Porch）等时序信息。

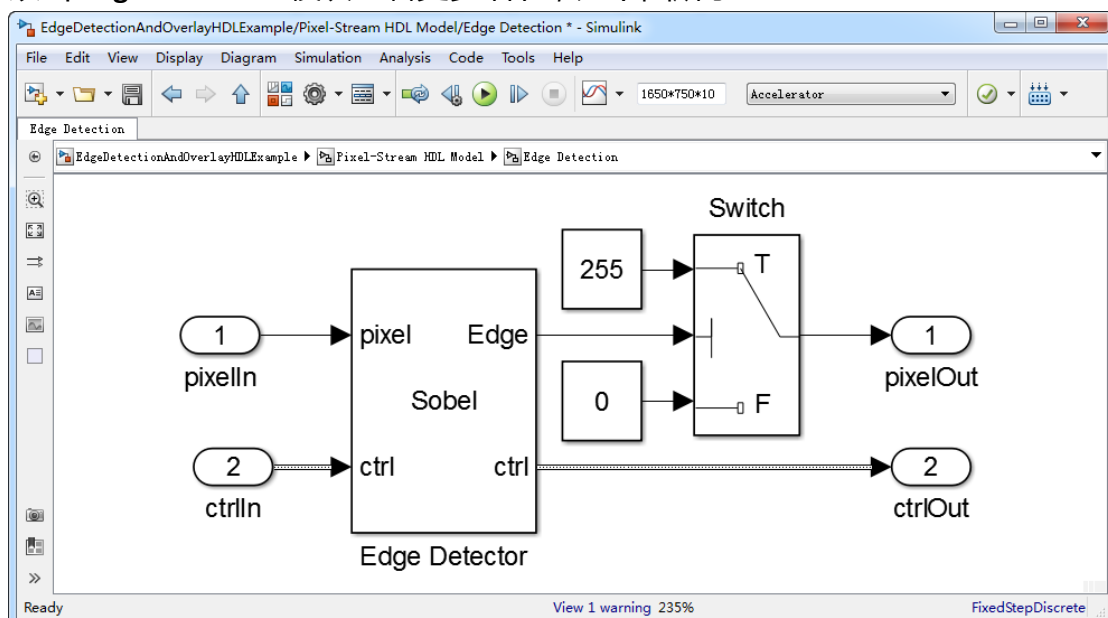
**注意：这里的设置需要和输入的视频或图像分辨率对应。**

接着双击 **Pixel-Stream HDL Model**，可以看到该模型包含了边缘检测，视频同步和图像叠加三个子模块，如下图所示：

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	12 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



双击 **Edge Detection** 模块查看更多细节，如下图所示：




在这一层次上，可以看到边缘检测算子模型的最小模块，这里的各个模块都是由 Simulink 里的 Vision HDL Toolbox 所内置的功能块。

然后我们返回最上层的模型视图，开始验证该算法的硬件处理部分，在 MATLAB 的命令行窗口输入如下命令：

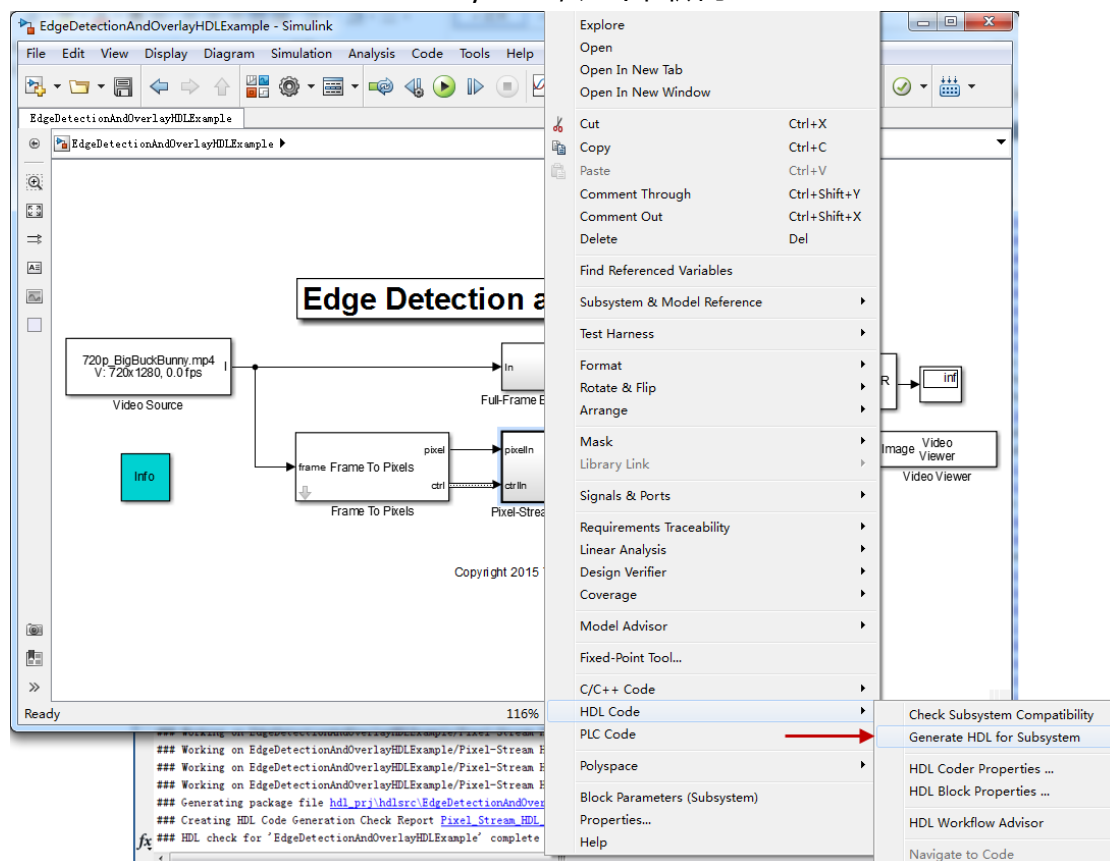
```
thresholdValue=8
alpha=0.5
```

上述参数设定了边缘检测模块的检测阈值以及图像叠加时的透明度。在本例中，检测阈值的范围为 0~256，超过该范围，系统会提示溢出（overflow）。同时，


	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	13 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

阈值设定的越大，整体图像中检测到的边缘轮廓就越少。

接着我们来生成 HDL 代码，鼠标右键单击 Pixel-Stream HDL Model，然后选择 HDL Code → Generate HDL for Subsystem，如下图所示：



之后我们就能看到 MATLAB 开始生成 Pixel-Stream HDL Model 模型的 HDL 代码，如下图所示：

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	14 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		







### 3. PARTB：算法模块硬件部署流程

#### 3.1 操作步骤

前面我们通过 MATLAB 生成了 1 个边缘检测的算法模型的 HDL 代码，现在我们将该代码部署到 SWORD4.0 上。

1. 首先启动 Vivado 2014.4，然后在主界面点击“Create New Project”，创建工程，如下图所示：



图 3-1 Vivado 下创建新工程

2. 在弹出的向导窗口点击 Next 继续，如下图所示：

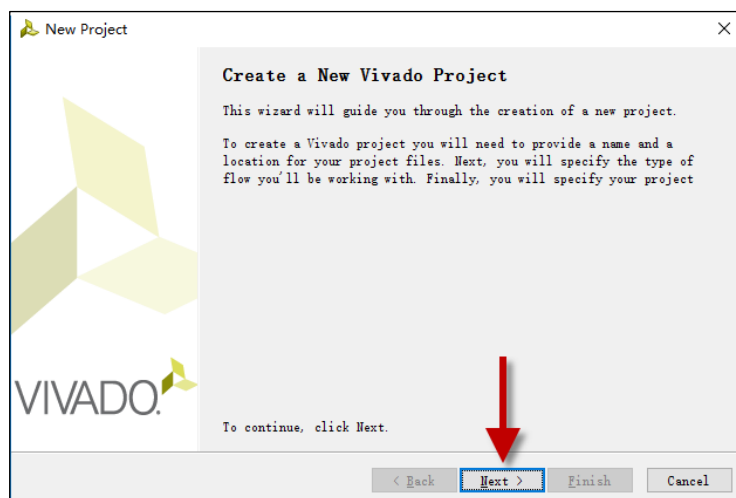



图 3-2 创建新工程向导窗口

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	16 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

3. 接着在窗口页面输入工程名，工程路径和相关选项，按如下信息填写（注意：为保证整个实验的流畅性，请严格按照以下信息填写）：

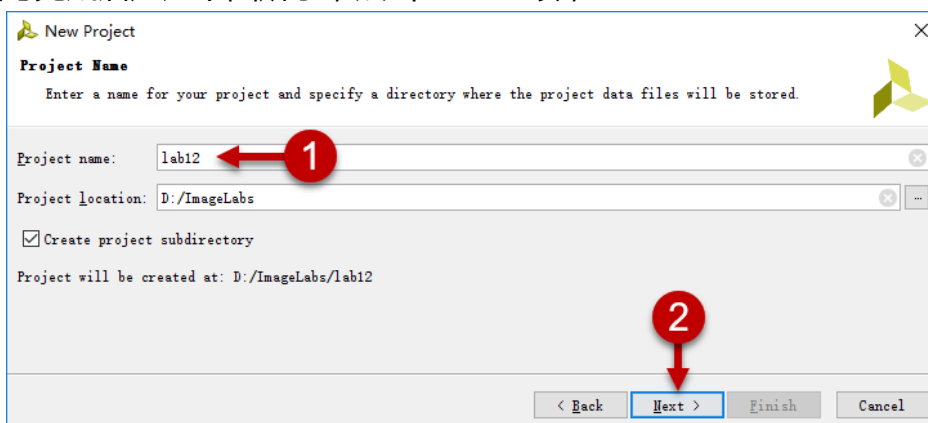
Project name: lab12

Project location: D:/ImageLabs

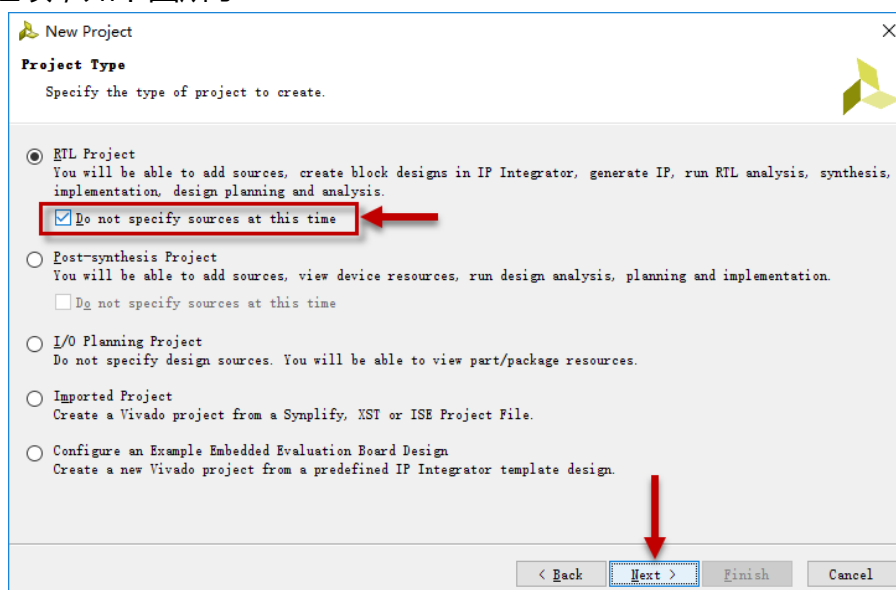
Create project subdirectory: 勾选

**提示：如果本地没有 ImageLabs 这个目录，请自行创建一个**

填写完成后应如下图所示，点击 Next 继续；



接着选择工程类型，选择 RTL Project，并勾选 Do not specify sources at this time，点击 Next 继续，如下图所示：



2. 在 Default Part 页面按照如下信息选择目标器件：

Product category: General Purpose

Family: Kintex-7

Sub-Family: Kintex-7

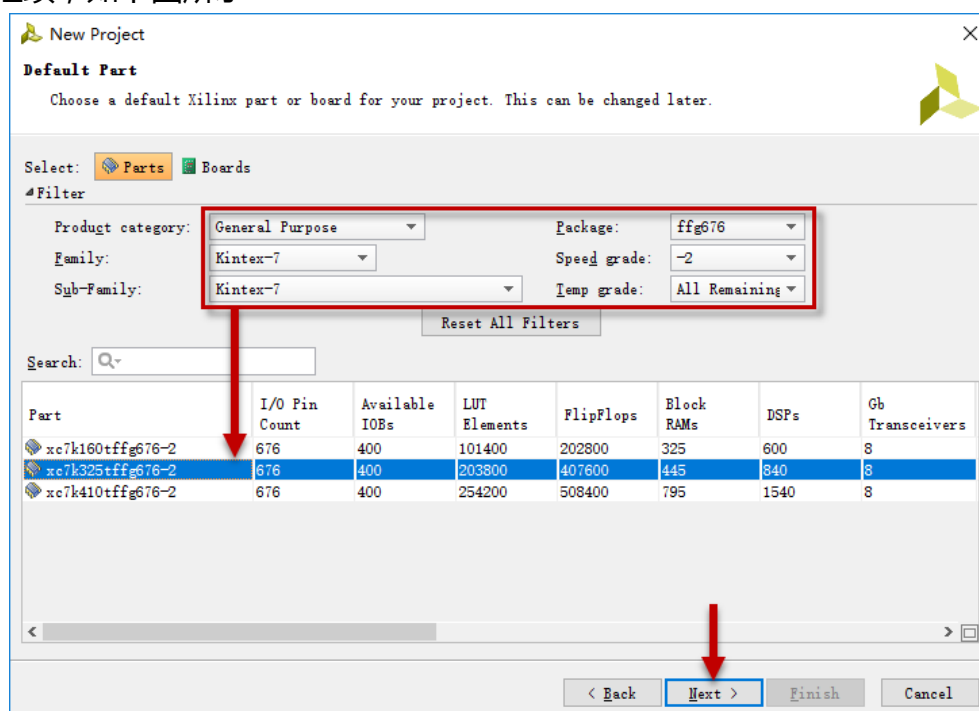
Package: ffg676

Speed grade: -2

此时在器件列表中剩下的 3 个型号中选择 xc7k325tffg676-2 这个型号，然后点击

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	17 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		


Next 继续，如下图所示：

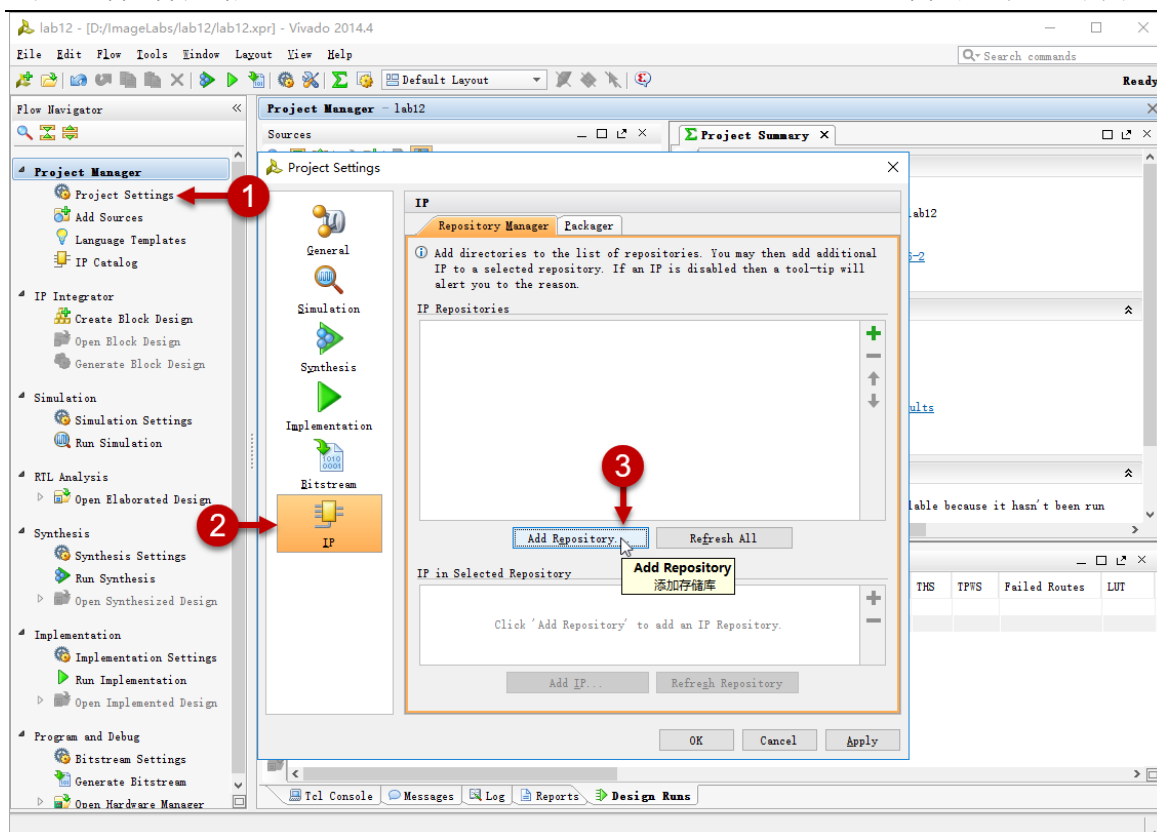


在 New Project Summary 页面直接点击 Finish 完成新工程的创建，如下图所示：

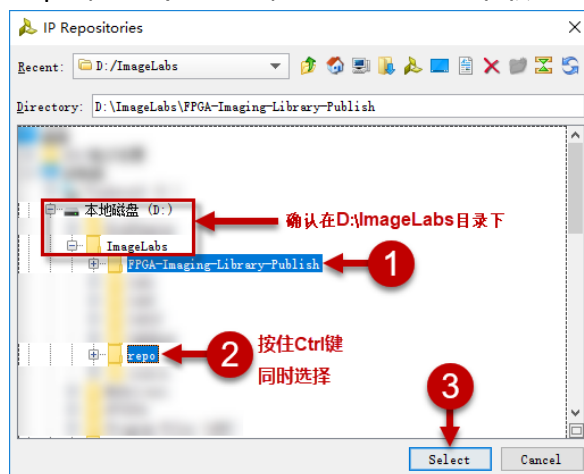


接着要为新的工程添加一个 IP 库 (repo)，为此我们在 Vivado 主界面的左侧边栏点击 Project Settings，然后在弹出的设置窗口中选择 IP 项，接着点击 Add Repository，整个过程如下图所示：


	标题	文档编号	版本	页
	Lab9: 算法模块实验 1	XD-LAB-IMG-009	1.0	18 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

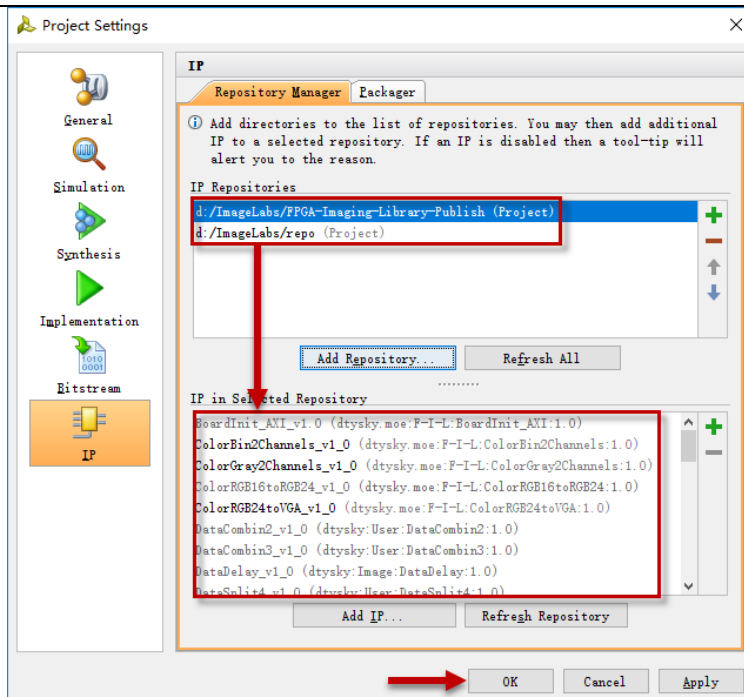


在对话框中找到 D:\ImageLabs 目录，首先选择 FPGA-Image-Library-Publish，然后按住 Ctrl 键，同时选择 repo，点击 Select，整个过程如下图所示：

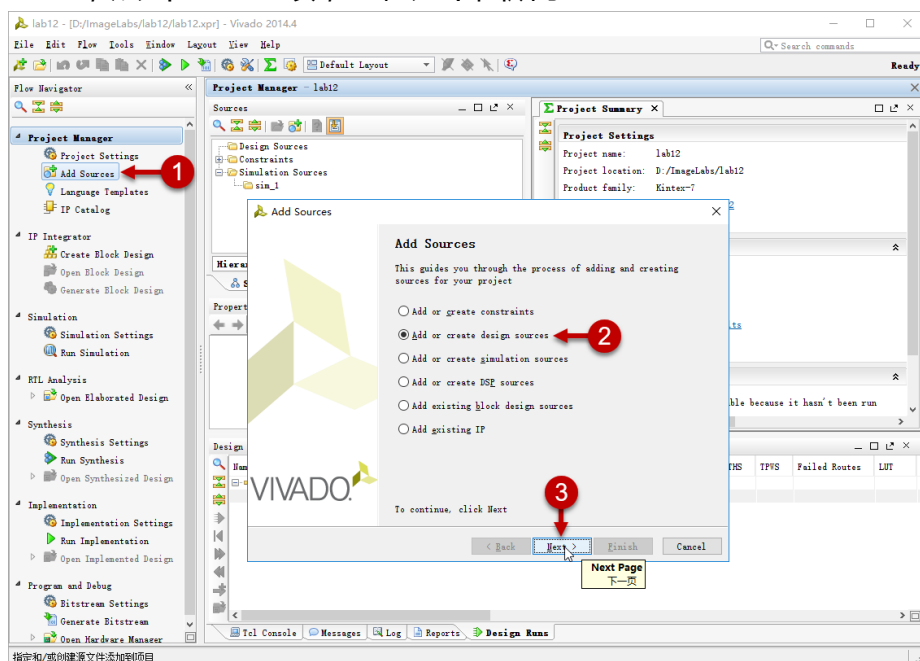


添加好 IP 库后，能看到 Vivado 会自动扫描库中的 IP，如果能看到如下图所示的一些 IP，则表示 IP 库添加成功，此时点击 OK 继续：


	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	19 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

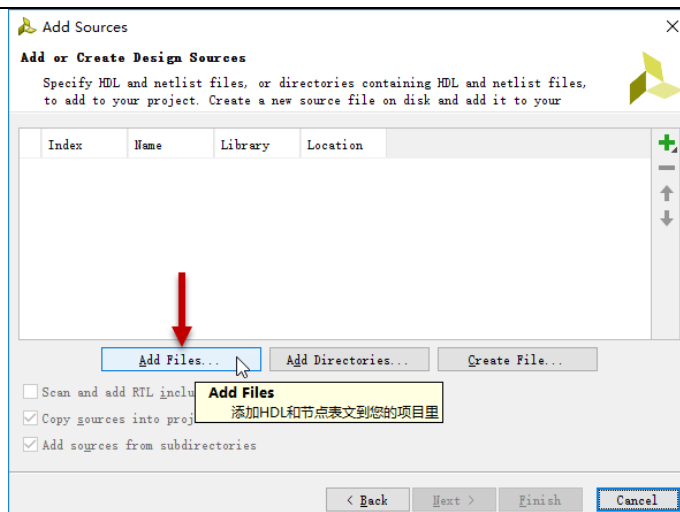


接着在 Vivado 主界面点击 Add Sources 图标，在弹出的窗口中选择 Add or create design sources，点击 Next 继续，过程如下图所示：

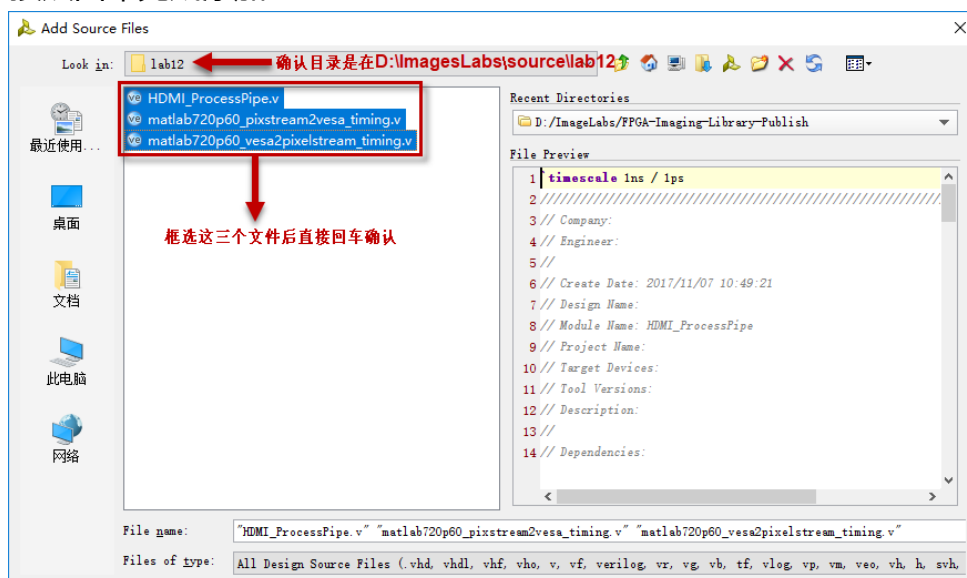


在对话框中点击 Add Files 按钮，如下图所示：


	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	20 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

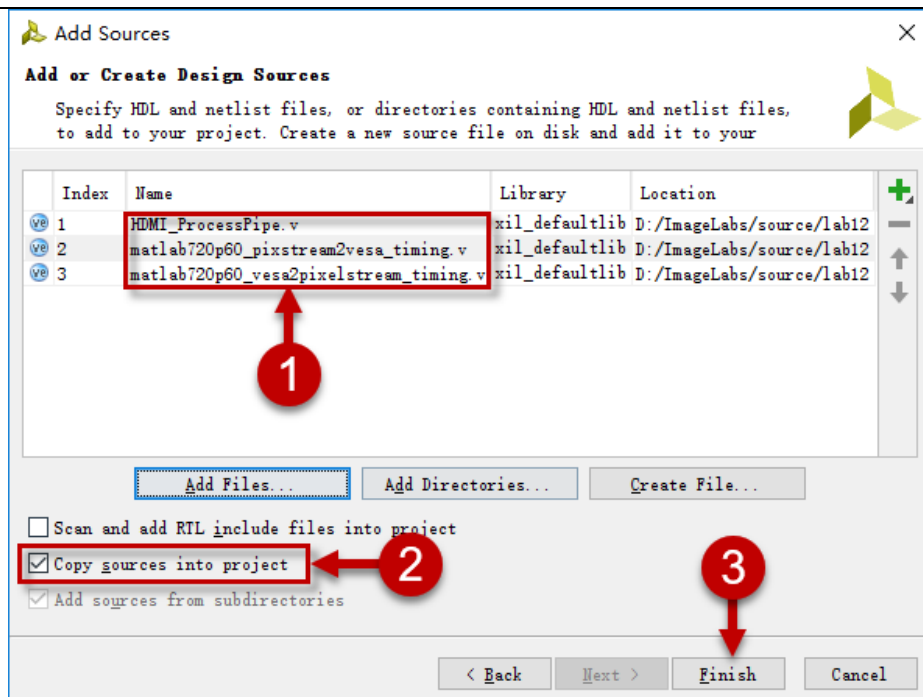


在文件选择窗口，找到 D:\ImageLabs\source\lab12 文件夹，将如图示的 3 个文件选中，直接点回车完成添加：

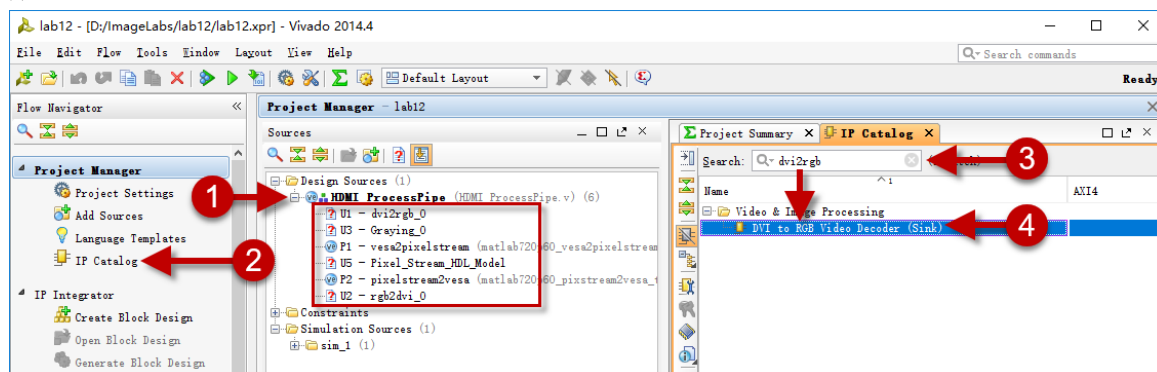


然后在文件添加窗口可以看到 3 个文件被添加，然后勾选 Copy sources into project，点击 Finish 完成文件添加，过程如下图所示：


	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	21 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

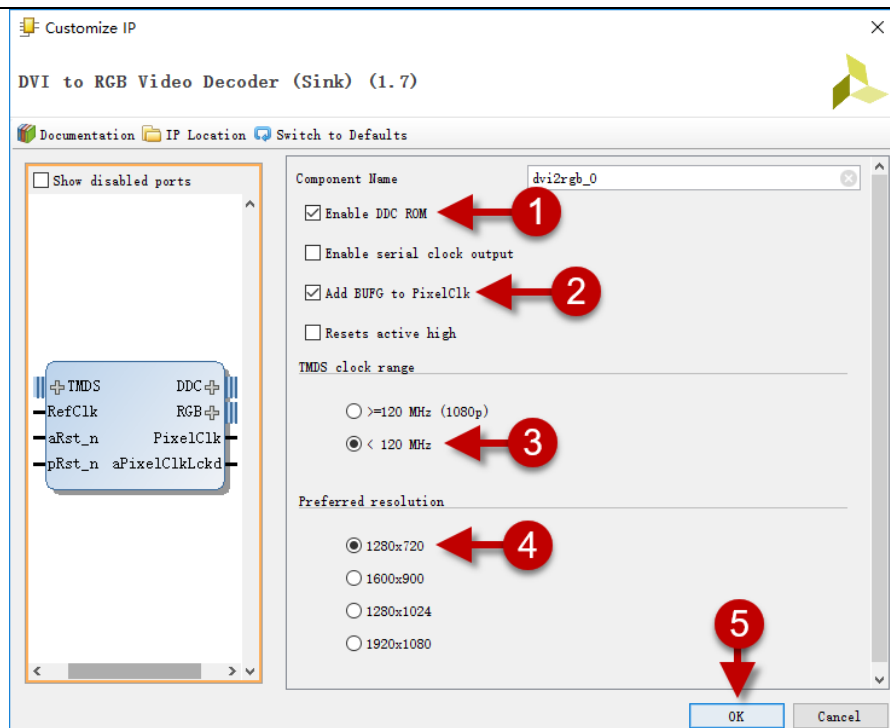


回到 Vivado 主界面，可以看到刚刚添加的是一个顶层设计文件，其中包含了一些 IP 和设计模块，有一些模块前面显示的是带问号的图标，表明该模块或 IP 未添加到工程中。下面我们就来补全，点击 Vivado 主界面的 IP Catalog，然后在弹出的搜索栏中，输入 dvi2rgb，在搜索结果会显示 DVI to RGB Video Decoder，过程如下图所示：

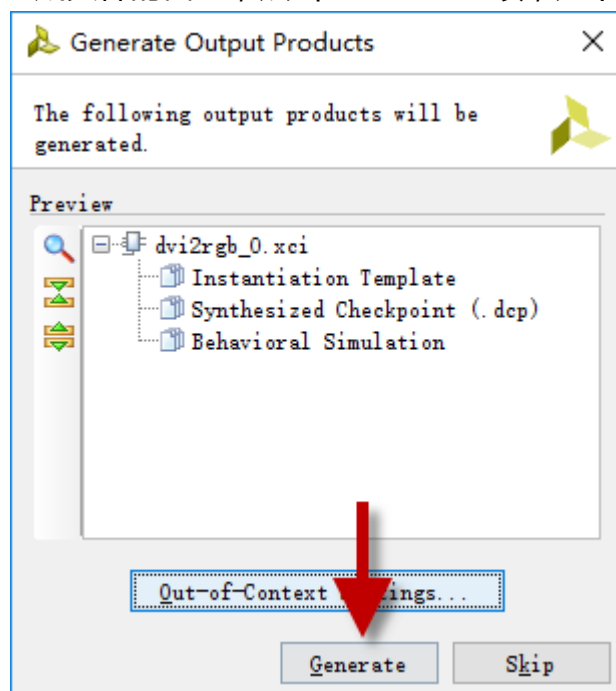


双击这个 IP，Vivado 会弹出该 IP 的配置对话框，按照如下图所示进行配置，并点击 OK 完成：

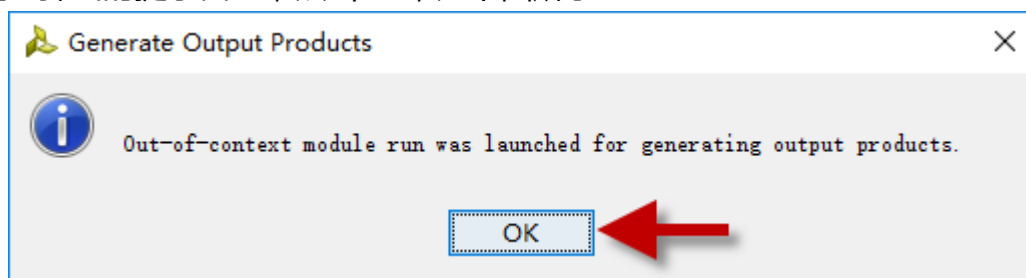
	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	22 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



接着会弹出一个 IP 生成文件的窗口，点击 Generate 继续，如下图所示：



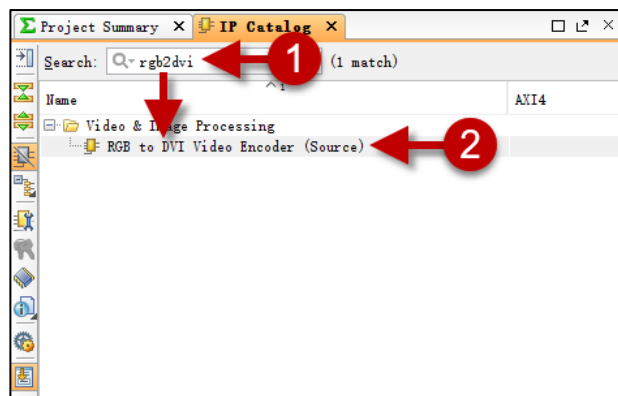
在随之弹出的提示窗口，点击 OK，如下图所示：



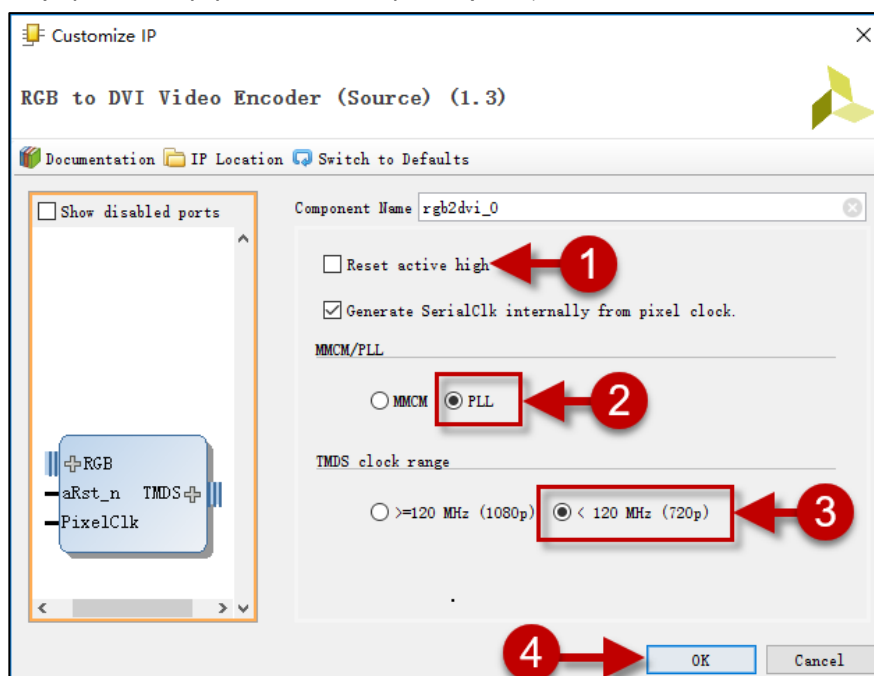
	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	23 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



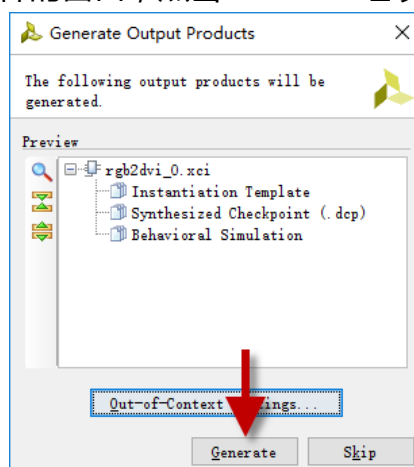
接着按同样的方法，在 IP Catalog 的搜索栏输入 rgb2dvi，并双击搜索结果 RGB to DVI Video Encoder，进行配置，过程如下图所示：




在配置窗口中，按如下图所示进行配置，点击 OK 完成：

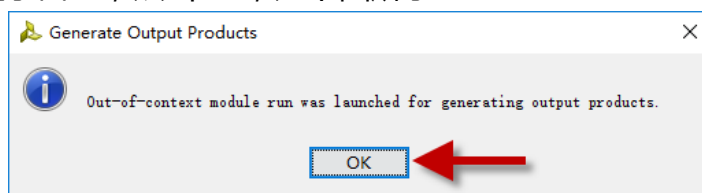


接着会弹出一个 IP 生成文件的窗口，点击 Generate 继续，如下图所示：

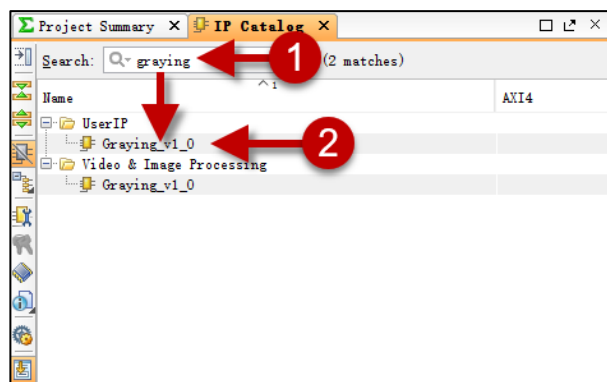


	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	24 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

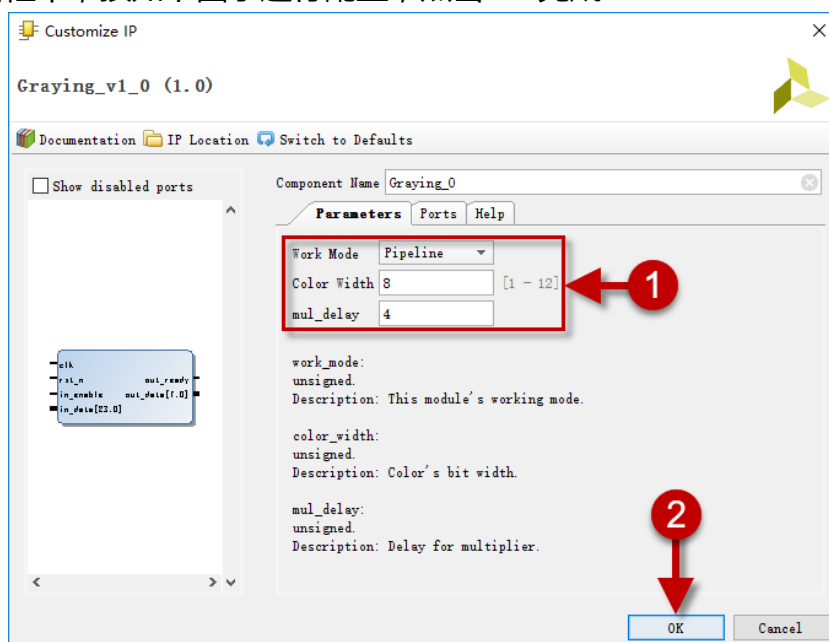
在随之弹出的提示窗口，点击 OK，如下图所示：




在 IP Catalog 的搜索栏输入 Graying，并双击搜索结果，过程如下图所示：

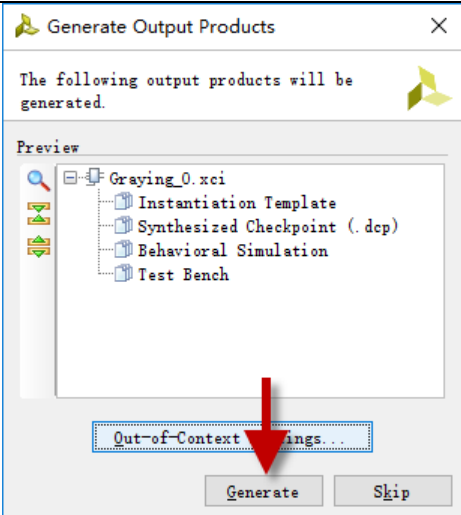


在配置对话框中，按如下图所示进行配置，点击 OK 完成：

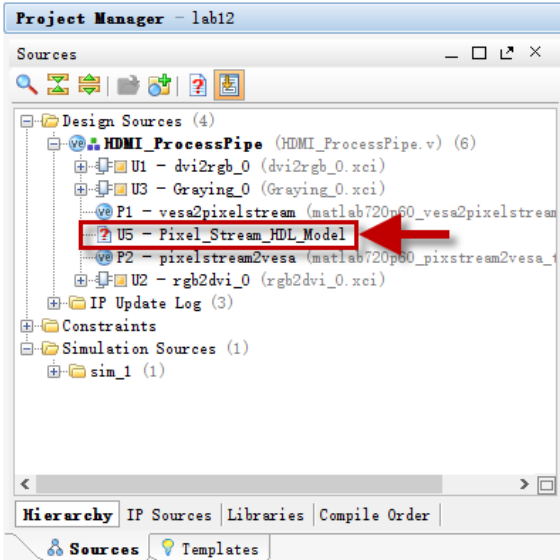


接着会弹出一个 IP 生成文件的窗口，点击 Generate 继续，如下图所示：

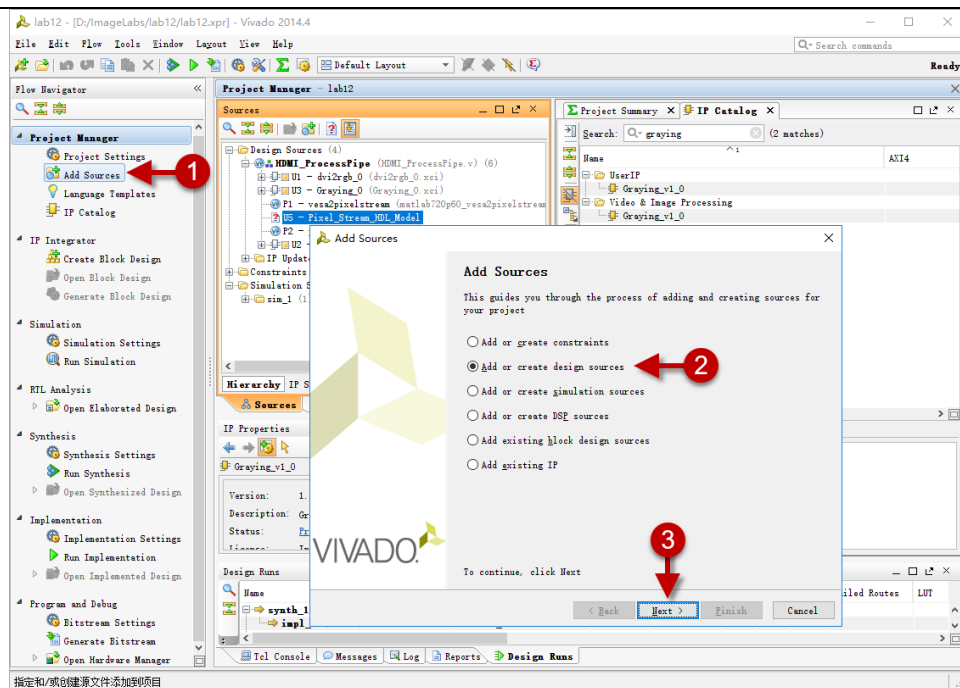
	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	25 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



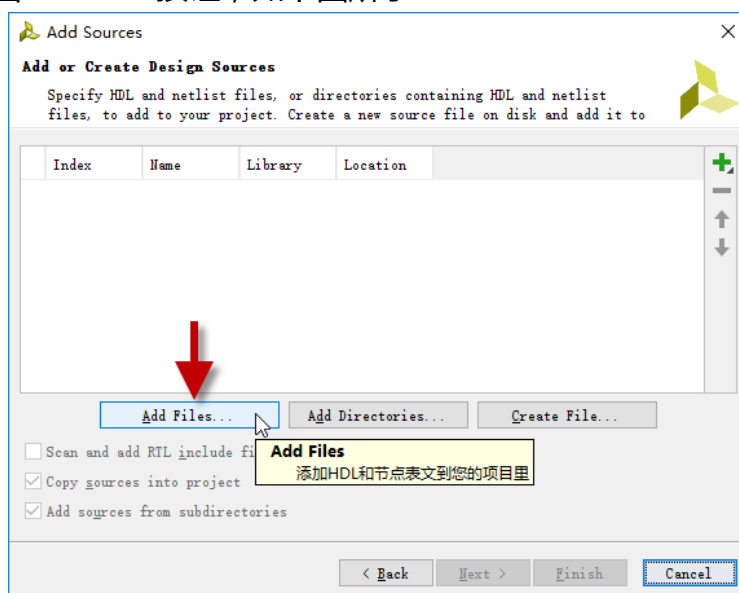
至此，我们已经完成了整个设计的大部分文件导入或添加，但还有一个模块是空着的：Pixel\_Stream\_HDL\_Model，如下图所示：



下面我们就将之前在 MATLAB 中仿真的算法模型生成的 HDL 模块代码添加进来，在 Vivado 主界面点击 Add Sources 图标，在弹出的窗口中选择 Add or create design sources，点击 Next 继续，过程如下图所示：



在对话框中点击 Add Files 按钮，如下图所示：



在文件选择窗口，找到 MATLAB 生成的 HDL 代码所在的文件夹，即：  
D:\ImagesLabs\source\matlab\lab12\hdl\_proj\hdlsrc\  
EdgeDetectionAndOverlayHDLExample

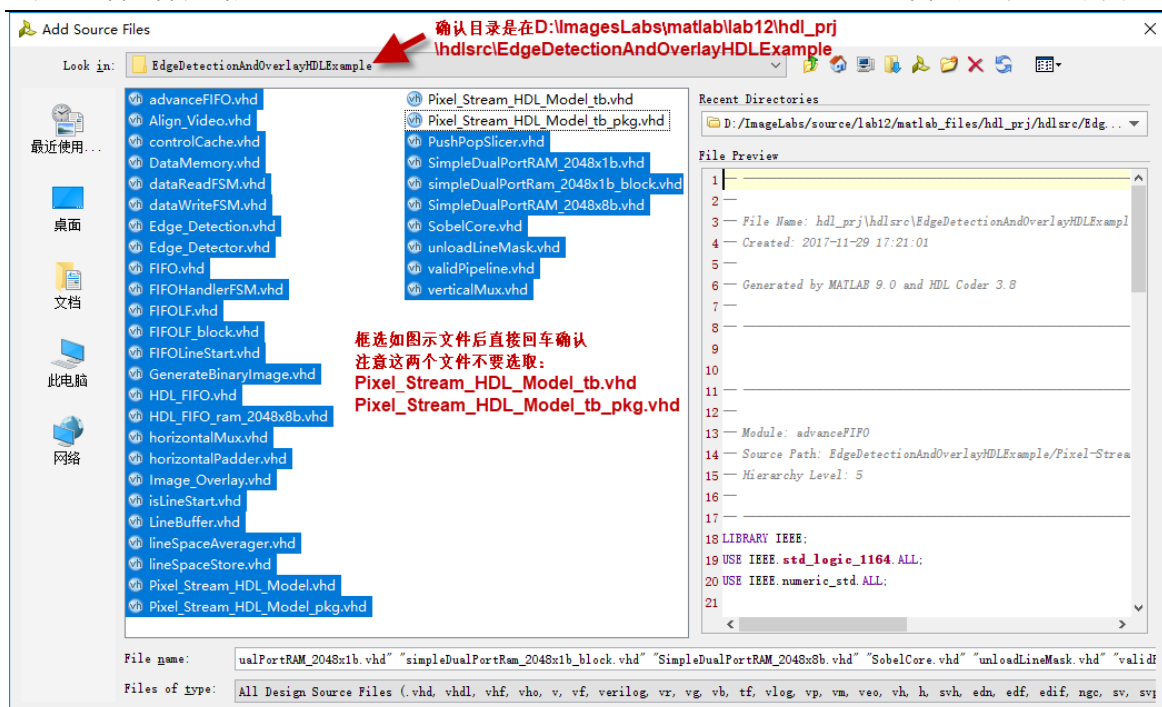
将如图示的文件选中，直接点回车完成添加：

注意：有 2 个文件不要选取：

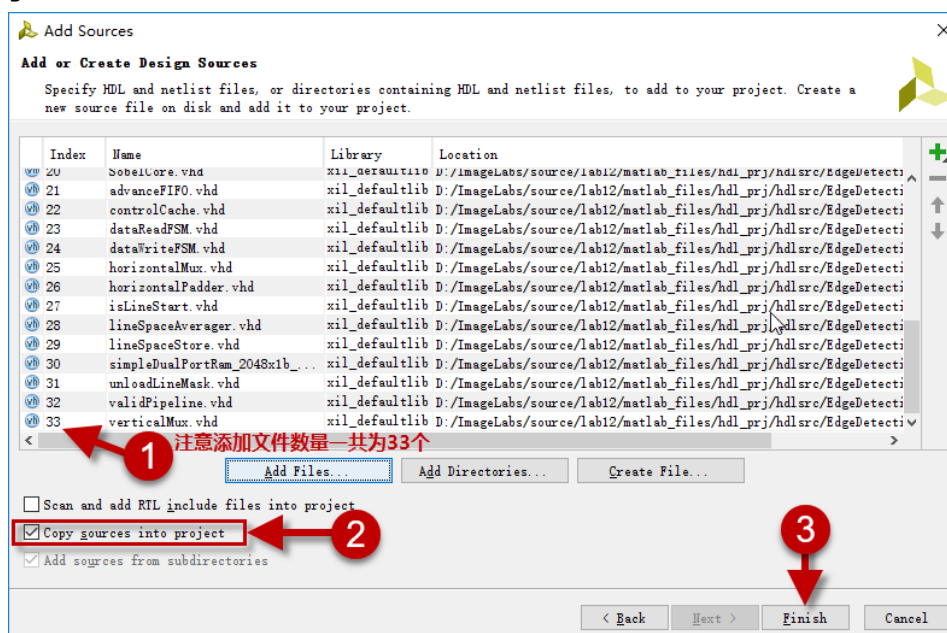
Pixel\_Stream\_HDL\_Model\_tb.vhd

Pixel\_Stream\_HDL\_Model\_tb\_pkg.vhd

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	27 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

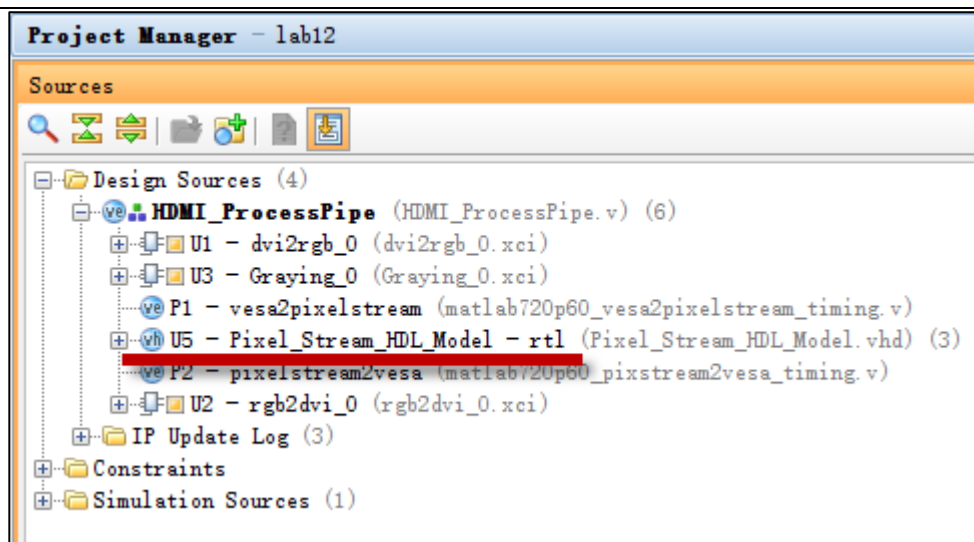


在文件添加窗口，能看到添加的文件，这里要核对一下一共有 33 个文件添加进来了，然后勾选 Copy sources into project，之后点击 Finish 完成文件的添加，过程如下图所示：

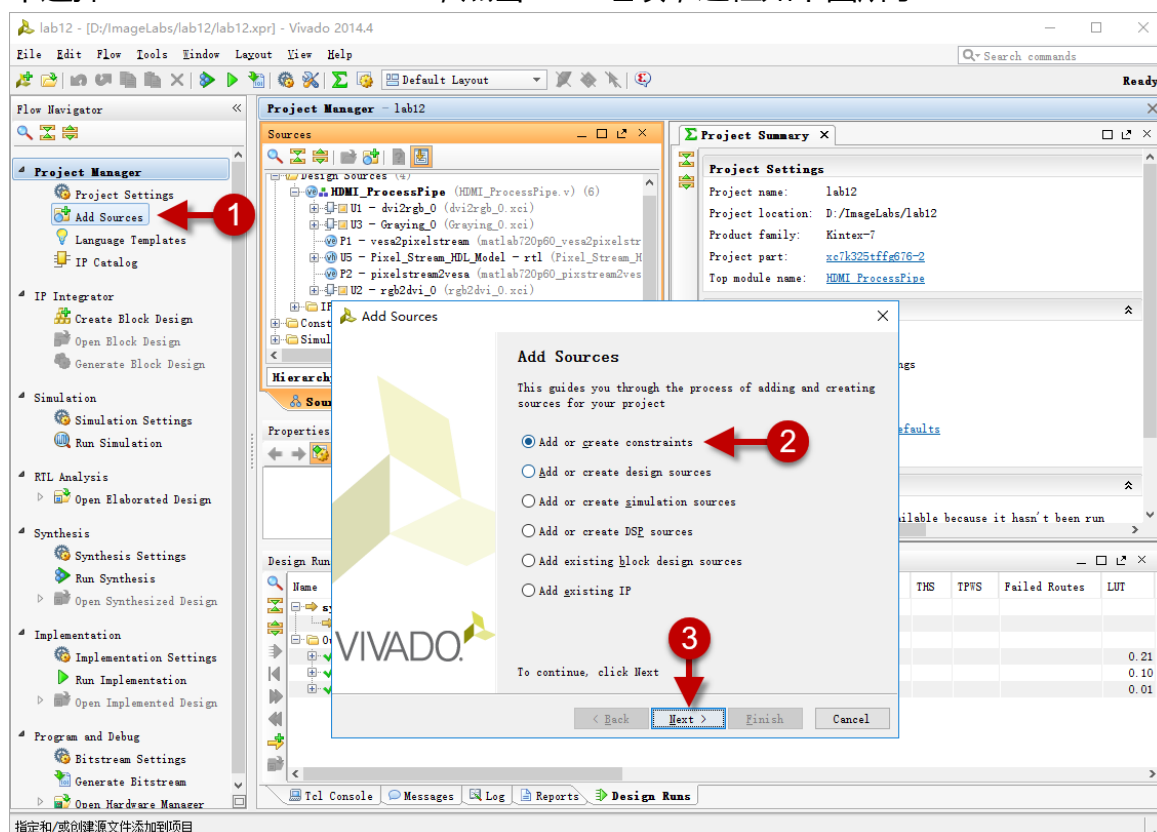


文件添加后，在 Vivado 主界面的 Source 窗口能看到 Pixel\_Stream\_HDL\_Model 也被添加进来了，如下图所示：

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	28 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



接着我们要添加约束文件，在 Vivado 主界面点击 Add Sources 图标，在弹出的窗口中选择 Add or create constraints，点击 Next 继续，过程如下图所示：




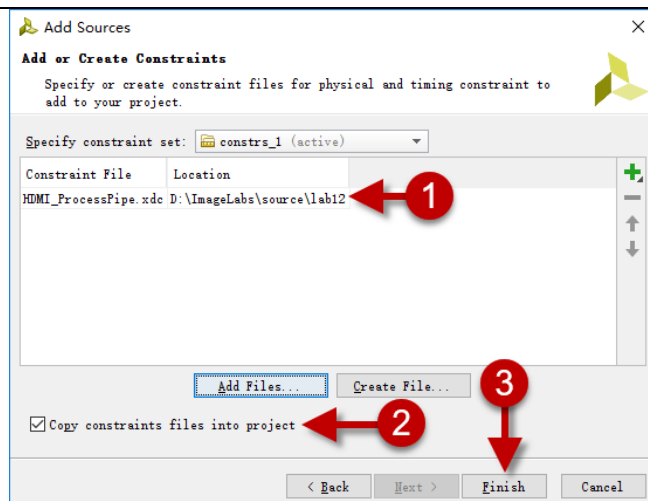
在文件选择窗口，找到约束所在的文件夹，即：

D:\ImageLabs\source\lab12\

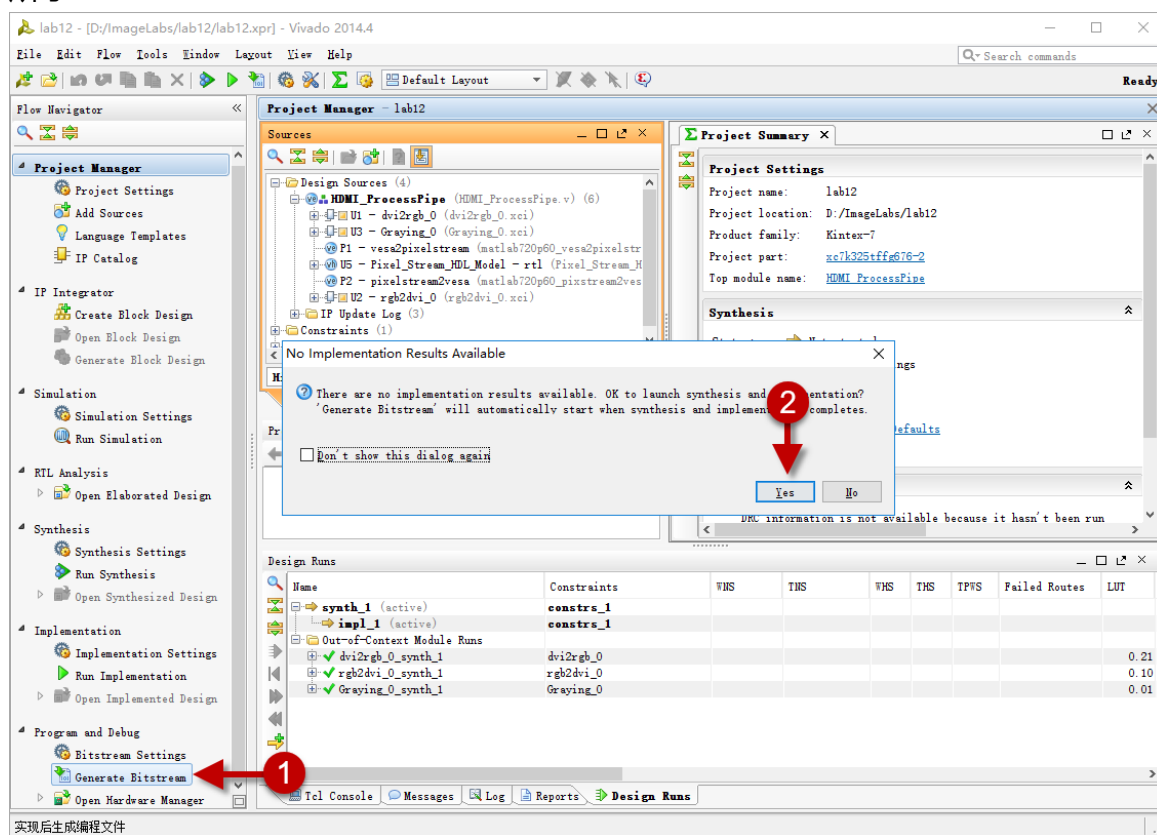
将如图示的文件选中，直接点回车完成添加（要补图 !!!）：

在文件添加窗口，检查添加的文件名和文件路径，无误后，勾选 Copy constraints files into project，然后点击 Finish 完成添加，过程如下图所示：


	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	29 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		



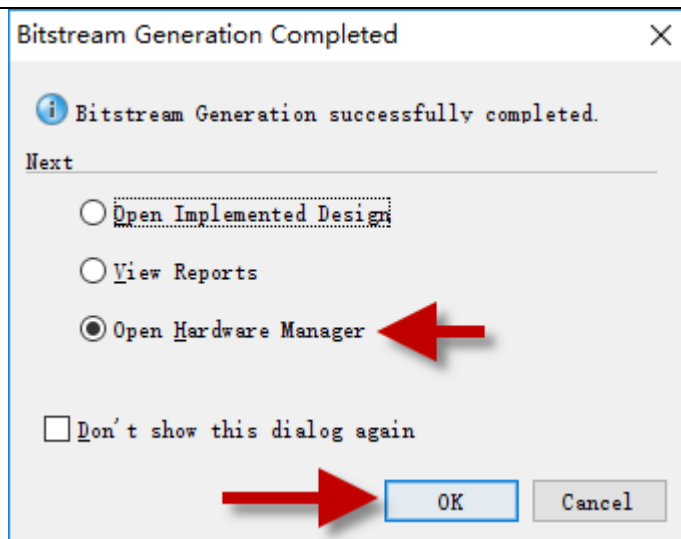
至此，边缘检测算法模块的 HDL 代码已经部署完毕，在 Vivado 主界面点击 Generate Bitstream，并在随后弹出的提示对话框中点击 Yes 继续，整个过程如下图所示：



大约经过 10 分钟后，Vivado 会弹出 Bitstream Generation Completed 的提示框，表示 bit 文件完成，选择 Open Hardware Manager，然后点击 OK，如下图所示：

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	30 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		





接着我们需要对 SWORD4.0 硬件平台进行连接，根据下图示意依次进行如下操作：

- 1) 将电源线接上 SWORD4.0，注意此时 SWORD4.0 的开关不要打开；
- 2) 将下载器模块插到 SWORD4.0 的 CN7-JTAG 处，并将下载器的 USB 端口连到电脑；
- 3) 用一根 HDMI 线将 SWORD4.0 和 HDMI 信号源连接上；
- 4) 用一根 HDMI 线将 SWORD4.0 和 HDMI 显示器连接上；
- 5) 打开电源开关

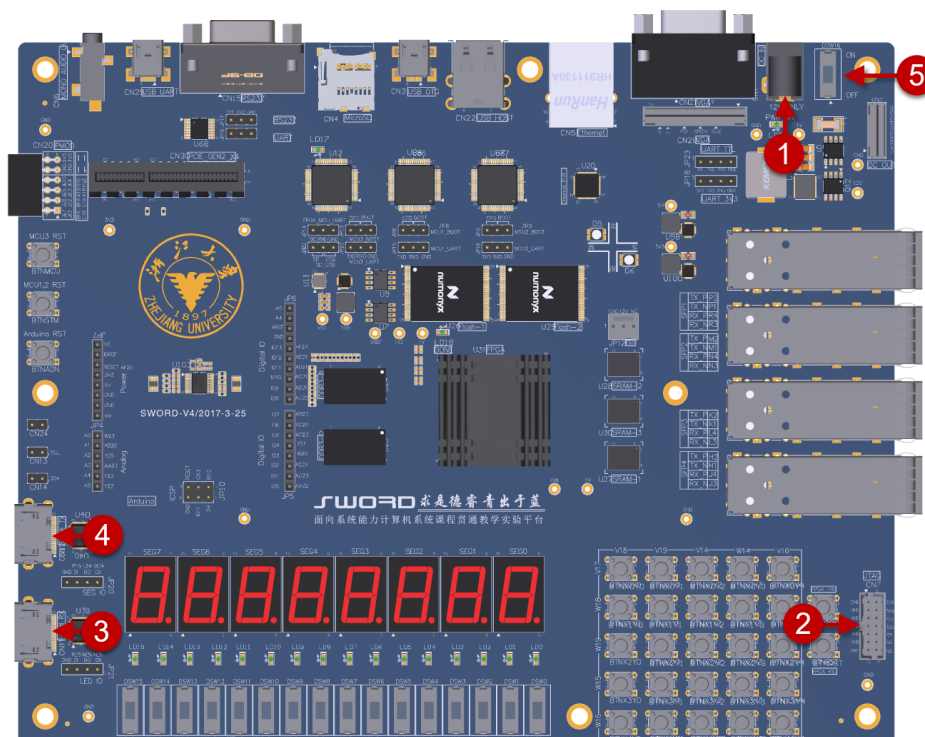



图 3-3 硬件连接对应位置

	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	31 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

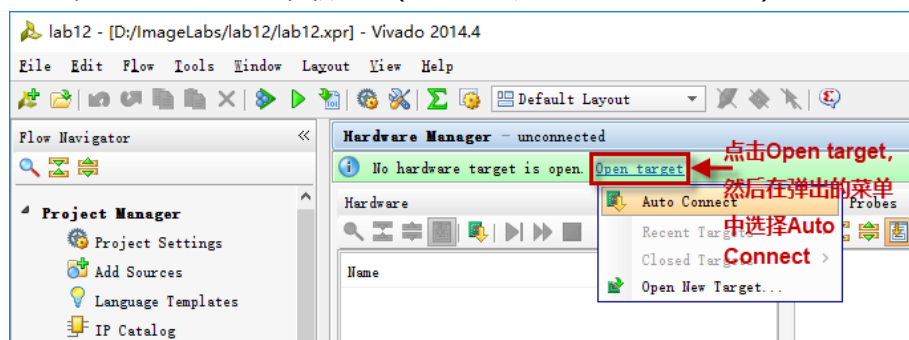


连接好后的效果如下图所示：




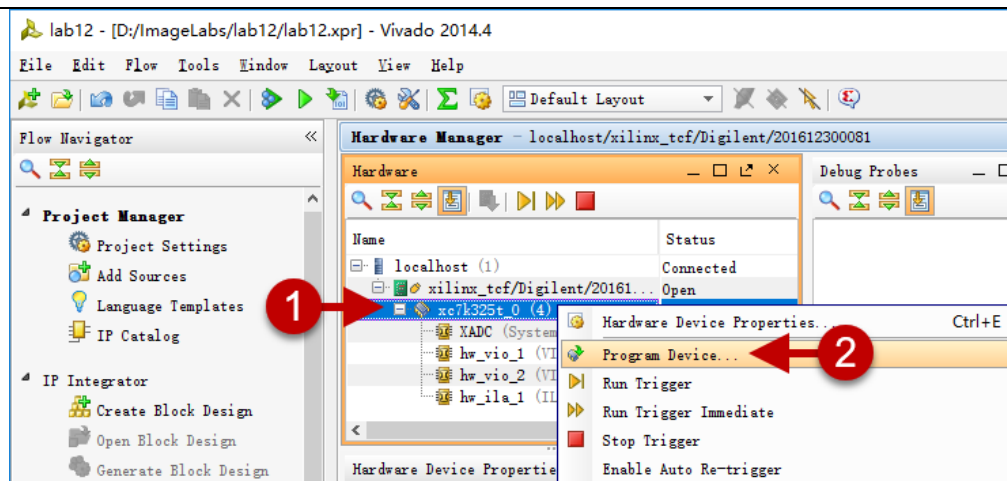
图 3-4 实际硬件连接

接着在 Hardware Manager 界面下，点击 Open target，在随之弹出的菜单中选择 Auto Connect，整个过程如下图所示（**下图序列号注意打码 !!!**）：



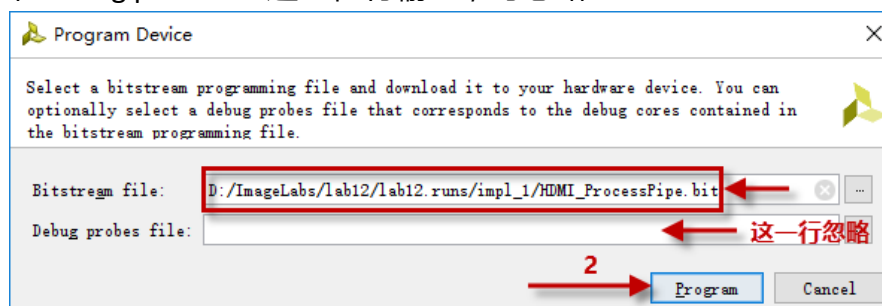
接着 Hardware Manager 会自动连接下载器并扫描 JTAG，一切正常的话，会显示出扫描到的目标器件：xc7k325t，鼠标右键单击目标器件，在弹出的窗口中选择 Program Device，整个过程如下图所示：

	标题	文档编号	版本	页
	Lab9: 算法模块实验 1	XD-LAB-IMG-009	1.0	32 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		

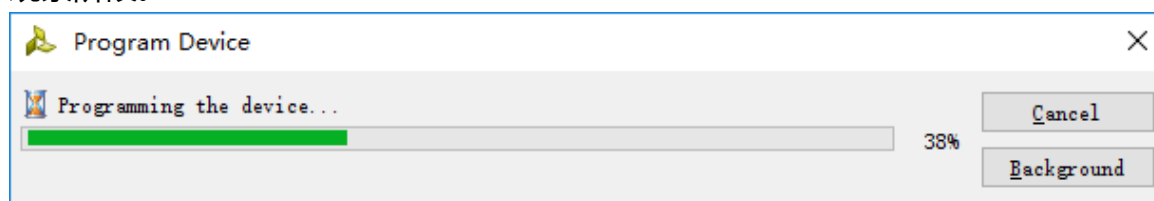


在弹出的对话框中，保持默认设置，直接点击 Program，如下图所示：

提示：如果 Debug probe file 这一栏有输入，可忽略之。



随着如下图所示进度条显示 100%，即表示目标器件烧写完毕。即可进入实验现象观察阶段。




	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	33 of 34
	作者	修改日期	公开	
Joseph Xu		2018/4/1		

## 4. 实验结果

此时我们可以将连接 HDMI 输入端口的 HDMI 线在信号源端重新插拔一次，以便让信号源设备重新检测（Detect）一下接收设备，一切正常的话，我们即可在 HDMI 显示器上看到显示画面。



	标题	文档编号	版本	页
	Lab9：算法模块实验 1	XD-LAB-IMG-009	1.0	34 of 34
	作者	修改日期	公开	
	Joseph Xu	2018/4/1		