**컴퓨터구조(4471029)**

**실습3 – Cache Memory의 이해**

웹 기반 캐시 시뮬레이터를 활용하여 실습을 진행합니다. 실습3을 완료하고, 실습 Quiz(Q1, Q2, ...)의 답 안을 이루리 시스템 내 실습#3에 입력 후 제출합니다. 실습3의 답안을 전부 모아 텍스트로 제출하면 되겠 습니다. **기타 사항은 공지사항** **내** **“실습 결과 제출”** **게시물을 참고 바라며 결과 마감 기간이 지정되어 있** **으므로, 반드시 이루리 시스템에** [**접속**](http://eruri.kangwon.ac.kr/course/view.php?id=52424) **후 제출 마감기한을 확인바랍니다.**

**실습**

1. 첫 번째 도구인 “[캐시 주소 구조 도구](http://www.ecs.umass.edu/ece/koren/architecture/Cache/default.htm)”를 실행한 뒤, 왼쪽의 “Show” 버튼을 클릭합니다.
2. 교재 pp.386 “Accessing a Cache” 및 강의자료 “Chap5.3” pp.5~10을 참고하여,

아래 문제를 해결하세요.

Q1. 우측에 표시되는 캐시 주소에서 각 비트들은 의미를 가지고 있습니다. 직접 시뮬레이션을 진행해보 며, 아래 리스트에 주어진 설명들 중, 열 그룹(TAG, INDEX, OFFSET)의 의미와 맞는 것을 선택하 세요.

① 해당하는 캐시 블록의 데이터가, 접근하려는 메모리 주소와 매칭되는지 확인하는 값이다.

② 전체 캐시 메모리 중에서, 몇 번째에 Set에 해당하는지를 나타낸다.

③ 해당 블록에서, 몇 번째 Byte에 해당하는지를 나타낸다.

|  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- | --- |
| TAG | | |  |  |  |  |  |  |  | INDEX | | |  |  |  |  |  |  | OFFSET | |
| 17 |  | 16 | 15 | 14 | 13 | 12 | 11 | 10 | 9 |  | 8 | 7 | 6 | 5 | 4 | 3 | 2 | 1 |  | 0 |
| ( |  | ) |  |  |  |  |  |  |  | ( |  | ) |  |  |  |  |  |  | ( | ) |
| TAG: | |  |  | \_\_\_\_1\_\_\_\_\_\_ | | |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| INDEX: | | |  | \_\_\_\_2\_\_\_\_\_\_ | | |  |  |  |  |  |  |  |  |  |  |  |  |  |  |
| OFFSET: | | |  | \_\_\_\_3\_\_\_\_\_\_ | | |  |  |  |  |  |  |  |  |  |  |  |  |  |  |

1. 네 번째 도구인 “[캐시 평균 접근 시간 도구](http://www.ecs.umass.edu/ece/koren/architecture/Cache/frame2.htm)”를 실행한 뒤, 상단의 Cache Size, Associativity(Cache Set의 개수), Block Size의 변화시키면서 ”ANALYZE”를 클릭했을 때 Total Average Memory Access Time이 어떻게 변화하는지 확인하고, 아래 문제를 해결합니다.

※ 하나의 조건을 변경할 때는 다른 조건은 동일하게 유지합니다. 예를 들어, 캐시 크기를 변경할 때 는 Associativity(Set Size)나 Block Size는 변경하지 않습니다.

Computer Architecture(4471029) - 1 - 2020-11-17

Q2. 상단의 캐시/캐시 세트/블록의 크기를 변경할 때 마다, 평균 메모리 접근 클럭 수가 달라집니다.

조건이 변경됨에 따라 어떻게 달라지는지, 보기 중에서 고르세요.

① 커진다 ② 작아진다 ③ 그때그때 다르다 (적정값을 찾아야 한다)

1. Cache Size가 커지면 평균 메모리 접근 클럭수가 \_\_\_\_2\_\_\_\_\_\_ .
2. Associativity (Cache Set의 개수)가 많아지면 평균 메모리 접근 클럭수가 \_\_\_\_2\_\_\_\_\_\_ .
3. Block Size가 커지면 평균 메모리 접근 클럭수가 \_\_\_\_3\_\_\_\_\_\_ .

Q3. 직접 사상(Direct Mapped) 캐시에서, 캐시 블록에 데이터가 존재하는 상태에서 Tag bit가 메모리 주소의 상위 bit와 달라 Cache Miss가 발생했다. 이 때, 데이터를 가져오는 과정에서 캐시 메모리 의 내용이 어떻게 변경되는지 2~3줄 이내로 서술하세요.

(참고자료: 강의자료 Chapter 5.3 PPT p8~9)

접근하려고 하는 메모리 블락 주소에 캐시의 블락개수를 modulo 한 결과가 기존에 캐시에 있던 데이터의 블록과 겹치게 된다. 다시 말해, 2개 이상의 메모리 위치가 같은 캐시 위치에 매핑되기 때문이다. 같은 위치의 캐시위치를 갖는 다른 메모리 위치이므로 tag bit가 다르다. 기존에 있던 캐시블록의 데이터가 접근하려고 한 메모리의 블록 데이터로 바뀌게 되고, tag bit도 새로운 값으로 변한다.

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_\_

**참고**

**Cache Tutorial**:<http://www.ecs.umass.edu/ece/koren/architecture/Cache/tutorial.html>

캐시 메모리의 개념과 동작을 이해할 수 있는 튜토리얼입니다.

1. [캐시 주소 구조 도구](http://www.ecs.umass.edu/ece/koren/architecture/Cache/default.htm): 캐시 주소의 구조를 볼 수 있는 도구로서, Direct mapping 또는 Set associative mapping의 구성을 확인하고 분석할 수 있습니다.
2. [캐시 위치 매핑 도구](http://www.ecs.umass.edu/ece/koren/architecture/Cache/page3.htm): 캐시 메모리 내에 어떤 방식으로 데이터가 들어가는지 확인할 수 있습니다. 사 용자가 이진 데이터를 입력하고 “MAP” 버튼을 클릭하면, 주어진 메모리/블록 크기 및 사상 방식에 따라 해당 데이터가 캐시의 어떤 위치에 들어가게 될지 확인할 수 있습니다.
3. [캐시 내 데이터 시각화 도구](http://www.ecs.umass.edu/ece/koren/architecture/Cache/frame1.htm): 주어진메모리/블록크기 및 사상방식등의조건에따른캐시메모리시스 템에서, 사용자가입력한데이터리스트를순차적으로 접근할 때 캐시에어떤방식으로값이저장되는지시 뮬레이션합니다. “Enter Query Sequence”에, 한 줄에 하나씩 10진수 정수 데이터들을 입력하고 “SHOW CACHE”를 클릭하면 해당 정수들이 캐시에 어떻게 들어가며, Hit/Miss rate와 이 과정들을 확인할 수 있습 니다.
4. [캐시 평균 접근 시간 도구](http://www.ecs.umass.edu/ece/koren/architecture/Cache/frame2.htm): 주어진 조건에서 캐시 접근을 시뮬레이션하여, 메모리 평균 접근 시간

(Average clocks per memory access)을 구할 수 있습니다. 조건을 입력한 뒤, “ANALYZE“를 클릭 하여 시뮬레이션할 수 있습니다.

Computer Architecture(4471029) - 2 - 2020-11-17