

# 1 硬件描述

对于各个模块的选型和功能已在调研报告中描述，此处不再赘述  
此处主要描述各个模块的电路拓扑，PCB 设计等

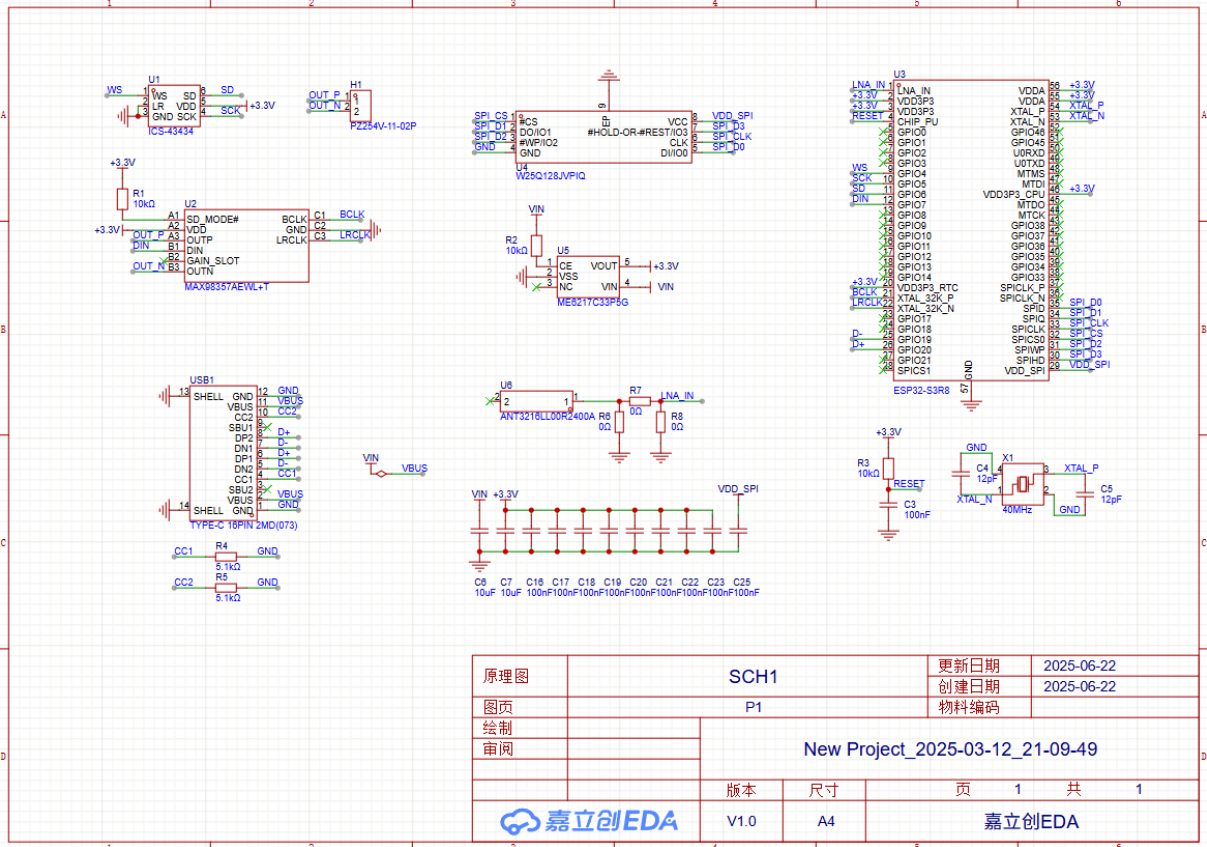


Figure 1: 整体系统原理图

## 1.1 ESP32-S3 核心板

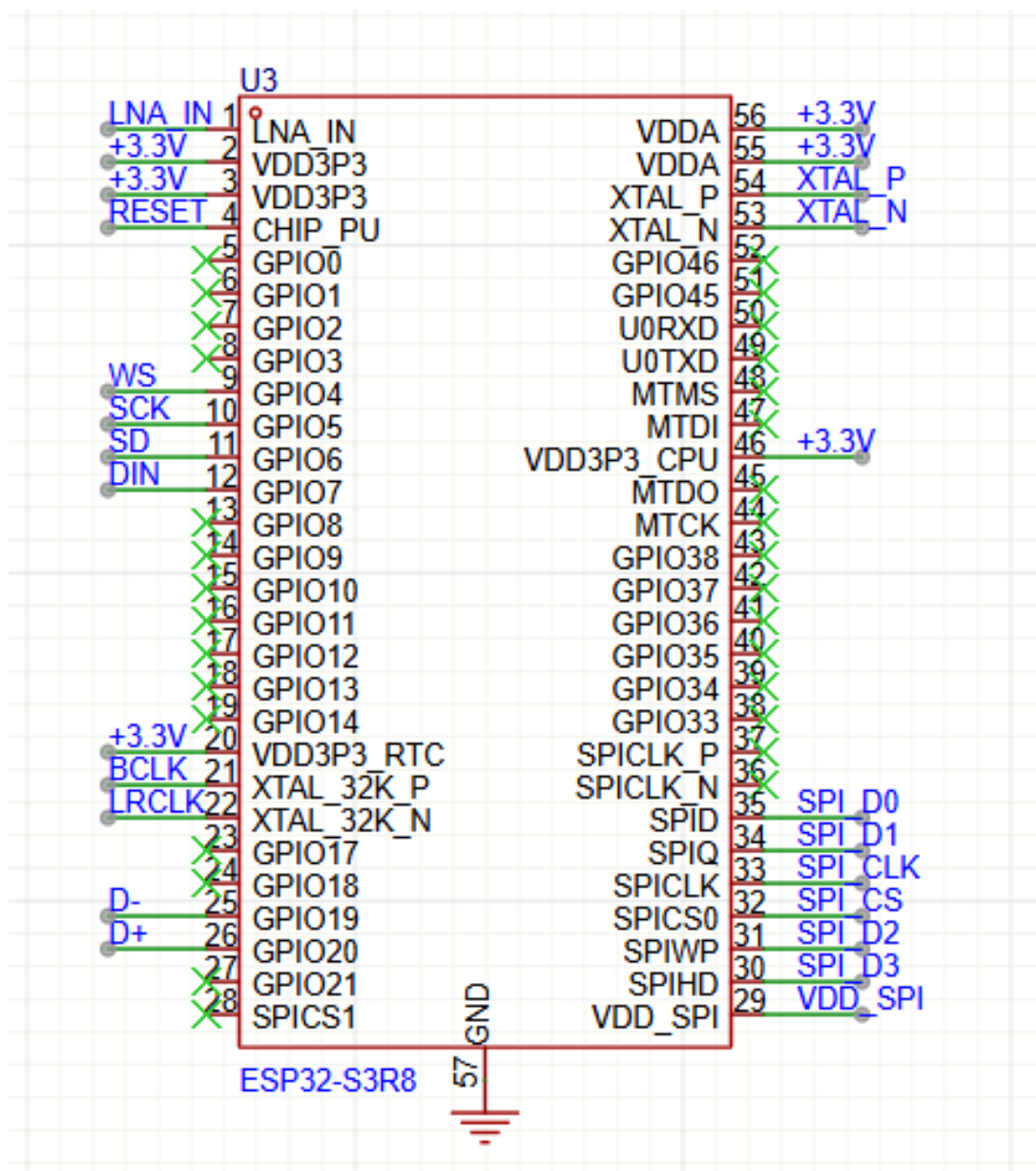


Figure 2: ESP32-S3R8 芯片

这是 ESP32 核心板的电路拓扑，其中索引 29~35 的引脚，连接到外部 flash，作为整个系统的 ROM

GPIO4 7 暴露出标准 I2S 总线，用以连接 MEMS 音频芯片，接收音频数据

GPIO19、20 直接连接到 USB-C 接口的通信引脚，用以程序烧录和串口通信

XTAL\_P 和 XTAL\_N 连接到外部晶振，提供系统时钟

## 1.2 USBC 接口

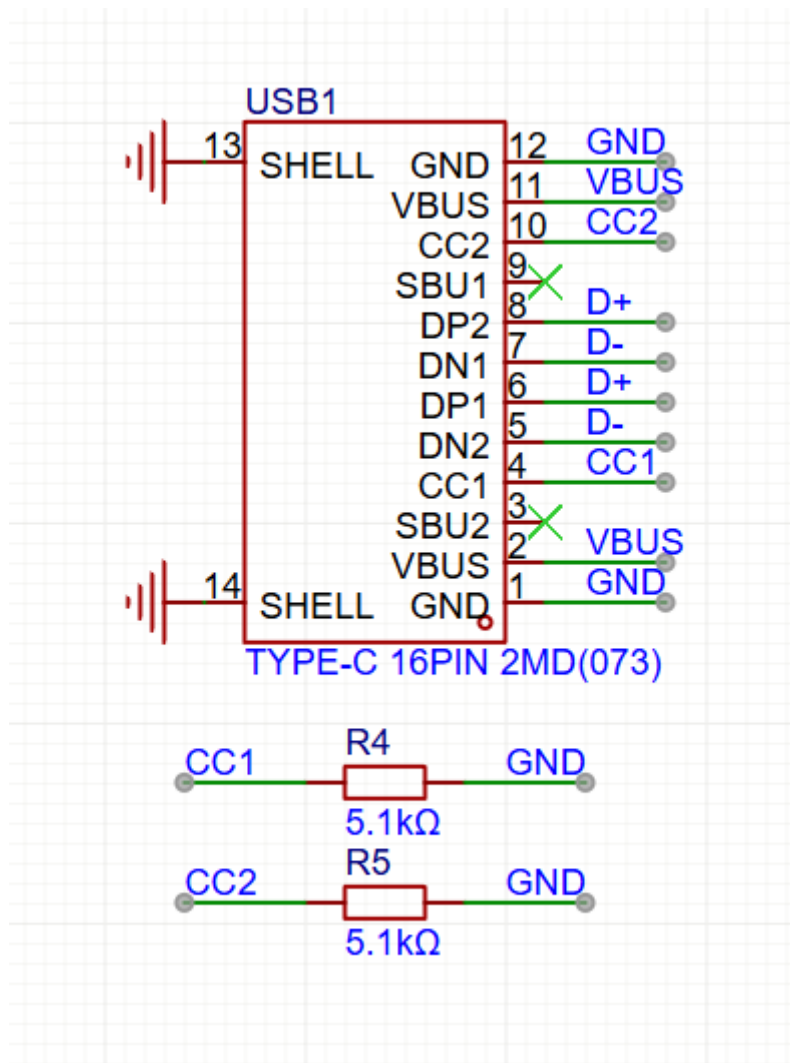


Figure 3: USB-C 接口电路拓扑

USB-C 接口的电路拓扑，其中 D+和 D-用于连接到 ESP32 芯片作为通信口，方便程序烧录和通信

其中 CC1 和 CC2 用于 USB-C 供电功率的通信，不过我们的设备不需要快充，因此直接将其接一个 5.1K $\Omega$  下拉电阻即可

### 1.3 电源管理芯片

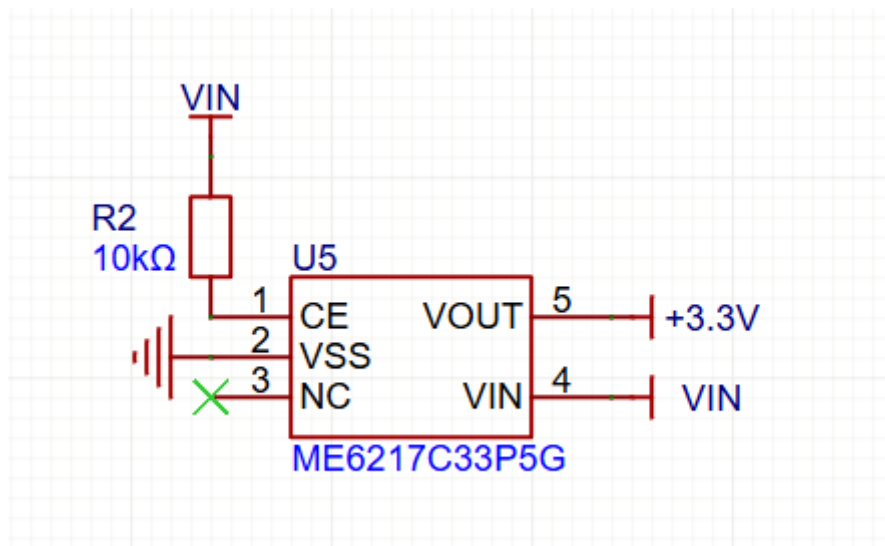


Figure 4: ME6217 线性稳压器(LDO)

LDO 将 USB-C 接口的 5V 电源转换为标准 3.3V 电源，供给 ESP32 芯片和其他模块

#### 1.4 MEMS 音频芯片

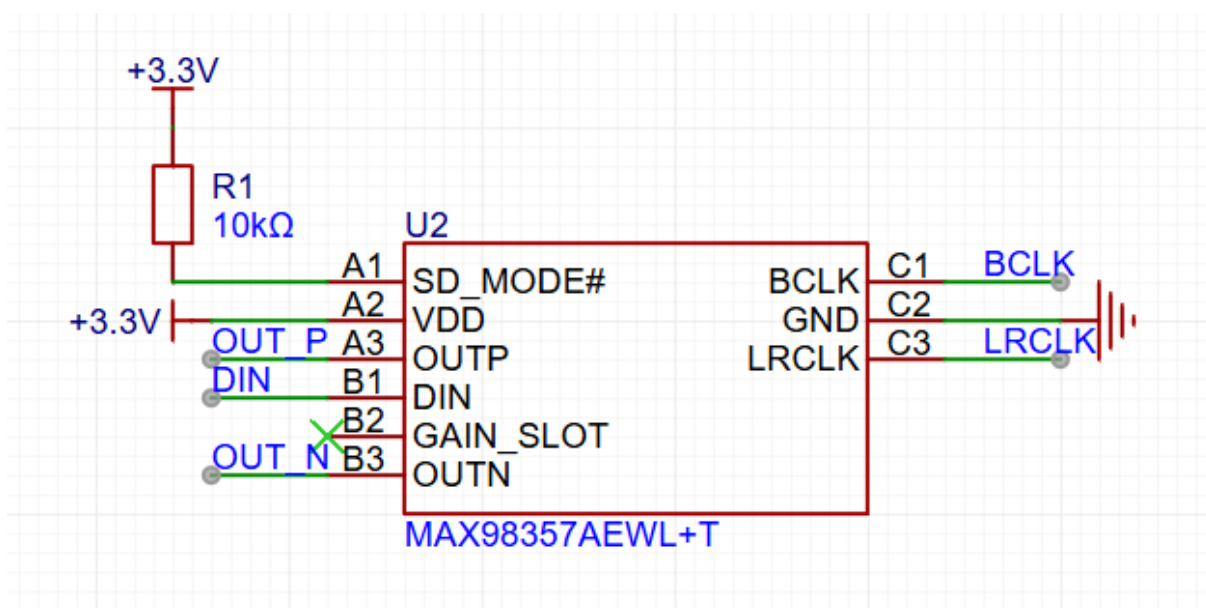


Figure 5: 音频处理芯片

其中 BCLK、LRCLK、DIN 为 I2S 标准数字音频接口，连接到 ESP32 芯片传输音频数据

#### 1.5 FLASH 芯片

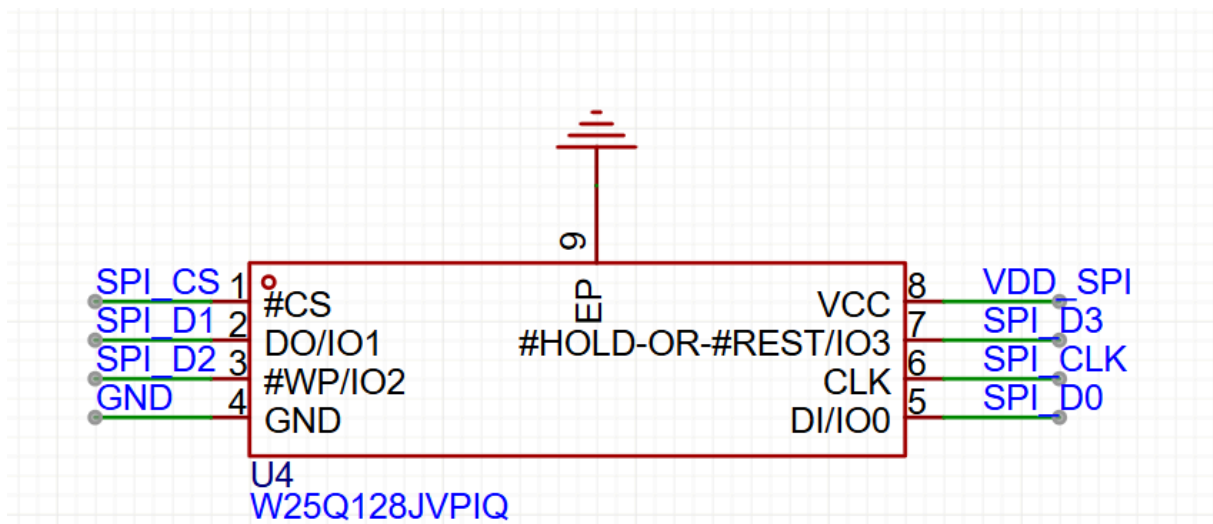


Figure 6: 外部 Flash 芯片

暴露出标准的 SPI 接口

其中的 SPI\_D0~D4 为数据信号，SPI\_CS 为片选信号(低有效)，只在片选信号有效时，芯片才会响应 SPI 总线上的数据传输 SPI\_CLK 为时钟信号，负责同步 SPI 总线上的数据传输

## 1.6 外部石英晶振

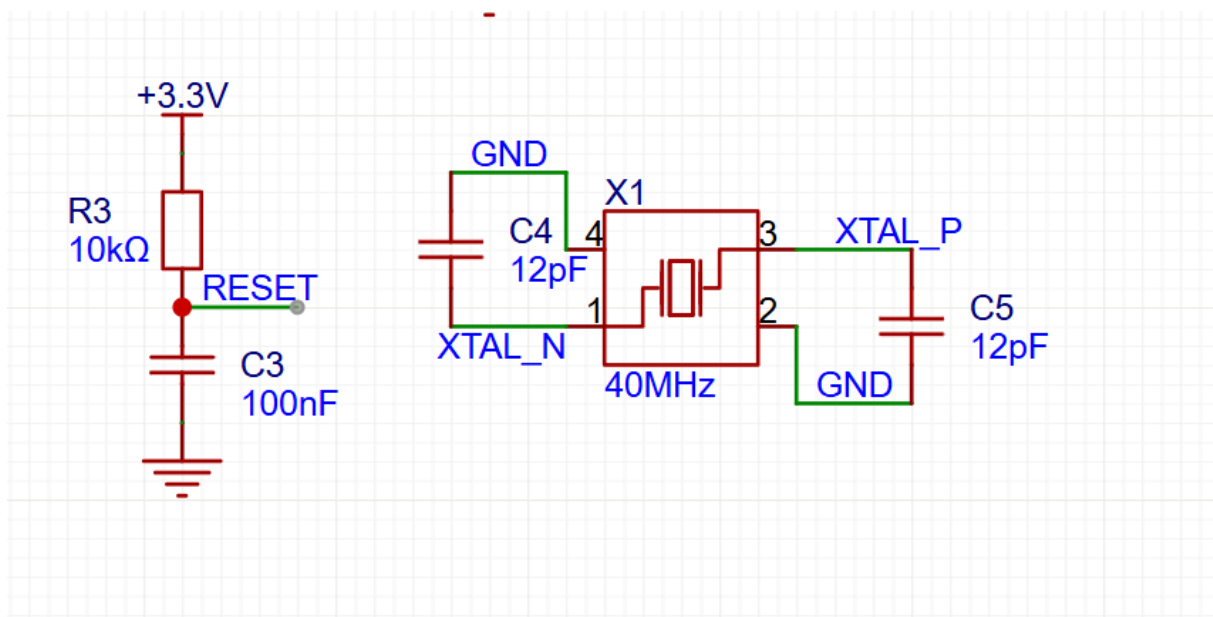


Figure 7: 外部石英晶振和复位电路

负责提供数字系统时钟和复位信号

差分时钟信号 XTAL\_P 和 XTAL\_N 以抗干扰

此处复位按键的电容用于滤波，防止按键抖动

## 1.7 陶瓷天线

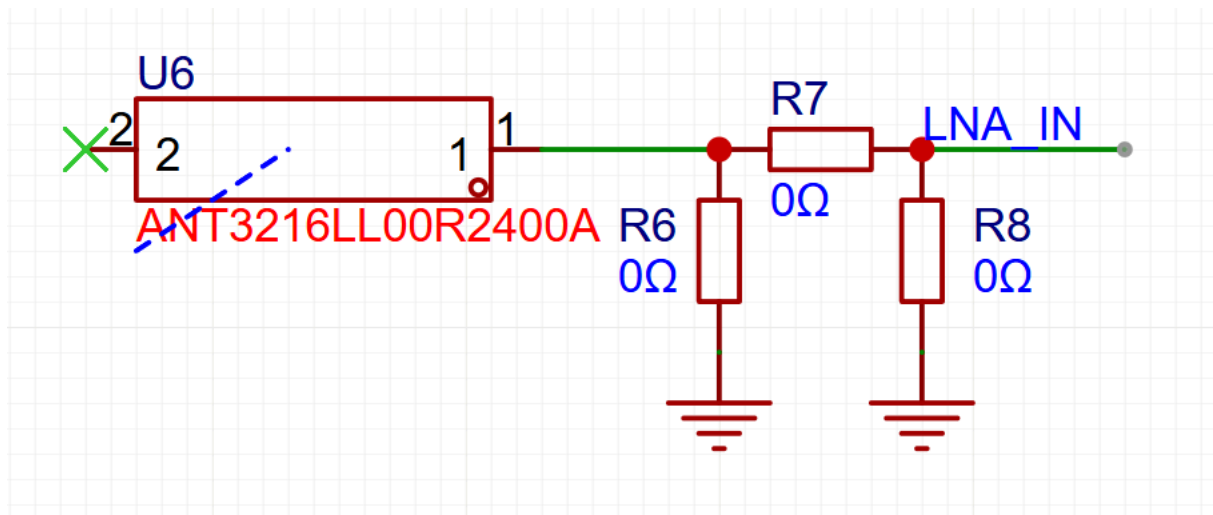


Figure 8: 陶瓷天线

用于 ESP32 的无线通信

## 1.8 PCB 设计

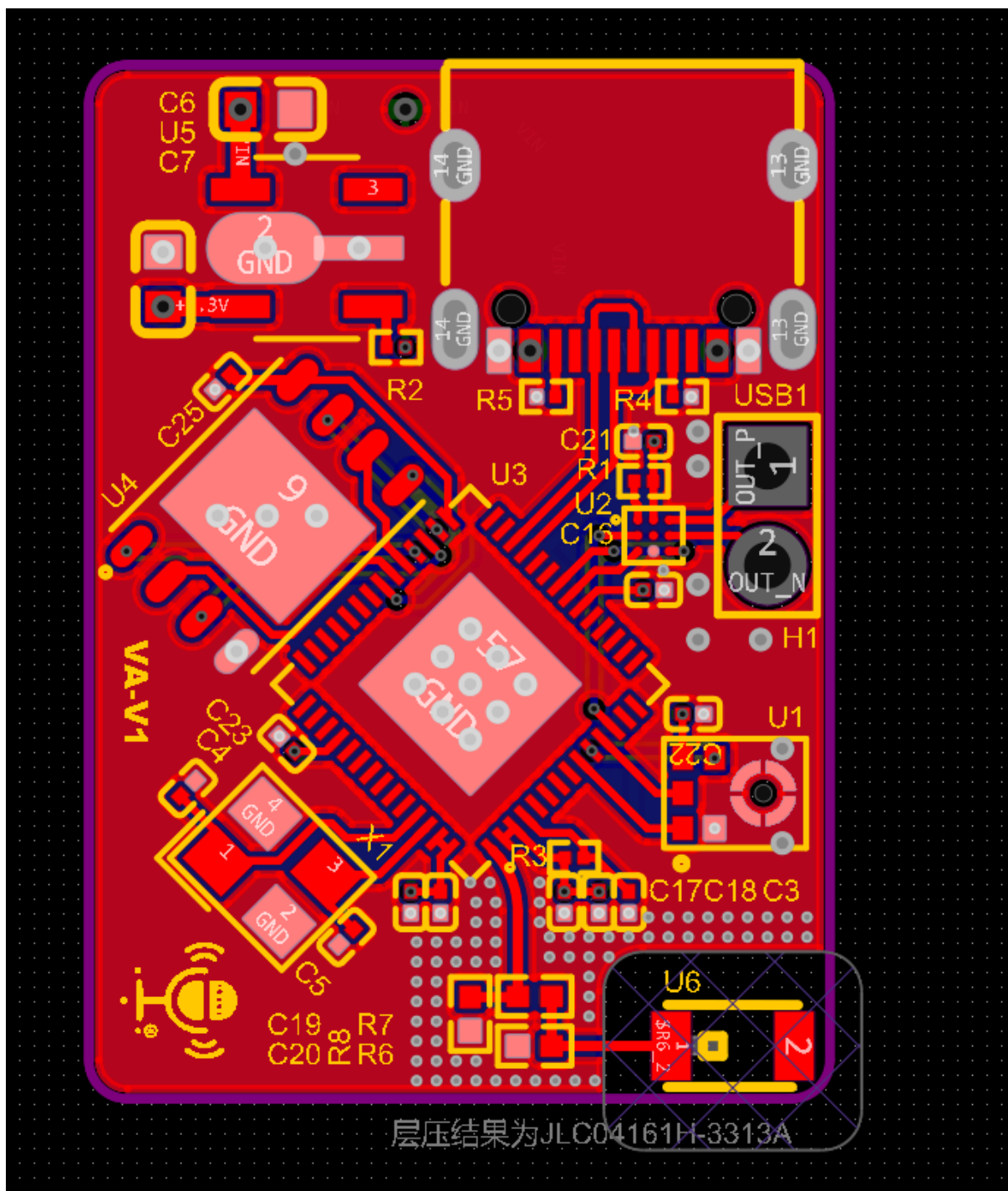


Figure 9: PCB 设计图

pcb 双面铺铜，降低地线阻抗、提高抗干扰能力、降低压降和提高电源效率，并减小环路面积，同时挖掉陶瓷天线(U6)的铺铜，并且周围加上过孔以降低接地阻抗，提升抗干扰能力，同时阻抗线圆弧走线以降低阻抗

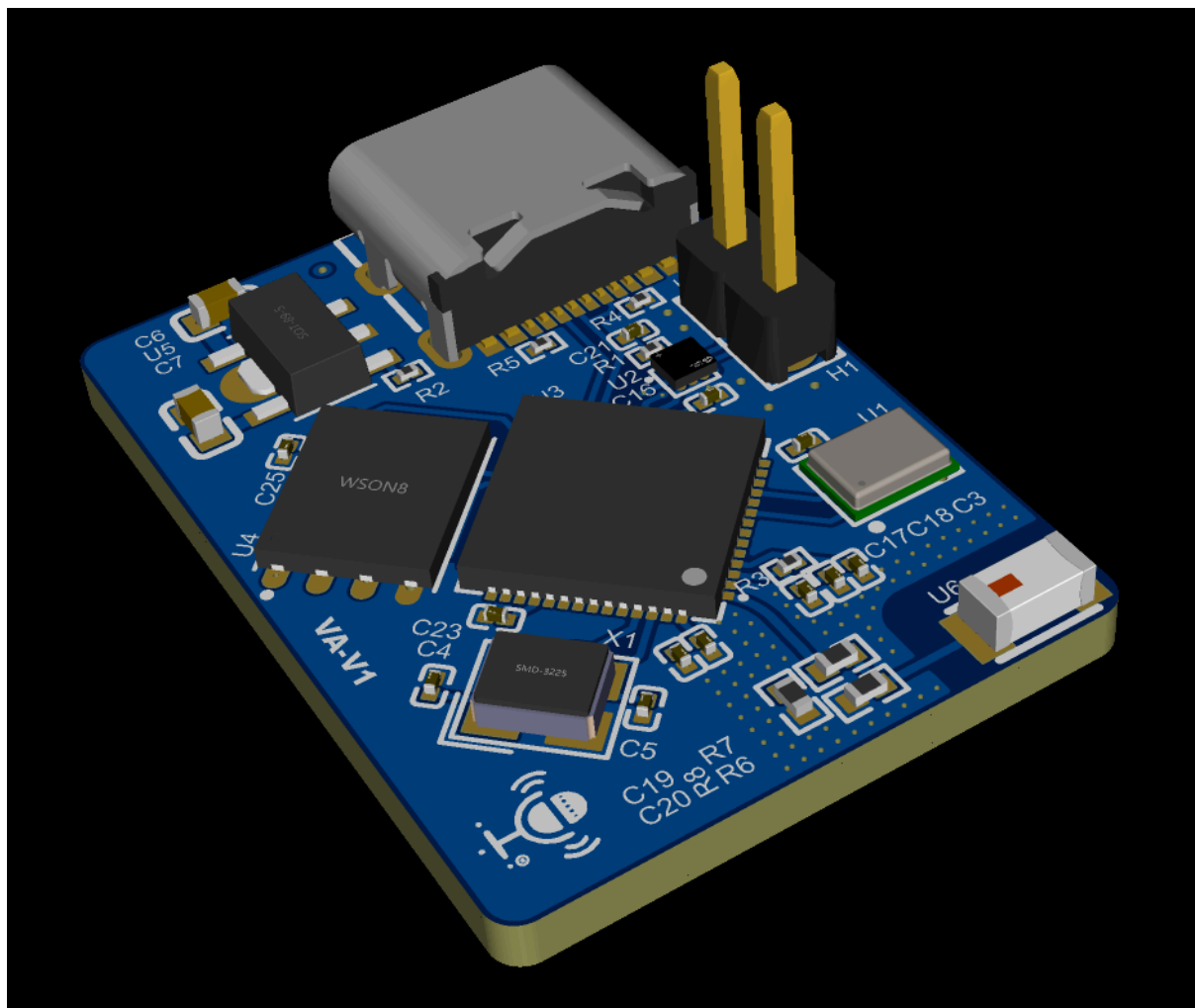


Figure 10: PCB3D 预览图