DISEÑO DE CIRCUITOS NO LINEALES

INFORME

GRUPO 2

Daniel Esteban González Zuluaga Juan Diego Sánchez Parra

Santiago Burgos Martínez

24/Marzo/2020

CIRCUITO ESQUEMÁTICO COMPLETO DEFINITIVO

1. Circuito esquemático completo definitivo El esquemático del circuito se encuentra en el ANEXO 1

2. Listado de componentes definitivo con número de parte

Componente	Cantidad	Número de parte	Esquemático
Controlador PWM	1	TL494	U1
Driver	2	IR2110	U2,U3
Mosfet	4	IRF1010N	Q1,Q2
Diodos	6	UF4007 1N4007	DB1,DB2 D1,D2,D3,D4
Capacitores	17	51pF 1nF 100nF 1uF 10uF 22uF	Cdt1, Cdt2 Ct Cp1, CU1, CU2, CU3, C1, C2 CB1-2, CB2-2 Cp2, CU1-2, CU2-2CU3-3 CB1, CB2
Inductancia	1	300uf Fabricada	L1,L2
Capacitor AC	1	10uf	С

Tabla 1. Listado de componentes.

PROTOCOLOS DE PRUEBAS EMPLEADOS

- 1. Variables medidas
 - Voltaje de salida sin carga
 - THD
 - Frecuencia

2. Rango de estas medidas

- Voltaje de salida sin carga = 9 Vrms +- 2%
- THD <= 5%
- Frecuencia = 60 Hz

3. Equipos e instrumentos utilizados con sus referencias



Figura 1. Fuente de alimentación KEYSIGHT U8031A

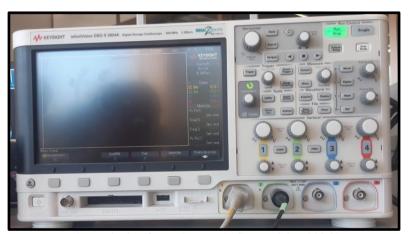


Figura 2. Osciloscopio KEYSIGHT DSO-X2024A



Figura 3. Generador de funciones KEYSIGHT 33500B



Figura 4. Multímetro AGILENT 34401A

ANÁLISIS DE LOS RESULTADOS OBTENIDOS

1. Cuadro comparativo entre valores teóricos y/o simulados con respecto a los obtenidos con el diseño.

r rotocolo de pruebas				
Mediciones	Mediciones Experimental			
Vo	5.3 Vrms	9 Vrms		
THD	$\frac{\sqrt{(\Sigma V_{rms})^2}}{V_f} * 100 = \frac{\sqrt{0.2915}}{5.3} * 100$ $= 10.18\%$	<=5%		
Frecuencia	61.2 Hz	60Hz		

Protocolo de pruebas

Tabla 2. Protocolo de pruebas.

2. Evaluación de los resultados

Nota: Debido a la situación que se presenta en el país y las medidas tomadas para garantizar la seguridad de todos, no fue posible realizar a tiempo todas las medidas propuestas para el desarrollo del proyecto, medidas que mostrarían el desempeño completo del inversor.

Las mediciones realizadas y mostradas a continuación se hicieron con una onda seno usada como referencia para el integrado TL494 y la cual tiene los siguientes parámetros

$$f = 60Hz$$

$$A = 2.10 Vpp$$

$$DC = 2.8 V -> offset$$

Las señales de control obtenidas de los drivers IR2110 para manejar el Gate de los Mosfet se evidencian en la Figura 5. Estas señales garantizan un correcto funcionamiento del puente H conformado por Mosfet ya que como característica diferenciadora entre estas dos señales es un tiempo muerto el cual evita que el circuito se encuentre funcionando en dos estados simultáneamente.

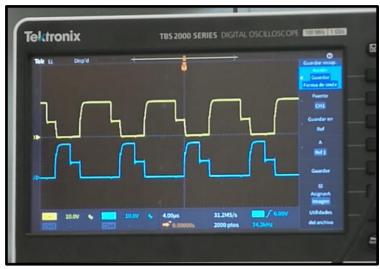


Figura 5. Salida HO y LO del controlador IR2110

La señal de salida del inversor se muestra a continuación, esta señal tiene un voltaje pico a pico de 15V o 5.3 Vrms.

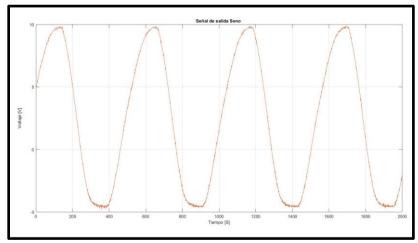


Figura 6. Salida del inversor sin carga. Matlab

La distorsión armónica total o THD en la salida del inversor según los requerimientos debe ser menor o igual al 5%, sin embargo, en los cálculos realizados a la señal de salida obtenida de forma experimental se obtuvo un THD del 10%.

Ahora, el circuito del proyecto se implementó en una protoboard, donde el ruido y la distorsión aumentan por las conexiones internas (protoboard) y externas (cable UTP). Por lo tanto, se espera que en la entrega final y por consiguiente al entregar esta parte del proyecto en PCB mejore la distorsión armónica.

En la siguiente Figura se muestra los armónicos resultantes de la onda seno de salida.

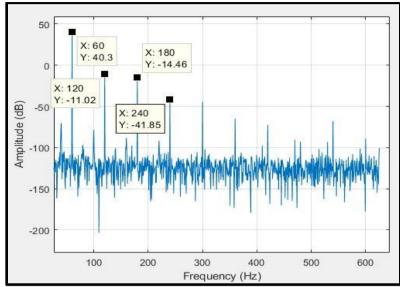


Figura 7. THD de la señal de salida (seno). Matlab

De la figura 7 se observa que la señal obtenida en la salida del filtro LC del circuito tiene un rango dinámico de 51 dB entre la frecuencia fundamental y el armónico siguiente. Además, se comprueba que el armónico siguiente a la frecuencia fundamental se encuentra en la frecuencia de 120 Hz.

PROBLEMAS PRESENTADOS DURANTE EL DISEÑO

1. Descripción de los problemas encontrados durante el diseño

Manejo de la fuente y tierra flotante del controlador IR2110:

De la lectura del Datasheet del integrado IR2110 se tiene que los pines de V_B y V_S son los pines de fuente y tierra que controlan los valores de HO, es decir, el funcionamiento del mosfet superior del puente H. Ahora al ser fuente y tierra flotante se necesita diseñar e implementar un circuito el cual permita obtener fuente y tierra V_B y V_S que no sean flotante.

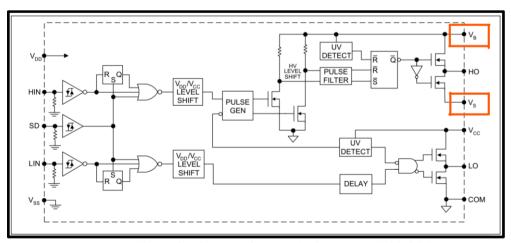


Figura 8. Diagrama interno del integrado IR2110.[6]

Diodo de la fuente Bootstrap:

Los diodos que se escogieron para la fuente Bootstrap fueron 1N4004. Al momento de tomar las medidas y de observar el comportamiento en la salida HO del controlador IR2110 se obtuvo una señal inestable y con ruido. cuando se esperaba una señal cuadrada estable y bien definidas como en la Figura 5.

Tiempo Muerto en señales de control (PWM): El controlador en sus entradas debe recibir dos señales como se muestran en la Figura 9.

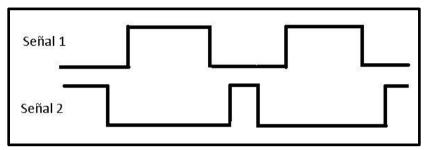


Figura 9. Señales PWM con diferencia de tiempo muerto entre cada una.

El problema que se observó fue que se obtienen dos señales de la siguiente forma:

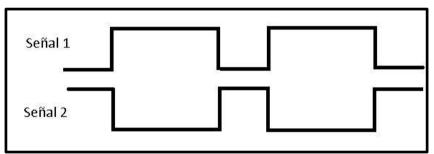


Figura 10. señales PWM sin diferencia de tiempo muerto entre cada una.

2. Descripción de soluciones implementadas

Bootstrap:

El desarrollo e implementación de la fuente Bootstrap se llevaron a cabo con la finalidad de controlar y manejar de forma adecuada los pines de fuente y tierra flotantes que tiene el integrado IR2110 los cuales se encargan de entregar la energía necesaria al Mosfet ubicado en la parte superior del puente H. La fuente Bootstrap se compone de un capacitor y un diodo como se muestra en Figura 11.

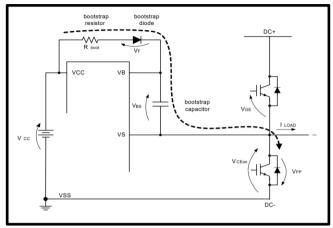


Figura 11. Esquemático de una fuente Bootstrap.[4]

Diodos ultra fast para la fuente Bootstrap:

Para resolver el problema presentado previamente con los diodos 1N4004 se decidió optar por diodos Ultra Rápidos o por sus siglas en inglés UF (Ultra Fast) los cuales permiten el cambio de carga en el capacitor más rápida y eficientemente como se evidencia en la Figura 5.

Filtro RC (pasa bajas) para añadir tiempo muerto:

Para obtener las señales de control como se muestran en la Figura 9, se opta por implementar un circuito RC (Figura 12) en las salidas de SPWM del integrado TL494. Posteriormente la salida del circuito RC ya se encuentra apta para ingresar al controlador IR2110.

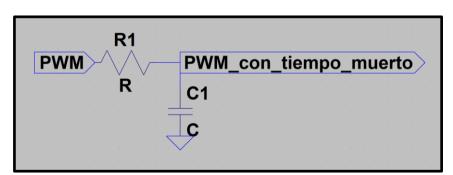


Figura 12. Circuito RC para añadir tiempo muerto a la señal SPWM de control. LTSpice

3. Cambios realizados durante el diseño

Teniendo como referencia el esquemático entregado previamente (ANEXO 2). las modificaciones realizadas fueron: la adición de la fuente Bootstrap, el circuito RC para añadir tiempo muerto a las señales de control SPWM. Estos cambios permitieron el correcto funcionamiento del Proyecto.

4. Posibles alternativas para mejorar el diseño implementado

Para mejorar los resultados obtenidos la opción más viable es implementar el circuito en PCB. Para el caso de mejor el circuito implementado en Protoboard se propone mejorar los cables que realizan la interconexión de todos los componentes dentro del circuito. Además, se plantea el uso de cables de un calibre mayor para el correcto manejo de la corriente que entrega y consume el puente H.

CONCLUSIONES

- A pesar de no haber podido tomar todas las medidas correspondientes del inversor, las medidas que si se lograron realizar evidencian el desempeño en la salida de los drivers, la salida total, la distorsión THD que se logra y el cumplimiento del criterio de frecuencia.
- Se presentan diferencias entre el voltaje de salida especificado (9 Vrms) y el resultante (5.3 Vrms). Además, los inconvenientes presentados en el desarrollo del diseño fueron resueltos oportunamente, como lo fue la implementación de la fuente Bootstrap, el cambio de diodos por unos más rápidos y el circuito RC para añadir tiempo muerto a las señales SPWM.
- En el diseño total de este circuito se pudo evidenciar que, para tener un correcto funcionamiento, los componentes tienen que ser calculados y escogidos de la forma más exacta y precisa que se pueda. También, para la realización del filtro LC, el capacitor a escoger no pode ser cualquiera ya que tiene que cumplir con el requisito de manejar voltaje AC.
- Luego de realizar diversas pruebas y de observar el funcionamiento del puente H se evidenció el efecto de la corriente en la protoboard la cual presento partes plásticas derretidas. Este efecto producido en la protoboard es importante tenerlo en cuenta para el diseño del proyecto en PCB.
- los integrados y sus fabricantes son de vital importancia y de gran ayuda en el desarrollo del inversor ya que proporcionan información y detalles necesarios para la correcta implementación de cada uno, además de que ayudan a evitar un manejo inadecuado de los componentes como también un funcionamiento incorrecto del circuito.

BIBLIOGRAFÍA

- [1] Datasheet Diodo UF4007 http://www.vishay.com/docs/88755/uf4001.pdf
- [2] Ned Mohan, Tore M. Undelan, William P. Robbins "Electrónica de potencia-Convertidores, aplicaciones y diseño." https://www.academia.edu/24345740/Electronica_de_potencia_mohan_3ra_edicion
- [3] Nota de aplicacion "Using Monolithic High Voltage Gate Drivers" http://www.irf.com/technical-info/designtp/dt04-4.pdf
- [4] Nota de aplicación "Bootstrap Network Analysis: Focusing on the Integrated Bootstrap Functionality" https://www.infineon.com/dgdl/an-1123.pdf?fileId=5546d462533600a40153559692661096
- [5] Datasheet TL494 Pulse-Width-Modulation Control Circuits http://www.ti.com/lit/ds/symlink/tl494.pdf
- **[6]** Datasheet Driver IR2110 https://www.infineon.com/dgdl/Infineon-IR2110-DataSheet-v01_00-EN.pdf?fileId=5546d462533600a4015355c80333167e

ANEXO 1- ESQUEMÁTICO COMPLETO FINAL S IR2110 VSS VDD VCC ც ¥ VS 1+cu1-1 율마 22uF luF 울마 o.lug IN4007 R1 33R 0.1uF 10uF R2-2 R1-2 100K Q1-IRF1010N RL 5.4R 왕마 **₩** DIC ÄÄ ÄÄ OUTPUT CTRL TL494CN REF 걸다 **BC BC** R4-2 100K 울마 울마 C1 100K ik c VDC VSS VS. 01 91 ¥ řě. IR2110 SlpF 100nF 百員 θ 100K Cdt2

ANEXO 2- ESQUEMÁTICO PROPUESTO EN EL PRE-INFORME OUL OUT }⊨ ង្គ្រីន S 題 В IR2110 VSS CON 88 ₽ ᇋ VS. 불 동 百草 OUT FUT CIRL TL494CN 10g 울바 呂 B 걸음 R R 四島 E 25 42 ď 民 61g Ε 무술라 본출함 0.luf 以対 율마 ટ음 800 S Ø IR2110 邑邑 ű **‡**=