

Universidad de San Carlos de Guatemala
Facultad de Ingeniería
Escuela de Ciencias y Sistemas
Organización Computacional



PRÁCTICA #1
SIMULACIÓN DE UN VISUALIZADOR DE 7 SEGMENTOS (DISPLAY)

GRUPO 5		
No.	NOMBRE	CARNÉ
1	Samuel Alejandro Pajoc Raymundo.	201800665
2	Kevin Manuel Veliz Galvez	201901441
3	Oscar David Padilla Vásquez	202103250
4	Aarón Emanuel Trujillo Ibarra	201801608
5	Byron Enrique Rumpich Sal	201907769
6	Aarón Abdam Saravia Martinez	202105212

INTRODUCCIÓN

En la práctica de organización computacional, se aborda el fascinante mundo de los circuitos combinacionales, fundamentales en el diseño y funcionamiento de sistemas digitales contemporáneos. Estos circuitos son la columna vertebral de la ingeniería digital, permitiendo la realización de una amplia gama de operaciones lógicas mediante la combinación de compuertas lógicas.

Las compuertas lógicas, tales como AND, OR, NOT, NAND, NOR, XOR y XNOR, son los componentes esenciales que conforman los circuitos combinacionales. Cada una de estas compuertas desencadena una operación lógica específica, desde la simple negación hasta operaciones más complejas como la exclusión lógica o la conjunción. Estas compuertas se interconectan hábilmente para implementar funciones lógicas más elaboradas y adaptarse a diversas necesidades de procesamiento de datos.

En un contexto donde la eficiencia y la precisión son imperativos, comprender el funcionamiento y la aplicación de estos circuitos es esencial para el desarrollo efectivo de sistemas digitales avanzados. Así, la práctica de organización computacional ofrece una plataforma donde los estudiantes pueden explorar y experimentar con estos conceptos, adquiriendo habilidades prácticas y conocimientos fundamentales que les permitirán enfrentar desafíos en el diseño y la optimización de sistemas computacionales.

OBJETIVOS

General

Aplicar los conocimientos teóricos aprendidos en clase magistral y laboratorio para la construcción de circuitos combinacionales.

Específicos

1. Poner en práctica los conocimientos de Lógica Combinacional y mapas de Karnaugh.
2. Conocer el funcionamiento de transistores y realización de compuertas lógicas transistorizadas.
3. Crear un dispositivo de visualización a mayor escala (Display).
4. Utilizar lógica negativa y positiva durante el desarrollo de la práctica.

CONTENIDO

a) Funciones Booleanas.

Funciones - normal

Expresiones algebraicas construidas con Mintérminos.

- **Segmento “a”**

$$F_a = X'Y' + XZ'$$

- **Segmento “b”**

$$F_b = Y'Z$$

- **Segmento “c”**

$$F_c = Y'Z$$

- **Segmento “d”**

$$F_d = Z' + Y' + X'$$

- **Segmento “e”**

$$F_e = Z' + Y + X'$$

- **Segmento “f”**

$$F_f = Z' + X'Y$$

- **Segmento “g”**

$$F_g = XZ' + XY + X'Y'Z$$

$$F_g = (XZ' + XY) + X'Y'Z$$

$$F_g = X(Z' + Y) + X'Y'Z \text{ (re-escrita y construida)}$$

- **Segmento “pt”**

$$F_{pt} = 0 \text{ (cable directo a TIERRA)}$$

- **Función “J”**

$$F_j = X'YZ + XY'Z + XYZ'$$

$$F_j = X'YZ + X(Y'Z + YZ')$$

$$F_j = X'YZ + X(Y \text{ xor } Z) \text{ (re-escrita y construida)}$$

- **Función “K”**

$$F_k = X'Y'Z + X'YZ' + XY'Z'$$

$$F_k = X'(Y'Z + YZ') + XY'Z'$$

$$F_k = X'(Y \text{ xor } Z) + XY'Z' \text{ (re-escrita y construida)}$$

Funciones - espejo

Expresiones algebraicas construidas con Maxtérminos.

- Segmento “A”

$$F_a = (X + Y)(X' + Z)$$

- Segmento “B”

$$F_b = (Z)(X + Y')$$

- Segmento “C”

$$F_c = (Z)(Y')(X)$$

- Segmento “D”

$$F_d = (Z)(Y)(X)$$

- Segmento “E”

$$F_e = (Y+Z')$$

- Segmento “F”

$$F_f = (Y+Z)$$

- Segmento “G”

$$F_g = (X' + Z)(X' + Y')(X + Y + Z')$$

- Segmento “PT”

$F_{pt} = 1$ (Cable directo a POSITIVO)

b) Mapas de Karnaugh.

Funciones - normal

Mapas de Karnaugh a base de Mintérminos.

- **Segmento “a”**

	Y Z			
X	00	01	11	10
0	1	1	0	0
1	1	0	0	1

- **Segmento “b”**

	Y Z			
X	00	01	11	10
0	0	1	0	0
1	0	1	0	0

- **Segmento “c”**

	Y Z			
X	00	01	11	10
0	0	1	0	0
1	0	1	0	0

- **Segmento “d”**

	Y Z			
X	00	01	11	10
0	1	1	1	1
1	1	1	0	1

- **Segmento “e”**

	YZ			
X	00	01	11	10
0	1	1	1	1
1	1	0	1	1

- **Segmento “f”**

	YZ			
X	00	01	11	10
0	1	0	1	1
1	1	0	0	1

- **Segmento “g”**

	YZ				
X	00	01	11	10	
0	0	1	0	0	0
1	1	0	1	1	1

- **Segmento “pt”**

	YZ				
X	00	01	11	10	
0	0	0	0	0	0
1	0	0	0	0	0

- **Segmento “J”**

	YZ				
X	00	01	11	10	
0	0	0	1	0	0
1	0	1	0	0	1

- **Segmento “K”**

	YZ				
X	00	01	11	10	
0	0	1	0	1	0
1	1	0	0	0	0

Funciones - espejo

Mapas de Karnaugh a base de Maxtérminos.

- **Segmento “A”**

SEGMENTO "a"		Y Z			
	X	00	01	11	10
0	0	0	0		
	1	0			0

- **Segmento “B”**

SEGMENTO "b"		Y Z			
	X	00	01	11	10
0	0	0		0	0
	1	0			0

- **Segmento “C”**

SEGMENTO "c"		Y Z			
	X	00	01	11	10
0	0	0	0	0	0
	1	0		0	0

- **Segmento “D”**

SEGMENTO "d"		Y Z			
	X	00	01	11	10
0	0	0	0	0	0
	1	0	0		0

- **Segmento “E”**

SEGMENTO "e"		Y Z			
	X	00	01	11	10
0	0		0		
	1		0		

- **Segmento “F”**

SEGMENTO "f"		Y Z			
	X	00	01	11	10
0	0		0		
	1		0		

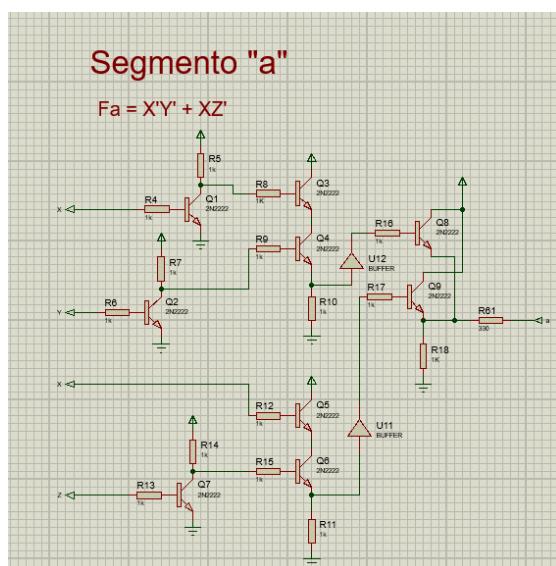
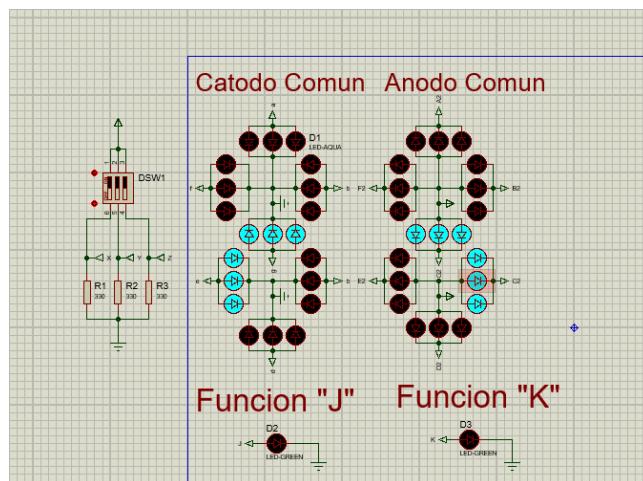
- **Segmento "G"**

SEGMENTO "g"		Y Z			
X		00	01	11	10
0			0		
1		0		0	0

- **Segmento "PT"**

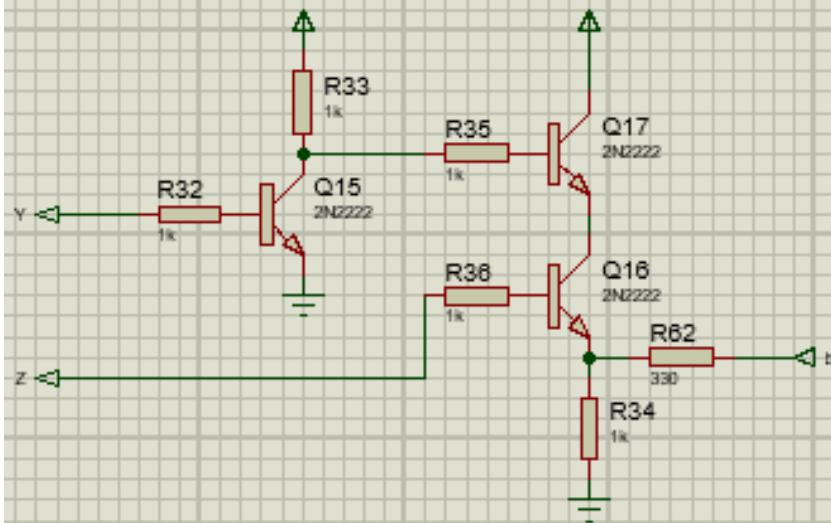
SEGMENTO "pt"		Y Z			
X		00	01	11	10
0		1	1	1	1
1		1	1	1	1

c) Diagramas del diseño del circuito en proteus.



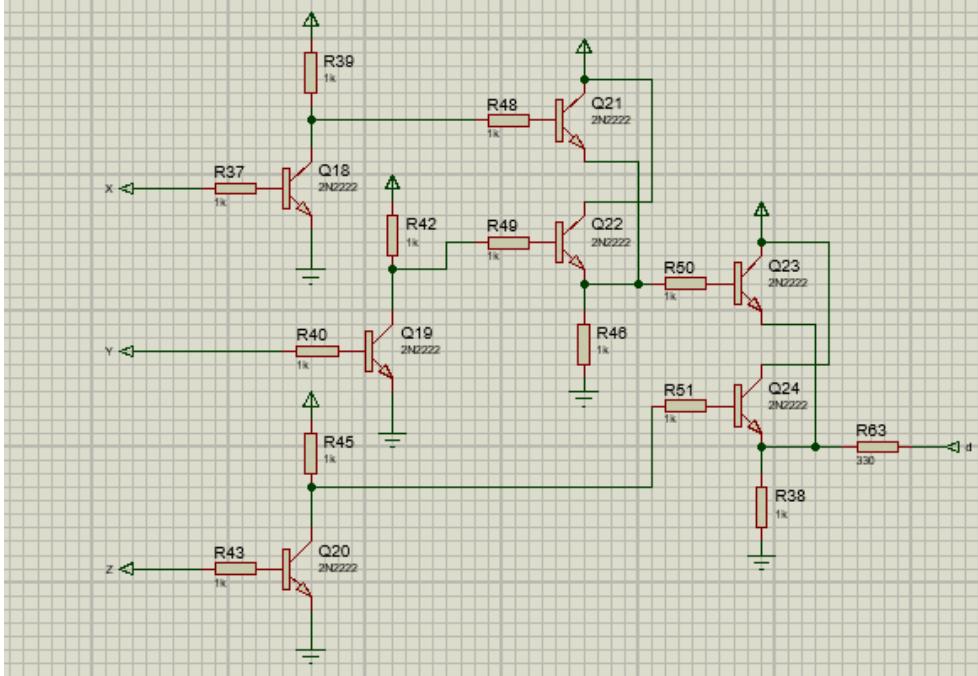
Segmento "b" y "c"

$$F_b = Y'Z$$



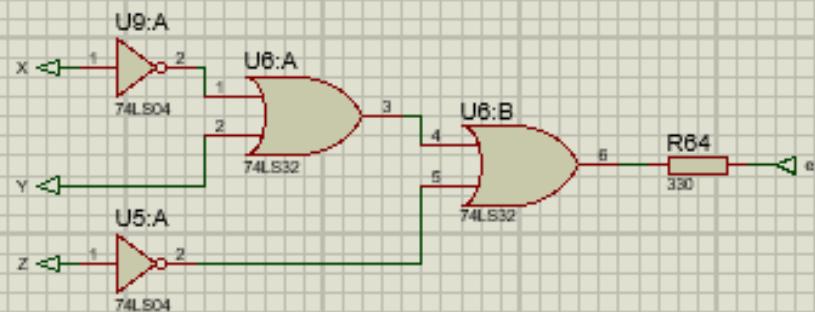
Segmento "d"

$$F_d = X' + Y' + Z'$$



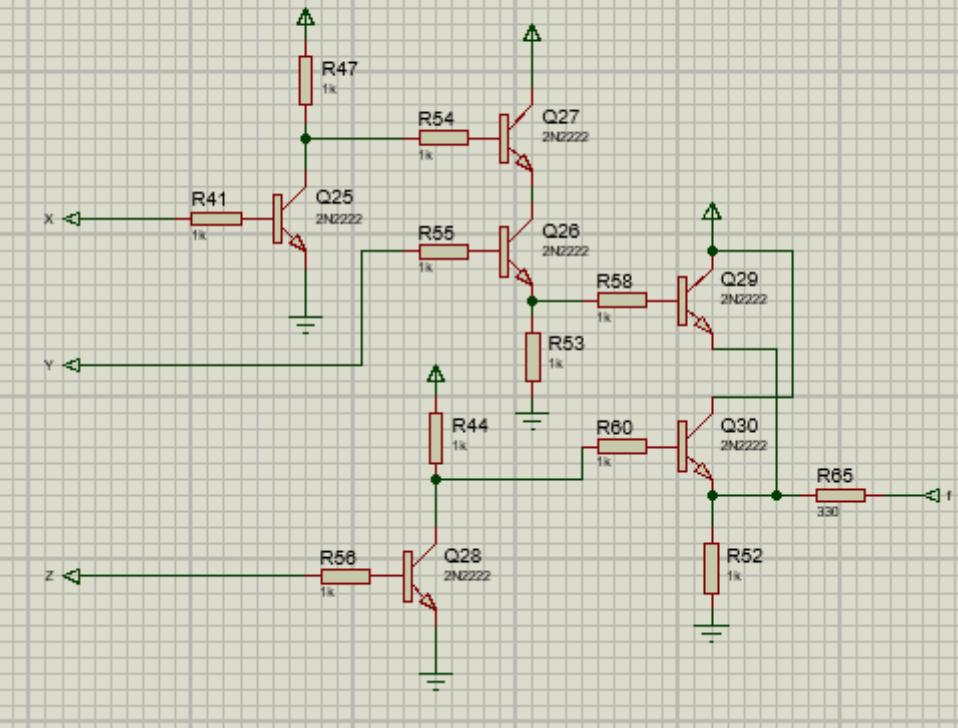
Segmento "e"

$$F_e = X' + Y + Z'$$



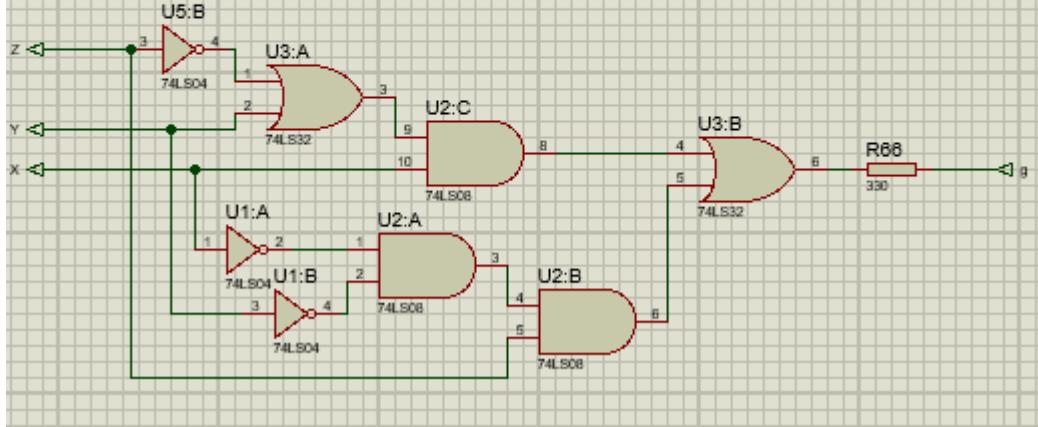
Segmento "f"

$$F_f = X'Y + Z'$$



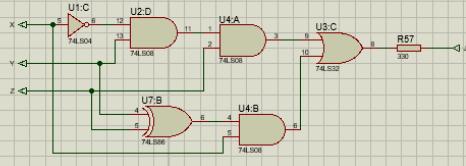
Segmento "g"

$$F_g = X(Z' + Y) + X'Y'Z$$



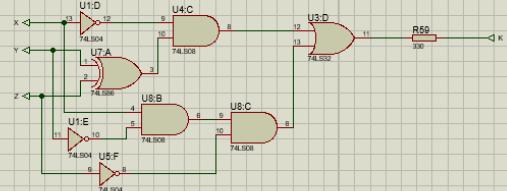
Funcion "J"

$$F_j = X'YZ + X(Y \text{ xor } Z)$$



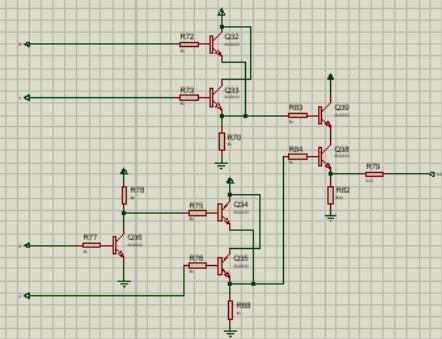
Funcion "K"

$$F_k = X'(Y \text{ xor } Z) + XY'Z'$$



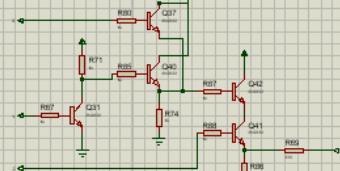
Segmento "a"

$$F_A = (X + Y)(X' + Z)$$



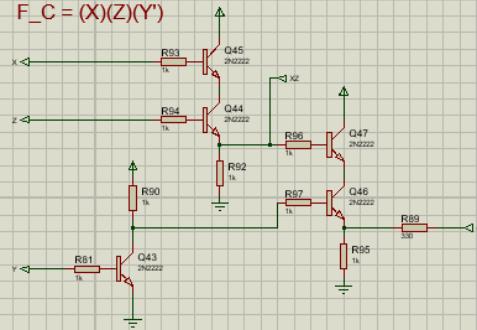
Segmento "b"

$$F_B = (Z)(X + Y')$$



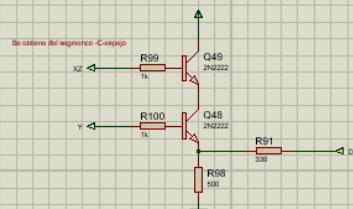
Segmento "c"

$$F_C = (X)(Z)(Y')$$



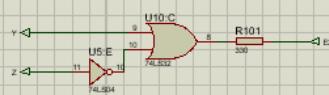
Segmento "d"

$$F_D = (X)(Z)(Y)$$



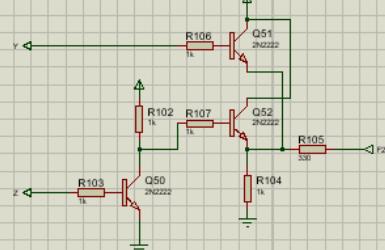
Segmento "e"

$$F_E = (Y+Z')$$



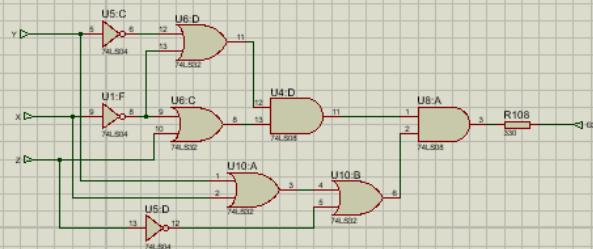
Segmento "f"

$$F_F = (Y+Z')$$



Segmento "g"

$$F_G = (X' + Z)(X' + Y')(X + Y + Z')$$



d) Equipo utilizado.

- Protoboard's
- led's
- transistores - NPN (2n2222a)
- integrados (74ls04, 74ls08, 74ls32, 74ls86)
- Resistencias
- Dipswitch's
- Cable
- Fuente de alimentación (Cargador de teléfono)
- Corta alambres
- Pinza
- Placas
- Cautin

e) Tabla de Presupuesto.

Componente	Precio por unidad Q	Cantidad
Compuerta AND	Q 5.00	10
Compuerta OR	Q 5.00	10
Compuerta NOT	Q 5.00	10
Compuerta XOR	Q 5.00	10
Transistores NPN	Q 1.00	45
Resistencias 1k y 360 k	Q 0.50	70
Dispswitch	Q 3.00	4
LED	Q 0.75	70
Cable	Q 3.00 x metro	10
Placas	Q 18.00	3
Cautin	Q 45.00	1
Complementos	-----	-----
Brocas	Q 45.00	-----

APORTE INDIVIDUAL DE CADA INTEGRANTE

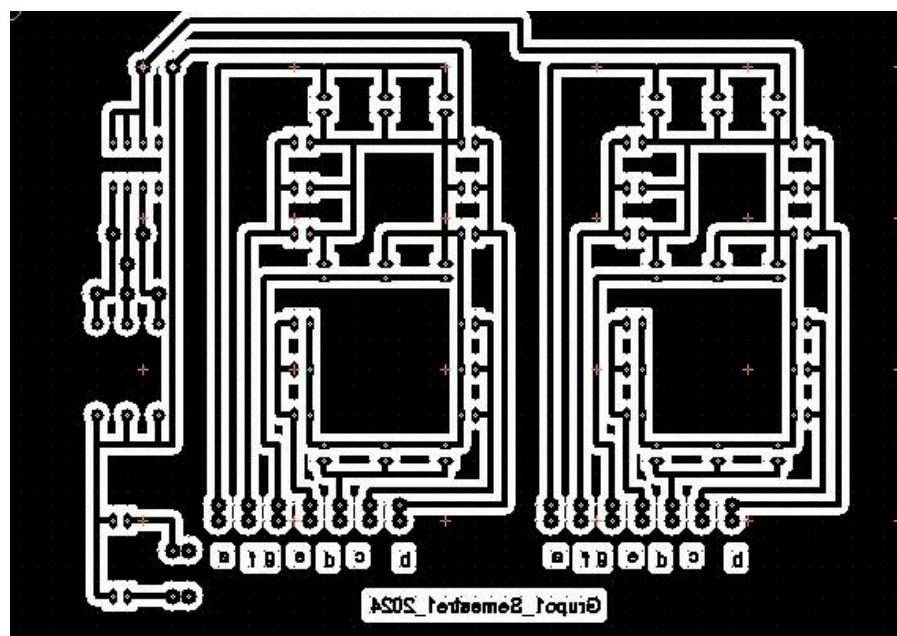
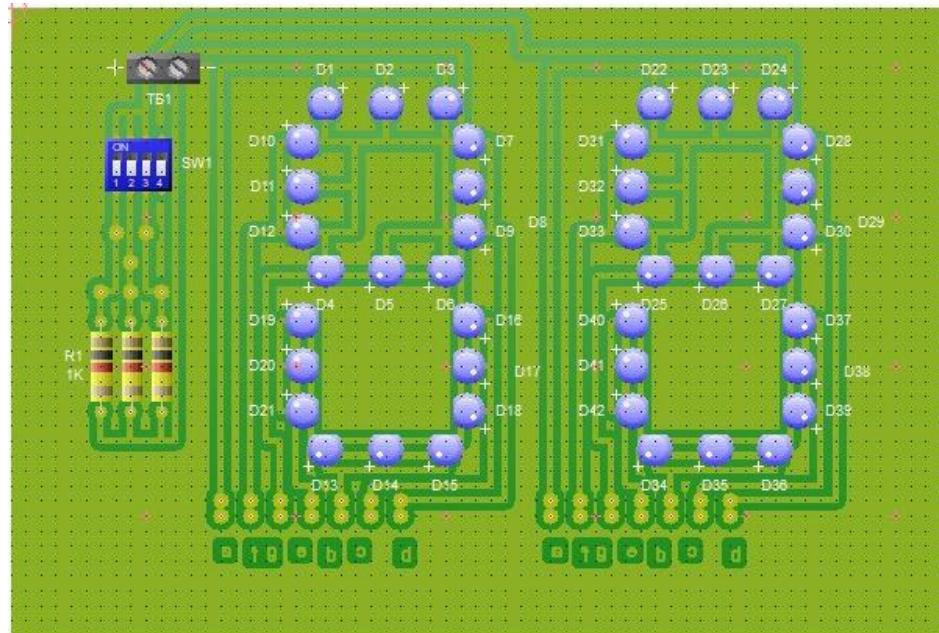
Integrante	Trabajo	Trabajo
Samuel Alejandro Pajoc Raymundo	Protoboard Segmento a normal y C espejo	Documentación y ensamblaje
Kevin Manuel Veliz Galvez	Protoboard Segmento D y B	Documentación y ensamblaje
Oscar David Padilla Vásquez	Protoboard Segmento F y G espejo	Documentación y ensamblaje
Aarón Emanuel Trujillo Ibarra	Protoboard Segmentos G y J	Documentación y ensamblaje
Byron Enrique Rumpich Sal	Placas Segmento E y D	Documentación y ensamblaje
Aarón Abdam Saravia Martinez	Segmento F y función K	Documentación y ensamblaje

CONCLUSIONES

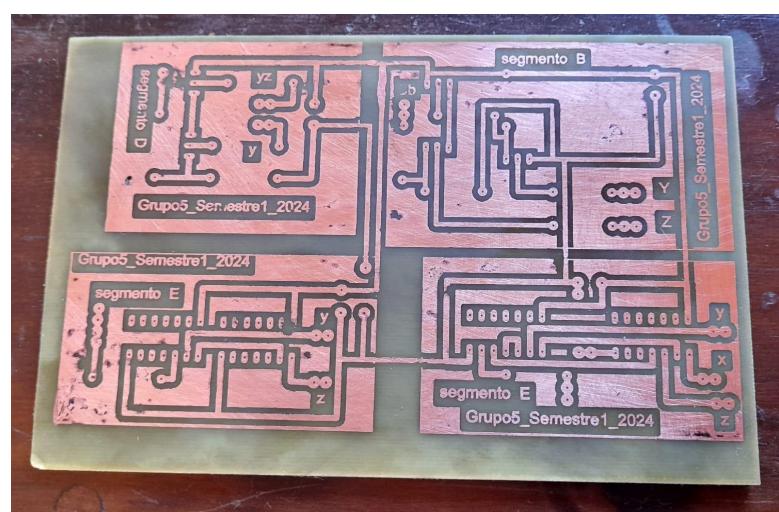
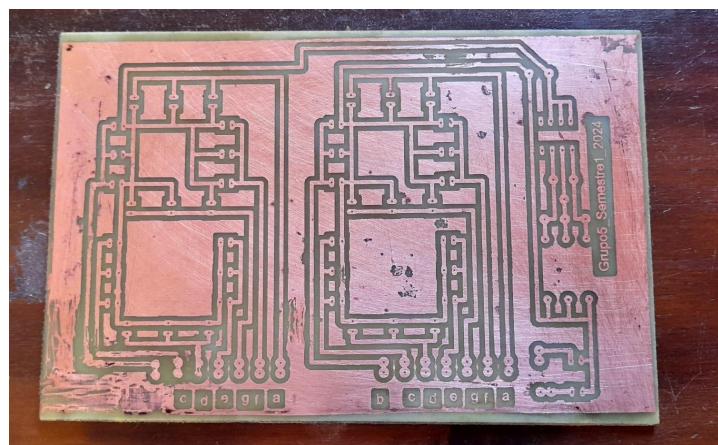
1. Importancia de los Circuitos Combinacionales: La práctica destaca la relevancia de los circuitos combinacionales en el diseño de sistemas digitales actuales. Estos circuitos son esenciales para realizar una variedad de operaciones lógicas, lo que subraya su papel fundamental en la ingeniería digital.
2. Aplicación Práctica de Conocimientos Teóricos: La realización de esta práctica implica la aplicación directa de conceptos teóricos aprendidos en clase, como la lógica combinacional y los mapas de Karnaugh. Los estudiantes tienen la oportunidad de poner en práctica estos conocimientos mediante la construcción de circuitos reales.
3. Uso de Tecnologías Transistorizadas y TTL: Se emplean tanto compuertas transistorizadas como compuertas lógicas de la familia TTL en la práctica. Esto proporciona a los estudiantes una experiencia práctica con diferentes tecnologías, lo que enriquece su comprensión de la diversidad de componentes disponibles en el diseño de circuitos digitales.
4. Desarrollo de Habilidades de Solución de Problemas: El diseño e implementación de un circuito combinacional para generar una salida legible por el otro lado, así como la futura implementación de un sistema de detección de errores, desafía a los estudiantes a aplicar habilidades de resolución de problemas en un entorno práctico y realista.
5. Enfoque en la Documentación y Presentación: La práctica no solo se centra en la construcción de los circuitos, sino también en la documentación adecuada y la presentación del trabajo realizado. Esto subraya la importancia de la comunicación clara y la presentación ordenada de los resultados en el campo de la ingeniería.
6. Necesidad de Fuente de Alimentación Estable: Se resalta la importancia de proporcionar una fuente de alimentación estable y bien regulada para garantizar el correcto funcionamiento de los circuitos TTL.

ANEXOS

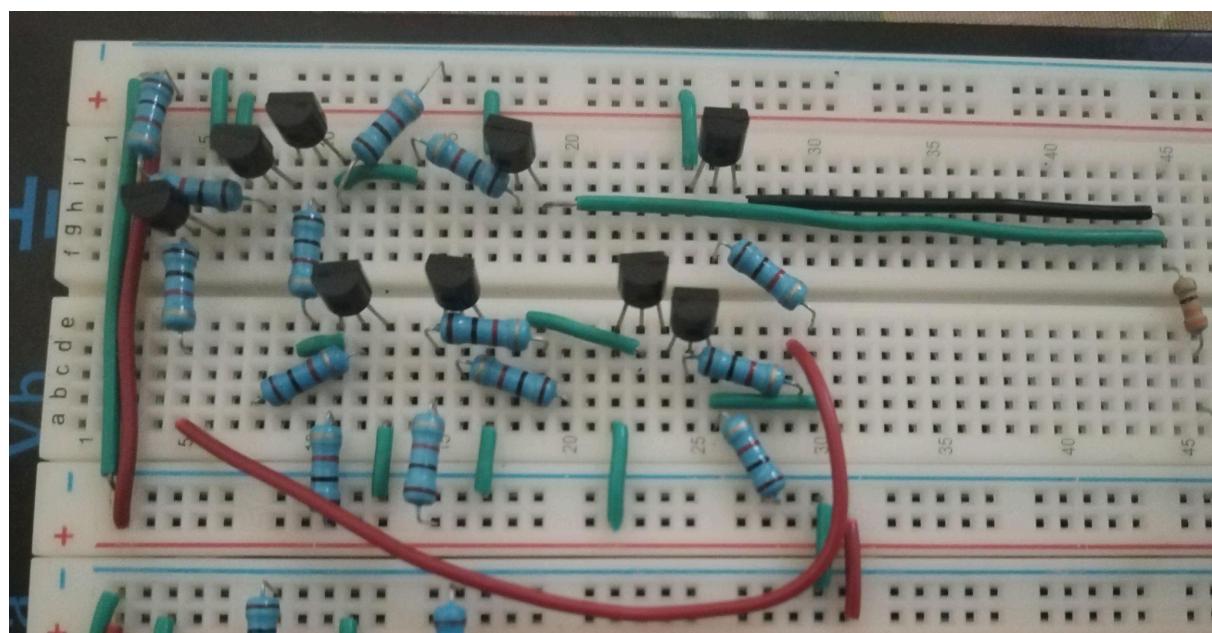
a) Diagrama del circuito impreso.



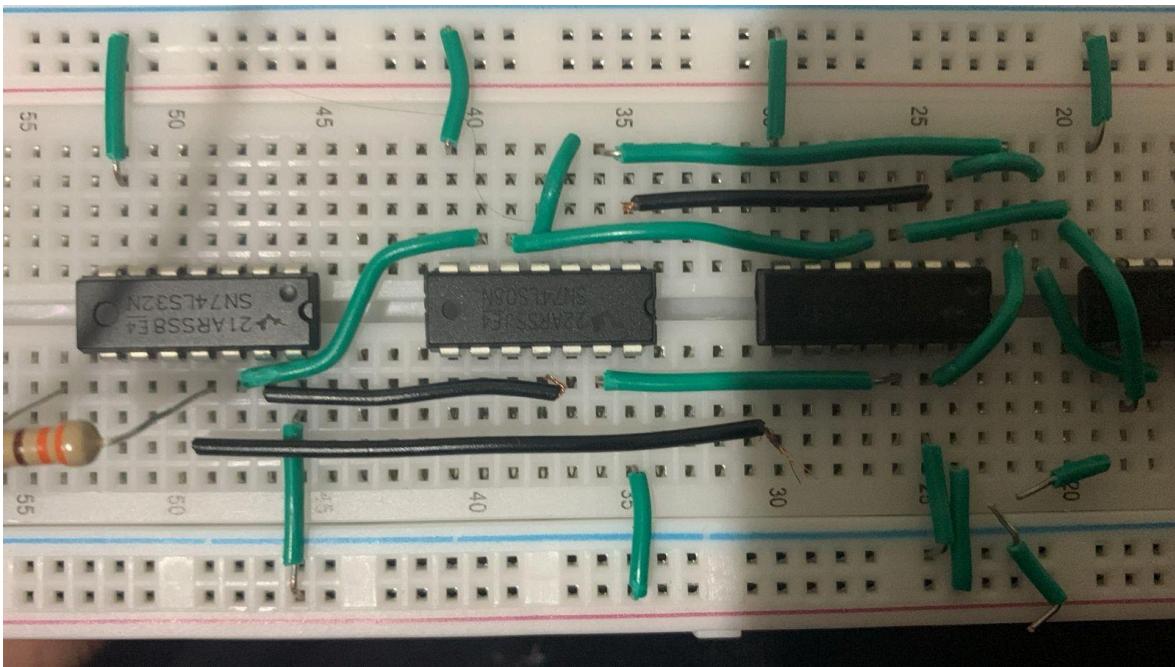
b) Fotografías de los circuitos físicos (Protoboard y Placa)



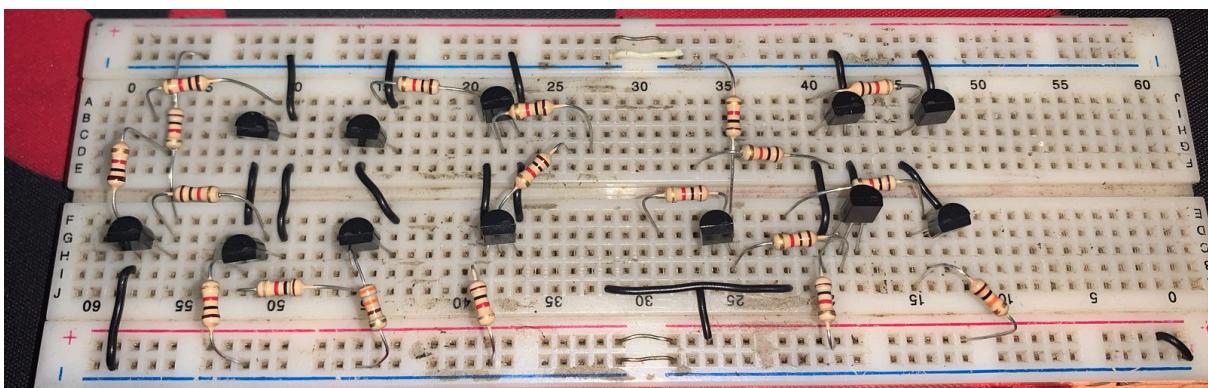
Función A



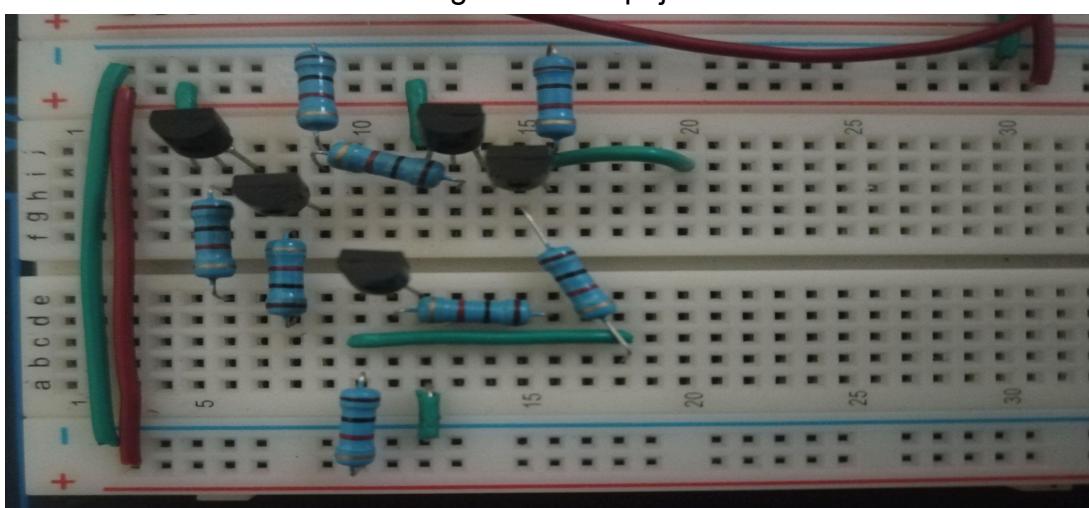
Función K



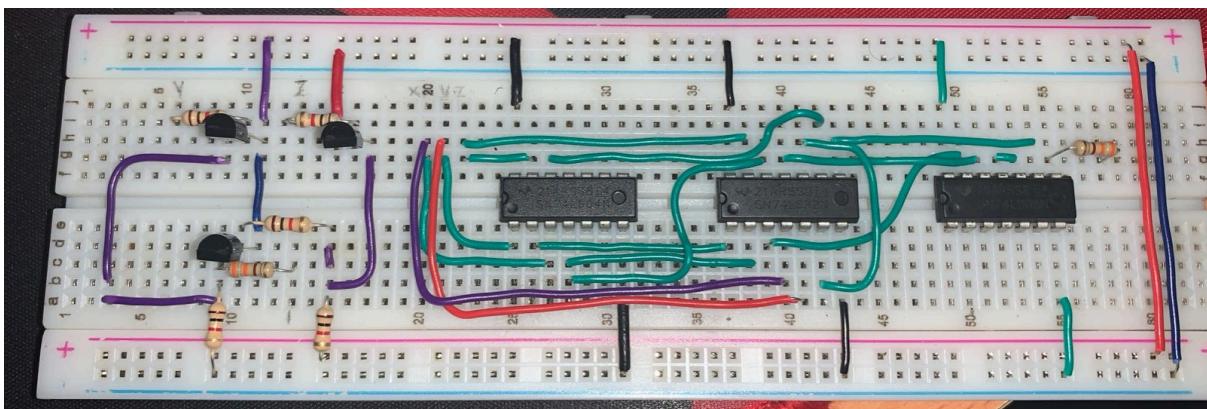
Segmento A espejo y B espejo



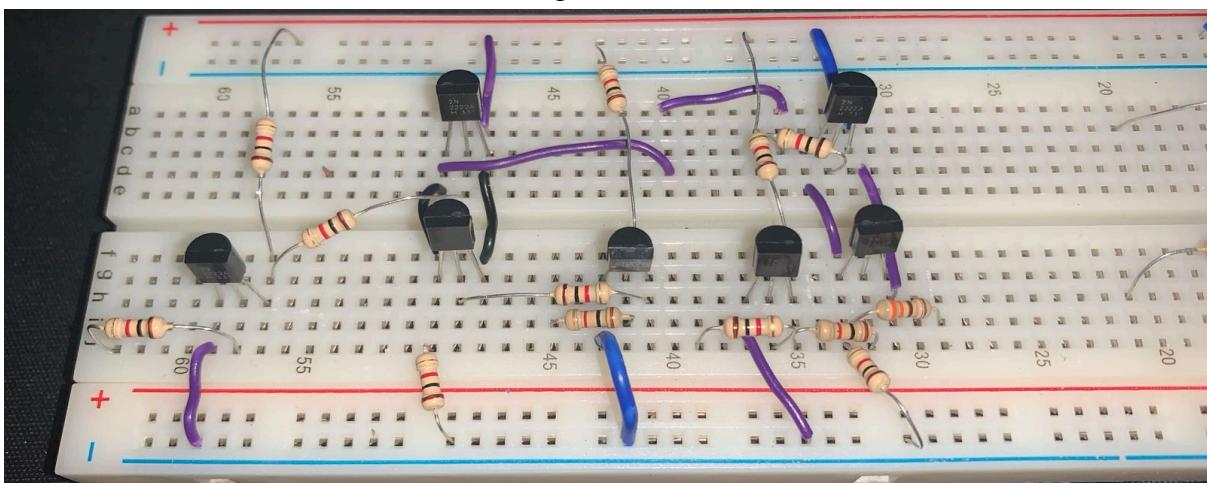
Segmento c espejo



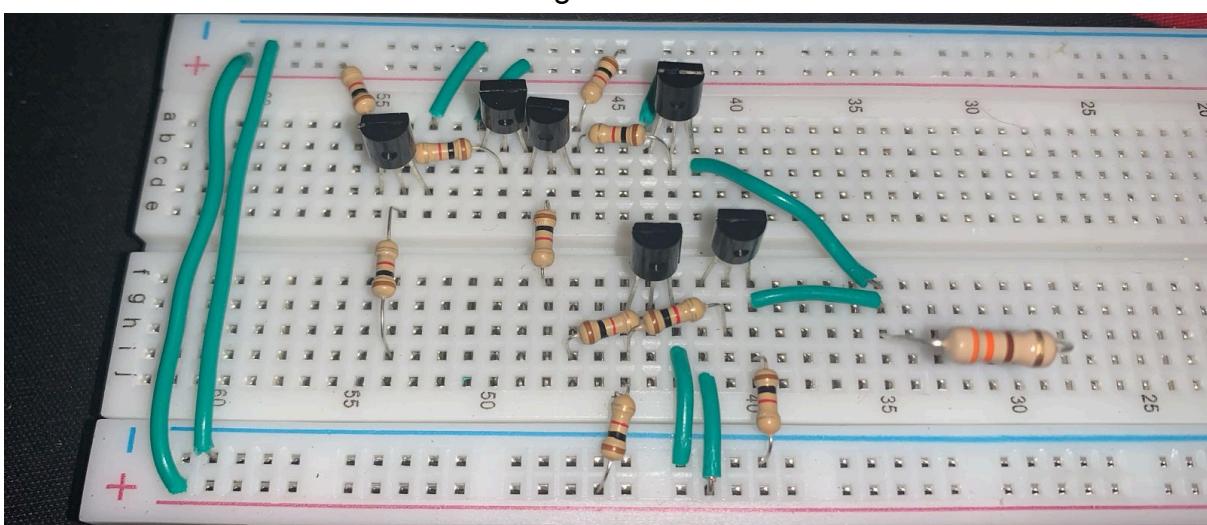
Segmento F espejo y G espejo



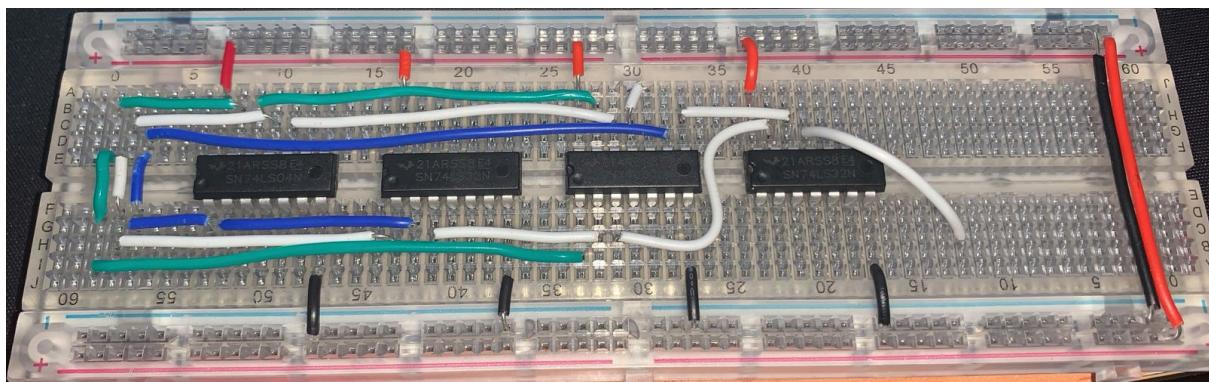
Segmento D



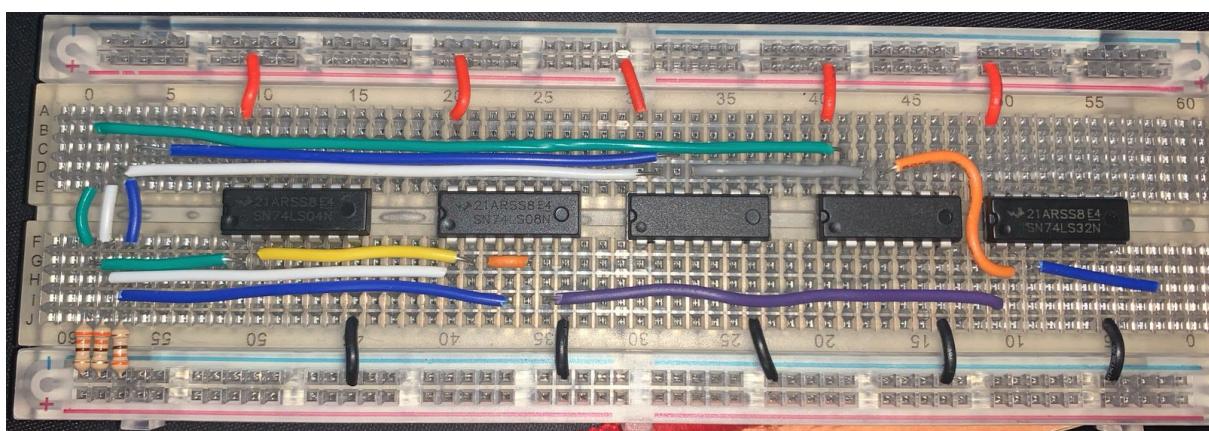
Segmento F



Segmento G



Función J



Link video grupal de circuitos

<https://drive.google.com/drive/folders/1tHn7VIGWduwZkEgRk3Qe27-9ryWqvqFq?usp=sharing>