

دانشکده مهندسی کامپیوتر

آزمایشگاه مدار منطقی پیش گزارش آزمایش هشتم آشنایی با ALU، ثبات و گذرگاه داده

صادق محمدیان:۴۰۱۱۰۹۴۷۷ آرمان طهماسبی زاده:۴۰۲۱۱۳۴۵ متین غیاثی:۴۰۲۱۰۶۲۲۹

## هدف:

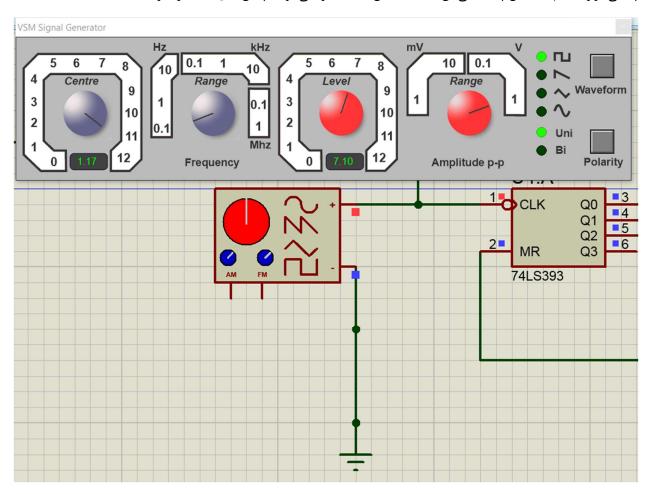
هدف از انجام این آزمایش آشنایی با ALU، ثبات و گذرگاه داده می باشد.

## وسایل مورد نیاز:

آىسى 74181، آىسى 74174، گذرگاه داده، آىسى 74LS393، آىسى 74157، آىسى 7404، آىسى 7432، آىسى 7438، آىسى 7408، آمسى 7408، آم

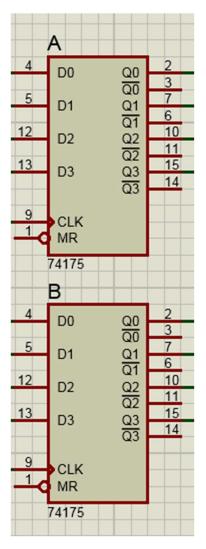
## شرح آزمایش:

۱) در ابتدا باید کلاک مدار شمارنده ۴ بیتی 74LS393 را به مولد سیگنال متصل کرده و تنظیمات آن را روی تولید سیگنال پلکانی قرار بدهیم. با اتصال پایه منفی آن به GND این دستگاه توانایی تولید پالس های کلاک را دارد.

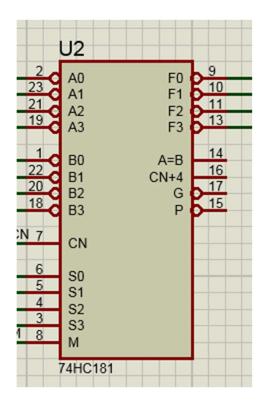


۲) به دلیل اینکه لازم داریم شمارنده تا عدد ۷ پیش رفته و بعد دوباره از اول بشمارد، با استفاده از آیسی 7408خروجی سه بیت اول شمارنده را AND کرده و به پایه ریست آن متصل می کنیم.

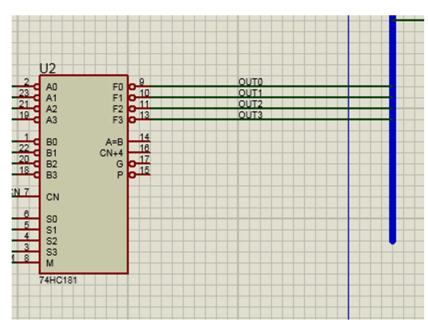
۳) ثبات ها را در مدار قرار داده و پایه های کلاک آن ها را به خروجی مولد سیگنال که از یک آیسی 7404 گذر کرده است متصل می کنیم. دلیل این کار این است که کلاک شمارنده پایین رونده بوده و می خواهیم مداری سنکرون بسازیم اما کلاک ثبات ها بالا رونده است.

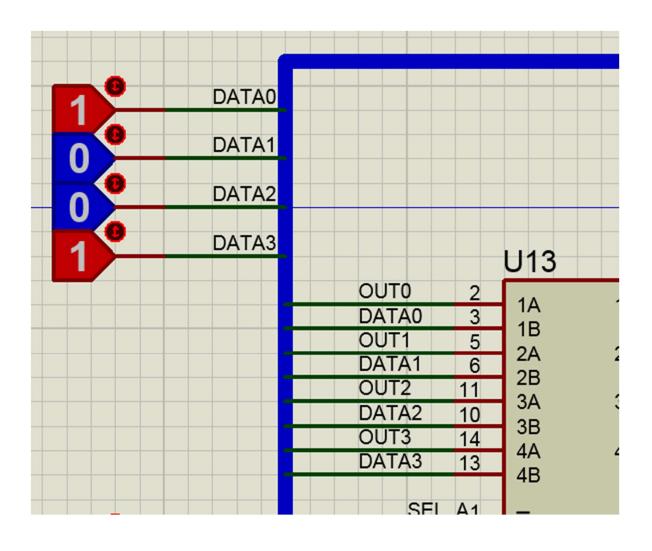


۴) آیسی 74HC181 را در مدار قرار می دهیم.



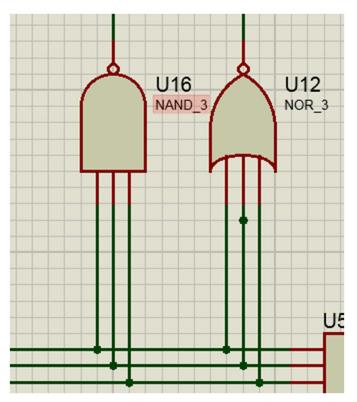
۵) ورودی های هر یک از ثبات ها را به خروجی های یک آیسی 74175 که یک مالتیپلکسر ۴ بیتی است متصل می کنیم. از جفت ورودی های ۴ بیتی مالتیپلکسر اول، یک ورودی ۴ بیتی را از طریق گذرگاه داده به ۴ بیت خروجی ALU متصل کرده و ورودی ۴ بیتی دوم را برای وارد کردن دیتا قرار می دهیم.



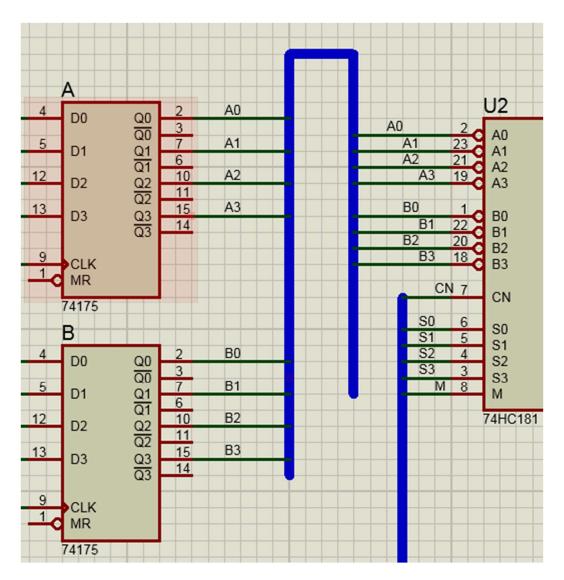


۶) برای مالتی پلکسر دوم با انجام روندی مشابه ۴ بیت ورودی اول را به GND متصل کرده و ۴ بیت ورودی دوم را برای وارد کردن دیتا قرار می دهیم.

۷) پایه های سلکت هر یک از مالتی پلکسر ها را با استفاده از گذرگاه داده به مدار های ترکیبی متناظر خود که از خروجی های شمارنده انشعاب می گیرند متصل می کنیم. این سلکت مالتی پلکسر اول طوری طراحی شده که فقط در اعداد خواسته شده در شمارنده ورودی گرفتن از دیتا را لود کرده و در بقیه مقادیر ورودی از ۴ بیت دیگر باشد. سلکت مالتی پلکسر دوم اما در ابتدا از GND ورودی می گیرد چون در مرحله اول هنوز B از دیتا لود نشده اما در باقی مراحل از دیتا ورودی خودش را لود می کند.

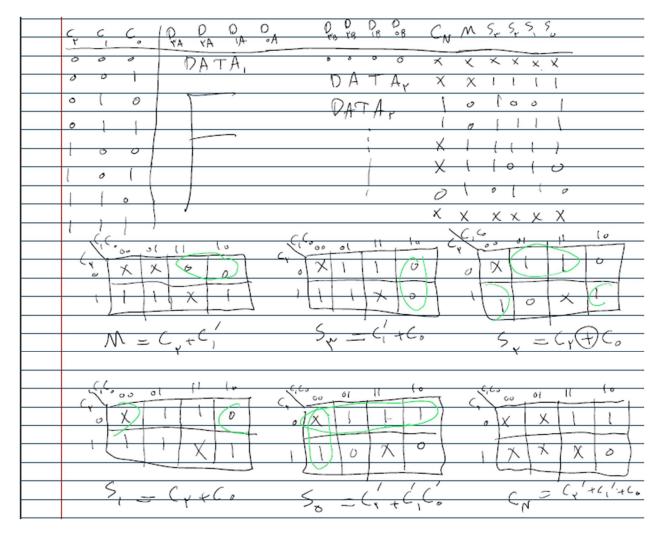


۸) از طریق گذرگاه داده خروجی های ثبات ها را به ۴ بیت های ورودی متناظر در ALU متصل می کنیم.

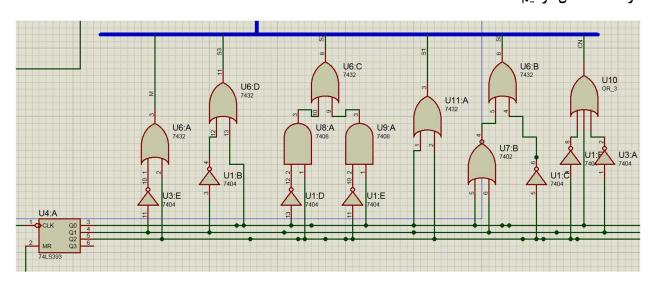


۹) در اینجا باید بر حسب پایه های خروجی مدار شمارنده، مقادیر سلکت، M و M را برای ALU مشخص کنیم. با مراجعه به دیتاشیت این آیسی و مشخص کردن این مقادیر برای هر کدام از حالات، با استفاده از جدول کارنو این مدار ها را ساده می کنیم تا در ساخت آن ها بهینه سازی انجام داده باشیم.

در اینجا اما متوجه شدیم که رفتار این تراشه در نرم افزار Proteus 8 با دیتاشیت مطابقت ندارد. به همین دلیل با آزمون و خطاهای متعدد مجبور به دستکاری جداول کارنو و مدار به دست آمده شدیم.



۱۰) در نهایت مدار های ساده شده را ساخته و خروجی های آن ها را از طریق گذرگاه داده به ورودی های متناظر خود در ALU متصل کردیم.



## نتایج مورد انتظار:

با تست کردن ورودی های مختلف به عنوان دیتا انتظار می رود که این مقادیر با کلاک های اول و دوم به درستی در ثبات ها لود شوند.

سپس در کلاک های بعدی با توجه به ورودی های پایه های سلکت و M در ALU درست بودن این مقادیر بر حسب شماره حالت مورد انتظار است.

در نهایت هم با توجه به ورودی های ALU بیتی B و B در ALU و همچنین باقی پایه ها انتظار می رود مدار به درستی عملیات مورد نظر را انجام داده و خروجی از طریق گذرگاه داده وارد ورودی های مالتی پلکسر ها بشود و این فرایند تکرار شود.