



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر



زمانبندی حافظه‌ها و اتصال آنها به میکروکنترلر



مشخصات غیر زمانی ریزپردازنده ۸۰۸۶



8086

intel®

ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias 0°C to 70°C
Storage Temperature -65°C to +150°C
Voltage on Any Pin with
Respect to Ground -1.0V to +7V
Power Dissipation 2.5W

NOTICE: This is a production data sheet. The specifications are subject to change without notice.

*WARNING: Stressing the device beyond the "Absolute Maximum Ratings" may cause permanent damage. These are stress ratings only. Operation beyond the "Operating Conditions" is not recommended and extended exposure beyond the "Operating Conditions" may affect device reliability.

D.C. CHARACTERISTICS (8086: $T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5V \pm 10\%$)
(8086-1: $T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5V \pm 5\%$)
(8086-2: $T_A = 0^\circ\text{C}$ to 70°C , $V_{CC} = 5V \pm 5\%$)

Symbol	Parameter	Min	Max	Units	Test Conditions
V_{IL}	Input Low Voltage	-0.5	+0.8	V	(Note 1)
V_{IH}	Input High Voltage	2.0	$V_{CC} + 0.5$	V	(Notes 1, 2)
V_{OL}	Output Low Voltage		0.45	V	$I_{OL} = 2.5 \text{ mA}$
V_{OH}	Output High Voltage	2.4		V	$I_{OH} = -400 \mu\text{A}$
I_{CC}	Power Supply Current: 8086 8086-1 8086-2		340 360 350	mA	$T_A = 25^\circ\text{C}$
I_{LI}	Input Leakage Current		± 10	μA	$0V \leq V_{IN} \leq V_{CC}$ (Note 3)
I_{LO}	Output Leakage Current		± 10	μA	$0.45V \leq V_{OUT} \leq V_{CC}$
V_{CL}	Clock Input Low Voltage	-0.5	+0.6	V	
V_{CH}	Clock Input High Voltage	3.9	$V_{CC} + 1.0$	V	
C_{IN}	Capacitance of Input Buffer (All input except AD_0-AD_{15} , RQ/GT)		15	pF	$f_c = 1 \text{ MHz}$
C_{IO}	Capacitance of I/O Buffer (AD_0-AD_{15} , RQ/GT)		15	pF	$f_c = 1 \text{ MHz}$

NOTES:

- V_{IL} tested with $\overline{MN}/\overline{MX}$ Pin = 0V. V_{IH} tested with $\overline{MN}/\overline{MX}$ Pin = 5V. $\overline{MN}/\overline{MX}$ Pin is a Strap Pin.
- Not applicable to $RQ/GT0$ and $RQ/GT1$ (Pins 30 and 31).
- HOLD and HLDA I_{LI} min = 30 μA , max = 500 μA .



مشخصات غیر زمانی حافظه EPROM به شماره M27C64A



($T_A = 0 \text{ to } 70 \text{ } ^\circ\text{C}$ or $-40 \text{ to } 85 \text{ } ^\circ\text{C}$; $V_{CC} = 5V \pm 10\%$; $V_{PP} = V_{CC}$)

Symbol	Parameter	Test Condition	Min	Max	Unit
I_{LI}	Input Leakage Current	$0V \leq V_{IN} \leq V_{CC}$		± 10	μA
I_{LO}	Output Leakage Current	$0V \leq V_{OUT} \leq V_{CC}$		± 10	μA
I_{CC}	Supply Current	$\bar{E} = V_{IL}, \bar{G} = V_{IL},$ $I_{OUT} = 0mA, f = 5MHz$		30	mA
I_{CC1}	Supply Current (Standby) TTL	$\bar{E} = V_{IH}$		1	mA
I_{CC2}	Supply Current (Standby) CMOS	$\bar{E} > V_{CC} - 0.2V$		100	μA
I_{PP}	Program Current	$V_{PP} = V_{CC}$		100	μA
V_{IL}	Input Low Voltage		-0.3	0.8	V
$V_{IH}^{(2)}$	Input High Voltage		2	$V_{CC} + 1$	V
V_{OL}	Output Low Voltage	$I_{OL} = 2.1mA$		0.4	V
V_{OH}	Output High Voltage TTL	$I_{OH} = -400\mu A$	2.4		V
	Output High Voltage CMOS	$I_{OH} = -100\mu A$	$V_{CC} - 0.7V$		

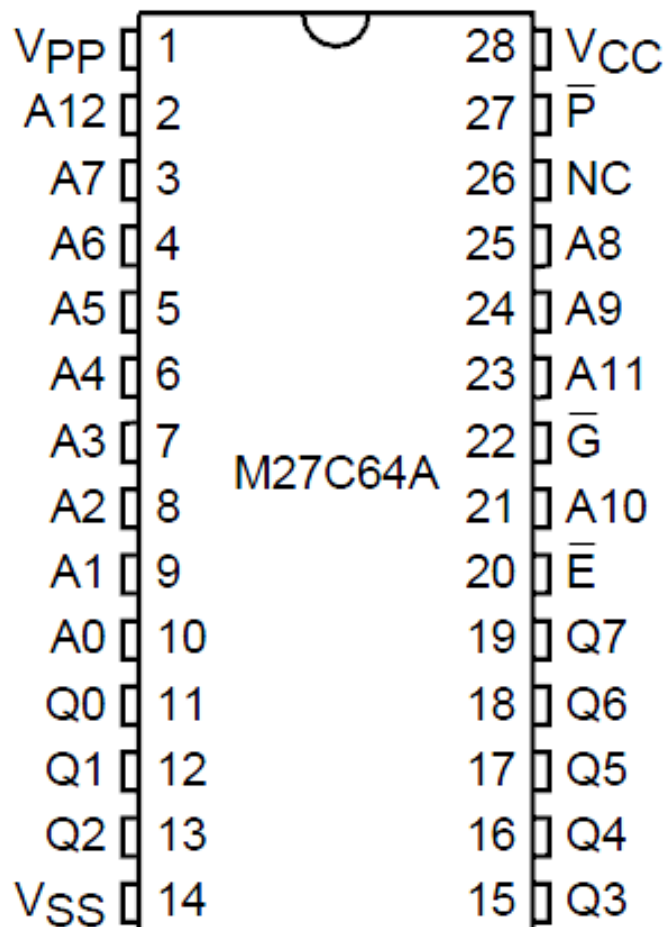


GO

پایه‌های حافظه EPROM به شماره M27C64A



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر



ظرفیت حافظه 8KB
تعداد خطوط آدرس: ۱۳ خط
تعداد خطوط داده: ۸ بیت



GO

نقشه حافظه برای تفکیک فضای حافظه 16KB به دو ناحیه مساوی



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

نقشه حافظه را برای پوشش یک محدوده از فضای حافظه ۱۶ کیلوبایتی توسط دو عدد حافظه 8KB که پشت سر هم در این فضا قرار گرفته‌اند:

A13 A12 A11 A10 A9 A8 A7 A6 A5 A4 A3 A2 A1 A0

0 0 0 0 0 0 0 0 0 0 0 0 0 0 0000H

0 1 1 1 1 1 1 1 1 1 1 1 1 1 1FFFH

1 0 0 0 0 0 0 0 0 0 0 0 0 0 2000H

1 1 1 1 1 1 1 1 1 1 1 1 1 1 3FFFH



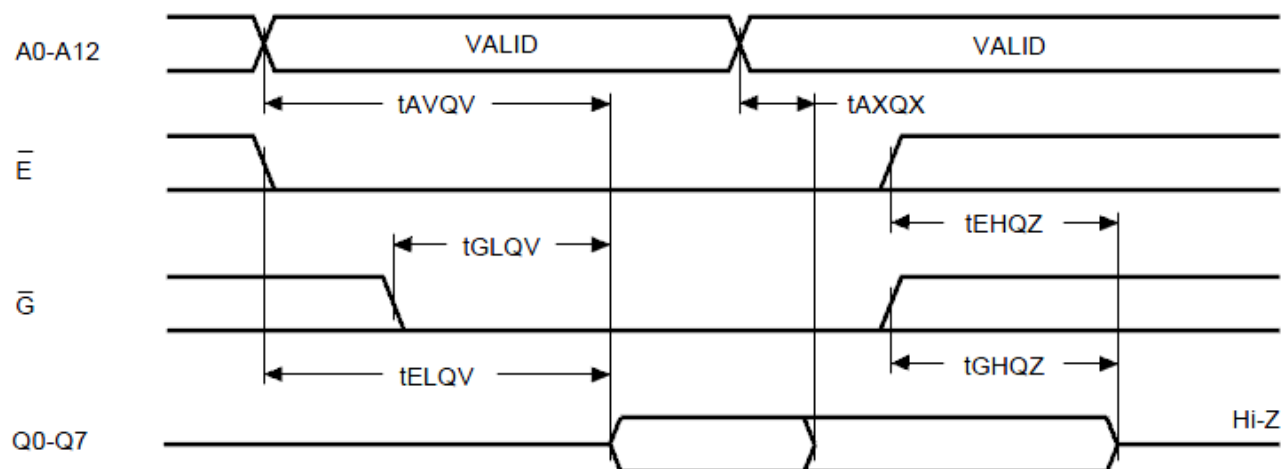
GO

مشخصات زمانی حافظه EPROM به شماره M27C64A



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

Symbol	Alt	Parameter	Test Condition	M27C64A				Unit
				-25		-30		
				Min	Max	Min	Max	
t _{AVQV}	t _{ACC}	Address Valid to Output Valid	$\bar{E} = V_{IL}, \bar{G} = V_{IL}$		250		300	ns
t _{ELQV}	t _{CE}	Chip Enable Low to Output Valid	$\bar{G} = V_{IL}$		250		300	ns
t _{GLQV}	t _{OE}	Output Enable Low to Output Valid	$\bar{E} = V_{IL}$		100		120	ns
t _{EHQZ} ⁽²⁾	t _{DF}	Chip Enable High to Output Hi-Z	$\bar{G} = V_{IL}$	0	60	0	105	ns
t _{GHQZ} ⁽²⁾	t _{DF}	Output Enable High to Output Hi-Z	$\bar{E} = V_{IL}$	0	60	0	105	ns



ظرفیت حافظه 8KB



پارامترهای زمانی مهم برای خواندن از حافظه EPROM



- پارامترهای زمانی مهم برای خواندن از حافظه EPROM اسلاید قبل عبارتند از:
 - t_{AVQV} یا t_{ACC} : از لحظه قرار گرفتن آدرس بر روی خطوط آدرس حافظه تا زمان آماده شدن داده موجود در آدرس فوق روی خطوط داده حافظه
 - t_{ELQV} یا t_{CE} : از لحظه فعال شدن پایه **Chip Enable** حافظه تا زمان آماده شدن داده موجود در آدرس فوق روی خطوط داده حافظه
 - t_{GLQV} یا t_{OE} : از لحظه فعال شدن پایه **Output Enable** حافظه تا زمان آماده شدن داده موجود در آدرس فوق روی خطوط داده حافظه
- چنانچه فعال شدن پایه‌های **Chip Enable** و **Output Enable** همزمان با قرار دادن آدرس روی خطوط آدرس حافظه انجام شود، رعایت زمان t_{ACC} کفایت می‌کند.



GO

دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

مشخصات میکروکنترلر

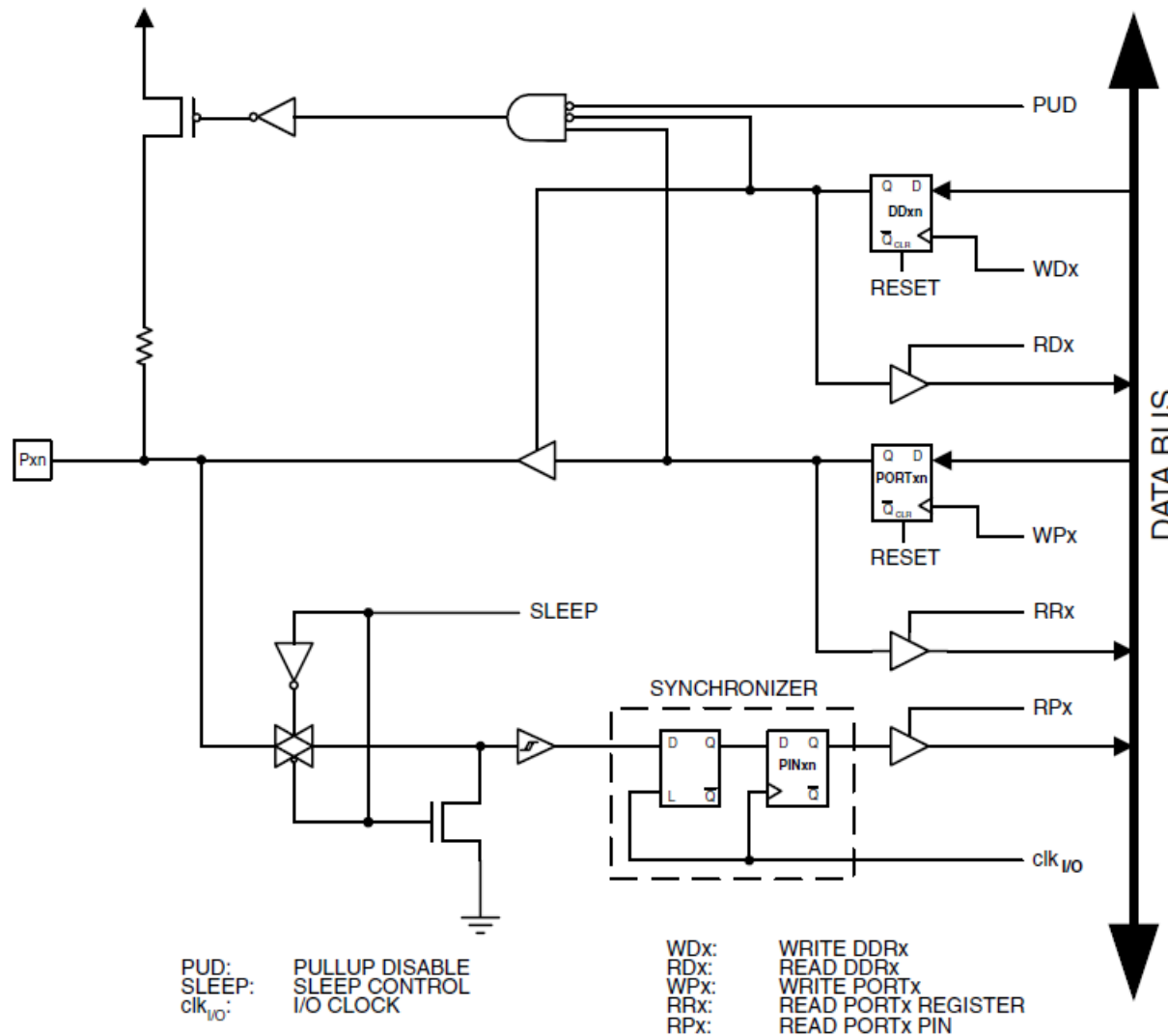


در مثال‌هایی که در اسلایدهای بعد خواهد آمد، مشخصات میکروکنترلر مورد استفاده به شرح زیر است:

- میکروکنترلر مورد استفاده: ATmega16
- فرکانس ساعت میکروکنترلر: 16MHz
- پریود ساعت میکروکنترلر: 62.5ns



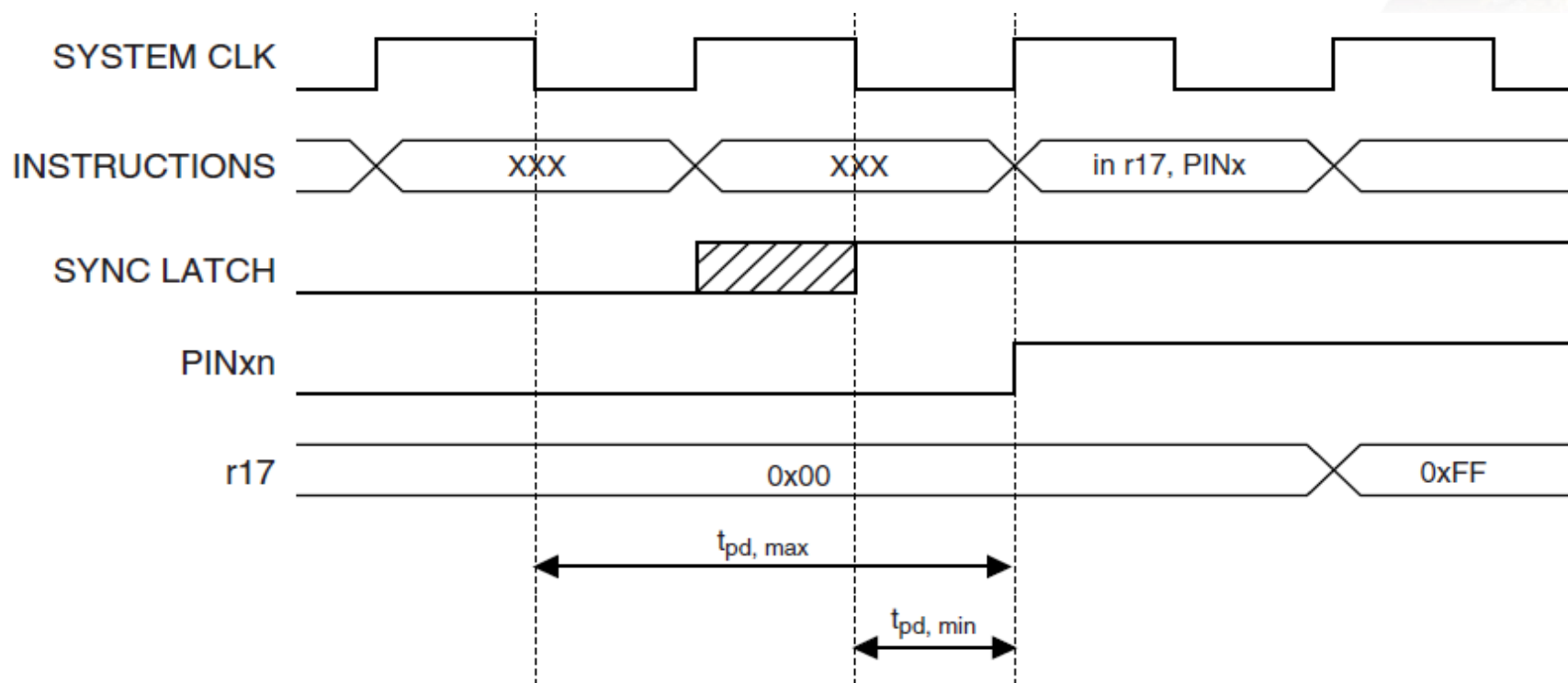
مدار داخلی یک پایه از یک درگاه



خواندن مقدار موجود بر روی یک پایه از یک درگاه

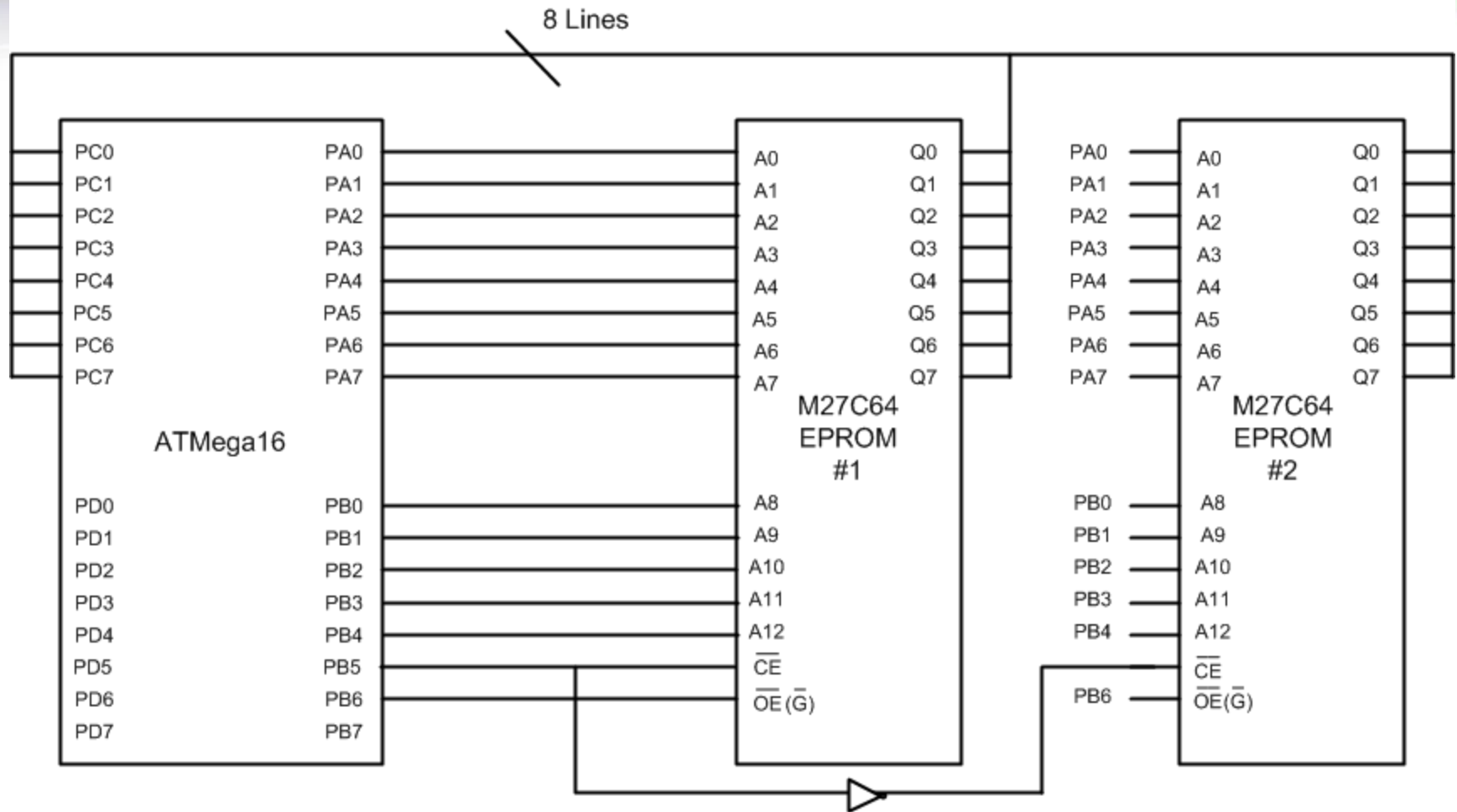


نمودار زیر، زمان‌بندی همگام‌سازی را هنگام خواندن یک مقدار قرار گرفته از خارج از میکروکنترلر بر روی پایه میکروکنترلر نشان می‌دهد.



حداکثر به میزان ۱.۵ پالس ($t_{pd, max}$) ساعت زمان لازم است تا داده قرار گرفته بر روی یک پایه از یک درگاه به ثبات PIN آن درگاه منتقل شود. در موقع گذاشتن داده از بیرون از میکروکنترلر بر روی پورت و خواندن آن باید این تاخیر را لحاظ کرد.

ارتباط میکروکنترلر و ۲ حافظه EPROM هر کدام به ظرفیت 8KB





GO

ارتباط میکروکنترلر و ۲ حافظه EPROM هر کدام به ظرفیت 8KB



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

; Read Data from Address 1FFFH, EPROM with $t_{AVQV}=t_{ACC}=300ns$ (Access time); Result in R0

```
LDI      R16, FFH; Address: Low Byte
LDI      R17, 1FH; Address: High Byte
CALL     MemRead
```

MemRead:

```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
LDI      R18, 00H
OUT      DDRC, R18      ; PORTC is Input
OUT      PORTA, R16
ANDI     R17, 3FH;      ; EPROM #1 Enabled; EPROM #2 Disabled,
                        ; Output Enabled

OUT      PORTB, R17
NOP      ;6NOP=6Clocks=6*62.5ns  $\cong t_{AVQV}+1.5Clocks=300+1.5*62.5ns$ 
NOP
NOP
NOP
NOP
NOP
IN       R0, PINC
RET
```



GO

ارتباط میکروکنترلر و ۲ حافظه EPROM هر کدام به ظرفیت 8KB



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

; Read Data from Address 2000H, EPROM with $t_{AVQV}=t_{ACC}=300ns$ (Access time); Result in R0

```
LDI      R16, 00H; Address: Low Byte
LDI      R17, 20H; Address: High Byte
CALL     MemRead
```

```
MemRead:  LDI      R18, FFH          ; PORTA is Output
           OUT      DDRA, R18      ; PORTA is Output
           OUT      DDRB, R18      ; PORTB is Output
           LDI      R18, 00H
           OUT      DDRC, R18      ; PORTC is Input
           OUT      PORTA, R16
           ANDI     R17, 3FH;      ; EPROM #1 Disabled; EPROM #2 Enabled,
                                   ; Output Enabled
           OUT      PORTB, R17
           NOP
           NOP
           NOP
           NOP
           NOP
           NOP
           IN       R0, PINC
           RET
```

$;6NOP=6Clocks=6*62.5ns \cong t_{AVQV}+1.5Clocks=300ns+1.5*62.5ns$



GO

پایه‌های حافظه SRAM به شماره MCM6264C



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

PIN ASSIGNMENT

NC	1	28	V _{CC}
A12	2	27	\bar{W}
A7	3	26	E2
A6	4	25	A8
A5	5	24	A9
A4	6	23	A11
A3	7	22	\bar{G}
A2	8	21	A10
A1	9	20	$\bar{E}1$
A0	10	19	DQ7
DQ0	11	18	DQ6
DQ1	12	17	DQ5
DQ2	13	16	DQ4
VSS	14	15	DQ3

ظرفیت حافظه 8KB
تعداد خطوط آدرس: ۱۳ خط
تعداد خطوط داده: ۸ بیت



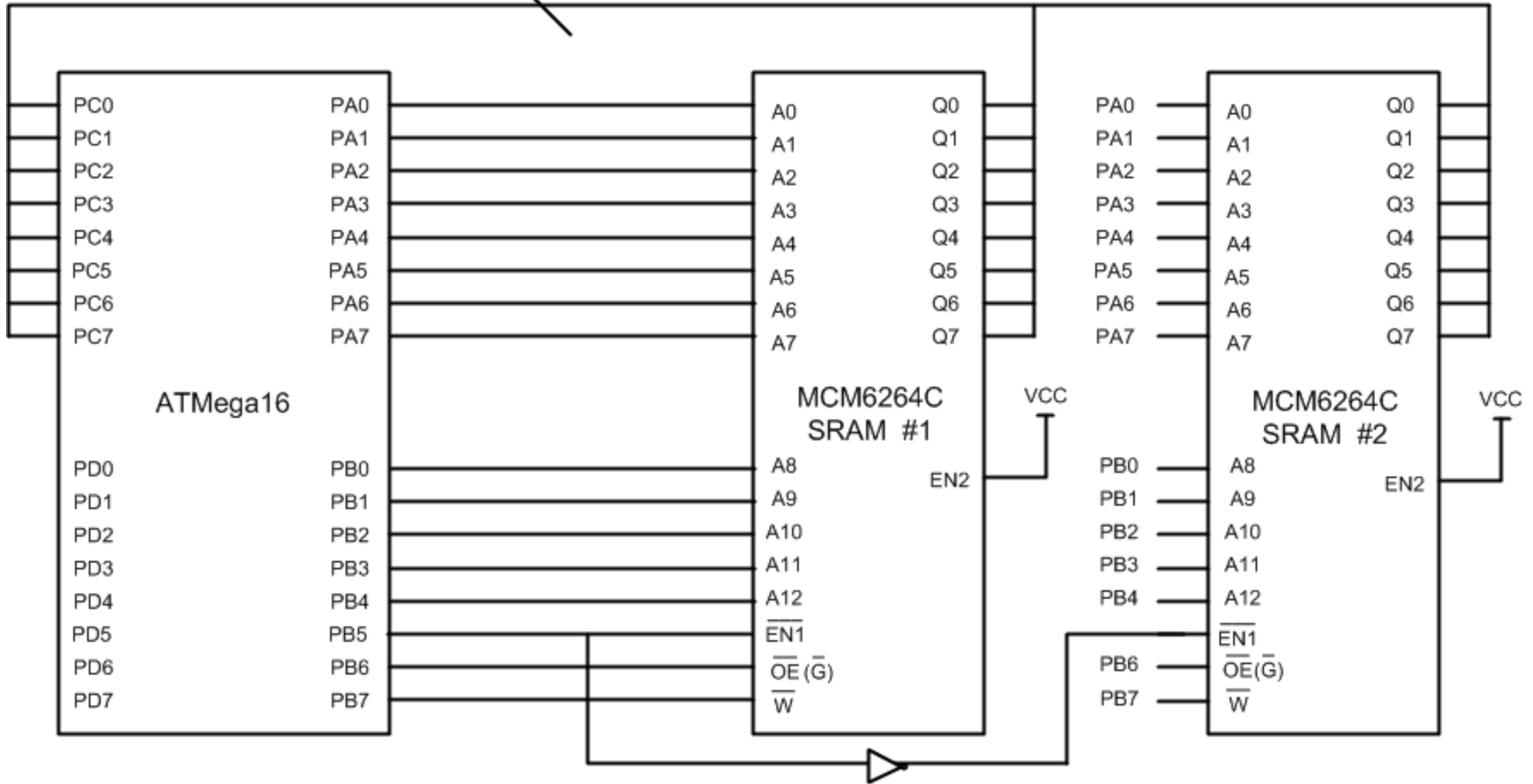
GO

ارتباط میکروکنترلر و ۲ حافظه SRAM هر کدام به ظرفیت 8KB



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

8 Lines



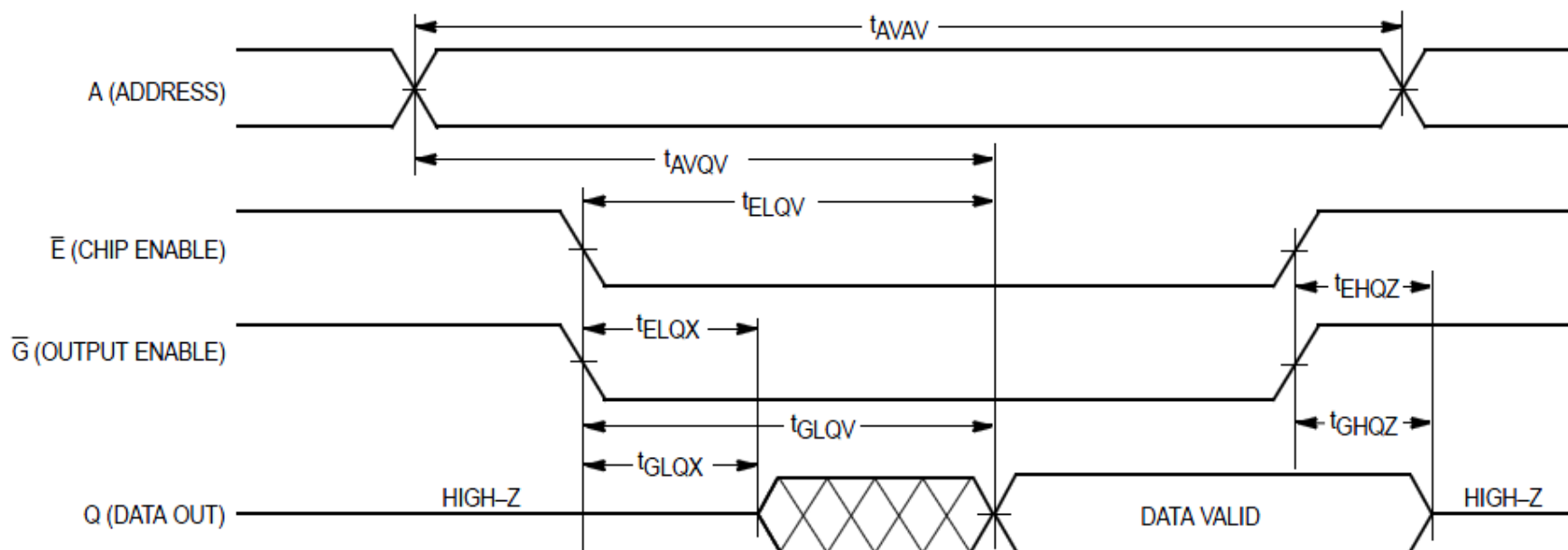


مشخصات زمانی خواندن از حافظه SRAM به شماره MCM6264C



READ CYCLE

Parameter	Symbol	- 12		- 15		- 20		- 25		- 35		Unit	Notes
		Min	Max	Min	Max	Min	Max	Min	Max	Min	Max		
Read Cycle Time	t_{AVAV}	12	—	15	—	20	—	25	—	35	—	ns	3
Address Access Time	t_{AVQV}	—	12	—	15	—	20	—	25	—	35	ns	
Enable Access Time	t_{ELQV}	—	12	—	15	—	20	—	25	—	35	ns	4
Output Enable Access Time	t_{GLQV}	—	6	—	8	—	10	—	11	—	12	ns	
Output Hold from Address Change	t_{AXQX}	4	—	4	—	4	—	4	—	4	—	ns	
Enable Low to Output Active	t_{ELQX}	4	—	4	—	4	—	4	—	4	—	ns	5, 6, 7
Enable High to Output High-Z	t_{EHQZ}	0	6	0	8	0	9	0	10	0	11	ns	5, 6, 7
Output Enable Low to Output Active	t_{GLQX}	0	—	0	—	0	—	0	—	0	—	ns	5, 6, 7
Output Enable High to Output High-Z	t_{GHQZ}	0	6	0	7	0	8	0	9	0	10	ns	5, 6, 7





پارامترهای زمانی مهم برای خواندن از حافظه SRAM



- پارامترهای زمانی مهم برای خواندن از حافظه SRAM عبارتند از:
- t_{AVQV} یا t_{ACC} : از لحظه قرار گرفتن آدرس بر روی خطوط آدرس حافظه تا زمان آماده شدن داده موجود در آدرس فوق روی خطوط داده حافظه
 - t_{ELQV} یا t_{CE} : از لحظه فعال شدن پایه **Chip Enable** حافظه تا زمان آماده شدن داده موجود در آدرس فوق روی خطوط داده حافظه
 - t_{GLQV} یا t_{OE} : از لحظه فعال شدن پایه **Output Enable** حافظه تا زمان آماده شدن داده موجود در آدرس فوق روی خطوط داده حافظه
 - چنانچه فعال شدن پایه‌های **Chip Enable** و **Output Enable** همزمان با قرار دادن آدرس روی خطوط آدرس حافظه انجام شود، رعایت زمان t_{AVQV} کفایت می‌کند.



GO

ارتباط میکروکنترلر و ۲ حافظه SRAM هر کدام به ظرفیت 8KB برای خواندن

دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر



; Read Data from Address 1FFFH, SRAM with 35ns tAVQV (Address Access time), Result in R0

```
LDI      R16, FFH; Address: Low Byte
LDI      R17, 1FH; Address: High Byte
CALL     MemRead
```

MemRead:

```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
LDI      R18, 00H
OUT      DDRC, R18      ; PORTC is Input
OUT      PORTA, R16
ANDI     R17, 3FH;      ; SRAM #1 Enabled; SRAM #2 Disabled,
                        ; Output Enabled
ORI      R17, 80H;      ; Read Enabled
OUT      PORTB, R17
NOP
NOP      ; 2NOP=2Clocks=2*62.5ns  $\cong$  tAVQV+1.5Clocks=35ns+1.5*62.5ns
IN       R0, PINC
RET
```



GO

ارتباط میکروکنترلر و ۲ حافظه SRAM هر کدام به ظرفیت 8KB برای خواندن



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

; Read Data from Address 2000H, SRAM with 35ns tAVQV (Address Access time), Result in R0

```
LDI      R16, 00H; Address: Low Byte
LDI      R17, 20H; Address: High Byte
CALL     MemRead
```

MemRead:

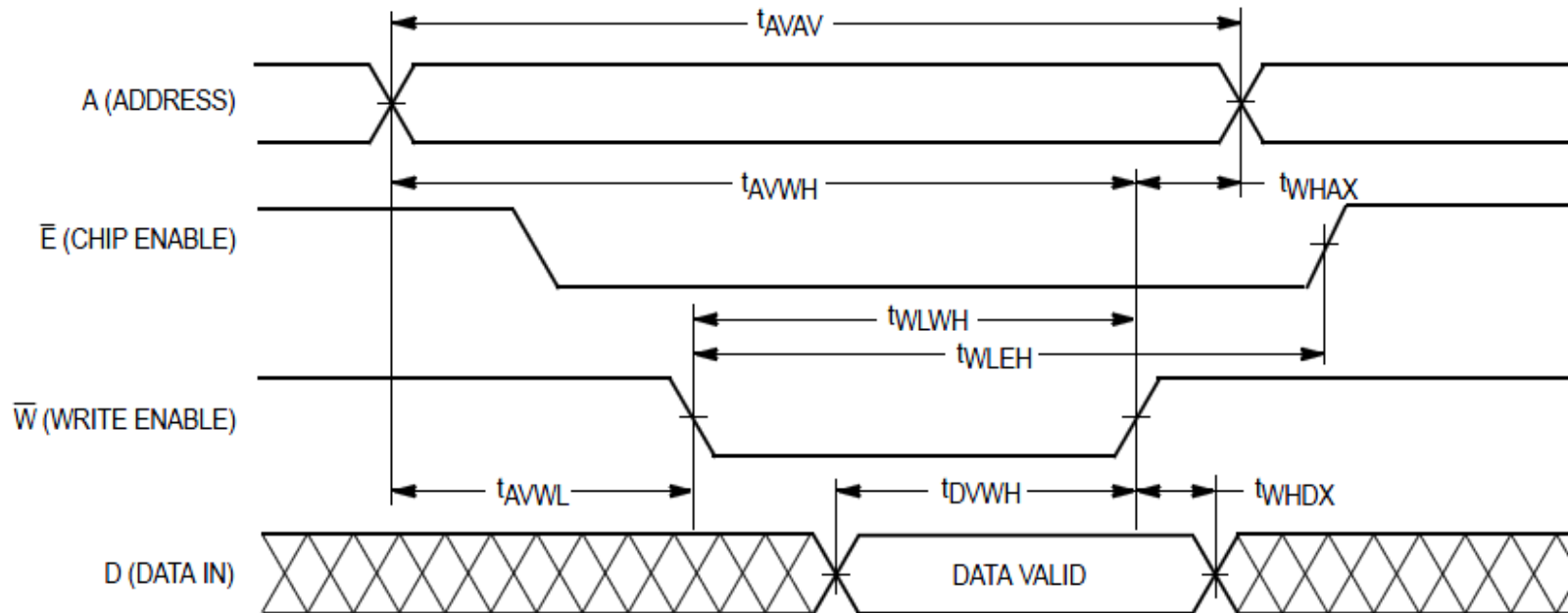
```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
LDI      R18, 00H
OUT      DDRC, R18      ; PORTC is Input
OUT      PORTA, R16
ANDI     R17, 3FH;      ; SRAM #1 Disabled; SRAM #2 Enabled,
                        ; Output Enabled
ORI      R17, 80H;      ; Read Enabled
OUT      PORTB, R17
NOP
NOP      ; 2NOP=2Clocks=2*62.5ns  $\cong$  tAVQV+1.5Clocks=35ns+1.5*62.5ns
IN       R0, PINC
RET
```



MCM6264C SRAM به شماره



Parameter	Symbol	- 12		- 15		- 20		- 25		- 35		Unit	Notes
		Min	Max	Min	Max	Min	Max	Min	Max	Min	Max		
Write Cycle Time	t_{AVAV}	12	—	15	—	20	—	25	—	35	—	ns	4
Address Setup Time	t_{AVWL}	0	—	0	—	0	—	0	—	0	—	ns	
Address Valid to End of Write	t_{AVWH}	10	—	12	—	15	—	17	—	20	—	ns	
Write Pulse Width	t_{WLWH} , t_{WLEH}	10	—	12	—	15	—	17	—	20	—	ns	
Write Pulse Width, \bar{G} High	t_{WLWH} , t_{WLEH}	8	—	10	—	12	—	15	—	17	—	ns	5
Data Valid to End of Write	t_{DVWH}	6	—	7	—	8	—	10	—	12	—	ns	
Data Hold Time	t_{WHDX}	0	—	0	—	0	—	0	—	0	—	ns	





GO

پارامترهای زمانی مهم برای نوشتن در حافظه SRAM



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

- پارامترهای زمانی مهم برای نوشتن در حافظه SRAM عبارتند از:
 - t_{DVWH} : از لحظه قرار گرفتن داده بر روی خطوط داده حافظه تا زمان لبه مثبت پالس نوشتن در حافظه
 - t_{WHDX} : از لبه مثبت پالس نوشتن در حافظه تا پایان زمانی که داده همچنان بر روی خطوط داده حافظه معتبر است و برداشته نشده است.
 - t_{WLWH} : عرض پالس نوشتن در حافظه



GO

دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر



ارتباط میکروکنترلر و ۲ حافظه SRAM هر کدام به ظرفیت 8KB برای نوشتن

; Write Data to Address 1FFFH, SRAM with 20ns tWLWH (Write Pulse width),
; 12ns tDVWH (Data Valid To End of Write), and 0ns tWHDX (Data Hold Time), Data in R20

```
LDI      R16, FFH; Address: Low Byte
LDI      R17, 1FH; Address: High Byte
LDI      R20, Data
CALL     MemWrite
```

MemWrite:

```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
OUT      DDRC, R18      ; PORTC is Output
OUT      PORTC, R20
OUT      PORTA, R16
ANDI     R17, 3FH;      ; SRAM #1 Enabled; SRAM #2 Disabled,
ORI      R17, 40H;      ; Output Disabled, Write Pin=0;
OUT      PORTB, R17
NOP
SBI      PORTB, 07      ; 1NOP=1Clock=62.5ns> tWLWH=20ns
NOP      ; Write Pin=1
NOP      ; 1NOP =1Clock=62.5ns> tDVWH=12ns
RET
```



GO

دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

ارتباط میکروکنترلر و ۲ حافظه SRAM هر کدام به ظرفیت 8KB برای نوشتن



; Write Data to Address 2000H, SRAM with 20ns tWLWH (Write Pulse width),
; 12ns tDVWH (Data Valid To End of Write), and 0ns tWHDX (Data Hold Time), Data in R20

```
LDI      R16, 00H; Address: Low Byte
LDI      R17, 20H; Address: High Byte
LDI      R20, Data
CALL     MemWrite
```

MemWrite:

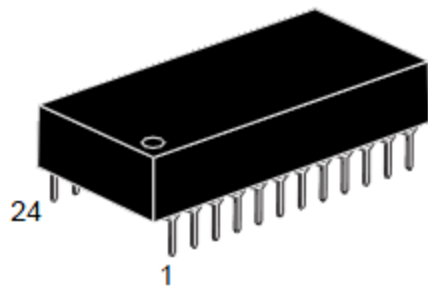
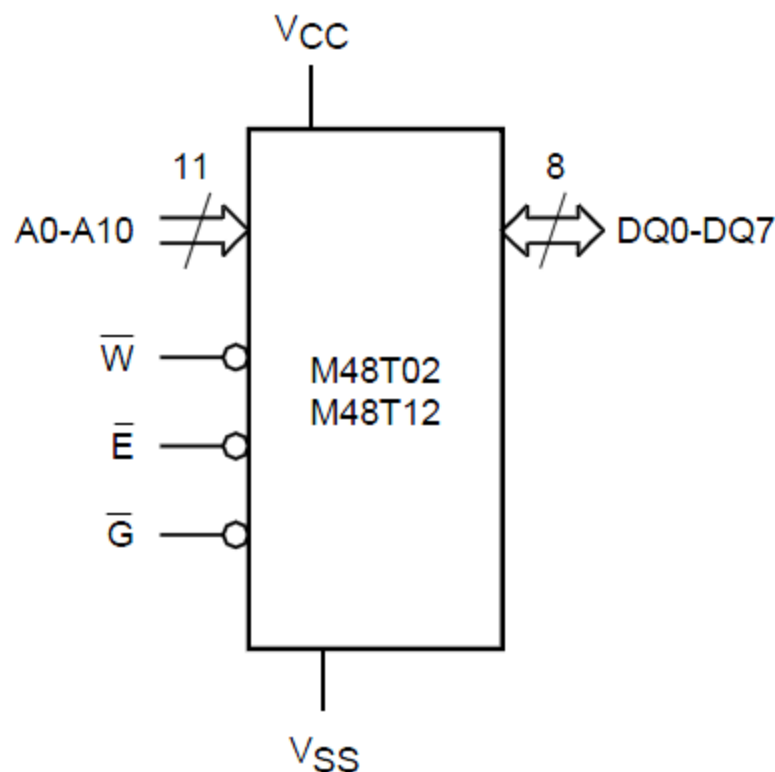
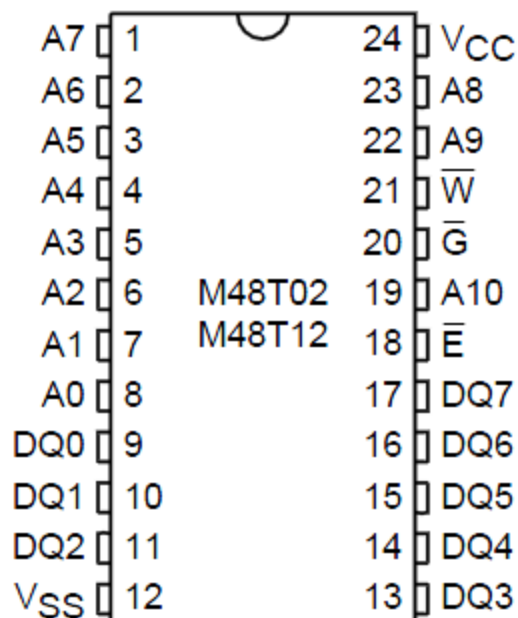
```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
OUT      DDRC, R18      ; PORTC is Output
OUT      PORTC, R20
OUT      PORTA, R16
ANDI     R17, 3FH;      ; SRAM #1 Disabled; SRAM #2 Enabled
ORI      R17, 40H;      ; Output Disabled, Write Pin=0
OUT      PORTB, R17
NOP
SBI      PORTB, 07      ; Write Pin=1
NOP      ; 1NOP=1Clock=62.5ns> tWLWH=20ns
RET      ; 1NOP=1Clock=62.5ns> tDVWH=12ns
```



حافظه SRAM غیر فرار به ظرفیت 2KB به شماره M48T02



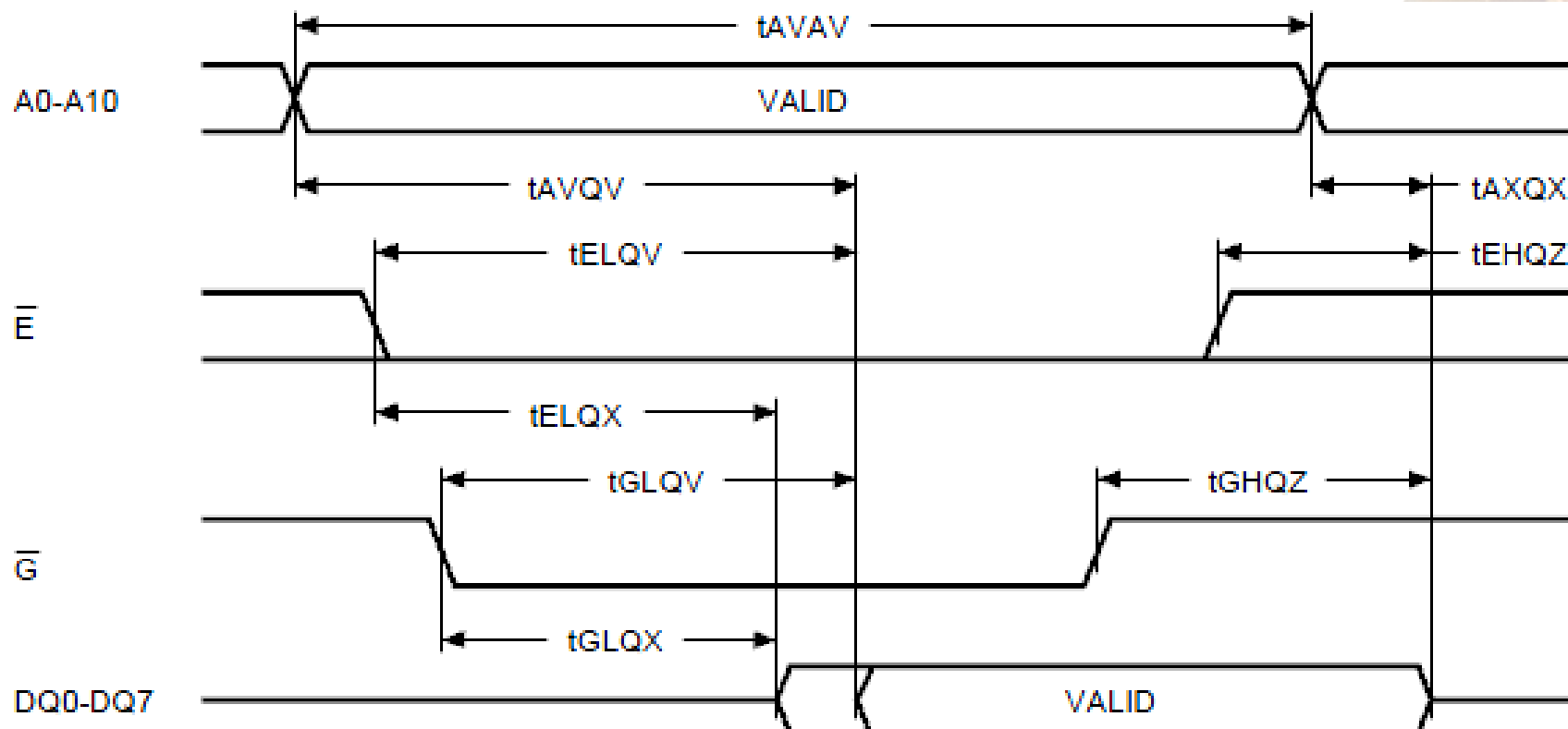
دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر



AI01027



زمان بندی حافظه M48T02 برای خواندن





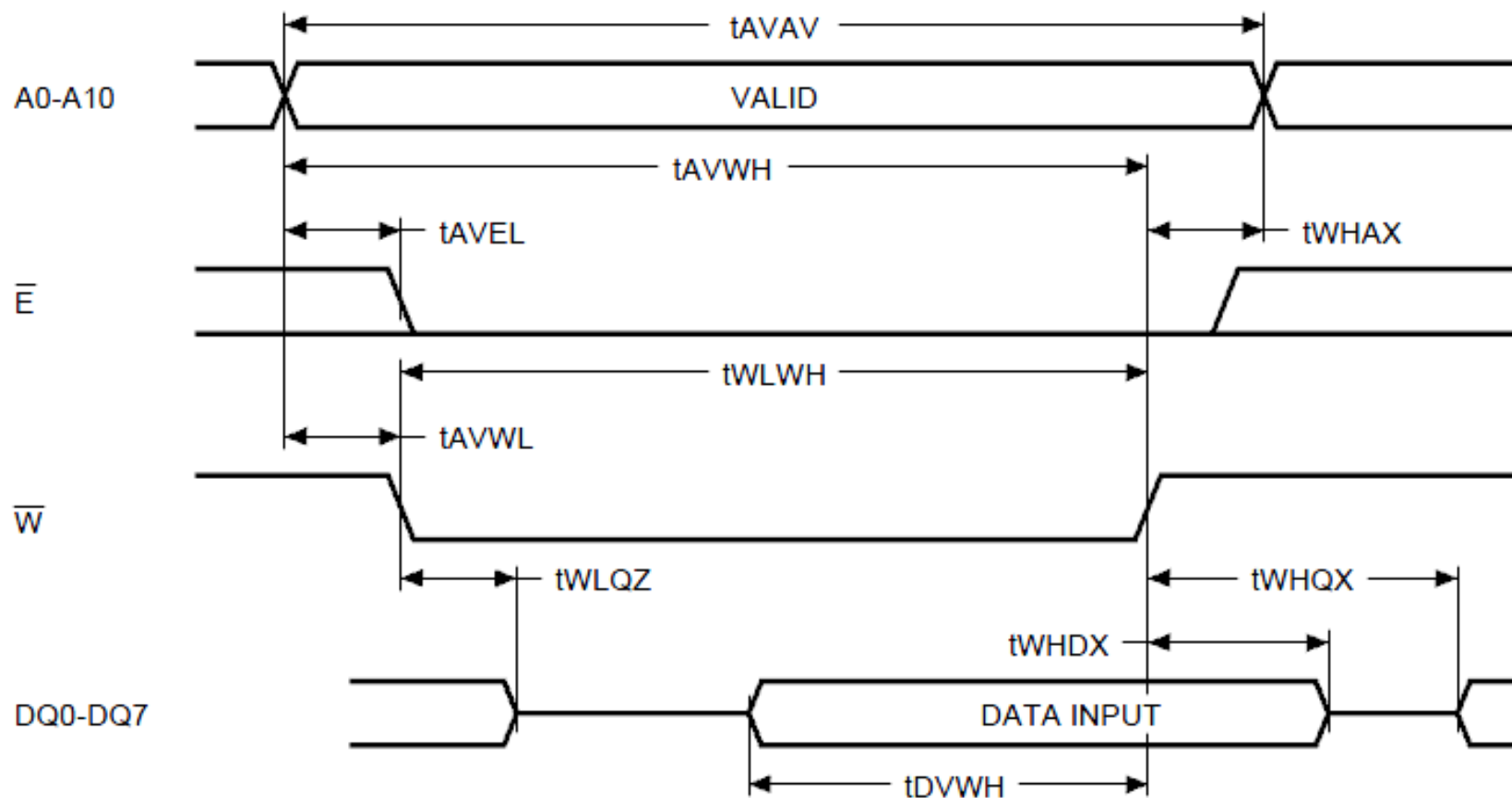
پارامترهای زمانی حافظه M48T02 برای خواندن



Symbol	Parameter	M48T02/M48T12						Unit
		-70		-150		-200		
		Min	Max	Min	Max	Min	Max	
t _{AVAV}	Read Cycle Time	70		150		200		ns
t _{AVQV}	Address Valid to Output Valid		70		150		200	ns
t _{ELQV}	Chip Enable Low to Output Valid		70		150		200	ns
t _{GLQV}	Output Enable Low to Output Valid		35		75		80	ns
t _{ELQX}	Chip Enable Low to Output Transition	5		10		10		ns
t _{GLQX}	Output Enable Low to Output Transition	5		5		5		ns
t _{EHQZ}	Chip Enable High to Output Hi-Z		25		35		40	ns
t _{GHQZ}	Output Enable High to Output Hi-Z		25		35		40	ns
t _{AXQX}	Address Transition to Output Transition	10		5		5		ns



زمان بندی حافظه M48T02 برای نوشتن





پارامترهای زمانی حافظه M48T02 برای نوشتن



Symbol	Parameter	M48T02/M48T12						Unit
		-70		-150		-200		
		Min	Max	Min	Max	Min	Max	
t _{AVAV}	Write Cycle Time	70		150		200		ns
t _{AVWL}	Address Valid to Write Enable Low	0		0		0		ns
t _{AVEL}	Address Valid to Chip Enable Low	0		0		0		ns
t _{WLWH}	Write Enable Pulse Width	50		90		120		ns
t _{ELH}	Chip Enable Low to Chip Enable High	55		90		120		ns
t _{WHAX}	Write Enable High to Address Transition	0		10		10		ns
t _{EHAX}	Chip Enable High to Address Transition	0		10		10		ns
t _{DVWH}	Input Valid to Write Enable High	30		40		60		ns
t _{DVEH}	Input Valid to Chip Enable High	30		40		60		ns
t _{WHDX}	Write Enable High to Input Transition	5		5		5		ns
t _{EHDX}	Chip Enable High to Input Transition	5		5		5		ns
t _{WLQZ}	Write Enable Low to Output Hi-Z		25		50		60	ns
t _{AVWH}	Address Valid to Write Enable High	60		120		140		ns
t _{AVEH}	Address Valid to Chip Enable High	60		120		140		ns
t _{WHQX}	Write Enable High to Output Transition	5		10		10		ns



نقشه حافظه برای تفکیک 16KB فضای حافظه به ۸ ناحیه مساوی



❖ نقشه حافظه برای تفکیک فضای حافظه 0000H تا 3FFFH به ۸ محدوده هر کدام به ظرفیت 2KB:

A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0000H
0	0	0	1	1	1	1	1	1	1	1	1	1	1	07FFH
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0800H
0	0	1	1	1	1	1	1	1	1	1	1	1	1	0FFFH
0	1	0	0	0	0	0	0	0	0	0	0	0	0	1000H
0	1	0	1	1	1	1	1	1	1	1	1	1	1	17FFH
0	1	1	0	0	0	0	0	0	0	0	0	0	0	1800H
0	1	1	1	1	1	1	1	1	1	1	1	1	1	1FFFH



نقشه حافظه برای تفکیک 16KB فضای حافظه به ۸ ناحیه مساوی

دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر



❖ نقشه حافظه برای تفکیک فضای حافظه 0000H تا 3FFFH به ۸ محدوده هر کدام به ظرفیت 2K (ادامه):

A13	A12	A11	A10	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	
1	0	0	0	0	0	0	0	0	0	0	0	0	0	2000H
1	0	0	1	1	1	1	1	1	1	1	1	1	1	27FFH
1	0	1	0	0	0	0	0	0	0	0	0	0	0	2800H
1	0	1	1	1	1	1	1	1	1	1	1	1	1	2FFFH
1	1	0	0	0	0	0	0	0	0	0	0	0	0	3000H
1	1	0	1	1	1	1	1	1	1	1	1	1	1	37FFH
1	1	1	0	0	0	0	0	0	0	0	0	0	0	3800H
1	1	1	1	1	1	1	1	1	1	1	1	1	1	3FFFH

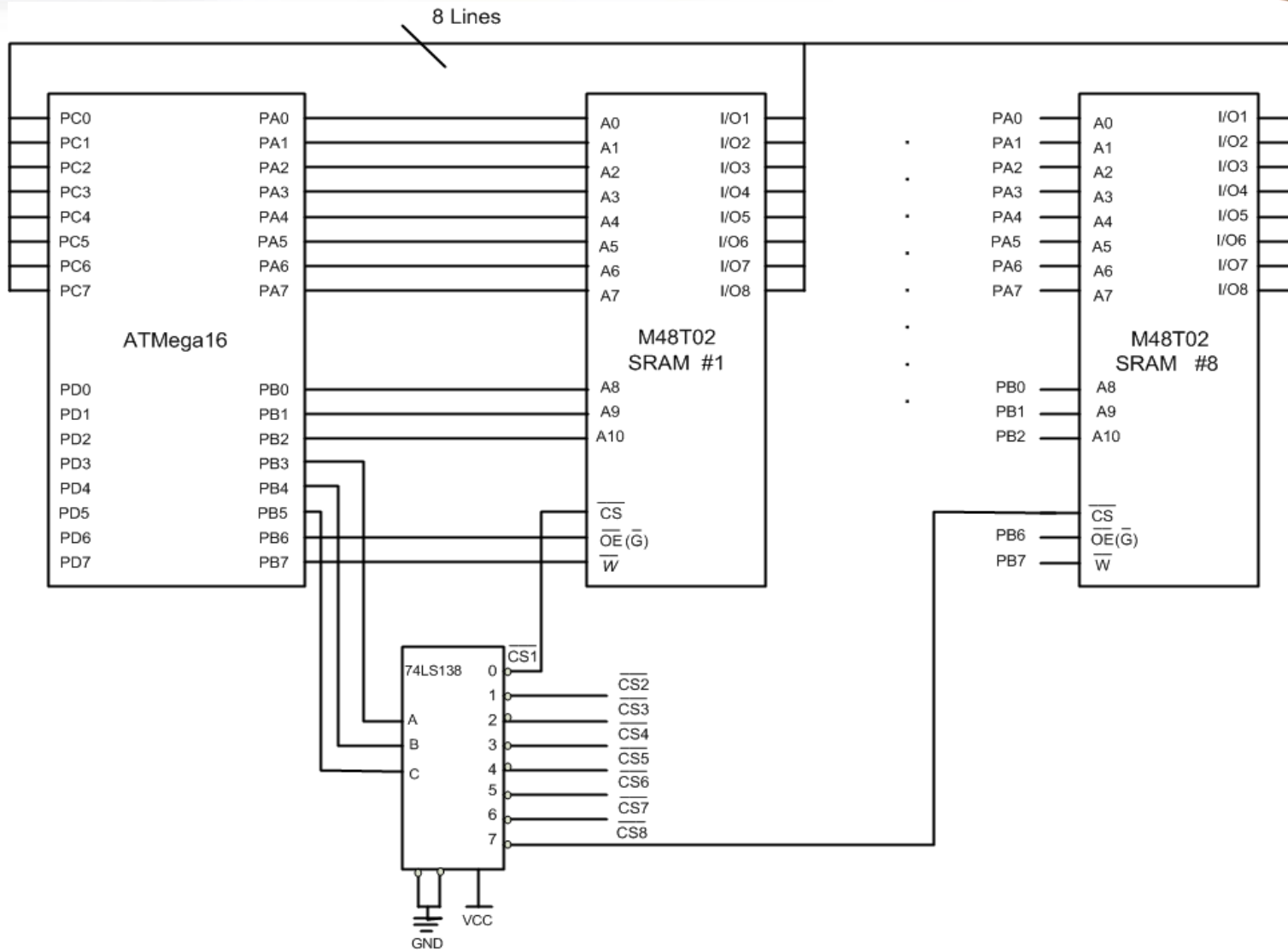


GO

ارتباط میکروکنترلر و 8 حافظه M48T02 هر کدام به ظرفیت 2KB



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر





برنامه خواندن از حافظه برای مثال اسلاید قبل



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

; Read Data from Address 0500H, SRAM with $t_{AVQV} = 200ns$, Result in R0

```
LDI      R16, 00H; Address: Low Byte
LDI      R17, 05H; Address: High Byte
CALL     MemRead
```

MemRead:

```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
LDI      R18, 00H
OUT      DDRC, R18      ; PORTC is INPUT
OUT      PORTA, R16
ANDI     R17, BFH;      ;SRAM #1 Enabled; Other SRAMs are Disabled,
                        ;Output Enabled
ORI      R17, 80H;      ;Write Pin=1; Read Enabled
OUT      PORTB, R17
NOP
NOP
NOP
NOP      ; 4NOP=4Clocks=4*62.5ns  $\cong$   $t_{AVQV} + 1.5Clocks = 200ns + 1.5*62.5ns$ 
IN       R0, PINC      ; Read Data from Port C
RET
```




GO

برنامه نوشتن در حافظه برای مثال دو اسلاید قبل



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

; Write Data to Address 3900H, SRAM with 120ns tWLWH (Write Pulse width),
; 60ns tDVWH (Data Valid To End of Write), and 5ns tWHDX (Write Enable High to Input Transition)
; Data in R20

```
LDI      R16, 00H; Address: Low Byte
LDI      R17, 39H; Address: High Byte
LDI      R20, Data
CALL     MemWrite
```

MemWrite:

```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
OUT      DDRC, R18      ; PORTC is Output
OUT      PORTC, R20
OUT      PORTA, R16
ANDI     R17, 7FH;      ;SRAM #8 Enabled; Other SRAMs are Disabled,
                        ;Pin Write=0; Write Enabled

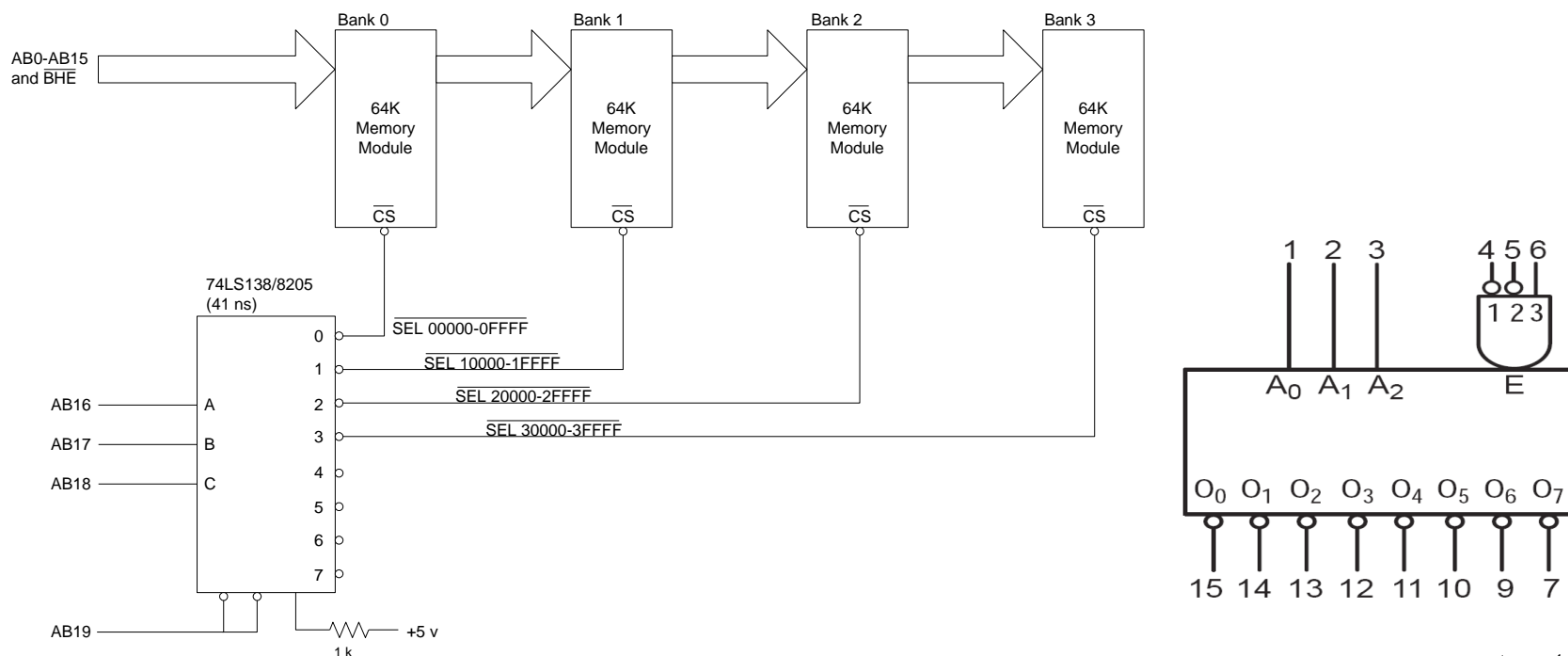
ORI      R17, 40H;      ;Output Disabled
OUT      PORTB, R17
NOP
NOP      ; 2NOP=2Clocks=2*62.5ns>tWLWH=120ns
SBI      PORTB, 07      ; Write Pin=1
NOP      ; 1NOP=1Clock=62.5ns>tDVWH=60ns
RET
```



دیکودینگ آدرس برای فضای حافظه به ظرفیت 1MB



دیکودینگ آدرس برای فضای حافظه به ظرفیت 1MB
استفاده از ۴ عدد حافظه 64KB قابل توسعه تا ۸ عدد حافظه 64KB
استفاده از دیکور ۷۴۱۳۸





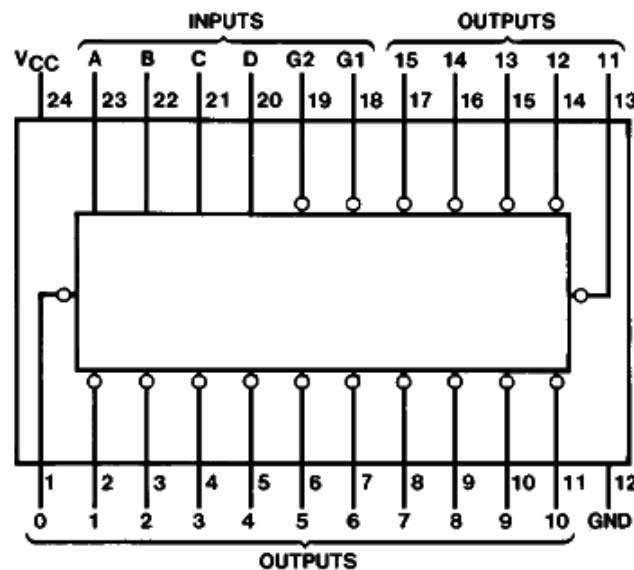
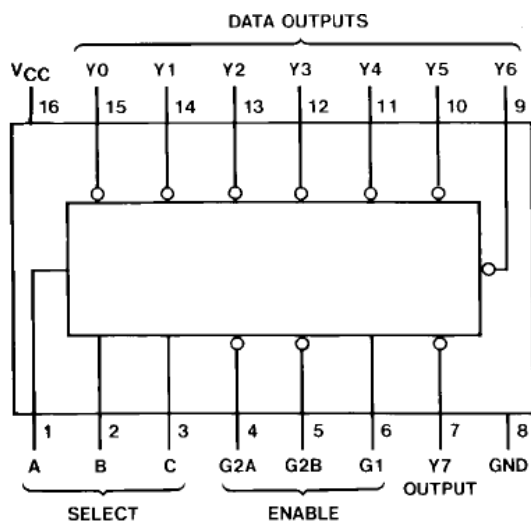
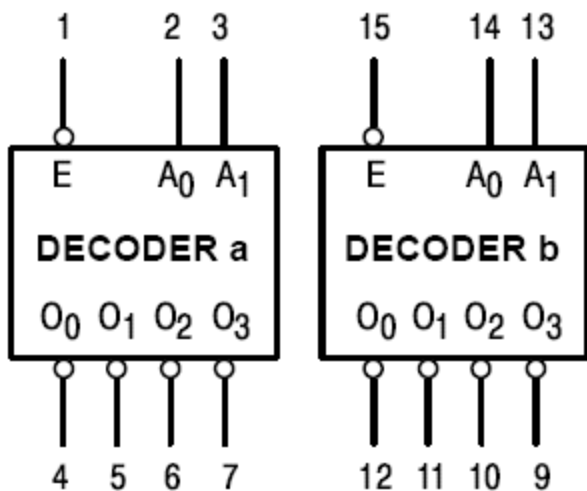
دیکودرهای 74LS139، 74LS138 و 74LS154



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر

انواع تراشه‌های دیکودر عبارتند از:

- تراشه ۷۴۱۳۹: حاوی دو عدد دیکودر ۲ به ۴
- تراشه ۷۴۱۳۸: حاوی یک عدد دیکودر ۳ به ۸
- تراشه ۷۴۱۵۴: حاوی یک عدد دیکودر ۴ به ۱۶



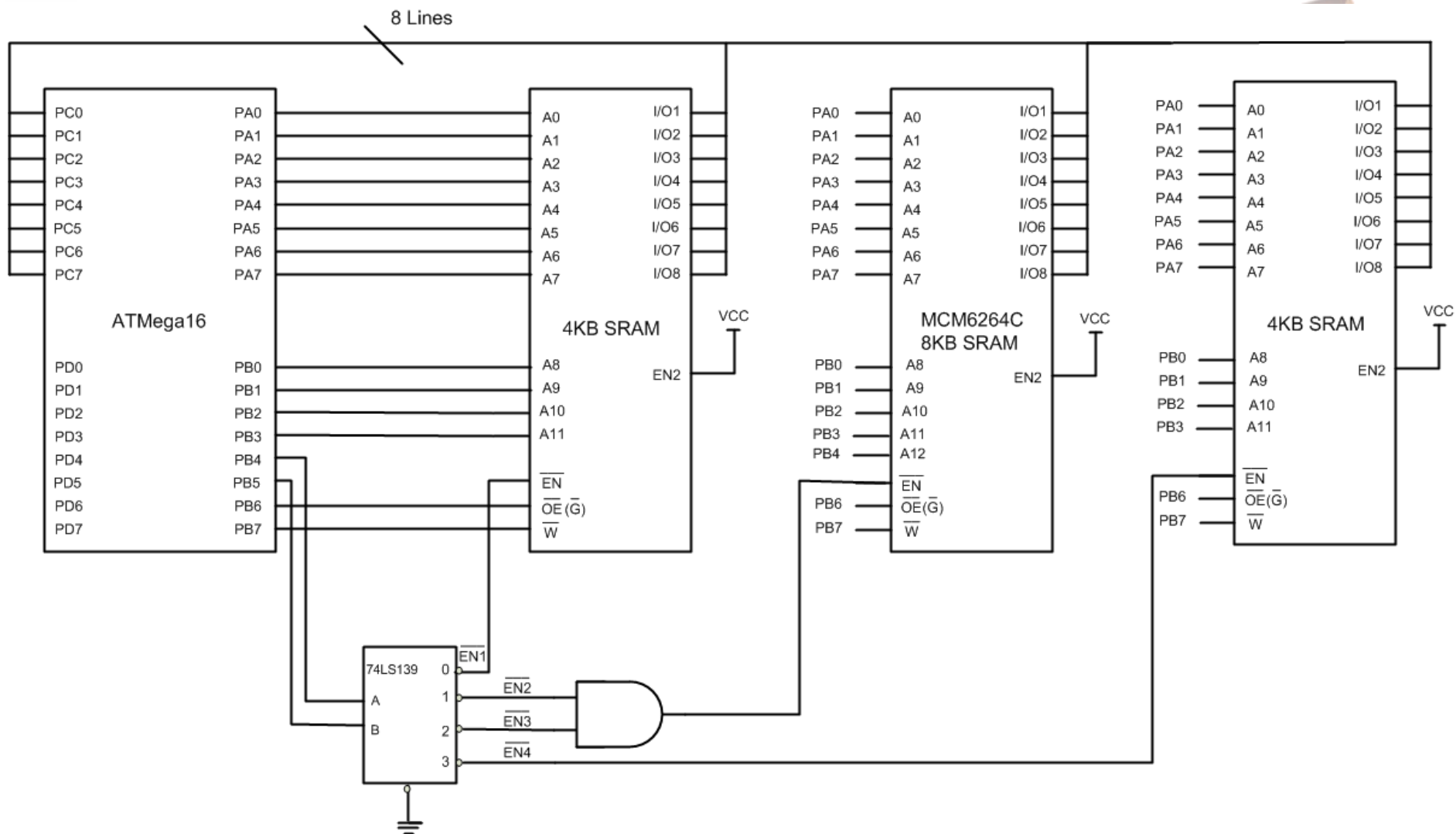


GO

ارتباط ۲ حافظه هر کدام به ظرفیت 4KB و یک حافظه MCM6264C به ظرفیت 8KB با میکروکنترلر



دانشکده مهندسی کامپیوتر
دانشگاه صنعتی امیرکبیر





برنامه خواندن از حافظه برای مثال اسلاید قبل



; Read Data from Address 0500H, SRAM with 20ns tAVQV (Address Access Time), Result in R0

```
LDI      R16, 00H; Address: Low Byte
LDI      R17, 05H; Address: High Byte
CALL     MemRead
```

```
MemRead:  LDI      R18, FFH
          OUT      DDRA, R18          ; PORTA is Output
          OUT      DDRB, R18         ; PORTB is Output
          LDI      R18, 00H
          OUT      DDRC, R18         ; PORTC is INPUT
          OUT      PORTA, R16
          ANDI     R17, BFH;          ;SRAM #1 Enabled; Other SRAMs are Disabled,
                                     ;Output Enabled
          ORI      R17, 80H;          ;Write Pin=1; Read Enabled
          OUT      PORTB, R17
          NOP
          NOP      ; 2NOP=2Clocks=2*62.5ns>tAVQV+1.5Clocks=20ns+1.5*62.5ns
          IN       R0, PINC          ; Read Data from Port C
          RET
```

برنامه نوشتن در حافظه برای مثال دو اسلاید قبل



; Write Data to Address 3900H, SRAM with 20ns tWLWH (Write Pulse width),
; 12ns tDVWH (Data Valid To End of Write), and 0ns tWHDX (Data Hold Time), Data in R20

```
LDI      R16, 00H; Address: Low Byte
LDI      R17, 20H; Address: High Byte
LDI      R20, Data
CALL     MemWrite
```

MemWrite:

```
LDI      R18, FFH
OUT      DDRA, R18      ; PORTA is Output
OUT      DDRB, R18      ; PORTB is Output
OUT      DDRC, R18      ; PORTC is Output
OUT      PORTC, R20
OUT      PORTA, R16
ANDI     R17, 7FH;      ;SRAM #3 Enabled; Other SRAMs are Disabled,
                        ;Pin Write=0; Write Enabled

ORI      R17, 40H;      ;Output Disabled
OUT      PORTB, R17
NOP
SBI      PORTB, 07      ; 1NOP=1Clock=62.5ns>tWLWH=20ns
                        ; Write Pin=1
NOP
RET      ;1NOP=1Clock=62.5ns>tDVWH=12ns
```