

## Çift, Düşük Gürültü, Tek Besleme

## Değişken Kazanç Amplifikatörü

AD605

#### ÖZELLİKLERİ

2 bağı msı z dB'de doğrusal kanal Maksimum kazançta giriş gürültüsü: 1,8 nV/ Hz, 2,7 pA/ Hz Bant genişliği: 40 MHz ( 3 dB) Diferansiyel qiriş

Mutlak kazanç aralı ğı programlanabilir -14 dB - +34 dB (FBK OUT'a kı sa devre) - 0 dB - 48 dB

(FBK açı k)

Değişken kazanç ölçekleme: 20 dB/V - 40 dB/V

Sı caklı k ve besleme varyasyonları ile istikrarlı kazanç

Tek uçlu tek kutuplu kazanç kontrolü

Çı kı ş ortak modu bağı msı z olarak ayarlandı Kazanç kontrolünün alt ucunda güç kapatma Tek 5 V besleme

Düşük güç: 90 mW/kanal

ADC'leri doğrudan çalı ştı rı r

#### **UYGULAMALAR**

Ultrason ve sonar zaman kazancı kontrolleri Yüksek performanslı AGC sistemleri Sinyal ölçümü

### GENEL AÇIKLAMA

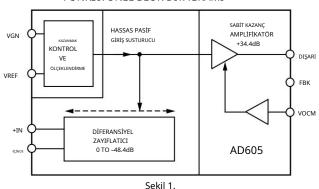
AD605, yüksek performans, geniş bant genişliğinde değişken kazanç kontrolü gerektiren herhangi bir uygulama için optimize edilmiş, düşük gürültülü, doğru, çift kanallı , dB'de doğrusal değişken kazançlı bir amplifikatördür (VGA). Tek bir 5 V beslemeden çalı şan AD605, kullanı m kolaylı ğı için diferansiyel girişler ve tek kutuplu kazanç kontrolü sağlar.

Kullanı cı tarafı ndan belirlenen kazanç aralı ğı ve kullanı cı tarafı ndan belirlenen kazanç ölçeklendirmesi (dB/V) sağlayan harici bir referans girişi ile ek esneklik elde edilir.

AD605'in yüksek performanslı lineer-in-dB yanı tı , diferansiyel giriş, tek beslemeli, üstel amplifikatör (DSX-AMP) mimarisi ile elde edilir. DSX-AMP'lerin her biri, 0 dB ila -48.4 dB arası nda değişken bir zayı flatı cı ve ardı ndan yüksek hı zlı , sabit kazançlı bir amplifikatör içerir. Zayı flatı cı , 7 aşamalı bir R-1.5R merdiven ağı na dayanmaktadı r. Bağlantı noktaları arası ndaki zayı flama, tüm merdiven ağı için 6.908 dB ve 48.360 dB'dir.

DSX-AMP mimarisi, 1.8 nV/ ltz giriş gürültüsü spektral yoğunluğu ile sonuçlanı r ve VOCM VP/2'de önyargı lı olduğunda ±2,0 V giriş sinyalini kabul eder.

#### FONKSİYONEL BLOK DİYAGRAMI



AD605'in her bağı msı z kanalı , uygulama için optimize edilebilen 48 dB'lik bir kazanç aralı ğı sağlar. -14 dB ila +34 dB ve 0 dB ila +48 dB arası ndaki kazanç aralı kları , Pin FBK ve Pin OUT arası nda tek bir dirençle seçilebilir.

Alt ve üst kazanç aralı kları , sı rası yla Pin FBK'yi Pin OUT'a kı sa devre yaparak veya Pin FBK'yi bağlı olmadan bı rakarak belirlenir. AD605'in iki kanalı , monolitik bir pakette 96 dB'lik çok hassas kazanç aralı ğı sağlamak için basamaklandı rı labilir.

Kazanç kontrol arayüzü, sı rası yla 2,5 V ila 1,67 V'luk bir VREF giriş voltajı için yaklaşı k 2 MΩ'luk bir giriş direnci ve 20 dB/V ila 30 dB/V arası nda ölçek faktörleri sağlar. 30 dB/V'nin üzerindeki ölçekler için 40 dB/V'ye kadar ölçek faktörlerinin azaltı Imı ş doğrulukla elde edilebileceğini unutmayı n. Kazanç, 20 dB/V ölçeği için 0,4 V ila 2,4 V ve 40 dB/V ölçeği için 0,20 V ila 1,20 V kontrol voltajları yla (VGN) dB cinsinden doğrusal olarak ölçeklenir. VGN <50 mV olduğunda, amplifikatör 1,9 mA çekmek için kapatı lı r. Normal çalı şma altı nda, her bir amplifikatör kanalı nı n hareketsiz besleme akı mı sadece 18 mA'dı r.

AD605, 16 uçlu PDIP ve 16 uçlu SOIC\_N paketinde mevcuttur ve -40°C ila +85°C sı caklı k aralı ğı nda çalı şması garanti edilir.

Rev. F

Analog Devices tarafı ndan sağlanan bilgilerin doğru ve güvenilir olduğuna inanı İlmaktadı r. Bununla birlikte, Analog Devices, kullanı mı ndan veya kullanı mı ndan kaya kullanı mı ndan kaya kullanı mı ndan kaya kullanı mı ni hilal edilmesinden dolayı hiçbir sorumluluk kabul etmez. Özellikler haber verilmeksizin değiştirilebilir. Analog Cihazları n herhangi bir patenti veya patent hakkı kapsamı nda zı mnen veya başka bir şekilde hiçbir lisans verilmez. Ticari markalar ve tescilli ticari markalar ilgili sahiplerinin mülkiyetindedir.

Tek Teknoloji Yolu, Posta Kutusu 9106, Norwood, MA 02062-9106, ABD Tel: 781.329.4700 www.analoq.com

Faks: 781.461.3113 ©1996–2008 Analog Devices, Inc. Tüm hakları saklı dı r.

Özellikler 1
Uygulamalar 1
Fonksiyonel blok diyagramı1
Genel açı klama 1
Revizyon Geçmişi2
Özellikler 3
Mutlak Maksimum Puanlar5
ESD Uyarı sı5
Pin Konfigürasyonu ve Fonksiyon Açı klamaları6
Tipik Performans Özellikleri (Kanal Başı na)
Operasyon teorisi 13
Diferansiyel Merdiveni (Atenüatör)14
AC Kaplin 14
REVİZYON GEÇMİŞİ
6/08—Rev. E'den Rev. F'ye
Eklenen Değerlendirme Kurulu Bölümü 18 Eklendi
Şekil 42 ve Tablo 4 18 Eklendi Şekil 43 ve Şekil
44
Eklendi 20
5/07—Rev. D'den Rev. E'ye
Tablo 1'deki Değişiklikler5
Sabit Kazanç Yükseltici ve İnterpolatör Devrelerinde Değişiklikler—
Aktif Geri Besleme Yükseltici Bölümünü Uygulama 15 Güncellenmiş
Anahat Boyutları 18 Sipariş
Kı lavuzundaki Değişiklikler19
1/06—Rev. C'den Rev. D'ye
Güncellenmiş Format Tablo 2'deki
Evrensel DeğişikliklerDiferansiyel.Merdiveni (Atenüatör). Bölümünde Yapı lan
Değişiklikler 14 Anahat Boyutları
Güncellendi 18 Sipariş Kı lavuzundaki
Değişiklikler 19

Kazanç Kontrol Arayüzü14
Sabit Kazanç Yükseltici ve İnterpolatör Devreleri—Aktif Geri Besleme Yükseltici Uygulaması15
Uygulama Bilgileri
Kazanç Aralı ğı nı İkiye Katlamak için İki Amplifikatörü Bağlama 16
Değerlendirme Kurulu
Giriş Bağlantı ları18
Kazanç, Ortak Mod ve Referans Düzeylerinin Ayarlanması 18
Çı kı ş Bağlantı ları18
Anahat boyutları21
Sipariş Kı lavuzu22
7/04—Rev. B'den Rev. C'ye
Genel Açı klamada Yapı lan Düzenlemeler1
Spesifikasyonlarda Yapı lan Düzenlemeler
Sipariş Kı lavuzunda Düzenlemeler
3 TPC 22'ye geçişAnahat.Boyutları6.Güncellenmiş
12

## ÖZELLİKLER

Her kanal @ TA = 25°C, VS = 5 V, RS = 50  $\Omega$ , RL = 500  $\Omega$ , CL = 5 pF, VREF = 2.5 V (ölçeklendirme = 20 dB/V), -14 dB ila +34 dB kazanç aralı ğı , aksi belirtilmedikçe.

Tablo 1.

		AD605A		AD605B		
Parametre	Koşullar	Minimum Tip	Maks N	linimum Tip	Maksimi	ım Birim
GİRİŞ ÖZELLİKLERİ						
Giriş Direnci		175 ± 40		175 ± 40		Ω
Giriş Kapasitesi		3.0		3.0		pF
Tepe Giriş Voltajı	Minimum kazançta	2,5 ± 2,5		2,5 ± 2,5		V
Giriş Voltajı Gürültüsü	VGN = 2,9 V VGN =	1.8		1.8		nV/□ H
Giriş Akı mı Gürültüsü	2,9 V RS = 50 Ω, f = 10	2.7		2.7		pA/□ H
Gürültü Figürü	MHz, VGN = 2,9 V RS = 200 Ω, f = 10	8.4		8.4		dB
	MHz, VGN = 2,9 V	12		12		dB
Ortak Mod Reddetme Oranı f = 1 MHz	, VGN = 2.65 V	-20		-20		dB
ÇIKTI ÖZELLİKLERİ						
-3 dB Bant Genişliği	Kazanç ile sabit VGN =	40		40		MHz
Dönüş oranı	1,5 V, çı kı ş = 1 V adı m RL □ 500	170		170		V/µs
Çı kı ş Sinyal Aralı ğı	Ω f = 10 MHz	2.5 ± 1.5		2.5 ± 1.5		٧
Çı kı şempedansı		2		2		Ω
Çı kı ş Kı sa Devre Akı mı		±40		±40		mA
Harmonik bozulma	VGN = 1 V, VOUT = 1 V pp f =					
HD2	1 MHz	-64		-64		dBc
HD3	f = 1 MHz	-68		-68		dBc
HD2	f = 10 MHz f	-51		-51		dBc
HD3	= 10 MHz	-53		-53		dBc
İki Tonlu İntermodülasyon Bozulma (IMD)	RS = 0 Ω, VGN = 2,9 V, VOUT = 1 V pp					
	f = 1 MHz	-72		-72		dBc
	f = 10 MHz	-60		-60		dBc
1 dB Sı kı ştı rma Noktası	f = 10 MHz, VGN = 2,9 V, çı kı ş referanslı f	15		15		dBm
Üçüncü Dereceden Engelleme	= 10 MHz, VGN = 2,9 V, VOUT = 1 V pp, giriş	-1		-1		dBm
,	Ch1: VGN = 2,65 V, girişler kı sa devre, Ch2:					
Kanaldan Kanala Karı şma	VGN = 1,5 V (orta kazanç) , f = 1 MHz, VOUT =	-70		-70		dB
	1 V pp 1 MHz < f < 10 MHz, tam kazanç aralı ğı					
		.20		.20		
Grup Gecikmesi Varyasyonu		±2.0		±2.0		ns
VOCM Giriş Direnci		45		45		kΩ
KESİNLİK						
Mutlak Kazanç Hatası						
-14 dB11 dB	0,25 V < VGN < 0,40 V	-1.2 +1.0		2 +0.75	+3.0 dB	
-11 dB ila +29 dB	0,40 V < VGN < 2,40 V	□ 1,0 ±0,3	+1.0 -1		+1.0 dB	
+29 dB - +34 dB	2,40 V < VGN < 2,65 V	□ 3,5 □ 1,25	+1.2 -3	5 -1.25	+1.2 dB	
Ölçekleme Hatası Kazanı n	0,4 V < VGN < 2,4 V	±0.25		±0.25		dB/V
Çı kı ş Ofset Gerilimi	VREF = 2.500 V, VOCM = 2.500 V	-30 ±20	+30 -30		+30 mV	
Çı kı ş Ofset Değişimi	VREF = 2.500 V, VOCM = 2.500 V	30	57	30	50 mV	

			AD605A			AD605B		
Parametre	Koşullar	Koşullar Minimum Tip Maks Minimum Tip		n Tip	) Maksimu			
KAZANÇ KONTROL ARAYÜZÜ								
Kazanç Ölçeklendirme Faktörü	VREF = 2,5 V, 0,4 V < VGN < 2,4 V	19	20	21	19	20	21	dB/D
	VREF = 1,67 V FBK ÇIKIŞ'a kı sa		30			30		dB/V
Kazanç Aralı ğı	devre		-14 ila +34			-14 ila +34		dB dB
, -	FBK açı k		0 ila 48			0 ila 48		
Giriş Voltajı (VGN) Aralı ğı	20 dB/V, VREF = 2,5 V		0.1 ila 2.9			0.1 ila 2.9		٧
Giriş Önyargı Akı mı			-0,4			-0,4		μΑ
Giriş Direnci			2			2		МΩ
Tepki Süresi	48 dB kazanç değişikliği		0,2			0,2		μs
GÜÇ KAYNAĞI								
Besleme gerilimi		4.5	5.0	5.5	4.5	5.0	5.5V	
Güç dağı lı mı			90			90		mW
VREF Giriş Direnci			10			10		kΩ
Sessiz Besleme Akı mı	VPOS		18	23		18	23 mA	
Gücü kapat	VPOS, VGN < 50 mV 48		1.9	3.0		1.9	3.0 mA	
Güçlendirme Tepki Süresi	dB kazanç, VOUT = 2 V pp		0,6			0,6		μs
Kapanma Tepki Süresi			0,4			0,4		μs

## MUTLAK MAKSİMUM PUANLAR

Tablo 2.

Parametre	Değerlendirme
Besleme Gerilimi +VS	
Pin 12, Pin 13 (Pin 4, Pin 5 = 0 V ile)	6,5 V
Giriş Voltajı Pin 1 - Pin 3, Pin 6 - Pin 9, Pin 16 VPOS, (	V
Dahili Güç Tüketimi	
16-Lead PDIP	1,4 W
16-Lead SOIC_N	1,2 W
Çalı şma Sı caklı ğı Aralı ğı	-40°C ila +85°C
Depolama Sı caklı k Aralı ğı	-65°C ila +150°C
Kurşun Sı caklı ğı , Lehimleme 60 sn	300°C
Termal Direnç θJA	
16-Lead PDIP	85 °C/W
16-Lead SOIC_N	100°C/W

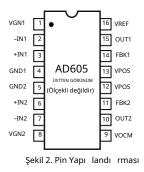
Mutlak Maksimum Derecelendirmeler altı nda listelenenlerin üzerindeki gerilimler, cihazda kalı cı hasara neden olabilir. Bu yalnı zca bir stres derecesidir; cihazı n bu veya bu spesifikasyonun işletim bölümünde belirtilenlerin üzerindeki herhangi bir koşulda işlevsel çalı şması ima edilmez. Uzun süreler boyunca mutlak maksimum derecelendirme koşulları na maruz kalmak, cihaz güvenilirliğini etkileyebilir.

### ESD DİKKAT



**ESD** (electrostatic discharge) sensitive device. Charged devices and circuit boards can discharge without detection. Although this product features patented or proprietary protection circuitry, damage may occur on devices subjected to high energy ESD. Therefore, proper ESD precautions should be taken to avoid performance degradation or loss of functionality.

## PIN YAPILANDIRMASI VE FONKSİYON AÇIKLAMALARI

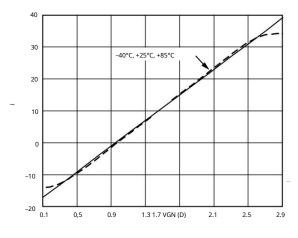


Tablo 3. Pin Fonksiyon Açı klamaları Pin

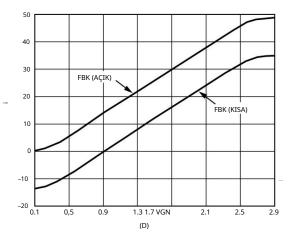
	satı cı Açı klan	
1	VGN1	CH1 Kazanç Kontrol Girişi ve Kapatma Pimi. Topraklanmı  şsa cihaz kapalı  dı  r; aksi takdirde, pozitif voltaj kazancı  arttı  rı  r.
2	-IN1	CH1 Negatif Giriş.
3	+IN1	CH1 Pozitif Giriş.
4	GND1	Zemin.
5	GND2	Zemin.
6	+IN2	CH2 Pozitif Giriş.
7	-IN2	CH2 Negatif Giriş.
8	VGN2	CH2 Kazanç Kontrol Girişi ve Kapatma Pimi. Topraklanmı şsa cihaz kapalı dı r; aksi takdirde, pozitif voltaj kazancı arttı rı r.
9	VOCM	Bu Pine Giriş, OUT1 ve OUT2 için Ortak Mod Voltajı nı Tanı mlar.
10	OUT2	CH2 Çı kı şı .
11	FBK2	CH2 Kazanç Aralı ğı nı Seçen Geri Besleme Pimi.
12	VPOS	Pozitif Tedarik.
13	VPOS	Pozitif Tedarik.
14	FBK1	CH1 Kazanç Aralı ğı nı Seçen Geri Besleme Pimi.
15	OUT1	CH1 Çı kı şı .
16	VREF	Bu Pime Giriş, Her İki Kanal için Kazanç Ölçeklendirmesini Ayarlar: 2.5 V = 20 dB/V ve 1.67 V = 30 dB/V.

# TİPİK PERFORMANS ÖZELLİKLERİ (KANAL BAŞINA)

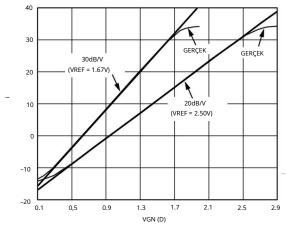
VREF = 2,5 V (20 dB/V ölçekleme), f = 1 MHz, RL = 500  $\Omega$ , CL = 5 pF, TA = 25°C, VSS = 5 V.



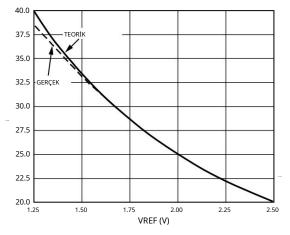
Şekil 3. Kazanç vs. VGN



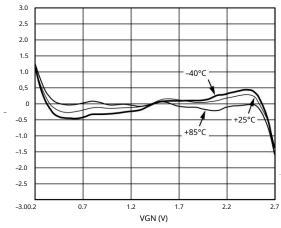
Şekil 4. Farklı Kazanç Aralı kları için Kazanç vs. VGN



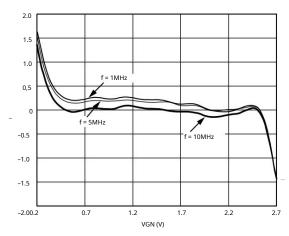
Şekil 5. Farklı Kazanç Ölçeklemeleri için Kazanç vs. VGN



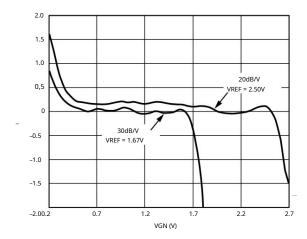
Şekil 6. Kazanç Ölçeklendirmesi ve VREF Karşı laştı rması



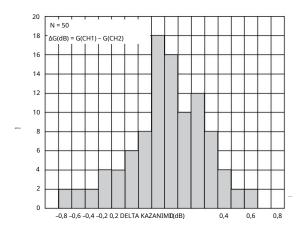
Şekil 7. Üç Sı caklı kta Kazanç Hatası vs. VGN



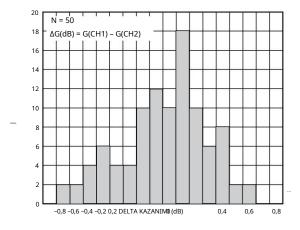
Şekil 8. Üç Frekansta Kazanç Hatası vs. VGN



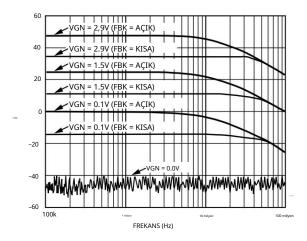
Şekil 9. İki Kazanç Ölçeği Değeri için Kazanç Hatası ve VGN Karşı laştı rması



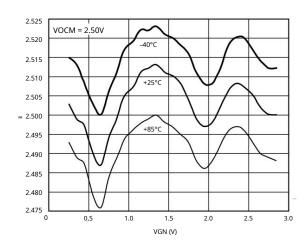
Şekil 10. Kazanç Eşleşmesi, VGN1 = VGN2 = 1.0 V



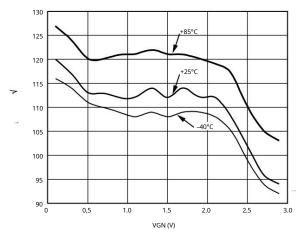
Şekil 11. Kazanç Eşleşmesi, VGN1 = VGN2 = 2.50 V



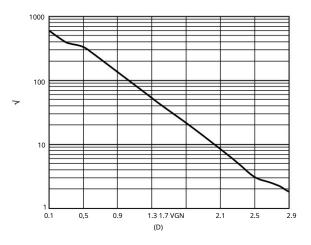
Şekil 12. Üç VGN Değeri için AC Yanı tı



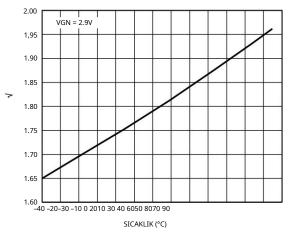
Şekil 13. Üç Sı  $\,$  caklı  $\,$  kta Çı  $\,$  kı  $\,$ ş Ofseti ve VGN Karşı  $\,$  laştı  $\,$ rması



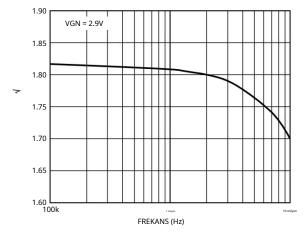
Şekil 14. Üç Sı caklı kta Çı kı ş Yönlendirmeli Gürültüye Karşı VGN



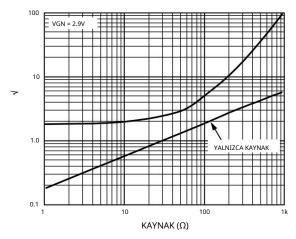
Şekil 15. Giriş Yönlendirmeli Gürültü ile VGN karşı laştı rması



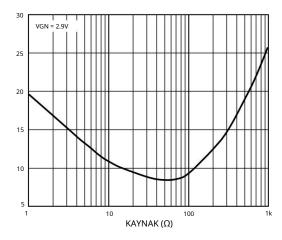
Şekil 16. Girdi Yönlendirilen Gürültü ve Sı caklı k



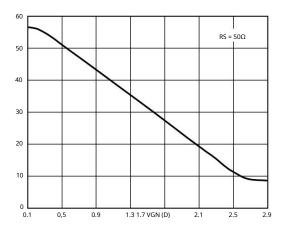
Şekil 17. Girdi Yönlendirilen Gürültü ve Frekans



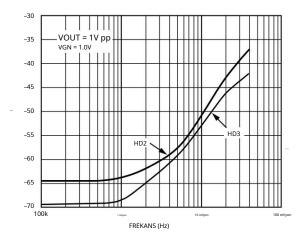
Şekil 18. Girdi Yönlendirilen Gürültü ile KAYNAK karşı laştı rması



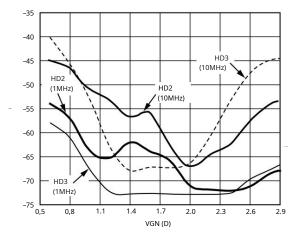
Şekil 19. Gürültü Rakamı na Karşı KAYNAK



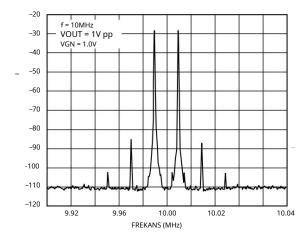
Şekil 20. Gürültü Rakamı na Karşı VGN



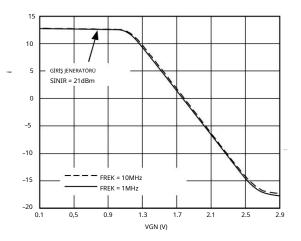
Şekil 21. Harmonik Bozulma ve Frekans



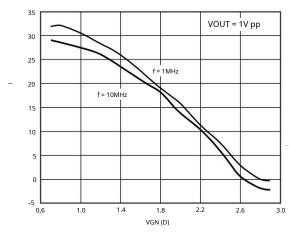
Şekil 22. 1 MHz ve 10 MHz'de VGN'ye karşı Harmonik Bozulma



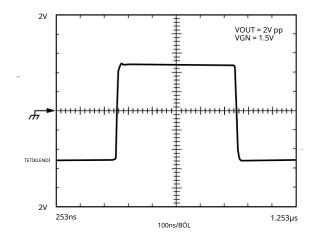
Şekil 23. İntermodülasyon Bozulması



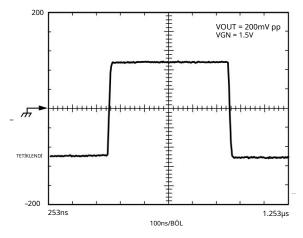
Şekil 24. 1 dB Sı kı ştı rma ve VGN Karşı laştı rması



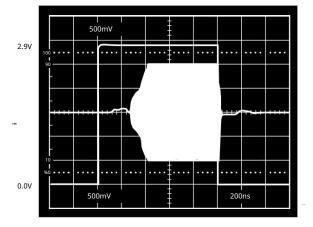
Şekil 25. 1 MHz ve 10 MHz'de VGN ile Üçüncü Dereceden Kesişme



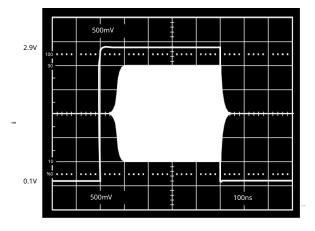
Şekil 26. Büyük Sinyal Darbe Tepkisi



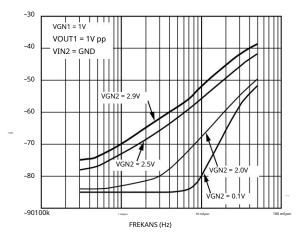
Şekil 27. Küçük Sinyal Darbe Yanı tı



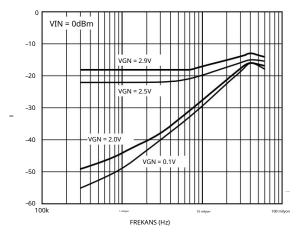
Şekil 28. Açma/Kapatma Yanı tı



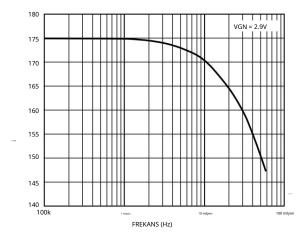
Şekil 29. Tepki Kazanı n



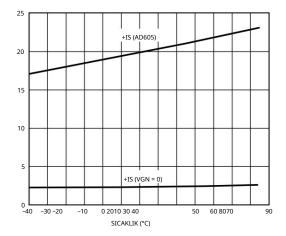
Şekil 30. VGN2'nin Dört Değeri için Frekans İle Karı şma (CH1 - CH2) karşı laştı rması



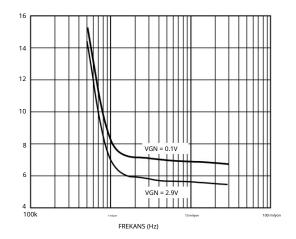
Şekil 31. VGN'nin Dört Değeri için CMRR ve Frekans



Şekil 32. Giriş Empedansı ve Frekans



Şekil 33. Besleme Akı mı (Tek Kanal) - Sı caklı k



Şekil 34. Grup Gecikmesi ve Frekans

ÇALIŞMA TEORİSİ AD605, çift kanallı,

düşük gürültülü bir VGA'dı r. Şekil 35, bir kanalı n basitleştirilmiş blok diyagramı nı göstermektedir. Her kanal, aşağı dakileri içeren bir tek beslemeli X-AMP®'den (bundan sonra DSX, diferansiyel tek beslemeli X-AMP olarak anı lacaktı r) oluşur:

- Hassas pasif zayı flatı cı (diferansiyel merdiveni)
- · Kazanç kontrol bloğu
- Besleme ayı rma dirençleri R3 ve R4 ile VOCM tamponu
- Kazanç ayar dirençlerine sahip aktif geri besleme amplifikatörü1 (AFA)
   R1 ve R2

AD605'in doğrusal dB kazanç yanı tı genellikle Denklem 1 ile açı klanabilir.

burada:

FB = 0, eğer FBK'den OUT'a kı sa devre yapı lı rsa.

FB = 1, eğer FBK - OUT açı ksa.

Her kanal, direnç değerine bağlı olarak -14 dB ila +34.4 dB ila 0 dB ila +48.4 dB arası nda kazanç sağlar.

Pin FBK ve Pin OUT arası nda bağlanı r. merkezi 40 dB

kazanç tam olarak lineer-dB'dir, kazanç hatası ise aralı ğı n üstünde ve altı nda artar. Kazanç, kazanç kontrol voltajı (VGN) tarafı ndan ayarlanı r. VREF girişi, kazanç ölçeklendirmesini belirler. Yararlı kazanç ölçekleme aralı ğı , sı rası yla 2,5 V ve 1,25 V'luk bir VREF voltajı için 20 dB/V ile 40 dB/V arası ndadı r. Örneğin, FBK'dan OUT'a kı sa devre yapı lı rsa ve VREF 2,50 V'a ayarlanı rsa (20 dB/V'lik bir kazanç ölçeklemesi oluşturmak için), kazanç denklemi şu şekilde basitleşir:

$$G (dB) = (20 (dB/V)) \times (VGN (V)) - 19 dB$$
 (2)

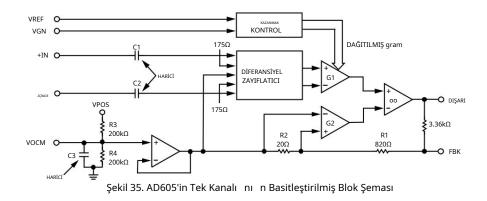
İstenen kazanç, daha sonra tek kutuplu kazanç kontrolünün (VGN) 0,25 V ila 2,65 V arası ndaki nominal çalı şma aralı ğı nda bir voltaja ayarlanması yla elde edilebilir (20 dB/V kazanç ölçeklendirmesi için). Kazanç, 0,1 V ila 2,9 V'luk tam bir kazanç kontrol aralı ğı için monotondur. 2,9 V'luk bir VGN'de maksimum kazanç elde edilebilir.

İki kanal aynı olduğundan, işlemlerini açı klamak için yalnı zca Kanal 1 kullanı lı r. VREF ve VOCM, iki kanal tarafı ndan paylaşı lan tek girişlerdir ve normalde ac toprakları oldukları ndan, iki kanal arası ndaki karı şma en aza indirilir.

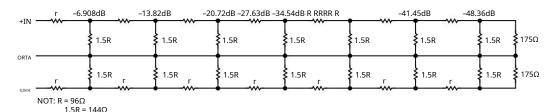
En yüksek kazanç ölçekleme doğruluğu için VREF, harici bir düşük empedans voltaj kaynağı na sahip olmalı dı r. Düşük doğrulukta 20 dB/V uygulamalar için, VREF girişi bir kapasitör ile toprağa ayrı labilir. Bu modda, kazanç ölçeklendirmesi +VCC ve GND arası ndaki orta nokta tarafı ndan belirlenir; bu nedenle besleme geriliminin 5 V olarak kontrol edilmesine özen gösterilmelidir. VREF pinine bakı ldı ğı nda giriş direnci 10 k $\Omega$  ± %20'dir.

AD605, tek beslemeli bir devredir ve VOCM pimi, devrenin bu bölümünün orta noktası nı n dc seviyesini belirlemek için kullanı lı r. VOCM, besleme voltajları (5 V, GND) arası ndaki orta noktayı ortalamak için yalnı zca harici bir dekuplaj kondansatörüne ihtiyaç duyar. Ancak, çı kı şı n dc seviyesi kullanı cı için önemliyse (AD9050'nin Uygulama Bilgileri bölümüne bakı n).

bir örnek için veri sayfası ), VOCM özel olarak ayarlanabilir. VOCM pinine bakı ldı ğı nda giriş direnci 45 k $\Omega$  ± %20'dir.



<sup>&</sup>lt;sup>1</sup>Aktif geri beslemeli amplifikatör topolojisini anlamak için AD830'a bakı n. veri Sayfası . AD830 , bu fikrin pratik bir uygulaması dı r.



Şekil 36. R-1.5R Çift Merdiven Ağı

#### DİFERANSİYEL MERDİVEN (ZAYIFLATICI)

Sabit kazançlı yükselticiden önceki zayı flatı cı , diferansiyel olarak 175  $\Omega$  tek uçlu veya 350  $\Omega$ 'luk bir trimlenmemiş giriş direncine sahip bir diferansiyel, 7 aşamalı , R-1.5R dirençli merdiven ağı tarafı ndan gerçekleştirilir. Merdiven ağı nı n girişinde uygulanan sinyal, musluk başı na 6.908 dB azaltı lı r; bu nedenle, birinci kademedeki zayı flama 6.908 dB, ikinci kademede 13.816 dB'dir ve bu şekilde, zayı flamanı n 48.356 dB olduğu son kademeye kadar devam eder (bkz. Şekil 36). Bağlantı noktaları arası nda sürekli olarak enterpolasyon yapmak için benzersiz bir devre tekniği kullanı lı r, böylece 0 dB'den -48,36 dB'ye kadar sürekli zayı flama sağlar. Merdiven ağı , enterpolasyon mekanizması yla birlikte voltaj kontrollü bir potansiyometre olarak düşünülebilir.

DSX tek beslemeli bir devre olduğundan, girişlerini polarlamanı n bazı yolları sağlanmalı dı r. Düğüm MID, VOCM arabelleğiyle birlikte bu işlevi gerçekleştirir. Dahili önyargı olmadan, harici önyargı gereklidir. Dikkatli bir şekilde yapı lmazsa, önyargı lı ağ ek gürültü ve ofsetler getirebilir. Dahili polarlama sağlayarak, kullanı cı bu görevden kurtulur ve yalnı zca sinyali DSX'e bağlaması gerekir. Tekrar açı klı ğa kavuşturulmalı dı r ki, DSX'e giriş, diferansiyel olarak sürüldüğünde hala tamamen diferansiyeldir, yani Pin +IN ve Pin 🛘 IN aynı 🛮 sinyali ancak zı t kutuplu olarak görür. Değişen şey, sürücünün gördüğü yüktür; her giriş tek uçlu sürüldüğünde 175 $\Omega$ , diferansiyel olarak sürüldüğünde 350 $\Omega$ 'dur. Bu, merdiven ağı nı , orta düğüm MID ile arka arkaya bağlı iki 175 Ω direnç olarak VOCM tamponu tarafı ndan önyargı lı olarak düşünüldüğünde kolayca açı klanabilir. +IN ve 🛘 IN düğümleri arası nda uygulanan bir diferansiyel sinyal, Düğüm MID'sine sı fı rakı mla sonuçlanı r, ancak diğer giriş ac topraklanmı şken +IN veya 🛭 IN girişine uygulanan tek uçlu bir sinyal, akı mı n kaynak tarafı ndan iletilmesine neden olur. Düğüm MID aracı lı ğı yla VOCM arabelleğine akmak için.

X-AMP mimarisinin bir özelliği, çı kı ş tarafı ndan yönlendirilen gürültünün, kazanç aralı ğı nı n çoğunda kazanca karşı sabit olması dı r. Şekil 36'ya bakı ldı ğı nda, uç kı sı mlar hariç merdiven içindeki tüm musluklar için musluk direnci yaklaşı k olarak eşittir. Her bir musluğa bakı ldı ğı nda görülen direnç 54,4 Ω'dur, bu da 0,95 nV/□ Hz Johnson gürültü spektral yoğunluğu yapar. İki zayı flatı cı olduğu için, merdiven ağı nı n genel gürültü katkı sı , toplam DSX gürültüsünün büyük bir kı smı olan □ 2 çarpı 0.95 nV/□ Hz veya 1.34 nV/□ Hz'dir. DSX devre bileşenlerinin geri kalanı , zayı flatı cı ile birlikte 1.8 nV/□ Hz toplam DSX girişi referanslı gürültü üreten başka bir 1.20 nV/□ Hz katkı da bulunur.

#### AC KAPLİN

DSX, tek beslemeli bir devredir; bu nedenle, yer tabanlı sinyalleri barı ndı rmak için girişlerinin ac-bağlı olması gerekir. Şekil 35'teki Harici Kapasitör C1 ve Kapasitör C2, giriş sinyalini topraktan VOCM tarafı ndan oluşturulan dc değerine (nominal 2,5 V) seviye-kaydı rı r. C1 ve C2, DSX girişlerinin (+IN ve  $\square$  IN) her birine bakan 175  $\Omega$  ile birlikte, C1 ve C2 için seçilen değerlere bağlı olarak köşe frekanslı yüksek geçiren filtreler gibi davranı r. Örneğin, C1 ve C2, DSX'in diferansiyel merdiveninin her bir tarafı nı n 175  $\Omega$  giriş direnci ile birlikte 0.1  $\mu$ F ise, 9.1 kHz'de -3 dB'lik bir yüksek geçiş köşesi oluşur.

DSX çı kı şı nı n toprak referanslı olması gerekiyorsa, seviye kaydı rma için başka bir ac kuplaj kapasitörü gereklidir. Bu kapasitör ayrı ca DSX'in katkı da bulunduğu herhangi bir dc ofsetini de ortadan kaldı rı r. 500  $\Omega$  nominal yük ve 0,1  $\mu$ F bağlantı kapasitörü ile bu, yaklaşı k 3,2 kHz'de -3 dB köşe frekansı na sahip yüksek geçişli bir filtre ekler.

Bu kuplaj kapasitörlerinin üçü için seçim uygulamaya bağlı dı r. İlgilenilen sinyallerin zayı flamadan geçmesine izin vermelidirler, aynı zamanda sistemdeki düşük frekanslı gürültüyü sı nı rlamak için kullanı labilirler.

### KAZANÇ KONTROL ARAYÜZÜ

Kazanç kontrol arayüzü, Pin VGN1'de yaklaşı k 2 MΩ'luk bir giriş direnci sağlar ve sı rası yla 2,5 V ila 1,25 V'luk VREF giriş voltajları için 20 dB/V ila 40 dB/V arası nda ölçeklendirme faktörleri kazanı r. Kazanç, merkez 40 dB kazanç aralı ğı için, yani 20 dB/V ölçeği için 0,4 V ila 2,4 V'a eşit VGN için ve 40 dB/V ölçeği için 0,25 V ila 1,25 V arası nda doğrusal olarak değişir.

Şekil 37, aşağı daki denklemlerde açı klandı ğı gibi FBK-OUT bağlantı sı kı sa devre yaptı ğı nda ideal kazanç eğrilerini gösterir:

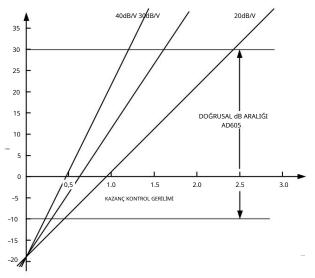
G (20 dB/V) = 
$$20 \times VGN \square 19$$
, VREF = 2.500 V (3)

G (30 dB/V) = 
$$30 \times VGN \square 19$$
, VREF = 1,6666 V (4)

G (40 dB/V) = 
$$40 \times VGN \square 19$$
, VREF = 1.250 V (5)

Denklemler, tüm kazanç eğrilerinin aynı -19 dB noktası nda kesiştiğini göstermektedir; FBK-OUT bağlantı sı açı k bı rakı lı rsa bu kesme 14 dB daha yüksektir (-5 dB). Merkezi lineer aralı ğı n dı şı nda, kazanç ideal kontrol yasası ndan sapmaya başlar ancak yine de 8,4 dB'lik bir aralı k daha sağlar. Belirli bir kazanç ölçeklendirmesi için VREF şu şekilde hesaplanabilir:

$$VREF = \frac{dB/V20V2.500 \times}{\ddot{O}lçek Kazancı}$$
 (6)



Şekil 37. İdeal Kazanç Eğrileri ve VREF Karşı laştı rması

Kullanı labilir kazanç kontrol voltajı aralı kları , 20 dB/V ölçeği için 0,1 V ila 2,9 V ve 40 dB/V ölçeği için 0,1 V ila 1,45 V'dir. 0,1 V'tan düşük

VGN voltajları , 50 mV'nin altı nda kanal kapatı ldı ğı ndan kazanç kontrolü için kullanı lmaz. Bu, gücü korumak ve aynı zamanda sinyali kapatmak için kullanı labilir. Kapatı lan bir kanal için besleme akı mı 1,9 mA'dı r ve cihazı açmak veya kapatmak için tepki süresi 1 µs'den azdı r.

SABİT KAZANÇ AMPLİFİKATÖRÜ VE İNTERPOLATÖR DEVRELER—AKTİF BİR GERİ BİLDİRİM UYGULAMA AMPLİFİKATÖR

Tipik bir X-amp mimarisi, çift kutuplu bir güç kaynağı tarafı ndan desteklenmektedir. AD605 tek bir kaynaktan çalı ştı ğı için, besleme geriliminin değerinin yarı sı na eşit bir ortak besleme gereklidir. Bir diferansiyel giriş sağlamak ve geri besleme döngüsünü uygulamak için aktif bir geri besleme yükselticisi (AFA) kullanı lı r. AD605'teki AFA, iki gm aşamalı bir op amp'tir ; biri geri besleme yolunda, diğeri ise oldukça doğrusal bir diferansiyel girdi olarak kullanı lı r.

Çok bölümlü dağı tı lmı ş bir gm aşaması , her bir merdiven düğümü için bir aşama olmak üzere, merdiven ağı ndaki voltajları algı lar. Herhangi bir zamanda kademelerin sadece birkaçı aktiftir ve kazanç kontrol voltajı na bağlı dı r. AFA, girişlerinden biri (G1) tamamen diferansiyel olduğu için bir diferansiyel giriş yapı sı nı mümkün kı lar; bu girdi, dağı tı lmı ş bir gm aşaması ndan oluşur. İkinci giriş (G2) geri besleme için kullanı lı r. G1'in çı kı şı , yüksek kazançlı bir amplifikatöre (A0) uygulanan zayı flatı cı kademelerinde algı lanan voltajları n bir fonksiyonudur. Negatif geri besleme nedeniyle, yüksek kazançlı amplifikatörün diferansiyel girişi sı fı rdı r; bu da G2 çarpı gm2'ye diferansiyel giriş voltajı nı n (G2'nin iletkenliği) diferansiyel giriş voltajı nı n G1 çarpı gm1'e eşit olduğu anlamı na gelir. (G1'in iletkenliği). Bu nedenle, AFA'nı n genel kazanç fonksiyonu,

$$\frac{V_{\text{DISARI}}}{V_{\text{DISKAT}}} = \frac{G_{\text{m.1}} \times R2R1}{G_{\text{m.2}}}$$
 (7)

burada:

VOUT çı kı ş voltajı dı r.

VATTEN, zayı flatı cı da algı lanan efektif voltajdı r. (R1 + R2)/R2 = 42.

gm1/gm2 = 1.25; toplam kazanç bu nedenle 52.5'tir (34.4 dB).

AFA'nı n aşağı dakileri içeren ek özellikleri vardı r: merdiven ağı na pozitif ve negatif girişi değiştirerek çı kı ş sinyalini tersine çevirmek; -IN girişini ikinci bir sinyal girişi olarak kullanma imkanı ; ve DSX ortak mod voltajı nı n bağı msı z kontrolü. Normal çalı şma koşulları altı nda, Pin VOCM'ye bir dekuplaj kondansatörü bağlamak en iyisidir; bu durumda, DSX'in ortak mod voltajı , besleme voltajı nı n yarı sı dı r; bu maksimum sinyal salı nı mı na izin verir.

Bununla birlikte, ortak mod voltajı , doğrudan VOCM'ye voltaj uygulanarak yukarı veya aşağı kaydı rı labilir. Aynı zamanda başka bir sinyal girişi olarak da kullanı labilir, tek sı nı rlama VOCM tamponunun oldukça düşük dönüş hı zı dı r.

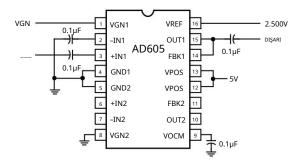
Çı kı ş sinyalinin dc seviyesi kritik değilse, normalde DSX'in çı kı şı nda başka bir kuplaj kapasitörü kullanı lı r; yine, bu, seviye kayması için ve DSX'in katkı da bulunduğu herhangi bir dc ofsetini ortadan kaldı rmak için yapı lı r (AC Kuplaj bölümüne bakı n).

DSX'in kazanç aralı ğı , Pin FBK ve Pin OUT arası na bağlanan bir direnç tarafı ndan programlanabilir. Olası aralı klar, pinler birlikte kı sa devre yapı ldı ğı nda -14 dB ila +34.4 dB veya FBK açı k bı rakı ldı ğı nda 0 dB ila +48.4 dB'dir. Daha yüksek kazanç aralı ğı için, amplifikatörün bant genişliği, kazanç 14 dB arttı ğı ndan, beş ila yaklaşı k 8 MHz'lik bir faktör tarafı ndan azaltı lı r. Bu, aktif geri besleme yükselticisini içeren herhangi bir sabit kazançlı bant genişliği ürün yükselticisi için geçerlidir.

### UYGULAMA BİLGİSİ Şekil 38'deki temel

devre, -14 dB ila +34.4 dB kazanç aralı ğı na sahip AD605'in bir kanalı için bağlantı ları göstermektedir.

Sinyal +IN1'de uygulanı r. Pin 🛘 IN1 ve Pin +IN1'den önceki ac kuplaj kapasitörleri, gerekli alt kesme frekansı na göre seçilmelidir. Bu örnekte, 0.1 μF kapasitörler, DSX giriş pinlerinin her birinin 175 Ω'u ile birlikte, yaklaşı k 9,1 kHz'lik bir -3 dB yüksek geçiş köşesi sağlar. Üst kesim frekansı amplifikatör tarafı ndan belirlenir ve 40 MHz'dir.



Şekil 38. Tek Kanal için Temel Bağlantı lar

Şekil 38'de gösterildiği gibi, çı kı ş optimum performans için ac kuplajlı dı r. 10-bit, 40 MSPS ADC, AD9050'ye bağlanması durumunda, Pin VOCM, AD9050 ile aynı 3,3 V ortak mod voltajı yla önyargı lı olduğu sürece ac kuplaj ortadan kaldı rı labilir.

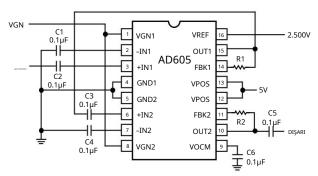
Pin VREF, sı rası yla 40 dB/V ve 20 dB/V kazanç ölçeklendirmesi ile 1,25 V ila 2,5 V arası nda bir voltaj gerektirir. Voltaj VGN kazancı kontrol eder; nominal çalı şma aralı ğı , 20 dB/V kazanç ölçekleme için 0,25 V ila 2,65 V ve 40 dB/V ölçekleme için 0,125 V ila 1,325 V'dir. Bu pin toprağa çekildiğinde kanal kapanı r ve çı kı şı nı devre dı şı bı rakı r.

### ÇİFT AMPLİFİKATÖR BAĞLAMAK İÇİN KAZANÇ ARALIĞI

Şekil 39, toplam 96.8 dB kazanç aralı ğı sağlamak için seri olarak bağlanan AD605'in iki kanalı nı göstermektedir. R1 ve R2 kı sa devre olduğunda, kazanç aralı ğı -28 dB ile +68.8 dB arası ndadı r ve bant genişliği yaklaşı k 30 MHz'dir. Bant genişliğindeki azalma, seri olarak bağlanan iki özdeş düşük geçiş devresinden kaynaklanmaktadı r; iki özdeş tek kutuplu, düşük geçişli filtre olması durumunda, bant genişliği tam olarak 🛘 2 oranı nda azaltı lı r. R1 ve R2 açı k devrelerle değiştirilirse, yani Pin FBK1 ve Pin FBK2 bağlanmadan bı rakı lı rsa, kazanç aralı ğı 28 dB ila 0 dB ila 96,8 dB arası nda değişir.

Daha önce belirtildiği gibi, kazanç 14 dB arttı ğı için her bir kanalı n bant genişliği 5 ila yaklaşı k 8 MHz'lik bir faktörle azaltı lı r. Buna ek olarak, 🛘 2 azalma hala var çünkü iki kanalı n seri bağlantı sı nihai bir sonuçla sonuçlanı r

yaklaşı k 6 MHz'lik daha yüksek kazançlı versiyonun bant genişliği.



Şekil 39. İki Amplifikatörle Kazanç Aralı ğı nı İkiye Katlama

-14 dB ila +82.8 dB kazanç aralı ğı sağlamak için diğer iki kolay kombinasyon mümkündür: R1'i kı sa ve R2'yi açı k yapı n veya R1'i açı k ve R2'yi kı sa yapı n. Bu durumları n her ikisi için bant genişliğine, daha yüksek kazanca ayarlanmı ş ve yaklaşı k 8 MHz olan kanal hakimdir. Gürültü açı sı ndan, ikinci seçenek en iyisidir çünkü birinci amplifikatörün kazancı nı artı rarak, ikinci amplifikatörün gürültüsünün toplam çı kı ş gürültüsü üzerinde daha az etkisi olur. Gürültüyle ilgili bir başka gözlem, kazancı artı rarak çı ktı gürültüsünün orantı lı olarak artması dı r; bu nedenle, sinyal-gürültü oranı nda bir artı ş olmaz. Aslı nda sabit kalı yor.

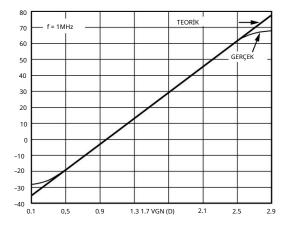
R1 ve R2'nin uygun değerleri seçilerek Şekil 39'daki devre ile [] 28 dB ile +68,8 dB ve 0 dB ile +96,8 dB arası nda herhangi bir kazanç aralı ğı elde edilebileceğine dikkat edilmelidir. Kı sa devre dı şı nda herhangi bir değer kullanı ldı ğı nda ve R1 ve R2 için açı lı r, kazanç aralı ğı nı n son değeri, çip üzerindeki dirençlerle eşleşen harici dirençlere bağlı dı r. Dahili dirençler ±%20'ye kadar değişebildiğinden, belirli bir kazanç için gerçek değerlerin ampirik olarak belirlenmesi gerekir. Bir bölümdeki iki kanalı n oldukça iyi eşleştiğini unutmayı n; bu nedenle, R1, Şekil 39'da R2'yi izler.

C3 gerekli değildir çünkü ortak mod voltajı Pin OUT1, Pin +IN2'deki ile aynı olmalı dı r ve

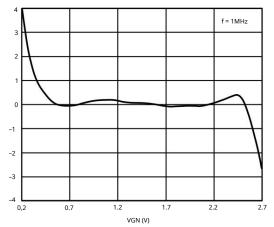
Pin -IN2. Bununla birlikte, ilk DSX'in çı kı şı ndaki sadece 1 mV ofset, ikinci DSX en düşük kazanç aralı ğı nı n (34.4 dB) maksimum kazancı na ayarlandı ğı nda 53 mV'luk bir ofset oluşturduğundan ve maksimum kazanca ayarlandı ğı nda 263 mV'dir. En yüksek kazanç aralı ğı ndan (48.4 dB), kademeli amplifikatörlerin çı kı şı nda maksimum dinamik aralı ğı elde etmek için ac kuplajı n dahil edilmesi önemlidir. Çı kı ş sinyalinin, Pin OUT2 tarafı ndan sağlanan kaynağı n yarı sı ndan başka herhangi bir ortak mod seviyesine referans verilmesi gerekiyorsa, C5 gereklidir.

Şekil 40, Şekil 39'daki devre için 1 MHz'de ve en düşük kazanç aralı ğı nda (-14 dB ila +34.4 dB) kazanç ile VGN'yi gösterir. Kazanç ölçeklendirmesinin 40 dB/V olduğuna, tek bir DSX'in 20 dB/V değerinin iki katı na çı ktı ğı na dikkat edin; bu, kazanç kontrol girişleri VGN1 ve VGN2'nin paralel bağlantı sı nı n sonucudur. Kazanç ayrı ca, önce Kanal 1'in ve ardı ndan Kanal 2'nin kazancı artı rı larak sı rayla arttı rı labilir. Bu durumda, VGN1 ve VGN2, örneğin iki ayrı DAC gibi ayrı voltaj kaynakları ndan sürülür.

Şekil 41, Şekil 39'daki kazanç hatası nı göstermektedir.



Şekil 40. Şekil 39'daki Devre için Kazanç vs. VGN

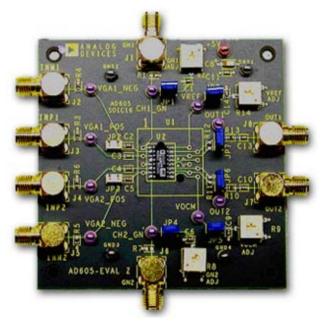


Şekil 41. Şekil 39'daki Devre için Kazanç Hatası vs. VGN

#### DEĞERI ENDİRME KURULU

AD605-EVALZ, devre tasarı mcı sı nı n AD605 değişken kazançlı amplifikatörün birçok çalı şma ve performans özelliğine aşina olması için bir platform sağlar. Fabrikada tasarlanmı ş, tamamen test edilmiş ve hizmete hazı r yüzeye monte bir düzenektir. Şekil 42, AD605-EVALZ'in bir fotoğrafı dı r. Çoklu girişler, test noktaları ve jumperlar, cihazı n herhangi bir işletim opsiyonunu destekleyen devre konfigürasyonları sağlar. Şekil 43, panonun bir şeması dı r.

55 mA ila 60 mA hareketsiz akı m sağlayabilen yalnı zca tek bir 5 V kaynağı ndan güç gerekir.



Şekil 42. AD605-EVALZ Değerlendirme Kurulu

#### GİRİŞ BAĞLANTILARI

AD605 VGA, diferansiyel veya tek uçlu giriş sinyallerini kabul eder ve tek uçlu çı kı şlar sağlar. SMA konektörleri, çı kı ş ve kazanç kontrol sinyallerinin yanı sı ra her iki konfigürasyonun da kullanı lması nı sağlar. G/Ç bağlantı noktaları nı n her biri, kolay tanı mlama için etiketlenmiş bir test döngüsünde de mevcuttur.

Dört giriş SMA konektörünün her birindeki giriş direnci, harici 69.8  $\Omega$  dirençlere paralel olarak zayı flatı cı merdiven ağı nı n 175  $\Omega$ ,  $\pm 40~\Omega$  direncinden oluşan 50  $\Omega$ 'dur. Tek uçlu çalı şma için, kullanı lmayan girişler bağlantı sı z bı rakı labilir veya isteğe bağlı jumperlar takı labilir. VGA girişi kullanı labilir; evirmeyen işlem için INPx kullanı lı r ve sinyal ters çevirme için INMx kullanı lı r.

### KAZANÇ, ORTAK MODUN AYARLANMASI VE REFERANS SEVİYELERİ

Her kanalı n kazancı , trimmerler, GN1ADJ ve GN2ADJ ile ayarlanı r. Düzeltici VREF ADJ, kazanç ölçeklemesini dB/V (veya kazanç eğimi) olarak ayarlar ve VOCM ADJ, her iki kanal için çı kı ş ortak mod voltajı nı ayarlar. Dinamik kazanç kontrolü için JP1 ve JP4 kaldı rı labilir ve sinyal SMA konektörleri GN1 ve GN2'ye uygulanabilir.

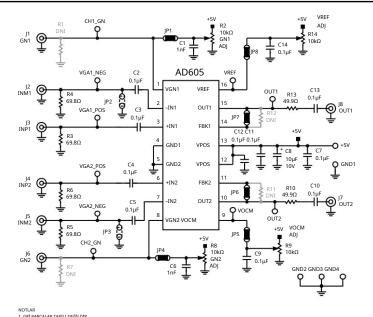
#### ÇIKIŞ BAĞLANTILARI

SMA konnektörleri, OUT1 ve OUT2, çı kı ş konnektörleridir.
Sonlandı rma ve dc engelleme amaçları için seri dirençler ve kapasitörler dahildir. AD605'in çı kı şı , beslemenin yarı sı kadar ortak bir mod değerine sahiptir (VCM pinine uygulanan bir voltajla değiştirilmedikçe).

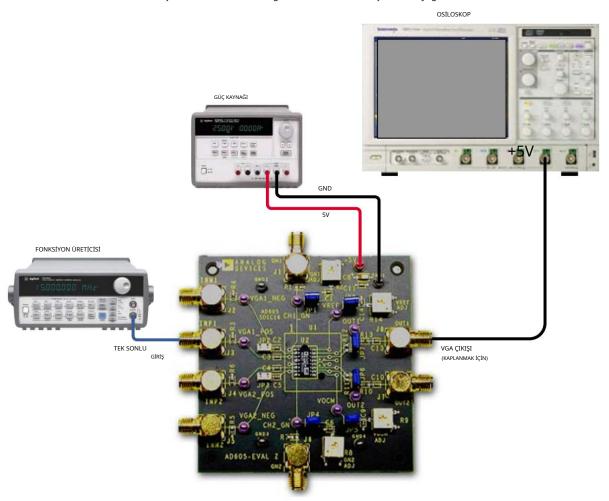
Tablo 4, atlama tellerini ve işlevlerini listeler ve Şekil 44, tipik bir test konfigürasyonunda değerlendirme panosunu gösterir.

Tablo 4. Atlama Telleri Tablosu

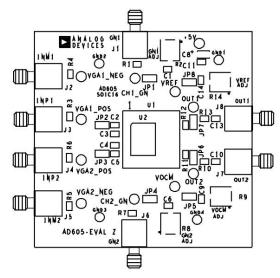
10010 1171010	The Tellett Tublesa	
Atlama Kabl	Varsayı lan yapı landı rma	
JP1	düzelticiyi VGN1 pinine bağlar. Bu jumper, VGN1'de bir ac sinyali için çı karı labilir.	Kurulmuş
JP2	IN1 pinini C2 üzerinden topraklar.	Kullanı cı tarafı ndan sağlanan
JP3	IN2 pinini C5 üzerinden topraklar.	Kullanı cı tarafı ndan sağlanan
JP4	Düzeltici GN2ADJ'yi Pin VGN2'ye bağlar. Bu jumper, VGN2'de bir ac sinyali için çı karı labilir.	Kurulmuş
JP5	Düzeltici VOCMADJ'yi VOCM pinine bağlar. Bu atlama kablosu, yarı m besleme varsayı lan VOCM'si için çı karı labilir. Kurulu Kanal 2'r	in
JP6	kazancı nı 14 dB yukarı veya aşağı kaydı rı r.	Kurulu
JP7	Kanal 1'in kazancı nı 14 dB yukarı veya aşağı kaydı rı r.	Yüklü
JP8	Kazanç eğimini değiştirmek için düzeltici VREFADJ'yi VREF pimine bağlar.	Kurulmuş



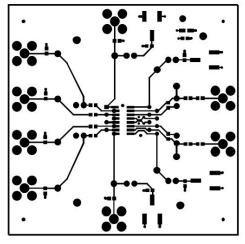
Şekil 43. AD605-EVALZ Değerlendirme Kurulunun Şematik Diyagramı



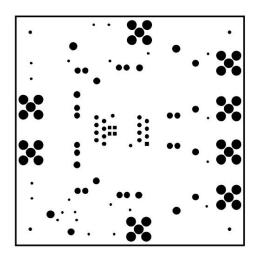
Şekil 44. AD605-EVALZ'in Tipik Test Konfigürasyonu



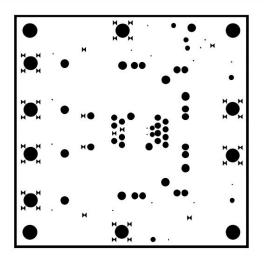
Şekil 45. AD605-EVALZ Montajı



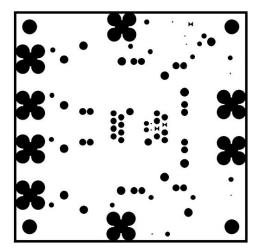
Şekil 46. AD605-EVALZ Primer Taraf Bakı r



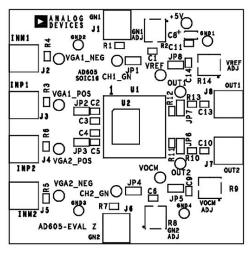
Şekil 47. AD605-EVALZ Sekonder Taraf Bakı r



Şekil 48. AD605-EVALZ Dahili Yer Düzlemi

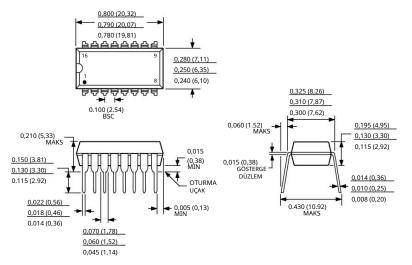


Şekil 49. AD605-EVALZ Dahili Güç Düzlemi



Şekil 50. AD605-EVALZ Birincil Yan Serigrafi

### ANAHAT BOYUTLARI



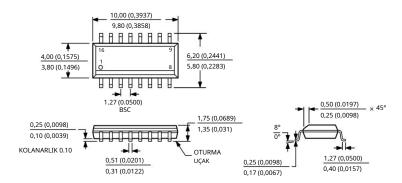
JEDEC STANDARTLARINA UYUMLU MS-001-AB

KONTROL BOYUTLARI İNÇ; MİLİMETRE BOYUTLAR (parantez içinde) YALNIZCA REFERANS İÇİN YUVARLAK İNÇ EŞDEĞERLERİDİR VE TASARIMDA KULLANIMA UYGUN DEĞİLDİR.

KÖŞE UÇLARI TAM VEYA YARIM KILAVUZLAR OLARAK YAPILANDIRILABİLİR

Şekil 51. 16 Kurşunlu Plastik Çift Sı ralı Paket [PDIP] (N-16)

İnç ve (milimetre) olarak gösterilen boyutlar



JEDEC STANDARTLARINA UYUMLU MS-012-AC

KONTROL BOYUTLARI MİLİMETRE OLARAK ; İNÇ BOYUTLAR (parantez içinde) YALNIZCA REFERANS İÇİN YUVARLAK MİLİMETRE EŞDEĞERLERİDİR VE TASARIMDA KULLANIMA UYGUN DEĞİLDİR.

Şekil 52. 16 Müşteri Adayı Standart Küçük Anahat Paketi [SOIC\_N] Dar Gövde (R-16)

Milimetre ve (inç) olarak gösterilen boyutlar

### SİPARİŞ KILAVUZU

modeli	Sı caklı k Aralı ğı -40°C	paket açı klaması	Paket Seçeneği
AD605AN	ila +85°C	16-Lead PDIP	N-16
AD605ANZ1	-40°C ila +85°C	16-Lead PDIP	N-16
AD605AR	-40°C ila +85°C	16-Lead SOIC_N	R-16
AD605AR-MAKARA	-40°C ila +85°C	16 Kurşunlu SOIC_N, 13" Bant ve Makara	R-16
AD605AR-MAKARA7	-40°C ila +85°C	16 Kurşunlu SOIC_N, 7" Bant ve Makara	R-16
AD605ARZ1	-40°C ila +85°C	16-Lead SOIC_N	R-16
AD605ARZ-RL1	-40°C ila +85°C	16 Kurşunlu SOIC_N, 13" Bant ve Makara	R-16
AD605ARZ-R71	□ 40°C ila +85°C	16 Kurşunlu SOIC_N, 7" Bant ve Makara	R-16
AD605BN	-40°C ila +85°C	16-Lead PDIP	N-16
AD605BR	-40°C ila +85°C	16-Lead SOIC_N	R-16
AD605BR-MAKARA	-40°C ila +85°C	16 Kurşunlu SOIC_N, 13" Bant ve Makara	R-16
AD605BR-MAKARA7	-40°C ila +85°C	16 Kurşunlu SOIC_N, 7" Bant ve Makara	R-16
AD605BRZ1	-40°C ila +85°C	16-Lead SOIC_N	R-16
AD605BRZ-RL1	-40°C ila +85°C	16 Kurşunlu SOIC_N, 13" Bant ve Makara	R-16
AD605BRZ-R71	-40°C ila +85°C	16 Kurşunlu SOIC_N, 7" Bant ve Makara	R-16
AD605-EVALZ1		Değerlendirme Kurulu	
AD605ACHIPS		ÖLMEK	

<sup>1</sup> Z = RoHS Uyumlu Parça.

Machine	Translated by Google			

NOTLAR

8		9

**NOTLAR** 

Machine Translated by Google