

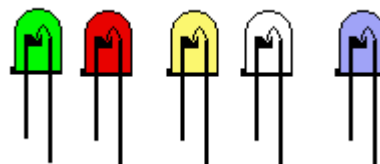
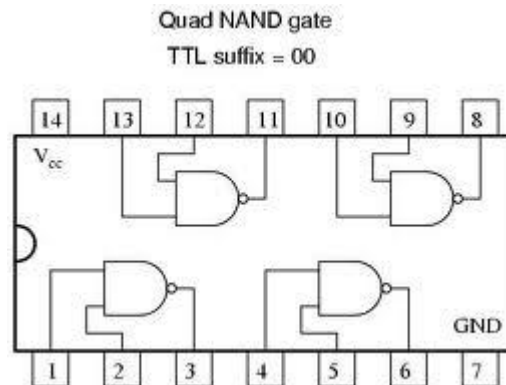
INSTITUTO POLITÉCNICO NACIONAL
ESCUELA SUPERIOR DE CÓMPUTO

**DEPARTAMENTO DE INGENIERIA EN SISTEMAS
COMPUTACIONALES**



PRACTICA No. 1

**COMPUERTAS
LÓGICAS**



COMPUERTAS LÓGICAS

OBJETIVO

Al terminar la sesión, los integrantes del equipo contarán con la habilidad de manipular las compuertas lógicas. El objetivo es comprobar las tablas de verdad de las compuertas básicas con circuitos integrados.

INTRODUCCIÓN TEÓRICA

Proporcionada por los integrantes del equipo.

MATERIAL Y EQUIPO EMPLEADO

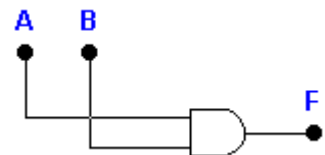
- 1 C. I. 74LS00
- 1 C. I. 74LS02
- 1 C. I. 74LS04
- 1 C. I. 74LS08
- 1 C. I. 74LS32
- 1 C. I. 74LS86
- 1 Tablilla de Prueba
- 10 LEDS de colores
- Dip switch
- Fuente de Alimentación
- Manual de especificaciones “FAST and LS TTL” de MOTOROLA

DESARROLLO EXPERIMENTAL

1. Determine las tablas de verdad de las siguientes compuertas y llene dichas tablas con los valores correspondientes.

Compuerta AND, C. I. 74LS08

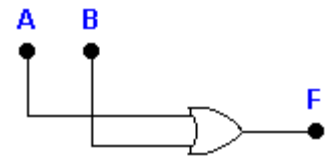
#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	



COMPUERTAS LÓGICAS

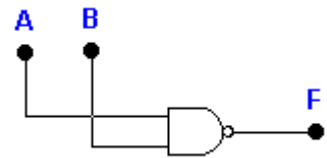
Compuerta OR C. I. 74LS32

#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	



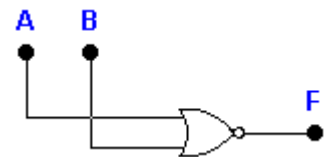
Compuerta NAND C. I. 74LS00

#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	



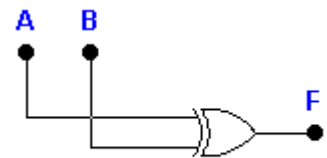
Compuerta NOR C. I. 74LS02

#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	



Compuerta XOR C. I. 74LS86

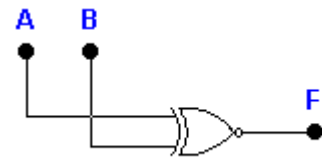
#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	



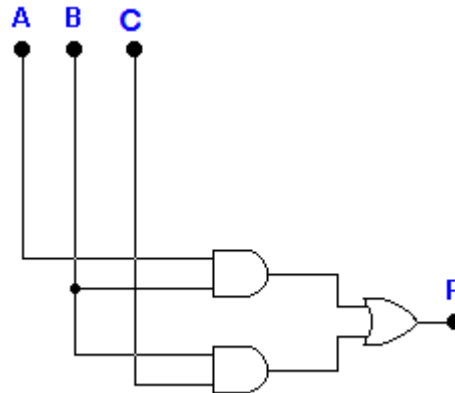
COMPUERTAS LÓGICAS

Compuerta XNOR C. I. 74LS86 + 74LS04

#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	

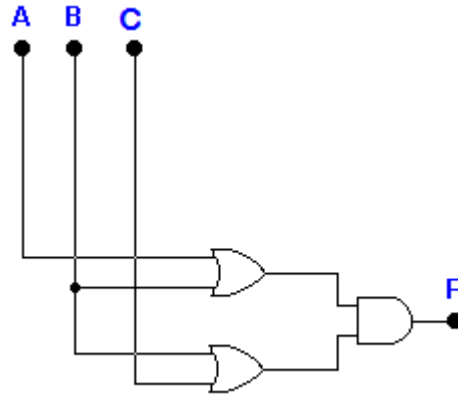


- Arme el circuito y verifique sus valores de salida para los diferentes valores de entrada.

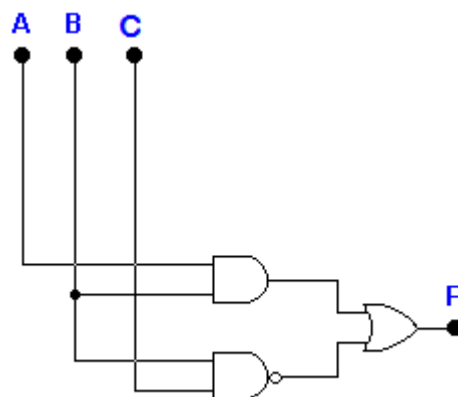


#	A	B	C	AB	BC	F
0	0	0	0			
1	0	0	1			
2	0	1	0			
3	0	1	1			
4	1	0	0			
5	1	0	1			
6	1	1	0			
7	1	1	1			

COMPUERTAS LÓGICAS

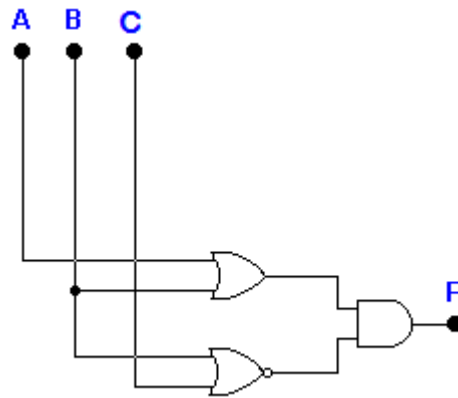


#	A	B	C	A+B	B+C	F
0	0	0	0			
1	0	0	1			
2	0	1	0			
3	0	1	1			
4	1	0	0			
5	1	0	1			
6	1	1	0			
7	1	1	1			



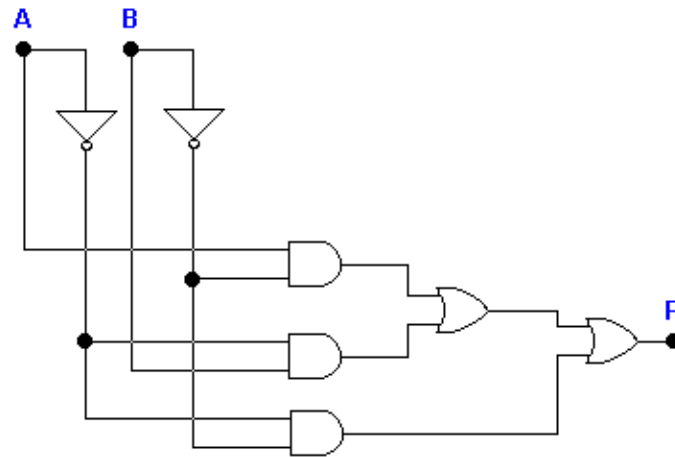
COMPUERTAS LÓGICAS

#	A	B	C	AB	$\bar{B}\bar{C}$	F
0	0	0	0			
1	0	0	1			
2	0	1	0			
3	0	1	1			
4	1	0	0			
5	1	0	1			
6	1	1	0			
7	1	1	1			

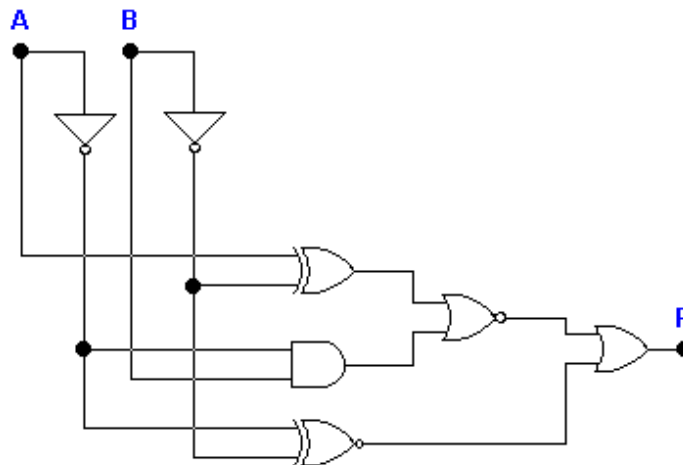


#	A	B	C	A+B	$\bar{B}+\bar{C}$	F
0	0	0	0			
1	0	0	1			
2	0	1	0			
3	0	1	1			
4	1	0	0			
5	1	0	1			
6	1	1	0			
7	1	1	1			

COMPUERTAS LÓGICAS



#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	



#	A	B	F
0	0	0	
1	0	1	
2	1	0	
3	1	1	

COMPUERTAS LÓGICAS

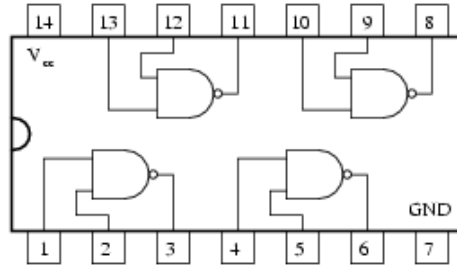
OBSERVACIONES Y CONCLUSIONES:

Individuales.

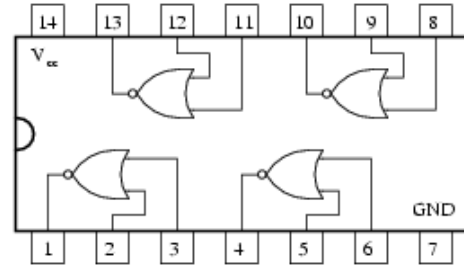
COMPUERTAS LÓGICAS

Especificaciones de las compuertas lógicas

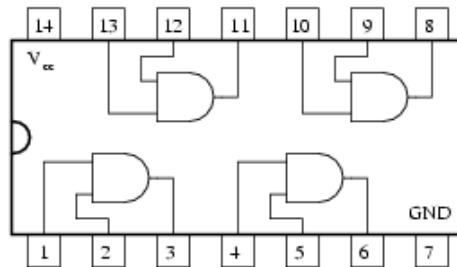
5400/7400
Quad NAND gate



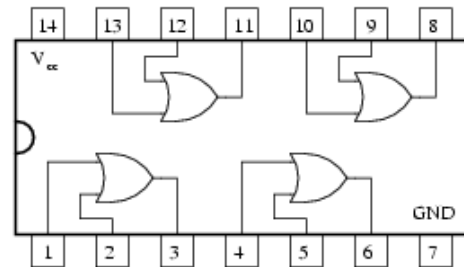
5402/7402
Quad NOR gate



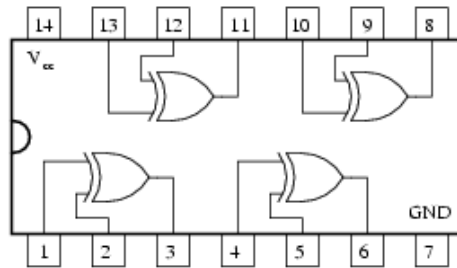
5408/7408
Quad AND gate



5432/7432
Quad OR gate



5486/7486
Quad XOR gate



5404/7404
Hex inverter

