

การทดลองที่ 3 การลดรูปสมการบูลีน (Boolean Simplification) และ การใช้ทฤษฎีบทของเดอมอร์แกน (De Morgan's theorem)

วัตถุประสงค์

1. เพื่อให้นักศึกษาสามารถลดรูปสมการบูลีนโดยใช้ Boolean Algebra และ K-Map ได้
2. เพื่อให้นักศึกษาสามารถใช้ทฤษฎีบทของเดอมอร์แกนในการเปลี่ยนรูปสมการ ได้
3. เพื่อให้นักศึกษาสามารถแก้ไขวงจรเบื้องต้นได้

การทดลอง

1. ให้นักศึกษาแสดงการลดรูปด้วยวิธีพีชคณิตบูลีน (Boolean Algebra) โดยแสดงวิธีการลดรูปบรรทัดละ 1

ขั้นตอน

1.1 $(A + (AB)) + (C(A + B))$

.....

.....

.....

.....

.....

.....

.....

1.2 $(A + (((AB) + C) + (BC)))$

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

1.3 $((A + B) (B + C)) (C + A)$

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2. ให้นักศึกษาแสดงการลดรูปด้วยวิธีพีชคณิตบูลีน (Boolean Algebra) และ ใช้ทฤษฎีบทของเดอมอร์แกน โดยแสดงวิธีการลดรูปบรรทัดละ 1 ขั้นตอน (เงื่อนไขในการตรวจ แลปนี้จะมีการหักคะแนน ถ้าส่งแล้วคำตอบผิด โดยการหักคะแนน ผิดครั้งละ 10%)

2.1 $\overline{(A + B + C)} (\overline{A}\overline{B}\overline{C})$

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

$$2.2 \overline{(ABC)} + (\overline{A} + B + C)$$

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

2.3 เชิญอาจารย์หรือผู้คุมการทดลองตรวจ

2.4 วาด Logic Diagram ของวงจรของ ข้อ 2.2 ภายหลังการลดรูป พร้อมระบุขา IC และเบอร์ IC ที่ใช้ทุกตัวทุก
เกต

2.5 ให้ต่อวงจรจาก Logic Diagram ในข้อ 2.4 พร้อมอธิบายแนวทางการทดสอบวงจรว่าทำงานได้ถูกต้อง

2.6 เชิญอาจารย์หรือผู้คุมการทดลองตรวจ

3. ให้นักศึกษาแสดงการลดรูปด้วยวิธีพีชคณิตบูลีน (Boolean Algebra) และ ใช้ทฤษฎีบทของเดอมอร์แกน โดยแสดงวิธีการลดรูปบรรทัดละ 1 ขั้นตอน โดยคำตอบออกมาให้อยู่ในรูป **NAND Gate** เพียงอย่างเดียว (เงื่อนไขในการตรวจ แลปนี้จะมีการหักคะแนน ถ้าส่งแล้วคำตอบผิด โดยการหักคะแนน ผิดครั้งละ 10%)

3.1 $\overline{\overline{ABC}} \overline{\overline{AB}}$

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

.....

3.2 เชิญอาจารย์หรือผู้คุมการทดลองตรวจ

3.3 วาด Logic Diagram ของวงจรของ ข้อ 3.1 ภายหลังการลดรูปพร้อมระบุขา IC และเบอร์ IC ที่ใช้ทุกตัวทุก

เกต

3.4 ให้ต่อวงจรจาก Logic Diagram ในข้อ 3.3 พร้อมอธิบายแนวทางการทดสอบวงจรว่าทำงานได้ถูกต้อง

3.5 เสิญอาจารย์หรือผู้คุมการทดลองตรวจ

ใบตรวจการทดลองที่ 3

วัน/เดือน/ปี _____ ☐ กลุ่มเช้า ☐ กลุ่มบ่าย ☐ กลุ่มเย็น กลุ่มที่ _____

รหัสนักศึกษา _____ ชื่อ-นามสกุล _____

เซ็นรับรองเอกสารก่อนเริ่มทำการทดลอง ลายเซ็นผู้ควบคุมการทดลอง _____

วัน/เดือน/ปี _____ เวลา _____

การตรวจการทดลอง

การทดลองข้อ 2 ตรวจเอกสาร ลายเซ็นผู้ควบคุมการทดลอง _____

การทดลองข้อ 3 ตรวจเอกสาร ลายเซ็นผู้ควบคุมการทดลอง _____

การทดลองข้อ 2 ตรวจวงจร ลายเซ็นผู้ควบคุมการทดลอง _____

การทดลองข้อ 3 ตรวจวงจร ลายเซ็นผู้ควบคุมการทดลอง _____

☐ หักคะแนนเพิ่ม 10% ☐ หักคะแนนเพิ่ม 20% ☐ หักคะแนนเพิ่ม 30% ☐ หักคะแนนเพิ่ม 40% ☐ หักคะแนนเพิ่ม 50%

หมายเหตุ

1. ไม่รับใบตรวจการทดลองที่มีร่องรอยการแก้ไข ขูด ลบ ชีด ขำ เปลี่ยนแปลงทุกชนิด
2. หากตรวจเอกสารหรือวงจรแล้วผิดพลาด หักเพิ่มครั้งละ 10%
3. การทดลองนี้จำกัดการหักคะแนนไม่เกิน 50%
4. ให้พิมพ์ใบตรวจการทดลองในรูปแบบ Gray scale
5. ให้อาจารย์หรือผู้คุมการทดลองเซ็นใบตรวจการทดลองภายในครึ่งชั่วโมงแรกของการทำแลป