

Documentação Técnica: Program Counter (PC) para CPU RISC-V 32-bits (Logisim)

A documentação a seguir descreve a arquitetura e o funcionamento do Program Counter (PC), um componente essencial da unidade de controle de uma CPU RISC-V de 32 bits, implementado em um ambiente de simulação digital como o Logisim.

O PC é um registrador que armazena o endereço de memória da próxima instrução a ser executada. O design apresentado tem como foco a garantia de que o PC se incremente corretamente para buscar as instruções subsequentes, que estão alinhadas em limites de 4 bytes.

1. Definição de Portas de Entrada e Saída (E/S)

O módulo Program Counter (PC) é definido por portas de 32 bits (largura do CPU) e um sinal de clock.

Portas de Entrada:

- **PC_in (32 bits):** Endereço de entrada, representando o próximo endereço a ser carregado no PC.
- **Clock (1 bit):** Sinal de relógio que define o tick para a atualização do valor do PC.

Portas de Saída:

- **PC_out (32 bits):** Fornece o endereço da instrução atual (Conteúdo do registrador).
- **PC_plus_4 (32 bits):** Indica o endereço da próxima instrução na sequência normal.

2. Lógica de Endereçamento e Contagem

- O RISC-V lida com endereços de memória em termos de bytes.
- Em uma CPU de 32 bits, as instruções de máquina ocupam 4 bytes e estão sempre localizadas em limites de 4 bytes.
- Para buscar a próxima instrução sequencialmente, o Program Counter deve ser incrementado em 4 a cada ciclo, em vez de 1.
- Essa incrementação em 4 garante que o PC aponte corretamente para o início da próxima instrução.

3. Implementação do Circuito

O circuito do Program Counter é construído com três componentes principais: um Registrador, um Somador (Adder) e uma Constante.

3.1. O Registrador

É o elemento central de memória, responsável por armazenar o valor atual do endereço do PC.

- **Largura:** 32 bits.
- **Entrada de Dados (D):** Recebe o valor de PC_in.
- **Clock (Clk):** Conectado diretamente à entrada Clock do módulo.
- **Habilitação de Escrita (Write Enable):** Mantida em nível lógico alto (High). Isso garante que o registrador esteja sempre habilitado a aceitar e armazenar o próximo endereço (que pode ser PC_plus_4 ou um endereço de jump) no tick do relógio.
- **Saída (Q):** Fornece o endereço atual do PC, que é conectado à saída PC_out e a uma das entradas do Somador.

3.2. O Somador (Adder)

O somador de 32 bits é usado para calcular o endereço da próxima instrução sequencial.

- **Largura:** 32 bits.
- **Entrada A:** Conectada à saída Q do Registrador (o valor atual do PC).
- **Entrada B:** Conectada a uma Constante de 32 bits com o valor 4.
- **Saída:** A saída do Somador é o resultado da operação PC_out + 4, que é conectada à saída PC_plus_4.

O valor PC_plus_4 é o endereço que será realimentado ao pino de entrada PC_in na maioria dos ciclos, garantindo a execução sequencial do código.

4. Relato das Decisões de Projeto e Justificativas Técnicas

As decisões de projeto adotadas na implementação do Program Counter (PC) foram orientadas pela necessidade de aderir às especificações do conjunto de instruções RISC-V de 32 bits (RV32I).

4.1. Largura de Dados e Endereçamento (32 Bits)

- **Decisão de Projeto:** O PC e todos os componentes de suporte (Registrador e Somador) foram definidos com 32 bits de largura.
- **Justificativa Técnica:** O projeto é dimensionado para uma CPU RISC-V de 32 bits. Esta largura é fundamental para garantir que o PC consiga endereçar toda a memória de 4 GB (2^{32}) e manipular palavras de instrução e dados que também são de 32 bits.

4.2. Lógica de Incremento

- **Decisão de Projeto:** A lógica de contagem do PC utiliza uma constante de incremento de +4 bytes em vez de +1.
- **Justificativa Técnica:** As instruções no conjunto RISC-V de 32 bits (RV32I) possuem um tamanho fixo de 4 bytes. Além disso, as instruções devem ser armazenadas em endereços alinhados em limites de 4 bytes. A incrementação em +4 garante que, na execução sequencial, o PC sempre aponte para o endereço inicial da próxima instrução válida, seguindo a convenção de endereçamento por byte.

4.3. Componentes Centrais e Sincronização

A. Registrador como Elemento de Armazenamento

- **Decisão de Projeto:** Utilização de um Registrador (32 bits) como o elemento principal do PC.
- **Justificativa Técnica:** O PC é, por essência, um registro de estado que deve reter um endereço estável (o endereço da instrução atual) e apenas se atualizar (mudar de estado) em sincronia com o sinal de Clock.

B. Habilitação de Escrita (Write Enable) Ativa

- **Decisão de Projeto:** O pino de Habilitação de Escrita (Write Enable) do Registrador foi mantido em nível lógico alto (High).
- **Justificativa Técnica:** Esta é uma simplificação de projeto que permite que o Registrador esteja sempre pronto para aceitar a entrada (PC_in). A sincronização da escrita e, portanto, a atualização do PC, é controlada de forma estrita e exclusiva pelo Clock.

C. Separação da Lógica de Incremento

- **Decisão de Projeto:** A função de incremento é realizada por um Somador dedicado e uma Constante, e não internamente ao registrador.

- **Justificativa Técnica:** O uso do Somador permite que o cálculo do endereço da próxima instrução seja realizado de forma combinacional (e rápida) em paralelo com o ciclo atual. Isso otimiza o timing, disponibilizando o valor como uma saída antecipada e como o valor de feedback para o próximo ciclo.