2023 Digital IC Design Homework 2

|  |  |  |
| --- | --- | --- |
| NAME | 李亦軒 | |
| Student ID | E14091067 | |
| **Functional Simulation Result** | | |
| **Score** | | **100** |
|  | | |
| **Description of your design** | | |
| 利用FIFO的概念設計演算法，我設計了一個五個state的狀態機來實現它。   1. IDLE:用來初始化及讀取第一個值 2. READ:讀取測資中列車順序 3. PROC:判斷是否可以繼續執行 4. CHECK:重複迭代以了解最上層的列車 5. OUT:輸出結果 | | |