

4. MEMORIA CALCULATORULUI

4.1. Structura ierarhică a memoriei calculatorului

Memoria (un dispozitiv fizic sau un mediu de stocare) este o parte obligatorie a unui calculator, are o structură ierarhică și este utilizată pentru înscierea, păstrarea și prezentarea informației.

Majoritatea calculatoarelor moderne folosesc următoarea ierarhie a memoriei:

1. memoria internă este situată în interiorul calculatorului și este destinată pentru stocarea programelor și datelelor acestora în timpul funcționării calculatorului;
2. memoria externă este organizată de diferite dispozitive periferice (unități de disc magnetice, unități de disc optice, sticul etc) și este destinată pentru stocarea programelor și datelelor acestora pe termen lung.

Structura ierarhică a memoriei calculatorului (vezi fig. 4.1) este determinată de trei parametri: volumul (capacitatea) memoriei; timpul de acces; prețul/bit.

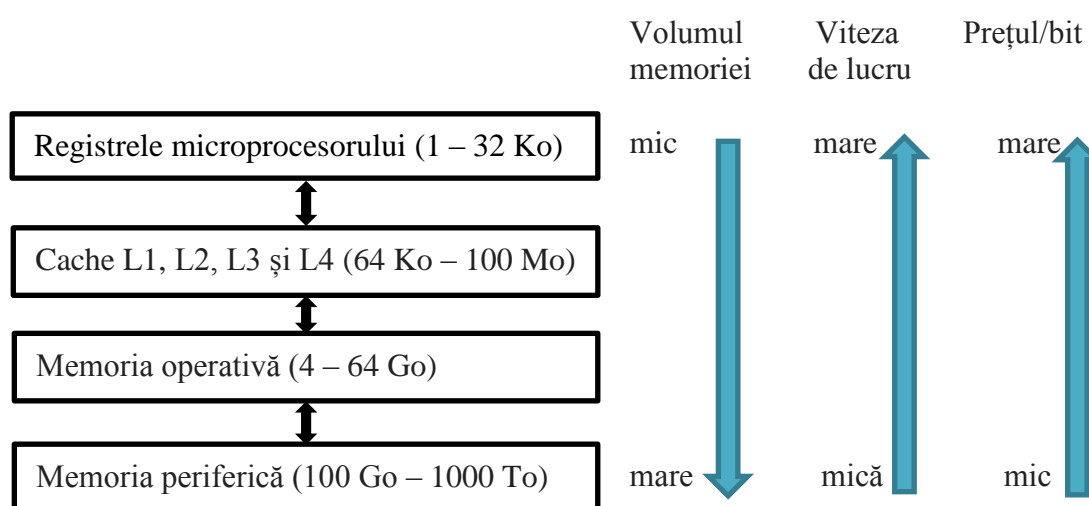


Fig. 4.1. Structura ierarhică a memoriei calculatorului.

4.1.1. Memoria internă a calculatorului

Memoria internă a calculatorului este distribuită în diferite dispozitive și include următoarele părți:

- a. memoria microprocesorului (fig. 4.2);
- b. memoria internă centrală (memoria permanentă și memoria operativă);
- c. memoria dispozitivelor intrare/ieșire.

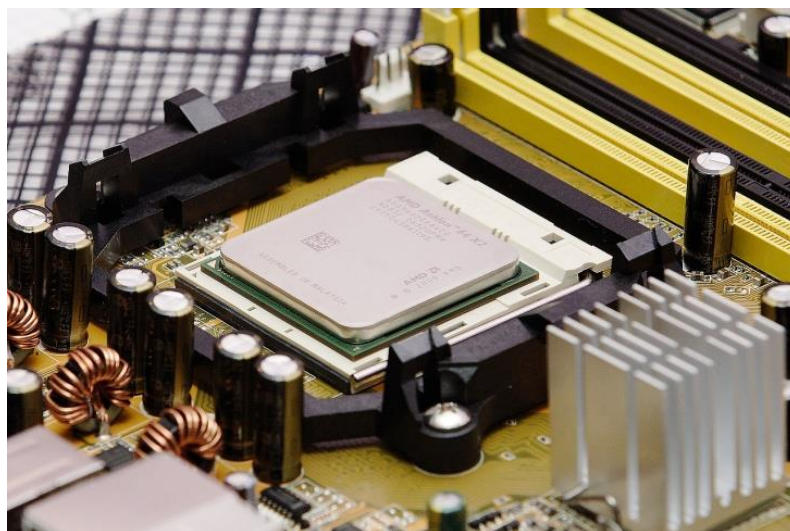


Fig. 4.2. Imaginea microprocesorului.

Memoria microprocesorului include registre de comandă, registre de date, acumulatorul, memoriile Cache de diferite niveluri - L1, L2, L3 și L4.

Registrele microprocesorului sunt cele mai rapide (au un timp de acces aproximativ egal cu perioada semnalului de tactare sau a unui ciclu de ceas), dar un volum mic (câteva sute sau, rareori, mii de octeți).

Cache este o unitate de memorie, concepută pentru a accelera accesul la datele care sunt plasate în unități de memorie cu o viteză de lucru mai mică, drept exemplu în memoria operativă. Unitățile de memorie Cache sunt utilizate de microprocesoare, hard disk-uri, browsere, servere web, serviciile DNS și WINS.

Memoria Cache a microprocesorului este împărțită în mai multe niveluri. Numărul maxim de cache-uri este de patru. În prezent, numărul de nivelurilor dintr-un procesor de uz general poate ajunge la trei. Cache-urile de nivel $n + 1$ sunt, în general, mai mari după volum și mai lente în ceea ce privește accesul și viteza de transfer de date decât cache-urile de nivel n .

Cache L1 (Cache de nivel 1) este o unitate de memorie încorporată direct în microprocesor și are un volum de câțiva zeci de kiloocteți. Cache L1 funcționează la frecvența microprocesorului și, în general, poate fi accesată la fiecare impuls de tactare (ciclu de ceas). În procesoarele moderne, Cache L1 este de obicei împărțită în două cache - cache-ul de instrucțiuni și cache-ul de date. Majoritatea procesoarelor fără Cache L1 nu pot funcționa.

Cache L2 este, de obicei, ca și Cache L1, încorporată direct în microprocesor. În primele versiuni de procesoare, Cache L2 a fost implementată ca un set separat de microcircuite de memorie pe placa de bază. Volumul Cache L2 este de la 128 Ko la 1-12 Mo și de 2 până la 10 ori mai lentă decât Cache L1. În microprocesoarele moderne cu multe nuclee, memoria Cache L2 este divizată uniform la numărul de nuclee.

Cache L3 este implementată pe un microcircuit separat, de 5-10 ori mai lentă decât Cache L2, dar încă semnificativ mai rapidă decât memoria operativă și poate avea un volum de peste 24 Mo. În sistemele cu multe nuclee, este utilizată în mod obișnuit și este proiectată pentru a sincroniza datele diferitor Cache L2.

Cache L4 este implementată pe un microcircuit separat, de 2-5 ori mai lentă decât Cache L3, dar mai rapidă decât memoria operativă și poate avea un volum de peste sute de Mo. Utilizarea Cache L4 este justificată doar pentru serverele și mainframe-urile multiprocesor de înaltă performanță.

Memoria internă centrală include:

- a) un microcircuit de memorie permanentă;
- b) blocuri din microcircuite de memorie operativă care ocupă aproximativ 99,9% din memoria totală a calculatorului.

Memoria permanentă (ROM – Read Only Memory), care, în special, stochează informațiile necesare pentru pornirea inițială a calculatorului. După cum sugerează și numele, informațiile din memoria permanentă se păstrează și după deconectarea calculatorului.

În prezent există microcircuite de memorie permanentă de tipul MROM, PROM, EPROM, EEPROM și Flash.

Memoria MROM (Mask Read Only Memory) este organizată de o clasă de microcircuite al căror conținut informațional este programat (construit din circuite electrice) de producătorul circuitului integrat. Terminologia „mască” a provine din procesul de fabricare a circuitului integrat, unde regiunile cipului sunt mascate în timpul procesului de fotolitografie. Principalul avantaj al microcircuitelor de tip MROM este costul acestora și sunt semnificativ mai ieftine decât orice alt tip de microcircuite de memorie construite din tranzistori. Memorii de tip MROM se folosesc în multe microprocesoare și unele microcontrolere.

Memoria PROM (Programmable Read Only Memory) este organizată de o clasă de microcircuite de memorie construite din semiconductoare (vezi fig. 4.3). Mediul de memorare reprezintă o matrice bidimensională de conductori (rânduri și coloane), la intersecția cărora se află o diodă (sau joncțiunea p-n a unui tranzistor) și un jumper special realizat din metal (de exemplu, nicrom sau aliaj de titan-tungsten) sau siliciu amorf. Programarea constă în trecerea unui curent prin jumperul corespunzător, care îl topește sau îl evaporă. Reconstrucția podurilor topite nu este posibilă.

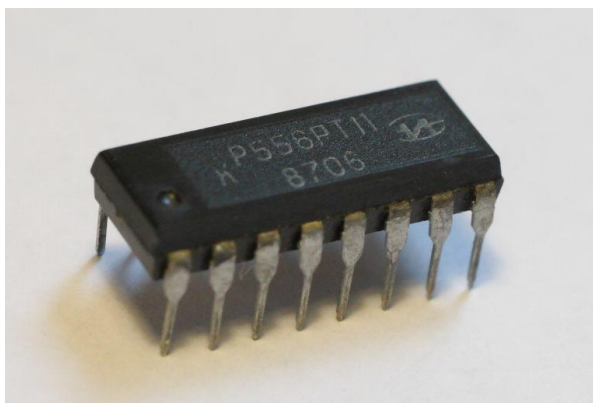


Fig. 4.3. Imaginea microcircuitului de tip PROM.

În ciuda fiabilității aparente a acestei soluții, această tehnologie s-a dovedit a fi destul de capricioasă. În timpul programării, punțile metalice au format picături și vapori de metal, care s-au așezat înapoi pe cristal în cele mai neașteptate locuri, cu consecințe neplăcute corespunzătoare. Podurile din polisilicon sunt capabile de auto-vindecare datorită migrației atomilor. Din acest motiv, microcircuitele după programare trebuiau menținute la temperaturi ridicate pentru o lungă perioadă de timp pentru a identifica potențialele defecte de acest tip.

În cele din urmă, microcircuitele de tip PROM au fost înlocuite în majoritatea dispozitivelor numerice prin microcircuite EPROM, EEPROM și Flash.

Memoria EPROM (Erasable Programmable Read Only Memory) este organizată de o clasă de microcircuite de memorie construite din tranzistori. Pentru înscrierea informației este utilizat un dispozitiv electronic numit programator. Spre deosebire de microcircuitele PROM, după programare informația din microcircuitele EPROM poate fi ștearsă (cu lumină ultravioletă puternică) și înscrisă altă informație cu ajutorul programatorului. Microcircuitele EPROM sunt ușor de recunoscut prin fereastra transparentă din sticlă de cuarț din partea superioară a carcasei, prin care este vizibil cipul de siliciu și prin care lumina ultravioletă este iradiată în timpul ștergerii informației (vezi fig. 4.4).

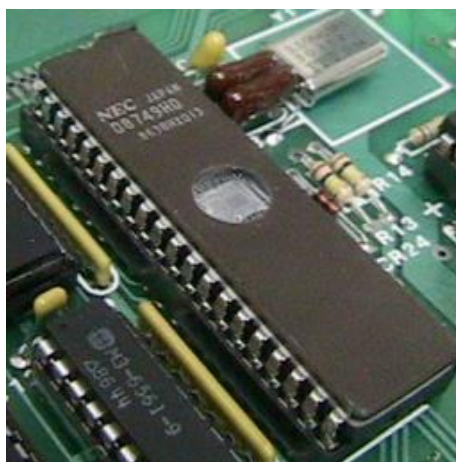


Fig. 4.4. Microcontrolerul 8749 cu memorie EPROM.

Memoria EEPROM sau E²PROM (Electrically Erasable Programmable Read Only Memory) este organizată de o clasă de microcircuite de memorie construite din tranzistori. Informația în așa microcircuite poate fi ștearsă (cu semnale electrice) și înscrisă de sute de mii de ori atunci când sunt conectate la magistrala de sistem standardă microprocesor. Pentru EEPROM, fiecare celulă de memorie este ștearsă automat atunci când sunt scrise informații noi, adică se pot schimba datele din orice celulă fără a afecta restul.

Memoria Flash este organizată de o clasă de microcircuite de memorie construite pe baza tehnologiei EEPROM. Datorită costului redus, a rezistenței mecanice, a posibilității stocării unui volum mare de informație, al timpului de acces relativ mic și a consumului redus de energie, memoria flash este utilizată pe scară largă în dispozitivele digitale portabile ca dispozitive de stocare (vezi fig. 4.5.). Un dezavantaj grav al acestei tehnologii este durata de viață limitată de microcircuitelor (5 -10 ani), precum și sensibilitatea la descărcări electrostatice.



Fig. 4.5. Dispozitive cu memorie Flash.

Memoria operativă (RAM – Random Access Memory) este organizată, în majoritatea calculatoarelor, de microcircuite de memorie de tipul SRAM (Static Random Access Memory) și DRAM (Dynamic Random Access Memory):

- a) microcircuitele SRAM sunt construite din bistabili;
- b) microcircuitele DRAM sunt construite din condensatori.

Microcircuitele SRAM sunt mai scumpe, în ceea ce privește stocarea 1 bit de informație, au un consum de energie mai mare, dar, de regulă, au un timp de acces mai scurt decât microcircuitele DRAM. În calculatoarele moderne, microcircuitele SRAM sunt des folosite în calitate de Cache ale procesoarelor. În microcircuitele SRAM informația se păstrează atît timp cît este alimentare electrică.

Microcircuitele DRAM stochează un bit de date sub formă de încărcare a condensatorului. O celulă de memorie conține un condensator și un tranzistor. Condensatorul este încărcat la tensiune înaltă sau joasă (logic 1 sau 0). Tranzistorul acționează ca un comutator

care conectează condensatorul la circuitul de dirijare situat în același microcircuit. Circuitul de dirijare permite citirea stării de încărcare a condensatorului sau modificarea ei. Deoarece păstrarea 1 bit de informație necesită mai puțină energie, în comparație cu cantitatea de energie consumată de microcircuitele SRAM, microcircuitele DRAM predomină pe calculatoarele moderne. Neajunsul principal al microcircuitelor DRAM constă în aceea, că condensatorul se descarcă și informația se păstrează un timp scurt (1...2 ms). Din această cauză așa microcircuite necesită un sistem de reînoire a informației.

În calculatoare se folosesc blocuri de microcircuite de memorie operativă. În fig. 4.6 este prezentat procesul evoluției constructive a memoriei operative (de sus în jos - [DIP](#), [SIPP](#), [SIMM](#) 30 pin, [SIMM](#) 72 pin, [DIMM](#), [DDR DIMM](#)).

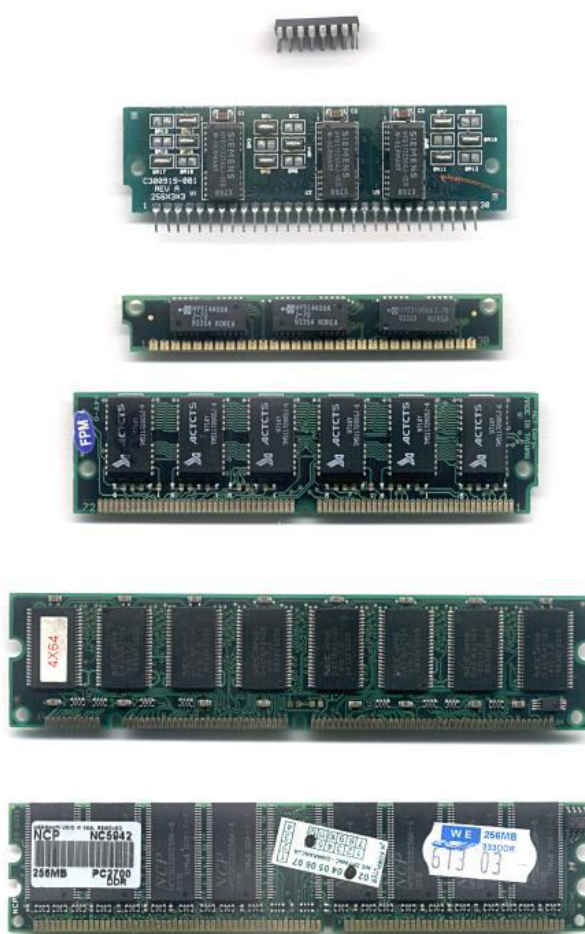


Fig. 4.6. Evoluția constructivă a memoriei operative.

4.1.2. Memoria externă a calculatorului

Memoria externă a calculatorului este realizată sub formă de dispozitive externe cu diferite principii de stocare a informațiilor. Dispozitivele externe de stocare a informației sunt utilizate pentru stocarea pe termen lung a informațiilor de orice fel și se caracterizează, în

comparație cu microcircuitele RAM, printr-o cantitate mare de memorie și viteză redusă de transfer. Memoria externă a unui calculator înseamnă, de obicei, atât dispozitive pentru citirea / scrierea informațiilor - dispozitive de stocare, cât și dispozitive în care informațiile sunt stocate direct - purtători de informații.

În calculatoarele personale, dispozitivele de memorie externă includ:

- unități de disc concepute pentru citirea / scrierea informațiilor pe discuri magnetice;
- unități de disc pentru lucrul cu discuri laser (optice);
- streamere concepute pentru a citi / scrie informații pe benzi magnetice;
- unități magneto-optice pentru lucrul cu discuri magneto-optice;
- dispozitive de memorie nevolatile (memorie flash).

Parametrii principali ale dispozitivelor externe de stocare a informației sunt:

- capacitatea (volumul) - cantitatea maximă de informații (volumul de date) care poate fi scrisă pe suport;
- timpul de acces la informații;
- rata de transfer a datelor.

Capacitatea memoriei externe este de sute și mii de ori mai mare decât capacitatea memorie interne RAM, sau chiar nelimitată atunci când vine vorba de unități cu suporturi amovibile (сменные носители). Dar accesul la memoria externă necesită mult mai mult timp, deoarece viteza de transfer a memoriei externe este semnificativ mai mică decât a memoriei RAM.

4.2. Unitatea de memorie permanentă

Unitatea de memorie permanentă, de obicei, include un decoder, celule de memorare și un coder. În calitate de cellule de memorare poate servi o matrice din tranzistori sau diode (vezi fig. 4.7).

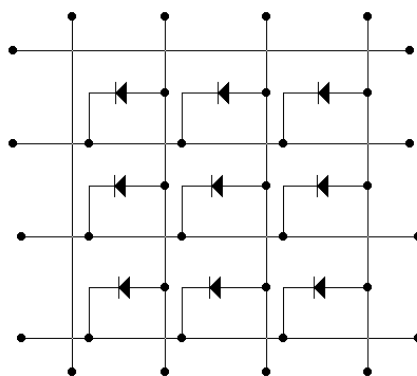


Fig. 4.7. Matricea cu diode.

În procesul înscrierii informației, drept exemplu pentru microcircuitele de tip PROM, unele diode sunt scurtcircuitate. Înscrierea informației în microcircuite de tip PROM se face cu dispozitive speciale numite „programatoare”.

Pentru exemplificare vom construi o unitate de memorie permanentă în care v-a fi stocată informația prezentată în tabelul 4.1.

Tabelul 4.1. Date pentru stocare în unitatea de memorie permanentă

Nr. d/o	Locația memoriei	Adresa, $A_2A_1A_0$	Date, $D_3D_2D_1D_0$
0	M_0	000	0100
1	M_1	001	0111
2	M_2	010	1010
3	M_3	011	1101
4	M_4	100	0010
5	M_5	101	1011
6	M_6	110	0111
7	M_7	111	0100

Conform tabelului 4.1 unitatea de memorie permanentă trebuie să includă următoarele componente: un decoder din 3 în 8; 8 celule de memorie; un coder din 8 în 4 (vezi fig. 4.8).

Schema unității de memorie permanentă este prezentată în fig. 4.8. În schemă sunt următoarele notări:

- $+V_{cc}$ – sursa de tensiune;
- [2], [1], [0] – comutatoarele magistralei adreselor $A_2A_1A_0$;
- $M_7, M_6, M_5, M_4, M_3, M_2, M_1, M_0$ – celule de memorie;
- D_3, D_2, D_1, D_0 – indicatoarele stărilor canalelor magistralei de date.

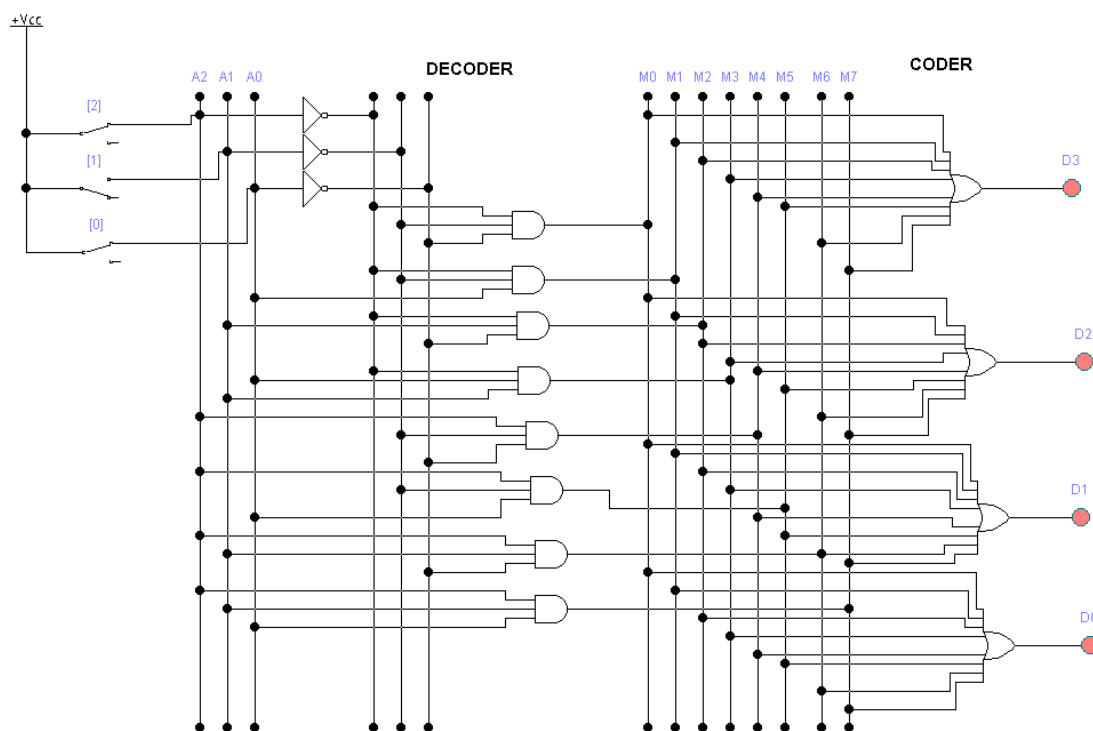


Fig. 4.8. Unitatea de memorie permanentă fără informație.

Pentru a stoca datele în shema unității de memorie permanentă sunt scoase conexiunile electrice dintre elementele SAU și celulele de memorie M0, M1, M2, M3, M4, M5, M6, M7. Drept exemplu, pentru canalul D₃ în tabelul 4.1 sunt următoarele date – 00110100 (vezi prima coloană din stînga a compartimentului Date). În acest caz sunt eliminate conexiunile electrice dintre elementul SAU al canalului D₃ și celulele de memorie M0, M1, M4, M6, M7 sau sunt eliminate conexiunile electrice pentru care D₃ = 0 (vezi fig. 4.9).

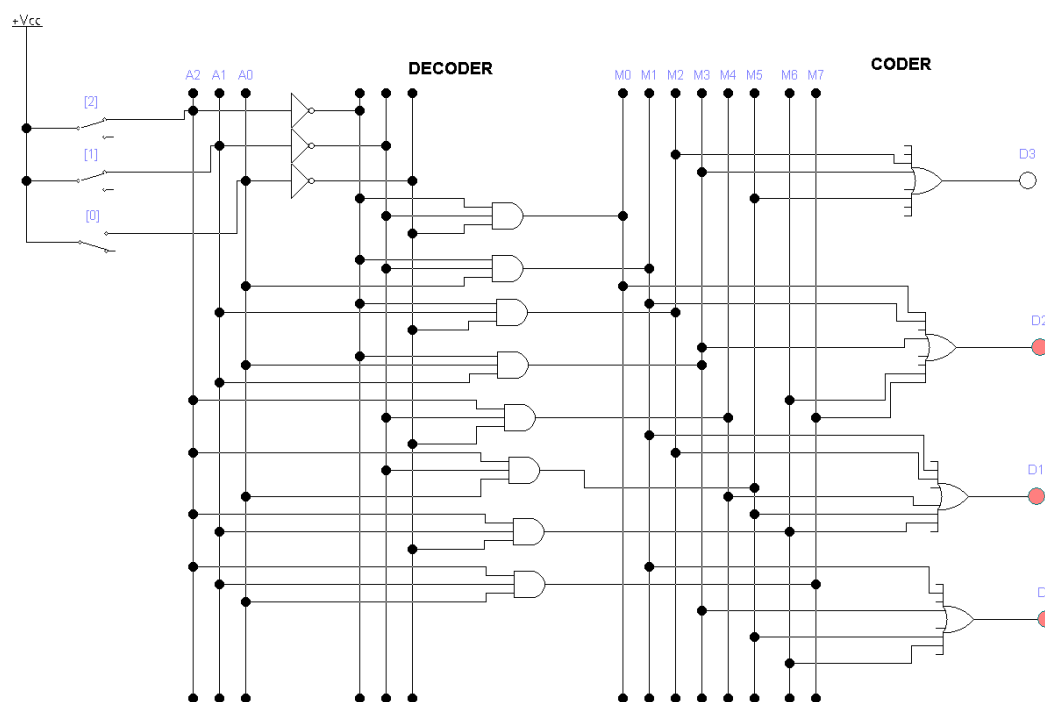


Fig. 4.9. Unitatea de memorie permanentă cu informație.

Simbolul convențional al microcircuitului memoriei permanente este prezentat în figura 4.10, unde k este numărul de canale a magistralei de adrese $A_{k-1} \dots A_1 A_0$, n - este numărul de canale a magistralei de date $D_{n-1} \dots D_1 D_0$, CS (chip select) se utilizează pentru conectarea schemei microcircuitului la magistrale, iar 1024×32 reprezintă numărul de cuvinte \times lungimea cuvântului sau volumul memoriei.

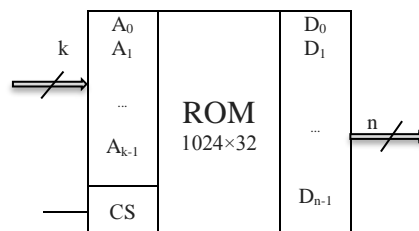


Fig. 4.10. Simbolul convențional al microcircuitului memoriei permanente.

4.3. Unitatea de memorie SRAM

Schema unității de memorie cu acces aleatoriu (SRAM) formată din decoder și patru registre de ordinul doi este prezentată în fig. 4.11. În schemă sunt următoarele notări:

- $+V_{cc}$ – sursa de tensiune;
- 1 V – comutatoare dirijate de tensiune;
- [1], [0] – comutatoarele magistralei adreselor $A_1 A_0$;
- SI0, SI1, SI2, SI3 – elemente ȘI;
- K_{in} – comutatorul utilizat pentru conectarea intrărilor tuturor registrelor la magistrala de date D;
- K_{ies} – comutatorul utilizat pentru conectarea ieșirilor tuturor registrelor la magistrala de date Q;
- RG3, RG2, RG1, RG0 – registre de tip consecutiv cu deplasare directă;
- K_0, K_0^* – comutatoarele utilizate pentru conectarea registrului RG0 la magistralele de date D și Q, respectiv;
- K_1, K_1^* – comutatoarele utilizate pentru conectarea registrului RG1 la magistralele de date D și Q, respectiv;
- K_2, K_2^* – comutatoarele utilizate pentru conectarea registrului RG2 la magistralele de date D și Q, respectiv;
- K_3, K_3^* – comutatoarele utilizate pentru conectarea registrului RG3 la magistralele de date D și Q, respectiv;
- [C], [D], [E], [F] – comutatoarele canalelor de comandă ale registrelor;

- D – magistrala de date (intrarea);
- Q – magistrala de date (ieșirea);
- [2] – comutatorul de comutare a regimurilor citire/înscrisere R/W;
- [3] – comutatorul CS necesar pentru conectarea registrelor la magistralele de date.

Principiul de lucru al schemei. Schema unității de memorie SRAM, prezentată în fig. 4.11, se poate afla în următoarele regimuri de lucru:

- înscriserea informației primită prin magistrala D;
- păstrarea informației;
- citirea informației sau transmiterea informației pe magistrala Q.

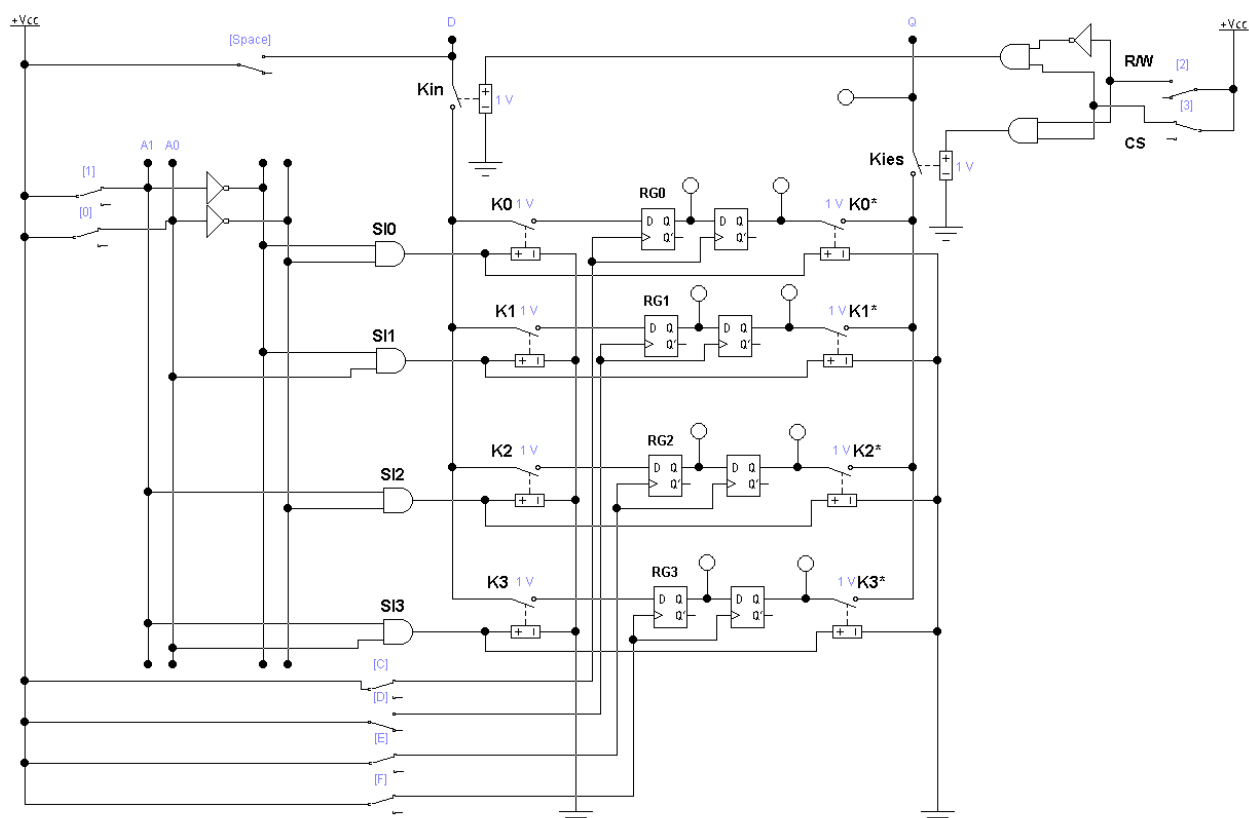


Fig. 4.11. Schema unității de memorie cu acces aleatoriu (SRAM).

Pentru a înscri o informație în registre este necesar ca comutatorul CS să fie conectat ($CS = 1$), iar comutatorul R/W deconectat ($R/W = 0$). Drept rezultat comutatorul Kin devine în stare conectat, iar comutatorul Kies în stare deconectat. Aplicând pe magistrala adreselor diferite combinații A1, A0 se alege registrul în care v-a fi înscrisă informația. Drept exemplu, dacă $A1 = 0$ și $A0 = 0$, atunci la magistrala de date D este conectat registrul RG0, în care se poate înscri informația prin aplicarea semnalului de comandă cu ajutorul comutatorului [C].

Regimul de păstrare a informației se realizează dacă comutatorul CS este deconectat ($CS = 0$) și comutatoarele canalelor de comandă ale registrelor [C], [D], [E], [F] tot sunt deconectate.

Pentru citirea informației din registre sau transmiterea informației pe magistrala Q este necesar ca comutatoarele CS și R/W să fie conectate ($CS = 1$, $(R/W = 1)$). Drept rezultat comutatorul K_{in} devine în stare deconectat, iar comutatorul K_{ies} în stare conectat. Aplicând pe magistrala adreselor diferite combinații A_1, A_0 se alege registrul din care informația v-a fi transmisă pe magistrala Q. Drept exemplu, dacă $A_1 = 1$ și $A_0 = 1$, atunci la magistrala de date Q este conectat registrul RG3, din care se poate transmite informația prin aplicarea semnalului de comandă cu ajutorul comutatorului [F].

Adresarea registrelor memoriei SRAM cu configurația 4×2 este prezentată în tabelul 4.2.

Tabelul 4.2. Adresele registrelor memoriei cu configurația 4×2

Nr. d/0	Adresa, A_1A_0	Registrul
0	00	RG0
1	01	RG1
2	10	RG2
3	11	RG3

Magistralele de date D și Q pot fi conectate la o magistrală de date comună (bidirecțională).

Simbolul convențional al microcircuitului memoriei cu acces aleatoriu (SRAM) este prezentat în figura 4.12, unde k este numărul de canale a magistralei de adrese $A_{k-1} \dots A_1A_0$, n - este numărul de canale a magistralei de date $D_{n-1} \dots D_1D_0$, CS (chip select) se utilizează pentru conectarea schemei microcircuitului la magistrale, R/W se utilizează pentru comutarea regimurilor citire/înscrisere, iar 1024×32 reprezintă numărul de cuvinte \times lungimea cuvântului sau volumul memoriei.

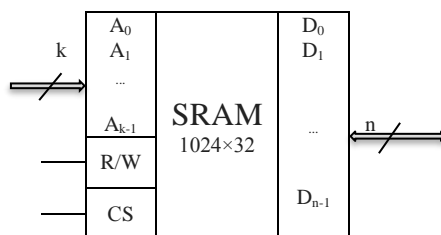


Fig. 4.12. Simbolul convențional al microcircuitului memoriei cu acces aleatoriu (SRAM).

4.4. Structura mono-, bi- și tridimensională a memoriei SRAM

Registreele într-un microcircuit de memorie SRAM pot fi aranjați în mod diferit, formând următoarele structuri:

- monodimensională (în linie);

- bidimensională (matricială);
- tridimensională (în spațiu).

Tipul structurii determină numărul de elemente utilizate, cantitatea de energie electrică consumată, masa și gabaritele microcircuitului.

Structura monodimensională a memoriei SRAM. Un microcircuit de memorie SRAM cu structură monodimensională include un decoder, comutatoare și registre. În fig. 4.13 este prezentată schema electrică a microcircuitului de memorie SRAM cu structură monodimensională formată din decoder și patru registre de ordinul doi. În schemă sunt următoarele notări:

- $+V_{cc}$ – sursa de tensiune;
- 1 V – comutatoare dirijate de tensiune;
- [1], [0] – comutatoarele magistralei adreselor A_1A_0 ;
- SI0, SI1, SI2, SI3 – elemente ȘI;
- Kin – comutatorul utilizat pentru conectarea intrărilor tuturor registrelor la magistrala de date D;
- Kies – comutatorul utilizat pentru conectarea ieșirilor tuturor registrelor la magistrala de date Q;
- RG3, RG2, RG1, RG0 – registre de tip consecutiv cu deplasare directă;
- K0, K0* – comutatoarele utilizate pentru conectarea registrului RG0 la magistralele de date D și Q, respectiv;
- K1, K1* – comutatoarele utilizate pentru conectarea registrului RG1 la magistralele de date D și Q, respectiv;
- K2, K2* – comutatoarele utilizate pentru conectarea registrului RG2 la magistralele de date D și Q, respectiv;
- K3, K3* – comutatoarele utilizate pentru conectarea registrului RG3 la magistralele de date D și Q, respectiv;
- [C], [D], [E], [F] – comutatoarele canalelor de comandă ale registrelor;
- D – magistrala de date (intrarea);
- Q – magistrala de date (ieșirea);
- [2] – comutatorul de comutare a regimurilor citire/înscrisere R/W;
- [3] – comutatorul CS necesar pentru conectarea registrelor la magistralele de date.

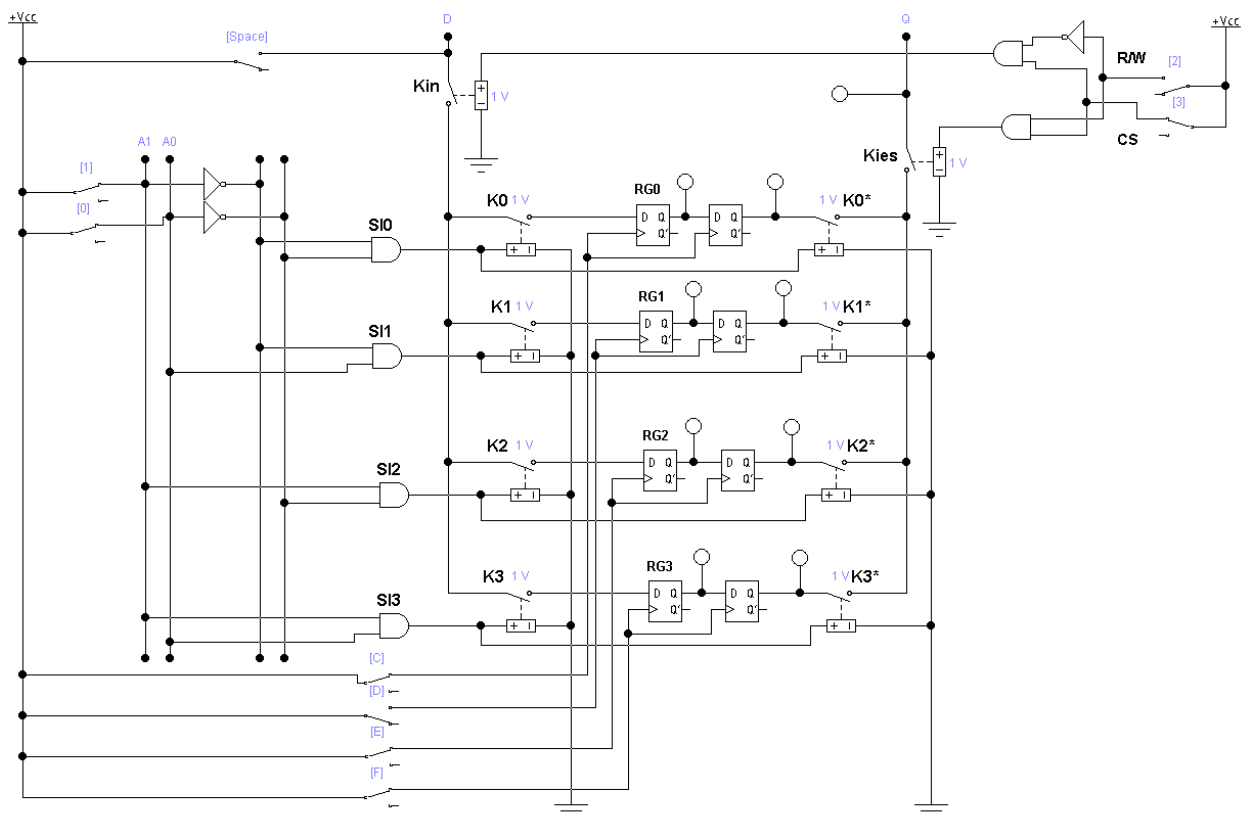


Fig. 4.13. Structura monodimensională a microcircuitului de memorie SRAM.

Adresarea registrelor memoriei cu structură monodimensională și configurație 4×2 este prezentată în tabelul 4.3.

Tabelul 4.3. Adresele registrelor memoriei cu structură monodimensională și configurație 4×2

Nr. d/0	Adresa, A ₁ A ₀	Registrul
0	00	RG0
1	01	RG1
2	10	RG2
3	11	RG3

Principiul de lucru al schemei memoriei SRAM cu structură monodimensională este prezentat în paragraful 4.3.

Structura bidimensională a memoriei SRAM. În fig. 4.14 este prezentată schema electrică a microcircuitului de memorie SRAM cu structură bidimensională (2D), formată din patru registre de ordinul doi. În schemă sunt următoarele notări:

- $+V_{cc}$ – sursa de tensiune;
- 1 V – comutatoare dirijate de tensiune;
- [1], [0] – comutatoarele magistralei adreselor A₁A₀ ([0] – comutatorul utilizat pentru comutarea rândurilor de registre, [1] – comutatorul utilizat pentru comutarea coloanelor de registre);
- Kin – comutatorul utilizat pentru conectarea intrărilor tuturor registrelor la magistrala de date D;

- Kies – comutatorul utilizat pentru conectarea ieșirilor tuturor registrelor la magistrala de date Q;
- RG00, RG01, RG10, RG11 – registre de tip consecutiv cu deplasare directă;
- K00, K00* – comutatoarele utilizate pentru conectarea registrului RG00 la magistralele de date D și Q, respectiv;
- K01, K01* – comutatoarele utilizate pentru conectarea registrului RG01 la magistralele de date D și Q, respectiv;
- K10, K10* – comutatoarele utilizate pentru conectarea registrului RG10 la magistralele de date D și Q, respectiv;
- K11, K11* – comutatoarele utilizate pentru conectarea registrului RG11 la magistralele de date D și Q, respectiv;
- [C], [D], [E], [F] – comutatoarele canalelor de comandă ale registrelor;
- D – magistrala de date (intrarea);
- Q – magistrala de date (ieșirea);
- [2] – comutatorul de comutare a regimurilor citire/înscrisere R/W;
- [3] – comutatorul CS necesar pentru conectarea registrelor la magistralele de date.

Adresarea registrelor memoriei cu structură bidimensională și configurație 4×2 este prezentată în tabelul 4.4.

Tabelul 4.4. Adresele registrelor memoriei cu structură bidimensională și configurație 4×2

Nr. d/0	Adresa, A ₁ A ₀	Registrul
0	00	RG00
1	01	RG01
2	10	RG10
3	11	RG11

Principiul de lucru al schemei cu structura bidimensională. Schema unității de memorie SRAM, prezentată în fig. 4.14, se poate afla în următoarele regimuri de lucru:

- înscriserea informației primită prin magistrala D;
- păstrarea informației;
- citirea informației sau transmiterea informației pe magistrala Q.

Pentru a înscri o informație în registre este necesar ca comutatorul CS să fie conectat (CS = 1), iar comutatorul R/W deconectat (R/W = 0). Drept rezultat comutatorul K_{in} devine în stare conectat, iar comutatorul Kies în stare deconectat. Registrul în care v-a fi înscrisă informația se alege prin indicarea adresei A₁,A₀, utilizând comutatoarele [1], [0], și aplicând semnalul de comandă cu ajutorul comutatoarelor [C], [D], [E], [F]. Drept exemplu, dacă A₁ = 0 și A₀ = 0,

(comutatoarele K00, K10 sunt conectate) magistrala de date D este conectată la intrările registrelor RG00 și RG10. În acest caz informația poate fi înscrisă în registrul RG00, aplicând semnalul de comandă cu ajutorul comutatorului [C], sau în registrul RG10, aplicând semnalul de comandă cu ajutorul comutatorului [E].

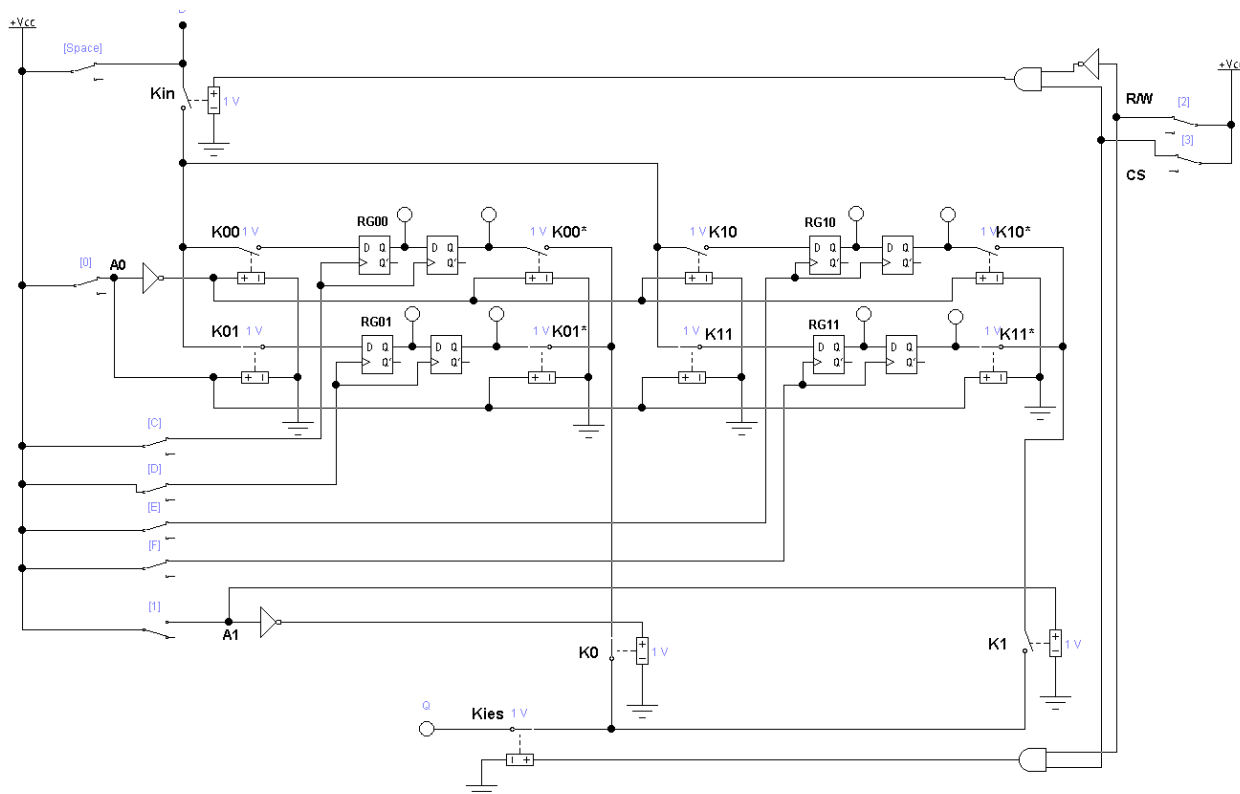


Fig. 4.14. Structura bidimensională a microcircuitului de memorie SRAM.

Regimul de păstrare a informației se realizează dacă comutatorul CS este deconectat ($CS = 0$) și comutatoarele canalelor de comandă ale registrelor [C], [D], [E], [F] tot sunt deconectate.

Pentru citirea informației din registre sau transmiterea informației pe magistrala Q este necesar ca comutatoarele CS și R/W să fie conectate ($CS = 1$, $(R/W = 1)$). Drept rezultat comutatorul Kin devine în stare deconectat, iar comutatorul Kies în stare conectat. Registrul din care se citește informația se alege prin indicarea adresei A1, A0, utilizând comutatoarele [1], [0], și aplicând semnalul de comandă cu ajutorul comutatoarelor [C], [D], [E], [F]. Drept exemplu, dacă $A1 = 0$ și $A0 = 1$, atunci comutatoarele K00*, K10* și K1 sunt deconectate, iar comutatoarele K01*, K11* și K0 sunt conectate. În acest caz informația poate fi citită (transmisă pe magistrala de date Q) numai din registrul RG01 prin aplicarea semnalului de comandă cu ajutorul comutatorului [D].

Structura tridimensională a memoriei SRAM. Structura tridimensională (3D) a memoriei SRAM include trei decodere și matrice de registre plasate în spațiu. În fig. 4.15 este

prezentată schema convențională a microcircuitului de memorie SRAM cu structură tridimensională. În schemă sunt următoarele notări: A_3, A_2, A_1 – magistralele adreselor; n, k – numărul de canale ale magistrelor adreselor; M_n, \dots, M_2, M_1 – matrice cu registre; DC_x – decoder, utilizat pentru adresarea rîndurilor de registre; DC_y – decoder, utilizat pentru adresarea coloanelor de registre; DC_z – decoder, utilizat pentru adresarea matricelor de registre.

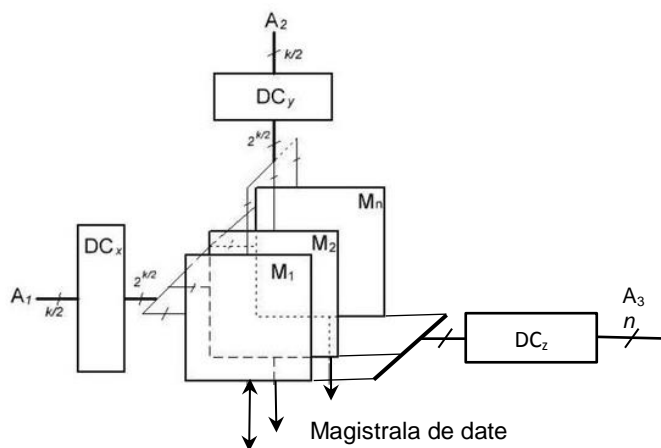


Fig. 4.15. Schema convențională a microcircuitului de memorie SRAM cu structură 3D.

4.5. Evoluția memoriei DRAM

Microcircuitele de memorie DRAM, folosite și în prezent, au fost inventate în 1966 de Robert Dennard de la Centrul de Cercetare Thomas Watson al companiei IBM. Primul microcircuit comercial de memorie a fost Intel 1103 cu un volum de 1 Ko, lansat spre vânzare în octombrie 1970.

Spre deosebire de microcircuitele memoriei SRAM care au o schemă electrică mai complexă, sunt mai scumpe dar mai rapide și sunt utilizate, în principal, în microprocesoare și în memoria Cache, microcircuitele DRAM sunt mai lente, dar mai ieftine și sunt construite pe baza condensatoarelor de capacitate mică. Astfel de condensatori își pierd rapid încărcătura, și, pentru a evita pierderea datelor stocate, condensatorii trebuie reîncărcați la intervale de timp regulate. Acest proces se numește regenerarea/reînoirea memoriei și este realizat de un controler special instalat fie pe placa de bază, fie în microprocesor.

În ultimii 30 de ani, dezvoltatorii au creat diferite tipuri de DRAM, folosind diferite soluții tehnice. Principala forță motrică a dezvoltării microcircuitelor DRAM a fost dorința de a mări viteza de lucru și volumul memoriei operative.

PM DRAM (Page Mode DRAM) este una dintre primele memorii de tipul DRAM. Acest tip de memorie a fost produs la începutul anilor 1990.

FPM DRAM (Fast Page Mode DRAM) sunt microcircuite bazate pe PM DRAM și se caracterizează prin performanțe sporite. Acest tip de memorie a fost popular în prima jumătate a anilor 1990, iar în 1995 a ocupat 80% din piața de memorie pentru calculatoare. Microcircuitele FPM DRAM au fost utilizate în principal pentru calculatoare cu microprocesoare Intel 80486 sau procesoare similare de la alte companii. Funcționau la frecvențe de 25 și 33 MHz cu timpi de acces de 70 și 60 ns și cu un ciclu de regenerare de 40 și respectiv 35 ns. În 1996-1997 au fost înlocuite de EDO DRAM și SDR SDRAM. În 1997, cota de piață FPM DRAM a scăzut la 10%.

EDO DRAM (Extended Data out DRAM – DRAM cu ieșire extinsă de date) este un tip de DRAM creat pentru a înlocui FPM DRAM datorită ineficienței FPM DRAM atunci când s-a trecut la procesoare Intel Pentium. Acest tip de memorie a apărut pe piață în 1996 și a fost folosit pe calculatoare cu procesoare Intel Pentium sau mai performante. A depășit performanțele FPM DRAM cu 10-15%. A funcționat la frecvențe de 40 și 50 MHz cu timpi de acces de 60 și 50 ns și cu un ciclu de regenerare de 25 ns și respectiv 20 ns.

SDR SDRAM (Single Data Rate Synchronous DRAM - DRAM sincron cu o singură frecvență) este un tip de DRAM creat pentru a înlocui EDO DRAM în legătură cu o scădere a stabilității EDO DRAM cu procesoare noi și o creștere a frecvențelor de operare ale magistralelor de sistem. Noile particularități ale acestui tip de memorie sunt utilizarea unui generator de semnale pentru sincronizarea proceselor înscriere/citire și prelucrarea informațiilor în torent. Acest tip de memorie a funcționat în mod fiabil la frecvențele magistralei de sistem de 100 MHz și mai mari. Frecvențele de lucru ale microcircuitelor SDRAM sunt de 66, 100 sau 133 MHz, timpul de acces – de 40 și 30 ns, iar ciclul de regenerare – 10 și 7,5 ns.

Tehnologia VCM (Virtual Channel Memory) a fost utilizată împreună cu SDRAM. VCM utilizează o arhitectură de canale virtuale care permite un transfer de date mai flexibil. Această arhitectură este integrată în SDRAM. Utilizarea VCM a majorat rata de transfer a datelor. SDRAM-urile VCM și non-VCM au fost interoperabile, permițând modernizarea sistemelor fără costuri sau modificări semnificative.

ESDRAM (Enhanced SDRAM – SDRAM îmbunătățit) este un tip de DRAM conceput pentru a rezolva unele probleme legate de frînarea semnalelor în microcircuitele DRAM standarde. În esență, a microcircuitele SDRAM conțin memorii SRAM (10-15% din volumul total) care sunt folosite pentru a stoca și prelua datele cele mai frecvent utilizate, reducând astfel timpul de acces la datele stocate în DRAM lent. Memoria de acest tip funcționa la frecvențe de până la 200 MHz.

BEDO DRAM (Burst EDO DRAM - Bloc EDO RAM) este un tip de DRAM bazat pe EDO DRAM și care oferă suport pentru citirea datelor bloc cu bloc (un bloc de date este citit într-o perioadă a semnalului de tactare). Modulele de memorie de acest tip, datorită citirii bloc cu

bloc, funcționează mai repede decât SDRAM și au devenit o alternativă ieftină a memoriei SDRAM, dar datorită incapacității de a lucra la frecvențe de magistrală de sistem care depășesc 66 MHz, nu au devenit populare.

VRAM (Video RAM) este un tip de memorie DRAM dezvoltat pe baza SDRAM special pentru utilizarea pe plăci video. Memoria de acest tip, datorită unor modificări tehnice performante, a depășit SDRAM cu 25%. Acest tip de memorie permite furnizarea unui flux continuu de date în procesul de actualizării imaginii de înaltă calitate. VRAM a devenit baza tipului de memorie **WRAM** (Windows RAM), care este uneori asociată greșit cu sistemele de operare din familia Windows.

DDR SDRAM (Double Data Rate SDRAM – SDRAM cu viteză dublă de transfer a de datelor sau SDRAM II) este un tip de DRAM bazat pe SDR SDRAM și caracterizat printr-o rată de transfer de date dublă (lățime de bandă dublă). Acest tip de memorie a fost utilizat inițial în plăcile video, ulterior a început să fie folosit și în microcircuitele memoriei operative.

Frecvențele de funcționare ale memoriei SDRAM DDR sunt 100, 133, 166 și 200 MHz, iar timpul de acces este de 30 și 22,5 ns.

Deoarece frecvențele de lucru se situează în intervalul de la 100 la 200 MHz, iar datele sunt transmise câte 2 biți pe un impuls de tactare, atât după frontul anterior, cât și după frontul posterior al impulsului, frecvența efectivă de transmitere a datelor se află în intervalul de la 200 la 400 MHz. Modulele de memorie care funcționează la astfel de frecvențe sunt denumite „DDR200”, „DDR266”, „DDR333”, „DDR400”.

RDRAM (Rambus DRAM) este un tip de DRAM dezvoltat de compania Rambus. Memoria de acest tip s-a remarcat prin performanțe ridicate datorită unui număr de caracteristici care nu se regăsesc în memoriile altor tipuri. Această memorie funcționează la 400, 600 și 800 MHz cu timpi de acces până la 30 ns. Inițial, era foarte scump, motiv pentru care producătorii de calculatoare au preferat SDRAM DDR mai lent dar mai ieftin.

DDR2 SDRAM este un tip de memorie DRAM bazat pe DDR SDRAM și lansat în 2004. Memoria de acest tip, în comparație cu DDR SDRAM, datorită modificărilor tehnice, are performanțe mai mari. Acest tip de memorie funcționează la frecvențe de 200, 266, 333, 337, 400, 533, 575 și 600 MHz. În acest caz, frecvența efectivă de transmitere a datelor este 400, 533, 667, 675, 800, 1066, 1150 și 1200 MHz, iar timpii de acces sunt 25, 11,25, 9, 7,5 ns sau mai puțin.

Unii producători de module de memorie, pe lângă modulele care funcționează la frecvențe standard, au produs module care funcționează la frecvențe nestandarde (intermediare); astfel de module au fost destinate utilizării în sistemele accelerate în care era necesară marja de frecvență.

DDR3 SDRAM este un tip de memorie DRAM bazat pe DDR2 SDRAM, care oferă o viteză dublă ratei de transfer de date pe magistrala de memorie și un consum redus de energie. Acest tip de memorie funcționează la frecvențe în intervalul 800...3000 MHz.

DDR4 SDRAM (DDR four SDRAM) este un tip de memorie SDRAM, lansat în 2014 și bazat pe tehnologiile generațiilor anterioare de DDR și caracterizat prin caracteristici de frecvență crescute și tensiune redusă de alimentare. Principala diferență între DDR4 și standardul anterior (DDR3) este că numărul blocurilor de date a fost dublat și a devenit egal cu 16, ceea ce a făcut posibilă creșterea vitezei de transfer a datelor. Viteza de transfer a datelor poate atinge mărimea de 25,6 GB/s. Fiabilitatea DDR4 a fost sporită prin introducerea unui mecanism de control al parității pe magistrala adreselor și magistrala de comandă. Memoria DDR4 funcționează la frecvențele 1600, 2400 și 3200 MHz.

GDDR (Graphics Double Data Rate) este un tip de memorie RAM concepută pentru plăci video și bazată pe tehnologia DDR (vezi fig. 4.16). GDDR este destinată să înlocuiască VRAM (RAM video) învechit. În prezent sunt dezvoltate cinci generații – GDDR2, GDDR3, GDDR4, GDDR5 și GDDR6. Microcircuitele GDDR6 au apărut în anul 2017. Acest tip de memorie este utilizat în plăcile video pentru stocarea temporară a informațiilor necesare pentru construirea și afișarea datelor pe ecranul monitorului conform descrierii sale în baza de date. Drept exemplu, GDDR este folosit pentru a stoca textura unei imagini, ca microprocesorul să nu apeleze la memoria operativă, deoarece astfel de apeluri durează mai mult timp.

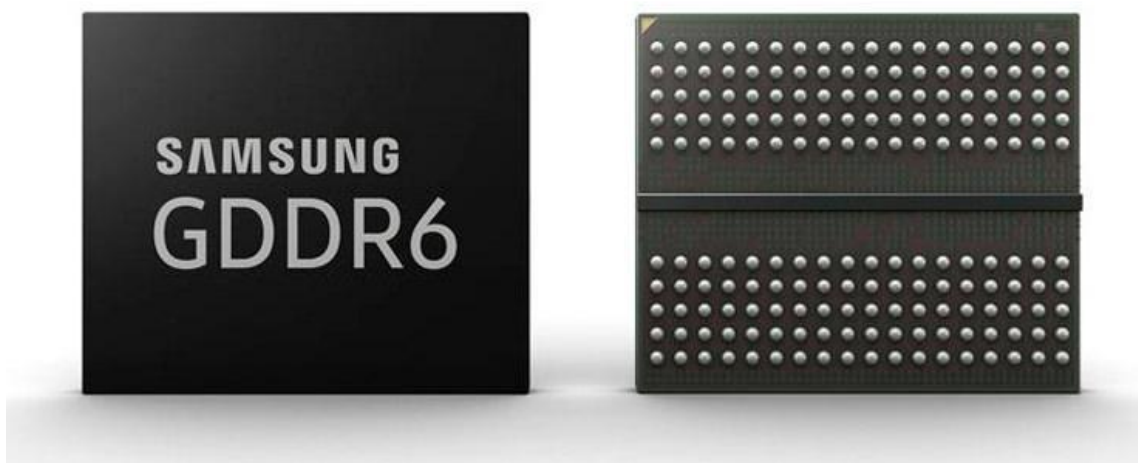


Fig. 4.16. Microcircuit de memorie GDDR.

Deși microcircuitele DRAM, în prezent, sunt cele mai populare și sunt utilizate pe larg în calculatoare, experții prezic dispariția lor. Motivul principal este imposibilitatea de a reduce dimensiunea celulei de memorie. Printre cei mai probabili succesori ai DRAM se numește

„memoria cu corp plutitor” (FBM), a cărei avantaj principal este absența unui condensator în celula de memorie.

4.6. Realizarea constructivă a memoriei DRAM

Constructiv memoria DRAM este realizată atât sub formă de microcircuite separate (DIP, SOIC, BGA), cât și sub formă de module de memorie (SIPP, SIMM, DIMM, RIMM).

Microcircuite separate de memorie DRAM. Până în prezent au fost produse microcircuite DRAM în corpuri de tip DIP, SOIC și BGA.

Inițial, microcircuitele de memorie au fost produse în corpuri de tip **DIP** (Dual In-line Package, vezi fig. 4.17), ulterior au început să fie produse în corpuri care au fost mai avansate din punct de vedere tehnologic pentru utilizare în module de memorie.



Fig. 4.17. Microcircuit DRAM în corp de tip DIP.

SOIC (Small-Outline Integrated Circuit) este un tip de corp de microcircuit conceput pentru montarea pe suprafață (vezi fig. 4.18). Are forma unui dreptunghi cu două rânduri de pinuri pe laturile lungi. Microcircuitele dintr-un corp SOIC ocupă cu 30-50% mai puțină suprafață decât omologii lor dintr-un corp DIP și, de obicei, sunt cu 70% mai subțire. De regulă, numerotarea pinilor microcircuitelor DIP și SOIC sunt identice.

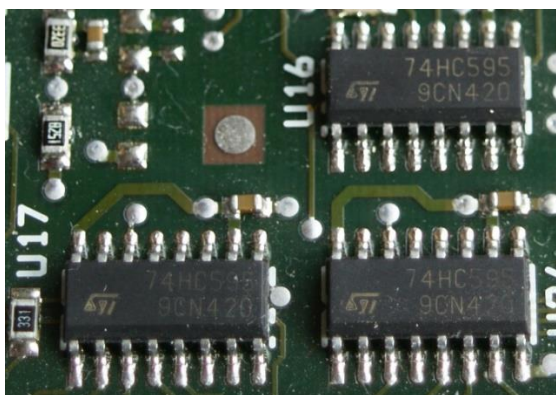


Fig. 4.18. Microcircuit DRAM în corp de tip SOIC.

BGA (Ball grid array) este un tip de corp pentru circuite integrate montate la suprafață (vezi fig. 4.19). Pinii BGA sunt niște bile de lipit aplicate pe suprafețele de contact de pe spatele microcircuitului. Microcircuitul este amplasat pe placa de montaj, conform marcajului primului contact de pe microcircuit și de pe placă. Microcircuitul este apoi încălzit folosind o stație de lipit sau o sursă cu infraroșu, astfel încât bilele să se topească. Tensiunea superficială a bilelor topite ține microcircuitul exact în locul în care ar trebui să fie pe placa de montaj și împiedică deformarea bilelor.

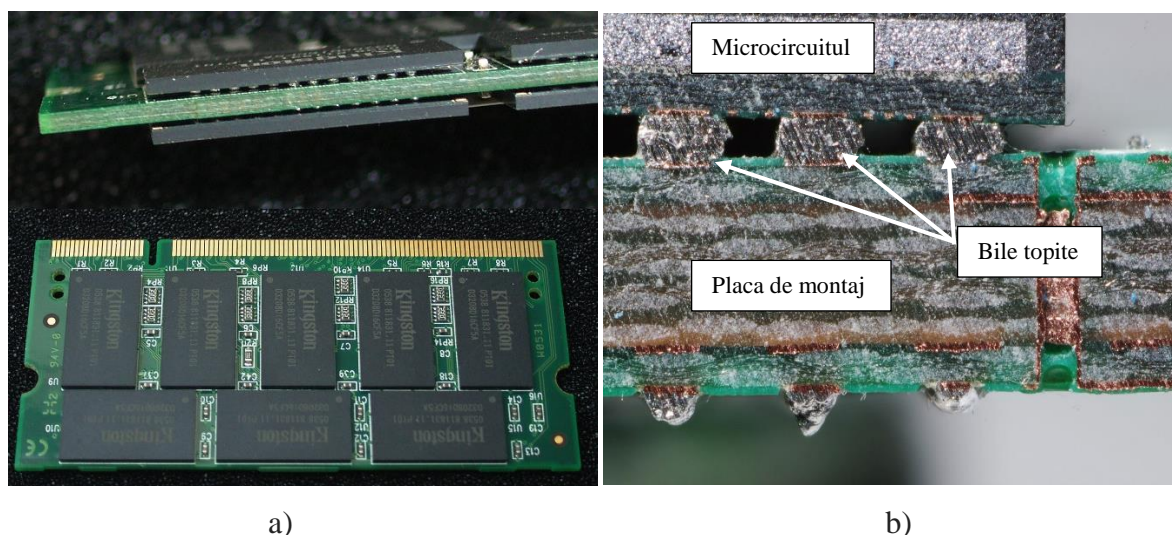


Fig. 4.19. Microcircuite DRAM în corp de tip BGA: a) – microcircuite cu pini BGA instalate pe placă; b) – secțiunea transversală a unei plăci de circuite cu un corp BGA.

Module de memorie DRAM. La momentul dat sunt cunoscute următoarele tipuri de module de memorie DRAM: SIPP; SIMM; DIMM; RIMM.

SIPP (Single In-line Pin Package) - module de memorie cu un singur aranjament în linie de pini (vezi fig. 4.20). Modulul este format dintr-o mică placă de microcircuite cu 30 de pini pe un rând, care sunt instalați în orificiile corespunzătoare de pe placa de bază a calculatorului.

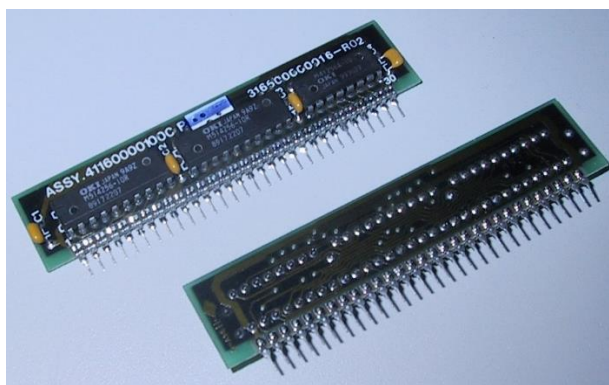


Fig. 4.20. Modul de memorie SIPP.

Aceste module de memorie au fost utilizate în calculatoare cu microprocesoare Intel 80286 și unele 80386. Ulterior au fost înlocuite cu SIMM-uri, care s-au dovedit a fi mai ușor de instalat.

SIMM (Single In-line Memory Module) este numele modulelor de memorie cu un singur aranjament în linie de contacte, care au fost utilizate pe scară largă în calculatoarele din anii '90. Modulele SIMM au avut mai multe modificări, cu 30, 68 și 72 de contacte (vezi fig. 4.21).

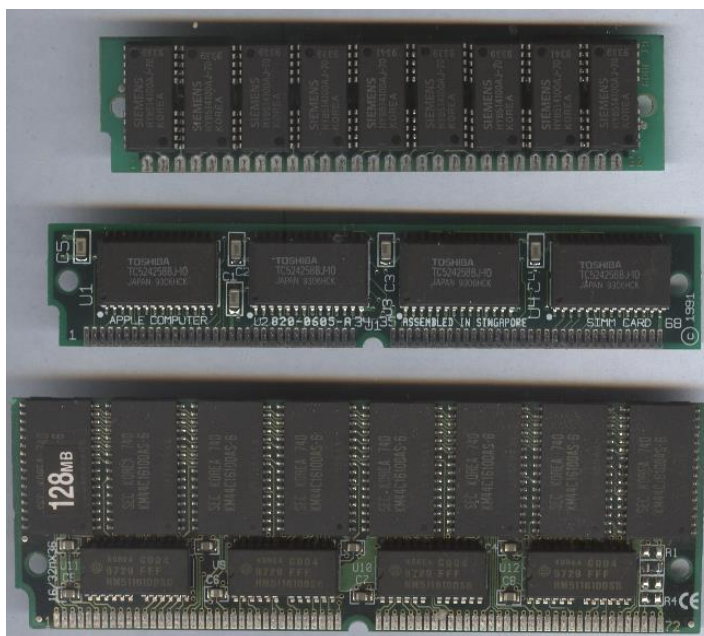


Fig. 4.21. Module de memorie SIMM cu 30, 68 și 72 de contacte.

SIMM-urile au fost dezvoltate și brevetate în 1983 de compania Wang Laboratories. Modulele erau inițial ceramice și aveau știfturi. Inițial SIMM-urile erau instalate în sloturi care nu aveau mecanisme de blocare, apoi au fost elaborate sloturile ZIF cu mecanism de blocare.

Primele SIMM-uri aveau 30 de contacte și un volum de memorie cuprins între 64 Ko și 16 Mo și o magistrală de date pe opt biți. Aceste module de memorie au fost utilizate în calculatoare cu microprocesoare Intel 8088, 80286, 80386.

Pentru calculatoarele cu microprocesoare Intel 80486 și Pentium au fost elaborate SIMM-uri cu 72 de contacte. Modulele cu 72 de contacte constau în esență din patru module cu 30 de contacte și aveau un volum de memorie de la 1 Mo până la 64 Mo.

DIMM (Dual In-line Memory Module – modul de memorie față-verso) este numele modulelor de memorie care au contactele situate pe ambele suprafețe a plăcii de montaj. Microcircuitele de memorie pot fi plasate pe una sau pe ambele părți ale plăcii de montaj. Există și module SO-DIMM (Small Outline DIMM) concepute pentru utilizare pe laptopuri.

Modulele de tip DIMM sunt construite din microcircuite de memorie DDR, DDR2, DDR3 și DDR4.

În fig. 4.22 sunt prezentate imaginile schematice ale modulelor DIMM și SO-DIMM.

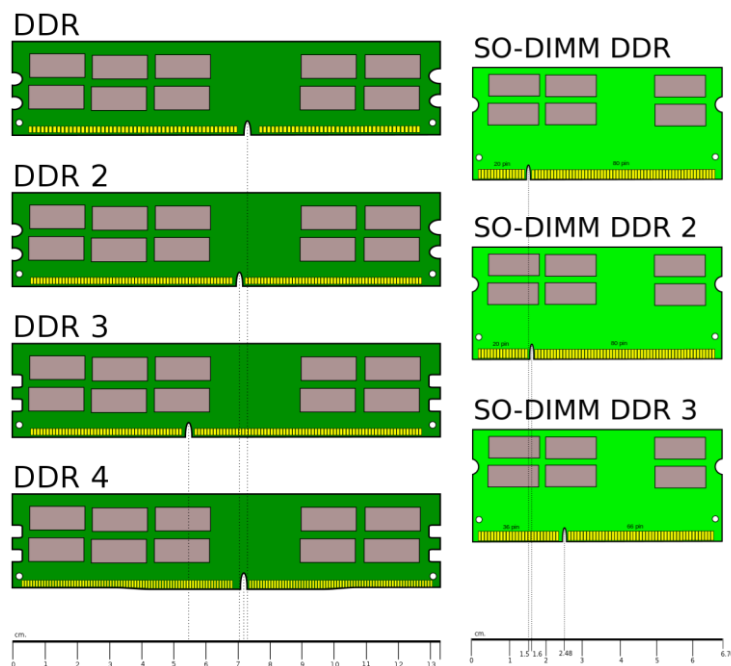


Fig. 4.22. Imaginile schematice ale modulelor DIMM și SO-DIMM.

Există următoarele tipuri de module DIMM:

- 72-contacte SO-DIMM (nu este compatibil cu 72-contacte SIMM) – format din FPM DRAM și EDO DRAM;
- 100-contacte DIMM – format din SDRAM;
- 144-contacte SO-DIMM – format din SDR SDRAM;
- 168-contacte DIMM – format din SDR SDRAM;
- 172-contacte MicroDIMM – format din DDR SDRAM;
- 184-contacte DIMM – format din DDR SDRAM;
- 200-contacte SO-DIMM – format din DDR SDRAM și DDR2 SDRAM;
- 204-contacte SO-DIMM – format din DDR3 SDRAM;
- 214-contacte MicroDIMM – format din DDR2 SDRAM;
- 240-contacte DIMM – format din DDR2 SDRAM și DDR3 SDRAM;
- 260-contacte SO-DIMM – format din DDR4 SDRAM;
- 288-contacte DIMM – format din DDR4 SDRAM.

Trebuie remarcat faptul, că modulele cu standarde diferite sunt incompatibile între ele, atât mecanic, cât și electric. Pentru a proteja utilizatorii de posibile erori, toate cele patru standarde DDR SDRAM au decupaje/crestături pe placa DIMM situată în locuri diferite (vezi fig. 4.22). Prin urmare, devine imposibilă instalarea unui modul DIMM într-un slot de alt standard. SDRAM DIMM avea chiar și două decupaje/crestături.

Configurarea maximă a memoriei operative a calculatorului depinde de numărul de sloturi DIMM de pe placa de bază și de capacitatea controlerului de memorie pe care îl acceptă. Cu fiecare generație de memorie DDR, capacitatea maximă a modulelor a crescut, de asemenea, a crescut și volumul memoriei suportată de controlere. Pentru prima generație DDR SDRAM un modul avea maximum 1 Go, pentru a doua generație DDR a fost obținut un volum de 4 Go pe modul. Cu standardul DDR3 SDRAM volumul memoriei modulului DIMM a crescut la 8 Go, iar cu standardul DDR4 SDRAM la 16 Go per modul, deși ulterior au apărut module de 32 Go și 64 Go. În funcție de microprocesor, pentru module formate din DDR4 se utilizează frecvențele efective cu mărimea de 2666 MHz, 2933 MHz sau 3 200 MHz.

RIMM (Rambus In-line Memory Module). Module de memorie utilizate în perechi, construite din RDRAM cu 168 sau 184 contacte. Datorită caracteristicilor de proiectare, acestea trebuie să fie instalate pe plăcile de bază ale calculatorului numai în perechi, în caz contrar, trebuie instalate module fictive speciale în sloturi goale. Așa module sunt rar utilizate.

4.7. Schema electrică și principiul de funcționare ale elementelor memoriei DRAM

Elementul principal al celulei de memorie DRAM este condensatorul care în stare încărcată cu sarcină electrică păstrează valoarea logică 1, iar în stare descărcată păstrează valoarea logică 0. În fig. 4.23 este prezentată schema electrică a unei celule de memorie DRAM cu următoarele notări:

- D – magistrala de date la intrarea celulei de memorie;
- Q – magistrala de date la ieșirea celulei de memorie;
- R/W – canalul de comandă „citire/înscrisere”;
- A_{in} – amplificator-comutator la intrarea celulei de memorie;
- A_{ieș} – amplificator-comutator la ieșirea celulei de memorie;
- C – condensatorul.

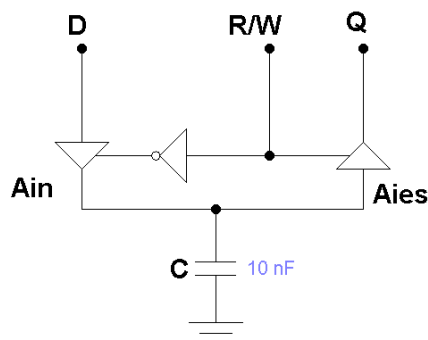


Fig. 4.23. Schema electrică a unei celule de memorie DRAM.

Celula de memorie este dirijată de semnalul electric transmis prin canalul R/W și poate fi plasată în regim de înscriere a informației sau în regim de citire a informației.

Regimul de înscriere a informației este realizat dacă $R/W = 0$. În acest caz amplificatorul-comutator $A_{ieș}$ la ieșirea celulei de memorie deconectează condensatorul C de la magistrala Q, iar amplificatorul-comutator A_{in} la intrarea celulei de memorie conectează condensatorul C la magistrala D deoarece inversorul transformă $R/W = 0$ în $R/W = 1$. Dacă pe magistrala D este tensiune (logic 1), atunci condensatorul C se încarcă sau se înscrie valoarea logică 1. Dacă pe magistrala D nu este tensiune (logic 0), atunci condensatorul C nu se încarcă sau se înscrie valoarea logică 0.

Regimul de citire a informației este realizat dacă $R/W = 1$. În acest caz amplificatorul-comutator $A_{ieș}$ la ieșirea celulei de memorie conectează condensatorul C la magistrala Q, iar amplificatorul-comutator A_{in} la intrarea celulei de memorie deconectează condensatorul C de la magistrala D deoarece inversorul transformă $R/W = 1$ în $R/W = 0$. Dacă pe condensatorul C este sarcină electrică (logic 1), atunci pe magistrala Q apare tensiune (logică 1). Dacă pe condensatorul C nu este sarcină electrică (logic 0), atunci pe magistrala Q nu apare tensiune (logic 0).

În fig. 4.24 este prezentată schema electrică a celulei de memorie DRAM care permite înscrierea și citirea informației. Semnalele de la generator sunt aplicate prin bistabil la magistrala de date D și direct pe canalul de dirijare R/W. Pe ecranul analizatorului logic sunt prezentate următoarele diagrame temporare (în ordinea de sus în jos): a magistralei de date D; a celulei de memorie (condensatorului) C; a canalului de comandă R/W; a magistralei de date Q. Linia verticală roșie indică momentul de timp de transmitere din condensator pe magistrala Q a valorii logice 1, iar linia verticală albastră indică momentul de timp de transmitere din condensator pe magistrala Q a valorii logice 0.

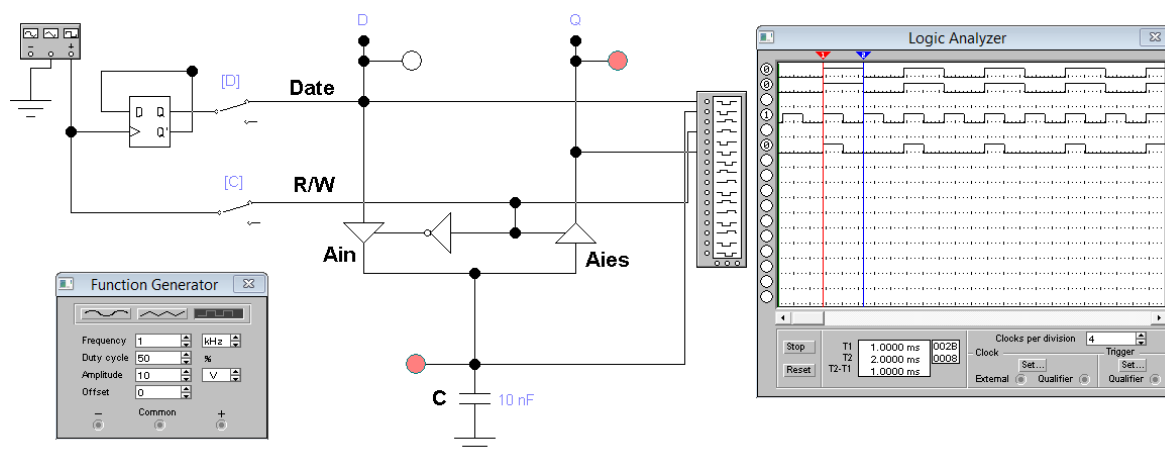


Fig. 4.24. Demonstrarea procesului de lucru a celulei de memorie DRAM.

Celulele de memorie DRAM se utilizează, în special, pentru construirea registrelor și microcircuitelor de memorie DRAM. În fig. 4.25 este prezentată schema electrică a memoriei DRAM formată din patru registre de ordinul patru – RG3, RG2, RG1 și RG0. În schemă sunt următoarele notări:

- $+V_{cc}$ – sursa de tensiune;
- 1 V – comutatoare dirijate de tensiune;
- [1], [0] – comutatoarele magistralei adreselor A_1A_0 ;
- SI0, SI1, SI2, SI3 – elementele ȘI ale decoderului;
- RG3, RG2, RG1, RG0 – registre de tip paralel;
- D3, D2, D1, D0 – magistrala de date la intrarea registrelor;
- Q3, Q2, Q1, Q0 – magistrala de date la ieșirea registrelor;
- R/W – canalul de comandă „citire/înscrisere”.

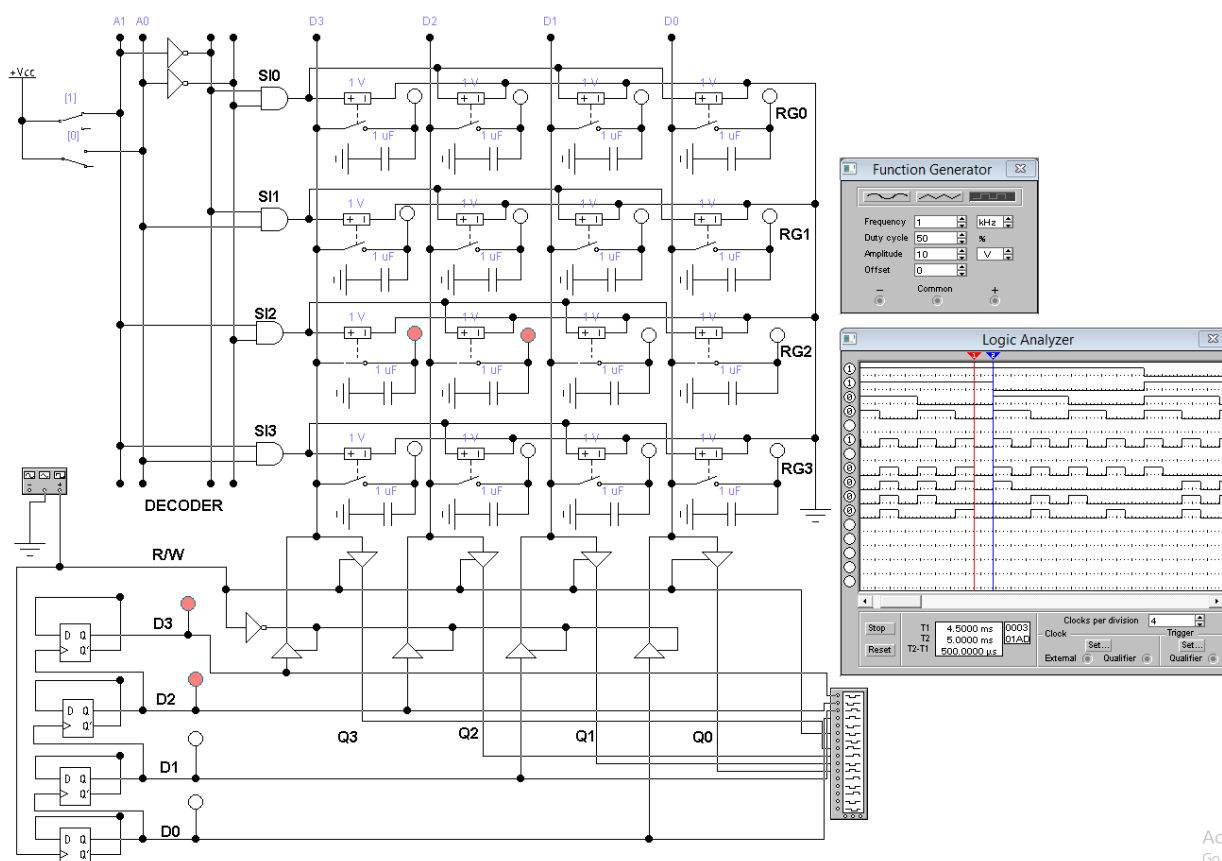


Fig. 4.25. Memorie DRAM cu structura 4×4.

Decoderul din schemă (vezi fig. 4.25) servește pentru comutarea registrelor la magistrala de date D3, D2, D1, D0. Comutarea registrelor la magistrala de date se face cu ajutorul comutatoarelor dirijate de tensiune. Semnalele de la generator sunt aplicate prin bistabili la magistrala de date D3, D2, D1, D0, pentru a fi înscrise în registre, și direct pe canalul de comandă R/W. Adresele A_1A_0 registrelor memoriei DRAM sunt determinate de comutatoarele [1], [0] (vezi tabelul 4.5).

Tabelul 4.5. Adresele registrelor memoriei DRAM

Nr. d/0	Adresa, A_1A_0	Registrul
0	00	RG0
1	01	RG1
2	10	RG2
3	11	RG3

Pe ecranul analizatorului logic sunt prezentate următoarele diagrame temporare (în ordinea de sus în jos): ale canalelor magistralei de date D3, D2, D1, D0 la intrările registrelor; a canalului de dirijare R/W; ale canalelor magistralei de date Q3, Q2, Q1, Q0 la ieșirile registrelor.

Linia verticală roșie de pe ecranul analizatorului logic indică momentul de timp de înscriere a informației $D3D2D1D0 = 1100_2$ în registrul RG2, iar linia verticală albastră indică momentul de timp de transmitere din registrul RG2 pe magistrala Q3Q2Q1Q0 a informației 1100_2 .

4.8. Configurarea modulelor din microcircuite ale memoriei DRAM

În prezent microcircuitele memoriei operative sunt confecționate conform standardelor care determină numărul și ordinul cuvintelor. În cazul, când sunt necesare alte configurații ale memoriei operative, microcircuitele standarde pot fi conectate în paralel, consecutiv sau paralel/consecutiv (combinat) cu scopul majorării numărului de cuvinte, ordinului/lungimii cuvintelor sau și numărului de cuvinte și ordinului/lungimii cuvintelor.

Pentru exemplificare v-or fi prezentate două metode de cofigurare a modulelor din microcircuite DRAM. Fie, sunt date două microcircuite DRAM cu structura 8×4 (8 cuvinte de ordinul 4, vezi fig. 4.26).

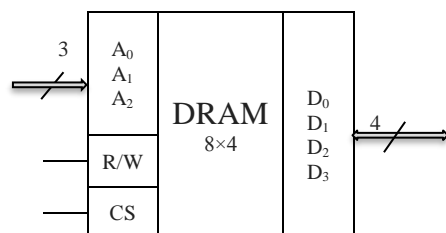


Fig. 4.26. Simbolul convențional al microcircuitului memoriei DRAM cu structura 8×4 .

Din două microcircuite DRAM cu structura 8×4 pot fi formate/construite următoarele configurații ale modulelor:

- 8×8 (8 cuvinte de ordinul 8);

- 16×4 (16 cuvinte de ordinul 4).

Configurația 8×8. Pentru a forma modulul cu configurația 8×8 se procedează astfel:

- 1) se conectează intrările CS ale microcircuitelor DRAM0 și DRAM1, deoarece microcircuitele trebuie să funcționeze sincron;
- 2) se conectează împreună intrările R/W ale microcircuitelor DRAM0 și DRAM1, deoarece operațiile de înscris/citire trebuie să fie efectuate în/din ambele microcircuite;
- 3) se conectează împreună canalele de ordinul respectiv a magistrelor adreselor $A_2A_1A_0$ ale microcircuitelor DRAM0 și DRAM1, deoarece configurația formată are 8 cuvinte (8 registre);
- 4) canalele magistralei de date a microcircuitului SRAM1 se redenumesc pentru a forma magistrala comună de date $D_7D_6D_5D_4D_3D_2D_1D_0$.

Schema electrică a modului de memorie cu configurația 8×8, formată din două microcircuite DRAM cu structura 8×4, este prezentată în fig. 4.27.

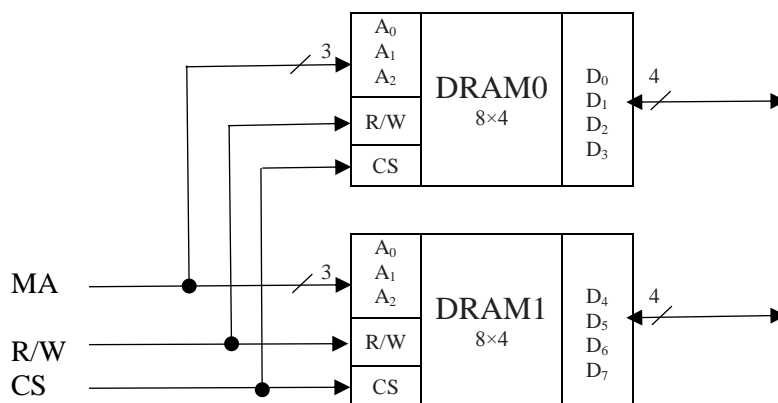


Fig. 4.27. Schema electrică a memoriei cu configurația 8×8.

Adresarea registrelor memoriei cu configurația 8×8 este prezentată în tabelul 4.6.

Tabelul 4.6. Adresele registrelor memoriei cu configurația 8×8

Nr. d/0	Adresa, $A_2A_1A_0$	Registrul
0	000	RG0
1	001	RG1
2	010	RG2
3	011	RG3
4	100	RG4
5	101	RG5
6	110	RG6
7	111	RG7

Configurația 16×4. Pentru a forma modulul cu configurația 16×4 se procedează astfel:

1) se conectează intrările CS ale microcircuitelor DRAM0 și DRAM1 printr-un inversor, deoarece microcircuitele trebuie să funcționeze în perioade de timp diferite (8 registre în DRAM0 și 8 registre în DRAM1);

2) intrările R/W ale microcircuitelor DRAM0 și DRAM1 pot fi conectate împreună, deoarece operațiile de înscris/citire se îndeplinesc numai în cazul când CS = 1 pentru DRAM0 sau pentru DRAM1;

3) canalele de ordinul respectiv al magistrelor adreselor $A_2A_1A_0$ ale microcircuitelor DRAM0 și DRAM1 tot pot fi conectate împreună, deoarece microcircuitele funcționează în perioade de timp diferite când CS = 1 pentru DRAM0 sau pentru DRAM1;

4) canalele de ordinul respectiv ale magistrelor de date ale microcircuitelor DRAM0 și DRAM1 pot fi conectate împreună deoarece cuvintele sunt de ordinul patru..

Schema electrică a modului de memorie cu configurația 16×4, formată din două microcircuite DRAM cu structura 8×4, este prezentată în fig. 4.28.

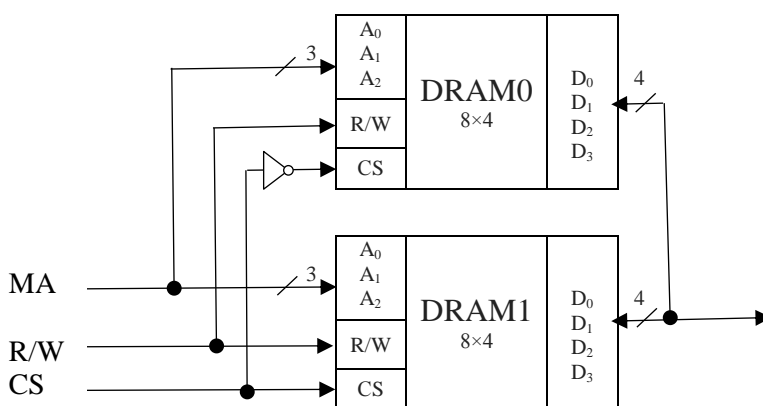


Fig. 4.24. Schema electrică a memoriei cu configurația 16×4.

Adresarea registrelor memoriei cu configurația 16×4 este prezentată în tabelul 4.7.

Tabelul 4.7. Adresele registrelor memoriei cu configurația 16×4

Nr. d/0	Adresa, CS $A_2A_1A_0$	Registrul	Microcircuitul
0	0000	RG0	DRAM0
1	0001	RG1	
2	0010	RG2	
3	0011	RG3	
4	0100	RG4	
5	0101	RG5	
6	0110	RG6	
7	0111	RG7	
8	1000	RG8	DRAM1
9	1001	RG9	

10	1010	RG10	
11	1011	RG11	
12	1100	RG12	
13	1101	RG13	
14	1110	RG14	
15	1111	RG15	

Lucru independent nr. 6. De construit 2 module de memorie din microcircuite DRAM cu structura 4×4:

- a) primul modul de memorie cu configurația 16×8;
- b) modulul doi de memorie cu configurația 8×16.

Pentru adresarea microcircuitelor folosiți decodere.