



Laboratorio di Architettura degli Elaboratori

A.A. 2019/20

Elaborato SIS

Si progetti un dispositivo per la gestione di un parcheggio con ingresso/uscita automatizzati. Il parcheggio è suddiviso in 3 settori: i settori A e B hanno 31 posti macchina ciascuno, mentre il settore C ha 24 posti macchina. Al momento dell'ingresso l'utente deve dichiarare in quale settore vuole parcheggiare, analogamente al momento dell'uscita l'utente deve dichiarare da quale settore proviene.

Il parcheggio rimane libero durante la notte, permettendo a tutte le macchine di entrare e uscire a piacimento. La mattina il dispositivo viene attivato manualmente da un operatore inserendo la sequenza di 5 bit **11111**. Al ciclo successivo il sistema attende l'inserimento del numero di automobili presenti nel settore A (sempre in 5 bit) e ne memorizza il valore. Nei due cicli successivi avviene lo stesso per i settori B e C. Nel caso in cui il valore inserito superi il numero di posti macchina nel relativo settore si considerino tutti i posti occupati.

A partire dal quarto ciclo di clock il sistema inizia il suo funzionamento autonomo. Ad ogni ciclo un utente si avvicina alla posizione di ingresso o uscita e preme un pulsante relativo al settore in cui intende parcheggiare. La codifica dei 5 bit in input è la seguente:

- **IN/OUT [2]**: se l'utente è in ingresso il sistema riceve in input la codifica **01**, nel caso sia in uscita riceve la codifica **10**. Codifiche **00** e **11** vanno interpretate come anomalie di sistema e quella richiesta va ignorata (ovvero non va aperta alcuna sbarra).
- **SECTOR [3]**: i settori sono indicati con codifica one-hot, ovvero una stringa di 3 bit in cui uno solo assume valore 1 e tutti gli altri 0. La codifica sarà pertanto **100-A**, **010-B**, **001-C**. Codifiche diverse da queste vanno interpretate come errori di inserimento e la richiesta va ignorata.

Ad ogni richiesta il dispositivo risponde aprendo una sbarra e aggiornando lo stato dei posti liberi nei vari settori. Se un utente chiede di occupare un settore già completo il sistema non deve aprire alcuna sbarra. La sequenza di 5 bit è la seguente: SBARRA_IN, SBARRA_OUT, SECTOR_A, SECTOR_B, SECTOR_C. La codifica dei bit è la seguente:

- **SBARRA_(IN/OUT) [1]**: questo bit assume valore 0 se la sbarra è chiusa, 1 se viene aperta. La sbarra rimane aperta per un solo ciclo di clock, dopo di che viene richiusa (anche se la richiesta al ciclo successivo è invalida)
- **SECTOR_(A/B/C) [1]**: questo bit assume valore 1 se tutti i posti macchina nel settore sono occupati, 0 se ci sono ancora posti liberi.

Il dispositivo si spegne quando riceve la sequenza **00000** in input.

Si richiede inoltre che il circuito sia mappato sulla libreria tecnologica **synch.genlyb** e che venga **ottimizzato per area**.

In allegato sono forniti due files di test: `test_in.txt` e `test_out.txt`. Lanciando il comando `SIS source test_in.txt`, l'output deve coincidere con il file `test_out.txt`.



Laboratorio di Architettura degli Elaboratori

A.A. 2019/20

Modalità di consegna:

Tutto il materiale va consegnato elettronicamente tramite procedura guidata sul sito Moodle del corso. Indicativamente 15 giorni prima della data di consegna sarà attivata un'apposita sezione denominata "consegna_SIS_mmmaaaa" (mmm=mese, aaaa=anno); accedendo a quella pagina sarà possibile effettuare l'upload del materiale. La consegna del materiale comporta automaticamente l'iscrizione all'appello orale.

Tutti i progetti verranno testati automaticamente, solo i progetti che supereranno i test saranno ammessi alla discussione orale. I progetti non ammessi potranno essere visionati e discussi al termine della sessione su richiesta degli studenti.

Il giorno seguente la data ultima di consegna (entro le ore 12.00) verrà pubblicato sul sito Moodle del corso il calendario provvisorio degli orali; in caso di impossibilità a presenziare alla discussione orale nell'orario assegnato è necessario comunicarlo al docente via email entro le successive 24 ore. Entro la sera del giorno seguente sarà pubblicato il calendario definitivo.

Si richiede ad ogni gruppo di caricare un singolo archivio .tgz denominato `sis_cognome1_nome1_cognome2_nome2.tgz` contenente tutti i files di seguito elencati senza sottocartelle:

1. Un file `FSMD.blif` contenente la versione definitiva (ottimizzata) del progetto da lanciare per le simulazioni
2. Tutti gli altri files sorgenti necessari al progetto (ed eventuali sorgenti utili alla discussione dell'elaborato)
3. Un file `Relazione.pdf` con una relazione del progetto che affronti nel dettaglio almeno i seguenti punti:
 - Architettura generale del circuito
 - Diagramma degli stati del controllore
 - Architettura del datapath
 - Statistiche del circuito prima e dopo l'ottimizzazione
 - Numero di gates e ritardo dopo la mappatura
 - Descrizione delle scelte progettuali effettuate

Si ricorda che è possibile effettuare più sottomissioni, ma ogni nuova sottomissione cancella quella precedente. Ogni gruppo deve consegnare una sola volta il materiale, ovvero un solo membro del gruppo deve effettuare la sottomissione!