

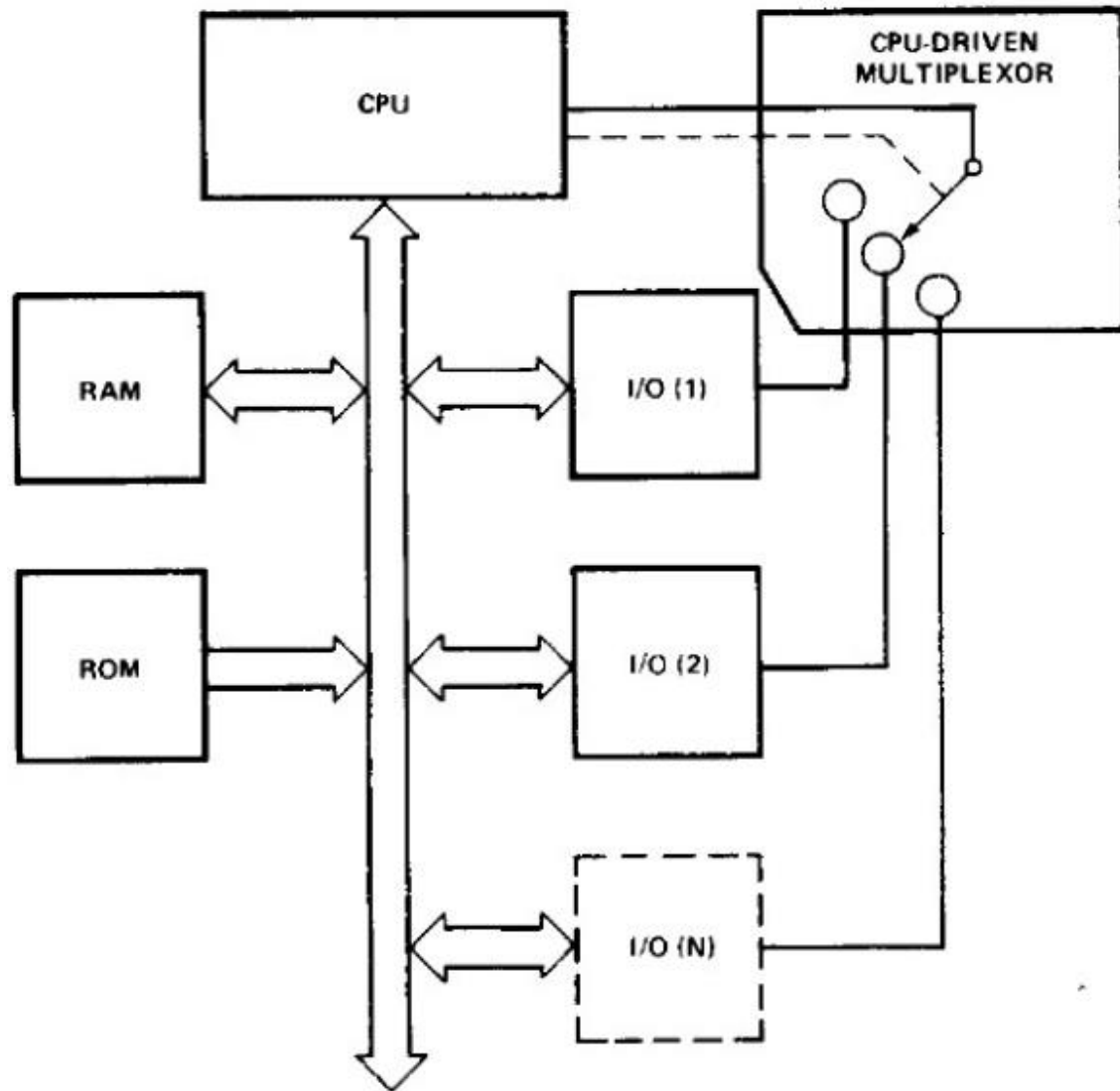
Hardware

Mikroprocesorová technika

13. Přerušení a programovatelné periferní obvody
3. ročník

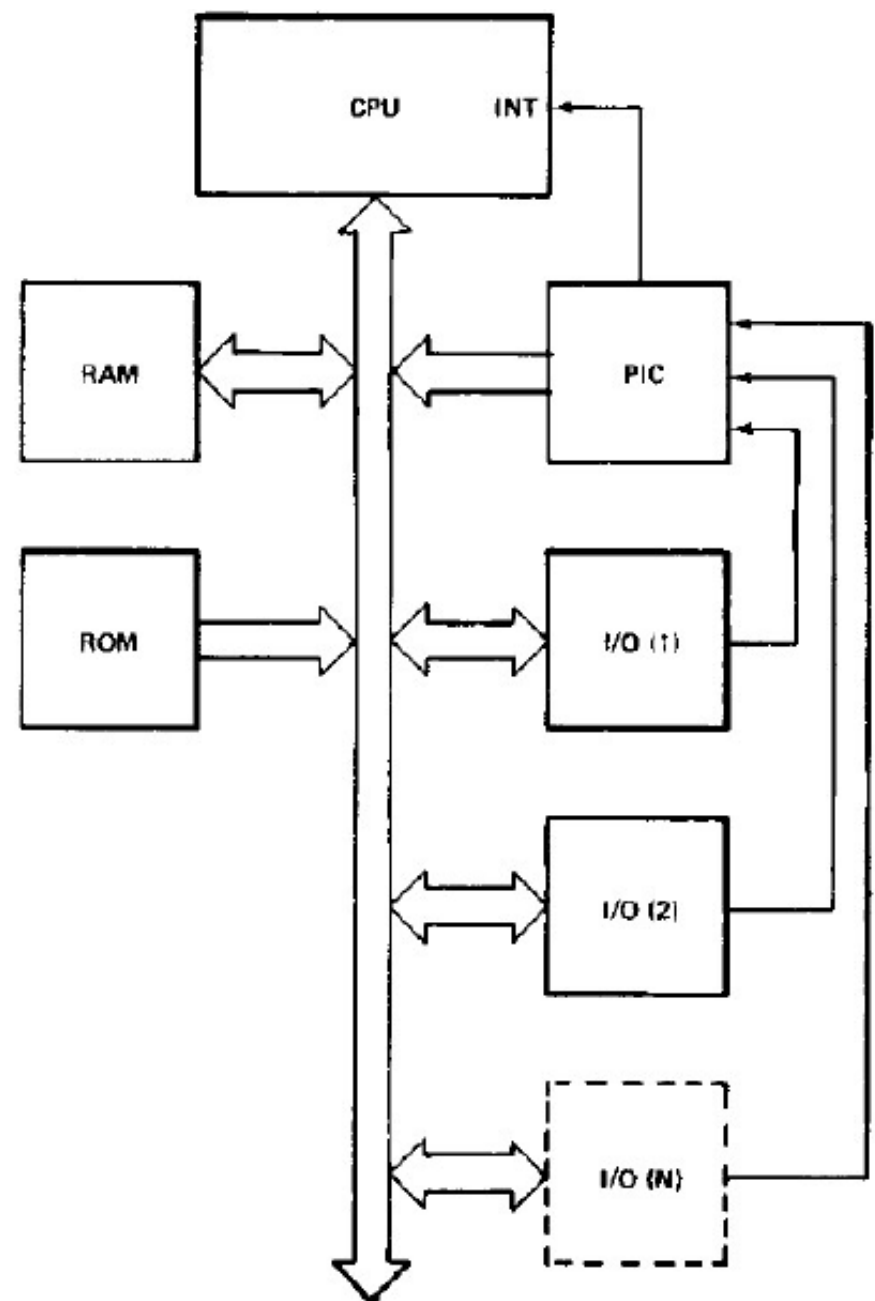
Polling

- ▶ Postupné dotazování periférií
 - Multiplexor
 - Řídí CPU
 - V případě potřeby dojde k přenosu
- ▶ Zatěžuje CPU



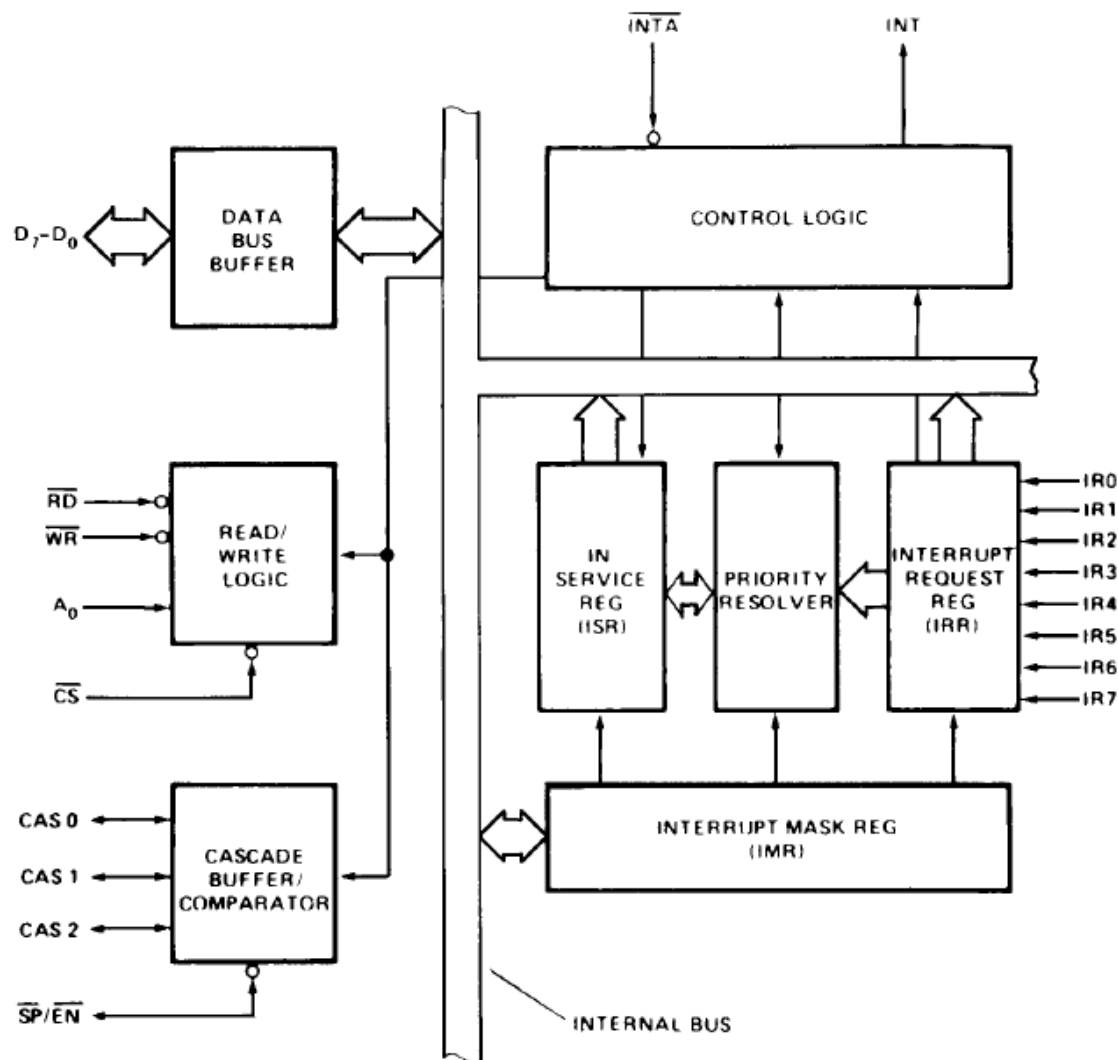
Interrupt

- ▶ O veškerou činnost se stará PIC
 - Programmable Interrupt Controller
 - Příjem, výběr, ukončení
- ▶ Periferie samy pošlou signál do PIC
 - Nedochozí k dotazování
- ▶ Nezatěžuje CPU



13. Přerušování a programovatelné periferní obvody

PIC 8259A



Činnost řadiče přerušení

1. IRQ

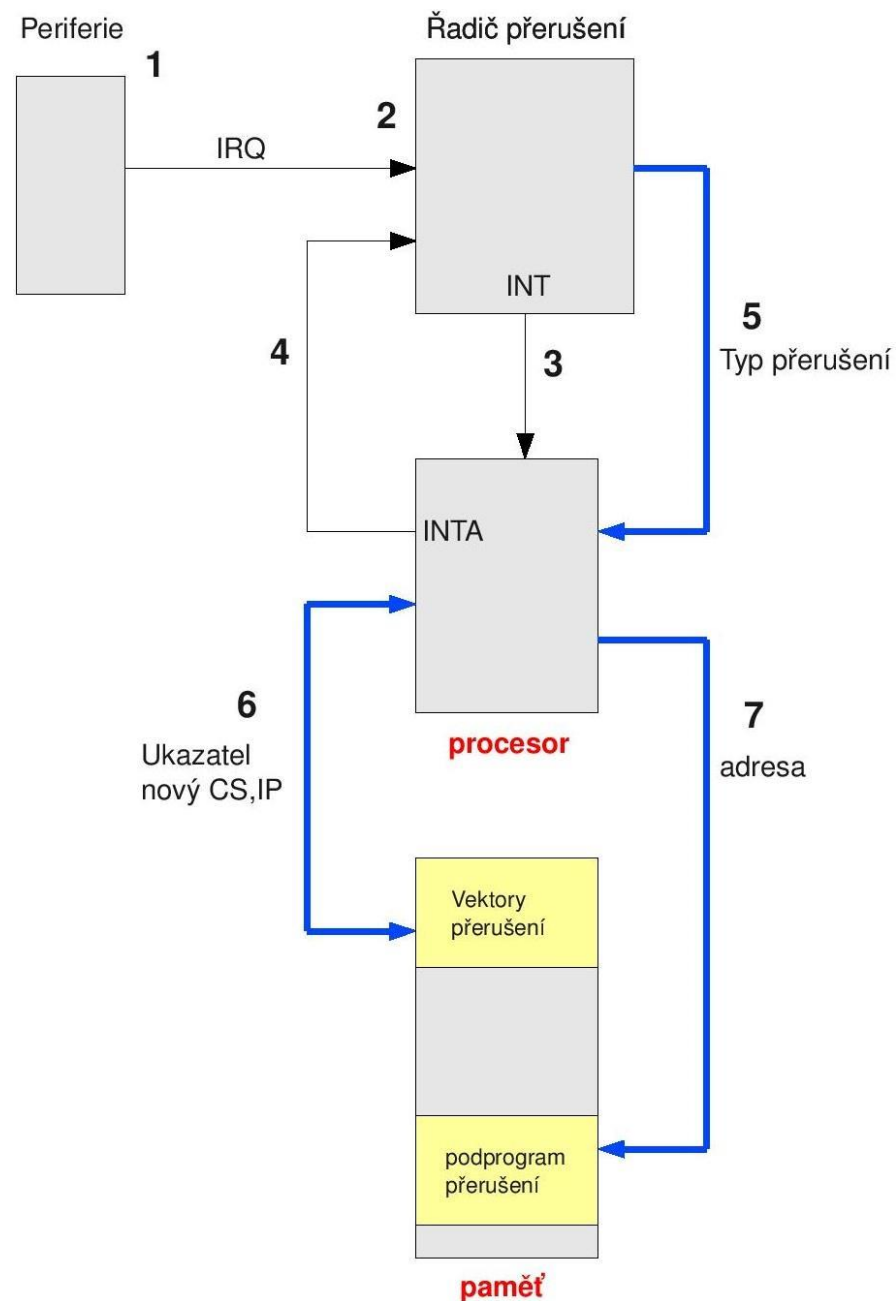
- Interrupt Request
- Žádost o přerušení
- Periférie → Řadič přer.

2. Příjem žádosti

- Může přijít více najednou

3. INT

- Interrupt
- Žádost o přer. činn. CPU
- Řadič přerušení → CPU



13. Přerušení a
programovatelné periferní
obvody

Činnost řadiče přerušení

4. INTA

- Interrupt Acknowledge
- Povolení přerušení od CPU
 - CPU přerušil svou činnost a uvolnil sběrnice

5. Typ přerušení

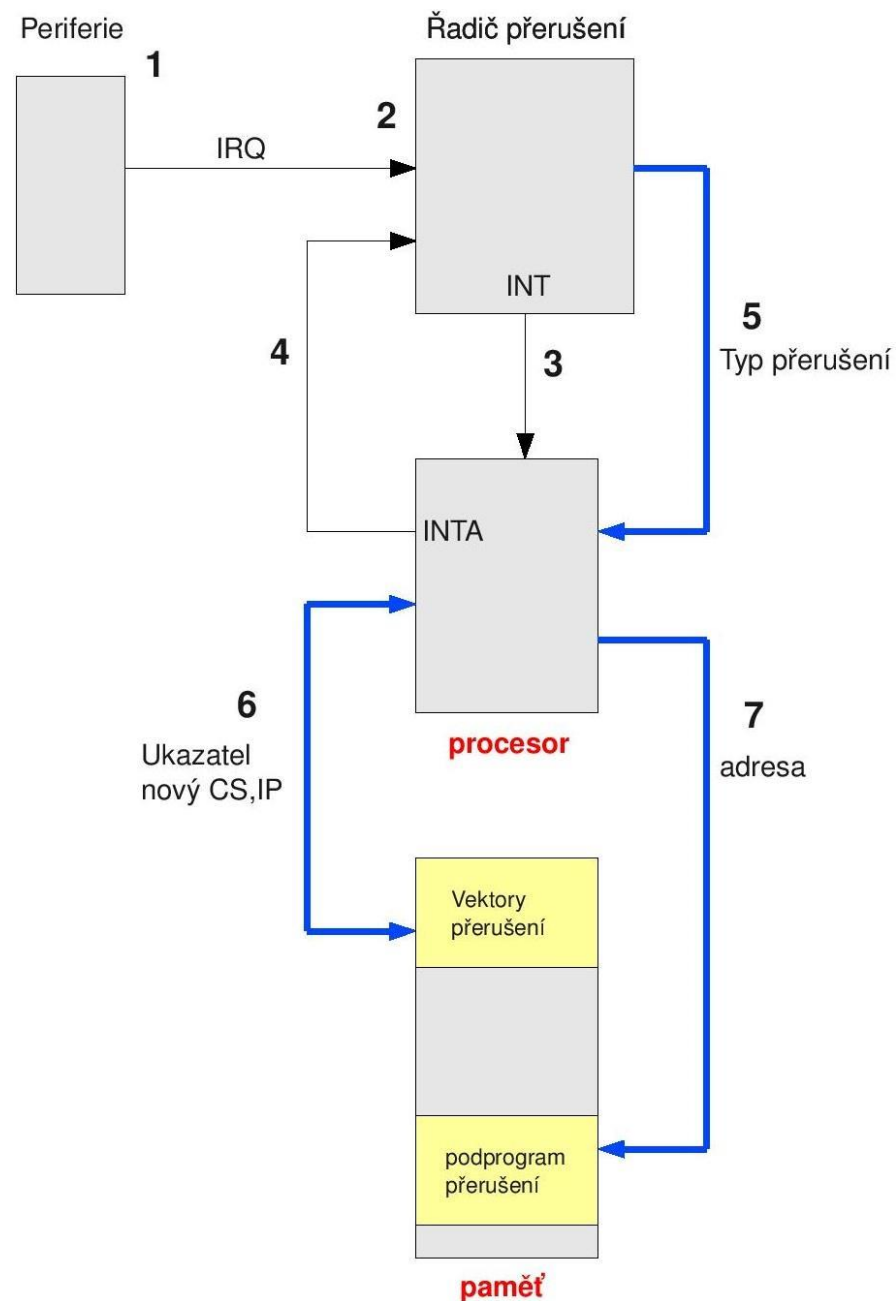
- Nejvyšší priorita
- Typ přerušení

6. Vektor přerušení

- Převedení typu na adresu
- Záloha adresy PC
- Aktualizace PC

7. Obsluha přerušení

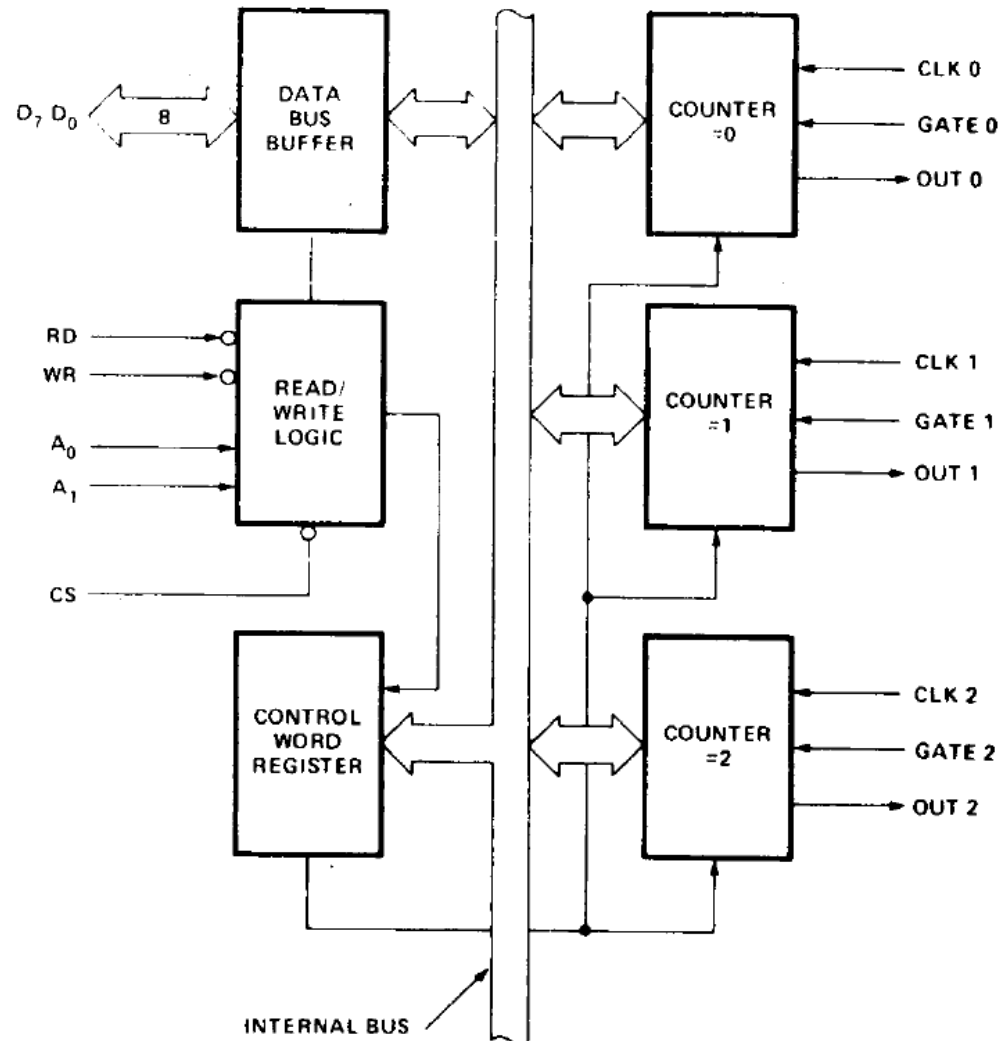
- Podprogram obsluhy přerušení



13. Přerušení a programovatelné periferní obvody

Program. čítač/časovač 8253

- ▶ 3x nezávislý 16bit synch. čítač
 - Dekrementující
 - Předvolba
- ▶ A_0, A_1
 - Výběr čítače
 - Zápis řídicího slova
- ▶ Čítání
 - Binární x BCD



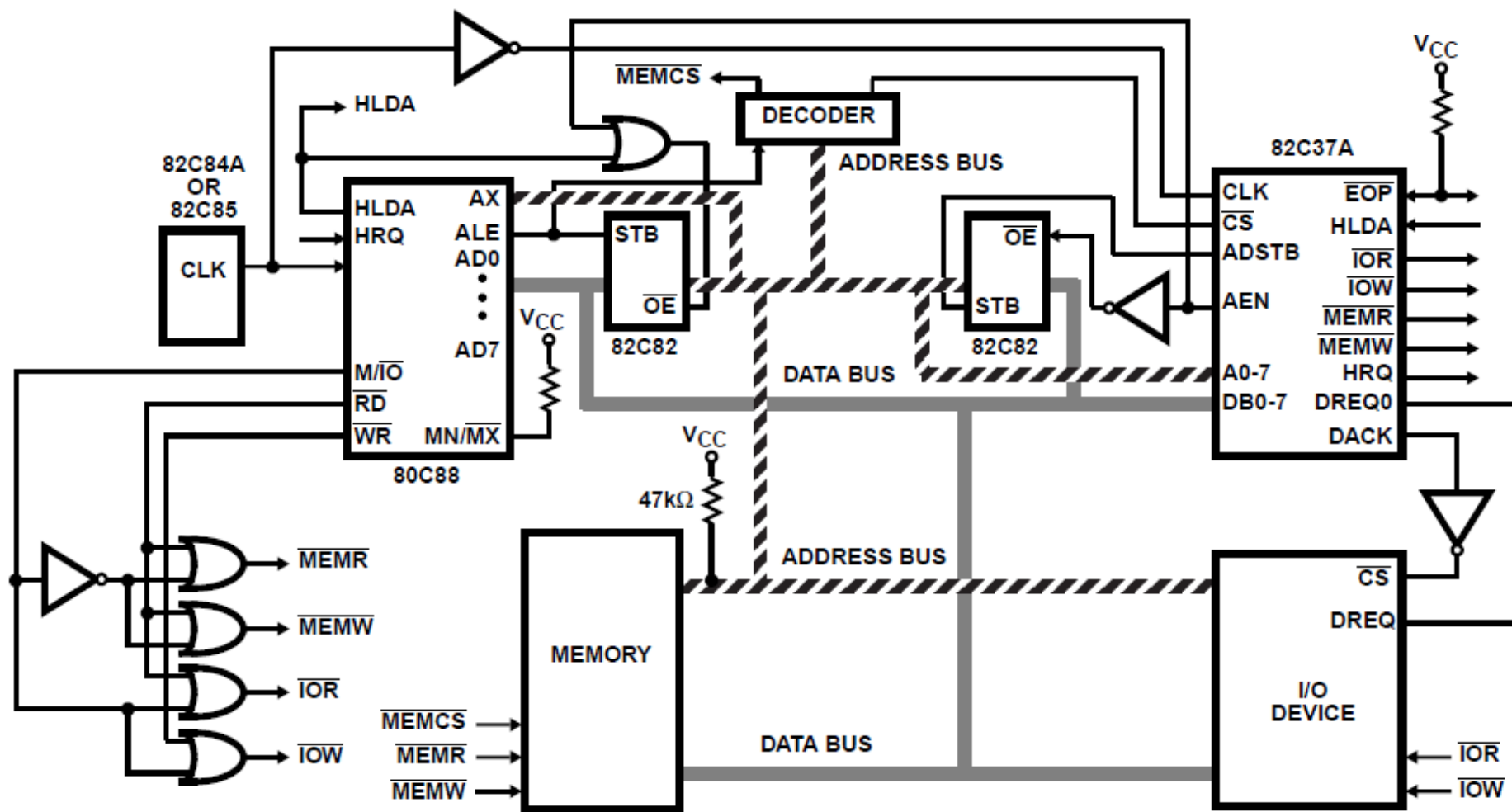
Program. čítač/časovač 8253

- ▶ Umožňuje nezávisle na uP generovat časové intervaly nebo čítat vnější události
 - Po dočítání přeruší činnost uP (6 módů)
 - Připojen k adresní, datové a řídicí sběrnici
- ▶ Nemá reset, po zapnutí nedefinované chování
 - Nutná počáteční inicializace -> řídicí slovo + předvolba
- ▶ Použití
 - Generátor frekvencí
 - Real Time Clock
 - Počítadlo událostí

Direct Memory Access

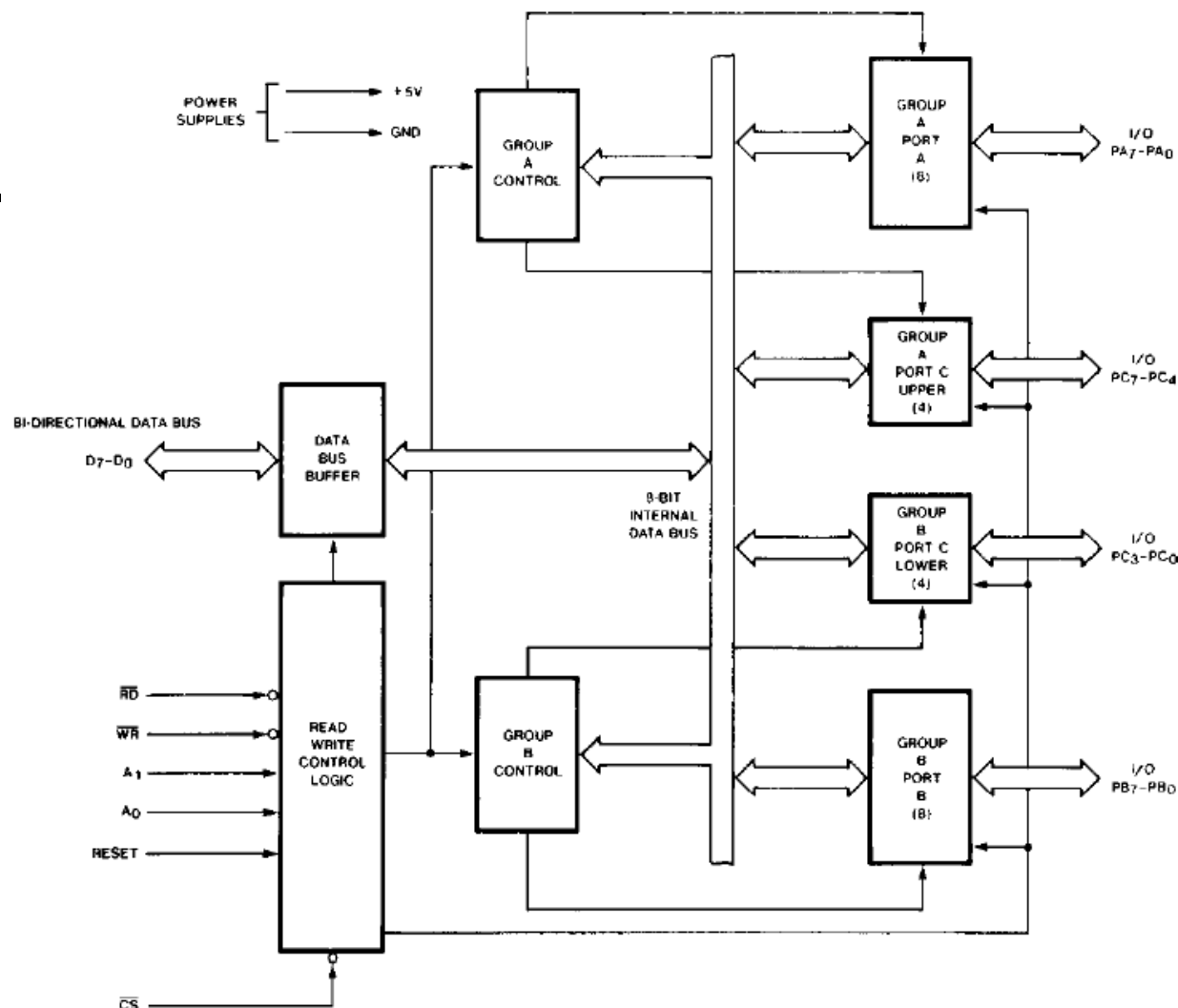
- ▶ Přímý přístup do paměti
 - Periférie \leftrightarrow RAM
 - Periférie \leftrightarrow Periférie
- ▶ Dnes součástí MB
 - Dříve samostatný obvod např. 8237
- ▶ Ulehčení práce CPU
 - Pouze uvolní sběrnice
- ▶ Vlastní registry pro adresy a přenos dat
- ▶ Počáteční inicializace
 - Softwarově, před samotným přenosem
 - Režim, typ a směr přenosu
 - Adresy (odkud kam)
 - Délka přenosu
 - Způsob synchronizace a indikace konce přenosu

DMA 8237



Paralelní kanál – 8255

- ▶ Rozšíření CPU o paralel. rozhraní
- ▶ 3 I/O porty
 - Brány
 - 24 pinů
- ▶ 3 režimy
 - R0: A, B, C
 - R1: A, B
 - R2: A



Paralelní kanál – 8255

▶ Režim 0

- Základní, nejjednodušší
- Každá brána může být vstup nebo výstup
 - Nezávisle na sobě
- Bez informace o stavu přenosu

▶ Režim 1

- Strobovaný
- K bráně A a B se připojí 3 piny brány C
 - Handshaking
- Bud' vstup nebo výstup

▶ Režim 2

- Pouze brána A
- Obousměrný přenos
- 5 pinů brány C využito pro řízení
 - Zbylé 3 piny mohou být použity pro režim 1 brány B

KONEC

Zdroje

- ▶ Datasheets: 8237, 8255, 8253, 8259A