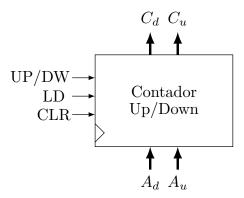


Universidade Federal do Rio Grande do Norte Centro de Tecnologia - CT

Departamento de Engenharia Elétrica - DEE

Disciplina: ELE2715 - Circuitos Digitais Período: 2018.2 Aluno: Data: 24/09/2018

1 - Implemente, em VHDL, um circuito de um contador síncrono de 8 bits (em BCD) crescente/decrescente e com carga paralela. O contador deverá zerar sua saída assim que a entrada CLR=1 (máxima prioridade e resposta imediata), deverá iniciar a contagem a partir do valor da entrada A (8 bits em BCD) quando LD=1 e, por fim, realizar uma contagem crescente quando a entrada UP/DW=0 e decrescente quando a entrada UP/DW=1. É importante notar que a saída do contador possui dois conjuntos de 4 bits (C_d para as dezenas e C_u para as unidades) e, de forma semelhante, a entrada A é, também, formada por dois conjuntos de 4 bits (A_d para as dezenas e A_u para as unidades).



Observações

- Todos os alunos devem simular o circuito no ModelSim;
- A implementação deverá ser feita de forma estruturada;
- O aluno deverá força as entradas do sistema para comprovar o correto funcionamento;
- O aluno deverá apresentar o circuito funcionando corretamente no dia 01/10/2018;