

AITL戦略提言書 v5.2

AITL戦略提言書 v5.2

AITL Strategy Proposal v5.2

0. エグゼクティブサマリ / Executive Summary

AITL (AI-Integrated Transition & Loop) は

- PID制御（安定性 / Stability）
- FSM制御（モード遷移 / State Transition）
- LLM設計（再設計 / Redesign）

を統合し、**SystemDK** により **熱・応力・電源・EMI** などの物理制約を設計初期から反映する。

AITL integrates PID, FSM, and LLM, with SystemDK embedding physical constraints (thermal, stress, power, EMI) from the earliest design stage.

本提案は、**2025年に発表されたコア論文のPoC実測値** を根拠とし、**産業・教育・政策** への橋渡しを提示する。

This proposal is grounded in PoC evidence from 2025 core papers, bridging industry, education, and policy.

特に、**ヒューマノイド（姿勢回復 $\leq 200\text{ms}$, 安定度 +30%, 効率 +15%）、CFET制御（サブ2nm配線遅延・熱結合補償）、宇宙応用（22nm FDSOI FPGA実装, 長期自律運用）** など、**実測PoCで効果が確認済み**である。

In particular, validated PoCs include **humanoids ($\leq 200\text{ms}$ posture recovery, +30% stability, +15% efficiency), CFET control (sub-2nm interconnect delay & thermal coupling compensation), and space applications (22nm FDSOI FPGA implementation, long-term autonomous operation), all confirming practical effectiveness.**

さらに、国際比較では、欧米の「AI×制御」研究が未だ**PID拡張や強化学習レベル**に留まる一方で、AITLは**三層統合+物理制約反映**という先行優位性を持つ。これは日本発の国家競争力強化の切り札となる。

Furthermore, while US and EU research on “AI×control” remains at the level of PID extensions or reinforcement learning, AITL holds a **first-mover advantage through three-layer integration plus physical constraint embedding**.

This represents Japan’s strategic advantage for strengthening national competitiveness.

1. 国際比較 / International Comparison

主要国・地域の類似アプローチと限界

Similar approaches and limitations in major countries and regions

国・地域 / Region	代表的プロジェクト / Representative Projects	技術的アプローチ / Technical Approach
米国 / USA	DARPA "Assured Autonomy", NASA AI Control	強化学習ベースの適応制御、形式化された制御、形式的方法 reinforcement learning-based adaptive control, formal methods
EU	Horizon Europe "AI4CyberPhysical", "HumanE AI"	サイバーフィジカル統合AI、倫理的AI cyber-physical integrated AI, ethical AI focused
中国 / China	「新世代AI計画」(次世代AI国家戦略) Next-Generation AI National Strategy	AIチップ開発と軍民融合、自律制御 AI chip development, civil-military fusion, enhanced autonomous control
日本 (AITL) / Japan (AITL)	AITL v5.0 / v5.1 PoCs	PID+FSM+LLMを三層統合、システムに物理制約反映 Three-layer integration of PID, FSM, and LLM, with System embedding physical constraints

AITLの競合差別化ポイント / AITL's Differentiation Points

1. 三層アーキテクチャの唯一性 / Uniqueness of the Three-Layer Architecture

- 米国＝強化学習／形式手法、EU＝サイバーフィジカル統合、中国＝大規模AI基盤。
USA = reinforcement learning / formal methods; EU = cyber-physical integration; China = large-scale AI platforms
- → **PID×FSM×LLM+SystemDK** の組合せは現状AITLのみ。
→ Only AITL combines PID×FSM×LLM with SystemDK.

2. 実測PoCによる裏付け / Validation through Measured PoCs

- 海外はシミュレーション中心、日本AITLは**ロボット・半導体・宇宙実機PoC**で実証済み。
Overseas efforts remain simulation-focused, while Japan's AITL has been demonstrated in real PoCs across robotics, semiconductors, and space.

3. 教育・標準化戦略 / Education & Standardization Strategy

- EUは倫理標準、中国は自国閉鎖型、米国は防衛優先。
EU emphasizes ethics standards; China is domestically closed; USA prioritizes defense.
- → 日本AITLは**国際標準化と人材育成**を両輪で提示可能。
→ Japan's AITL can uniquely present both international standardization and human resource development.

戦略的示唆 / Strategic Implications

- 政策文書においては「AITLはDARPAやHorizon Europeの延長線ではなく、**物理制約統合による次世代制御基盤**である」と強調。
In policy documents, emphasize that AITL is not a continuation of DARPA or Horizon Europe, but a **next-generation control foundation integrating physical constraints**.
 - 国際会議向けには「米国＝AI制御、EU＝倫理、中国＝大規模化、日本＝AITLの三層＋物理制約」で4象限マップを示すと説得力が増す。
For international conferences, a four-quadrant map (USA = AI control, EU = ethics, China = scale, Japan = AITL's three layers + physical constraints) enhances persuasiveness.
-

2. 論文別PoC解説 / Core PoC Papers (2025)

2.1 CFET Tutorial 論文

CFET Tutorial Paper (2025)

- **内容 / Content:** Planar→FinFET→GAA→CFET というデバイス進化を教育的に整理。
Educational overview of device evolution: Planar → FinFET → GAA → CFET
 - **産業貢献 / Industrial Impact:** 次世代エンジニア教育の標準教材。
Standard teaching material for next-generation engineer education.
 - **位置づけ / Role:** 本論文はAITLそのものではないが、**2.2 SystemDK+AITL**や**2.3 CFET Control**を理解する**前提教材**として不可欠。
-

2.2 SystemDK+AITL 論文

SystemDK+AITL Paper (2025)

- **実測 / Results:** RC遅延・熱結合・EMIを補償。
Compensation for RC delay, thermal coupling, and EMI
 - **産業貢献 / Industrial Impact:** 自動車・IoT・通信SoCに必須の設計基盤。
Essential design foundation for automotive, IoT, and communication SoCs.
 - **位置づけ / Role:** AITLを**システム設計レベルで活用**する最初の成果。物理制約を設計段階から反映するSystemDKの有効性を示す。
-

2.3 CFET Control 論文

CFET Control Paper (2025)

- **実測 / Results:** サブ2nm配線遅延・熱結合を補償。
Compensation for sub-2nm interconnect delay and thermal coupling
 - **産業貢献 / Industrial Impact:** 半導体EDA・ファウンドリの歩留まり改善。
Improves yield for semiconductor EDA and foundries.
 - **位置づけ / Role:** 2.2のSystemDK成果を**デバイススケールに適用したPoC**。
→ **2.1 Tutorial**で示されたデバイス進化の課題（熱結合・配線遅延）が、AITLによって克服可能であることを実証。
-

2.4 Humanoid TCST 論文

Humanoid TCST Paper (2025)

- **実測 / Results:** 姿勢回復 $\leq 200\text{ms}$ 、歩容安定度 +30%、エネルギー効率 +15%、自己発電寄与 $\sim 12\%$ 。
Posture recovery $\leq 200\text{ms}$, gait stability +30%, energy efficiency +15%, self-powering $\sim 12\%$
 - **AITL位置づけ / AITL Role:** PID + FSM + LLMによる三層制御。Flagship PoC。
Three-layer control with PID, FSM, and LLM. Flagship PoC.
 - **産業貢献 / Industrial Impact:** 災害救助、介護支援、工場自動化で信頼性を担保。
Ensures reliability in disaster relief, elderly care, and factory automation.
 - **位置づけ / Role:** 半導体・デバイス領域から離れ、**AITLを動的環境（ヒューマノイド）に応用した代表例**。AITLの汎用性を示す。
-

2.5 AITL on Space 論文

AITL on Space Paper (2025)

- **実測 / Results:** Tri-NVM階層、 $H\infty$ + FSM + LLM、22nm FDSOI FPGA実装。
Tri-NVM hierarchy, $H\infty$ + FSM + LLM, 22nm FDSOI FPGA implementation
 - **産業貢献 / Industrial Impact:** 宇宙機器メーカー・防衛産業における長期自律運用の基盤。
Foundation for long-term autonomous operation in space and defense industries.
 - **位置づけ / Role:** Humanoidと並ぶ**AITL応用の広がり**を示すPoC。
→ 特に**長期自律性**が重視される宇宙・防衛分野で、AITLの優位性を確認。
-

3. KPI一覧 / KPI Table

KPI	Target	実測値 / Result	出典 / Source
姿勢回復 / Posture Recovery	≤150ms	≤200ms	Humanoid
歩容安定度 / Gait Stability	+20%	+30%	Humanoid
エネルギー効率 / Energy Efficiency	+15%	+15%	Humanoid
自己発電寄与 / Self-Powering	20%	12%	Humanoid
FeFET保持 / Retention	≥10y@85°C	実証済	FeFET CMOS
FeFET耐久性 / Endurance	≥1e5	実証済	FeFET CMOS
電源効率 / Power Efficiency	>80%	実証済	CMOS018 Inductor
超音波感度 / Ultrasonic Sensitivity	高感度	実証済	ScAlN
滴下精度 / Droplet Precision	pL級	実証済	Bio-Inkjet
修士人材育成数 / Graduate Training	≥100/年	計画中	AITL Studies
国際標準化WG参加数 / Intl. WG Members	≥10	計画中	Policy

4. AITLの具体的解説 / AITL Explained

flowchart TB

PID["PID制御
Stability"] --> CORE["AITL Core"]

FSM["FSM制御
Transition"] --> CORE

LLM["LLM設計
Redesign"] --> CORE

CORE --> OPT["統合最適化
Holistic Optimization"]

SYS["SystemDK
Physical Constraints"] --> CORE

AITLはPID・FSM・LLMを統合し、SystemDKで物理制約を初期段階から反映する。

AITL integrates PID, FSM, and LLM, embedding SystemDK constraints from the start.

5. AITLによる産業界・政策への影響 / Industrial & Policy Impact

産業分野 / Sector	貢献内容 / Contribution	政策的意義 / Policy Significance
半導体 / Semiconductor	サブ2nm設計の信頼性・歩留まり改善	経済安全保障・技術覇権
自動車 / Automotive	車載SoCの安全性・省エネ化	GX・自動運転安全
ロボット / Robotics	災害救助・介護・工場自動化	労働力不足対策
医療 / Medical	PbフリーMEMS・Bio-Inkjetによる新市場	超高齢社会対応
宇宙 / Space	探査機の長期自律運用	宇宙安全保障・国際協力

6. 教育・人材育成 / Education & HRD

- **AITL学（仮称） / “AITL Studies”**
Interdisciplinary program integrating control, AI, and physical design constraints.
- **教材 / Teaching Materials:** CFET Tutorial, SystemDK論文, Humanoid PoC
- **成果 / Outcome:**
 - 修士・博士課程で年間100名規模の人材輩出
 - 国際会議・標準化WGでの若手参加者増加
 - 産業PoC連携による即戦力養成

7. ロードマップ / Roadmap

timeline

title AITL導入ロードマップ / AITL Roadmap
2025-2026 : 基盤R&D (AITL学, SystemDK α版) / Foundational R&D
2026-2028 : 国内WG設立, PoC拡大 / Domestic WG, PoC Expansion
2028-2030 : コンソーシアム, 認証制度 / Consortium, Certification
2030-2032 : 国際標準化主導 / Intl. Standardization
2032- : 標準活用による市場展開 / Market Deployment via Standards

8. 経済効果試算 / Economic Impact Estimation

2026-2030年にAITLを国内導入した場合のシナリオ比較（2030年時点）

産業分野 / Sector	収益 / Revenue (¥Bn)	削減効果 / Savings (¥Bn)	輸出 / Exports (¥Bn)	雇用
半導体 / Semiconductor	~30	~12	~10.5	~900
ロボット / Robotics	~24	~9	~6	~960
医療 / Medical	~12	~3.8	~2.4	~420
宇宙 / Space	~4.8	~1.6	~2.9	~120
合計 / Total	~70.8	~26.4	~21.8	~2,400

感度分析 / Sensitivity Analysis (2030)

- **Upside Case:** +40%（海外標準化リード時）→ ~1000億円規模
- **Downside Case:** -30%（国際標準化遅延時）→ ~500億円規模

9. Appendix: 2025年関連研究 / Related Works (2025)

AITL本体には含めないが、2025年に発表した関連研究成果は、
既存技術の強化・医療機器や次世代デバイスの安全性確保に資する。

- LPDDR+FeRAM Integration
 - **内容:** 低消費電力DRAMと不揮発性FeRAMを統合し、組込みメモリの信頼性を強化。
 - **貢献:** 産業機器・車載システムのデータ保持安全性に寄与。

FeFET CMOS Reliability (0.18μm)

- **内容:** FeFETを標準CMOSプロセスに統合し、保持特性・耐久性を実測。
 - **貢献:** 半導体・産業用エレクトロニクスの長期信頼性を確保。
- CMOS018 Inductor+LDO
 - **内容:** CMOS0.18μmでインダクタ+LDOを設計し、高効率電源を実現。
 - **貢献:** 低電力IoT機器・ロボットにおける安定電源供給に有効。
- ScAlN Ultrasonic
 - **内容:** 高感度ScAlN薄膜による超音波MEMSの実証。
 - **貢献:** 非破壊検査やセンシング分野での高信頼応用が可能。
- Bio-Inkjet KNN
 - **内容:** 鉛フリー強誘電体KNNを用いたバイオインクジェット技術。
 - **貢献:** 医療分野でのPbフリー材料利用を実証し、安全性・環境適合を担保。

10. 結論 / Conclusion

AITL v5.2 (政策版・章番号修正版)は、**PoC実測値に基づきつつ国際比較を冒頭で提示し、政策的意義を強化した戦略**である。

AITL v5.2 (Policy Edition, with revised chapter numbering) is a strategy that strengthens policy significance by presenting international comparisons at the outset, while remaining grounded in PoC experimental evidence.

- **産業界:** 設計効率化・低コスト化・新市場創出
Industry: Improve design efficiency, reduce costs, and create new markets
- **教育界:** 年間100名規模のAITL人材育成
Education: Cultivate approximately 100 AITL-trained professionals annually
- **政策:** KPIベースの標準化・安全保障・GX対応
Policy: Standardization based on KPIs, enhanced security, and GX (Green Transformation) measures

AITLは「研究成果」から「国家基盤」への昇華を可能にし、国際標準化を通じて日本の技術覇権確立に寄与する。

AITL enables the transition from research achievements to national infrastructure, contributing to Japan's technological leadership through international standardization.