

μ TFP ヘッド用ドライバICのBCP対応: プロセス移植型による完全互換二拠点生産体制の 確立

三溝 真一 (Shinichi Samizo)

独立系半導体研究者 (元セイコーエプソン株式会社)

Email: shin3t72@gmail.com

GitHub: <https://github.com/Samizo-AITL>

Abstract—和文概要: 本研究は、東日本大震災を契機に、 μ TFP プリントヘッド用ドライバICの生産リスク低減を目的として実施したBCP (Business Continuity Planning) 対応事例を報告する。従来の再設計型 (Re-Design-Based / Parameter Matching) ではなく、プロセス移植型 (Process-Porting-Based / Process Equivalence) を採用し、酒田工場と同一仕様をラピスライン上に再現した。製造をラピスで行い、ウエハテスト (EWS) を酒田で実施する製造分散・保証集中の体制により、設計資産を改変せずに完全互換を達成した。この事例は、設計資産保護と供給リスク分散を両立する「Process-Identical BCP」アプローチの有効性を実証するものである。

Abstract: This paper presents a Business Continuity Planning (BCP) implementation for the μ TFP print-head driver IC, initiated after the Great East Japan Earthquake. Instead of a re-design-based (parameter-matching) approach, a full process-porting (process equivalence) strategy was adopted, reproducing the Sakata process at Lapis Semiconductor. Manufacturing was carried out at Lapis, while Electrical Wafer Sort (EWS) testing was performed at Epson's Sakata factory under centralized quality governance. This "distributed manufacturing with centralized quality" framework enabled full compatibility without modifying any design assets, demonstrating the effectiveness of a "Process-Identical BCP" approach for design-preserving redundancy.

Index Terms—BCP, μ TFP, Driver IC, Process Porting, Process Equivalence, Full Compatibility, Lapis Semiconductor, Sakata Factory, Reliability, Inkjet Head

I. 序論

2011年3月に発生した東日本大震災は、日本の製造業における地理的集中リスクを明確に顕在化させた。特に半導体産業では、単一拠点到依存した生産体制が供給途絶の主要因となり、事業継続計画 (Business Continuity Planning: BCP) の必要性が強く認識される契機となった。

セイコーエプソン株式会社 酒田工場では、インクジェットプリンタの中核技術である μ TFP (micro Thin Film Piezo) プリントヘッド用ドライバICを一拠点で製造していた。このICは、数十Vクラスの高電圧出力と高速駆動性能を両立させる重要部品であり、その安定供給はプリントヘッド製品群全体の生産継続性に直結する。したがって、災害や設備障害などに対する生産リスクを低減するため、同一仕

様のプロセスを用いた冗長化 (二拠点生産体制) の確立が急務であった。

本研究では、宮城県に拠点を有するラピスセミコンダクタを新たな製造ファンドリとして追加し、酒田工場で行っていた $0.35\mu\text{m}$ CMOS ($3.3\text{V} / 45\text{V}$ WSi ゲート) 高耐圧プロセスを対象に、マスク・プロセス条件・評価基準を完全に一致させたプロセス移植型 (Process Porting / Process Equivalence) を実施した。この手法は、ファンドリ側のパラメータに合わせて回路を再設計する一般的な方式とは異なり、ヘッド側の設計資産を変更せずに、製造ライン側を合わせ込むことで互換性を確保する点に特徴がある。

本論文では、このBCP対応の背景および実施方針を述べるとともに、プロセス移植の立上げ手法、評価結果、および得られた知見について報告する。

II. BCP 対応方針

本BCP対応では、 μ TFP ヘッド用ドライバICの生産冗長化を目的として、既存の酒田工場に加え、宮城県のラピスセミコンダクタを新たな製造拠点として追加した。この際、異なるファンドリ間でのプロセス差異をどのように扱うかが最重要課題となった。

検討した方針は次の2方式である：

1) 再設計型 (Re-Design-Based / Parameter Matching) :

ラピス側のプロセスパラメータ (酸化膜厚・しきい値電圧・金属抵抗値など) に合わせて回路設計を再調整する方式。既存設計を部分的に修正することで短期間の立上げが可能であるが、ヘッド電気特性、COF (Chip On Film) 制御コード、さらにはプリンタ本体ファームウェアに至るまで、一連の再評価が必要となる。

2) プロセス移植型 (Process-Porting-Based / Process Equivalence) :

酒田工場で使用していたマスクをそのまま流用し、ラピス製造ライン側のプロセス条件 (熱処理・成膜・エッチング・金属配線など) を酒田仕様に合わせて込む方式。立上げには工程パラメータの精密調整と評価工数を要するが、設計側を一切変更せず、ヘッド仕様・制御コード・検査基準を完全共通化できる。

両方式を比較すると、再設計型は初期投入コストが低い一方で、長期的には設計資産の分断や評価負荷の増大を招

くリスクがある。一方のプロセス移植型は立上げ期間を要するものの、設計・テスト・製造のすべてを既存資産で統一でき、製品互換性と品質保証の両立が可能である。

本研究では、ヘッド側の電気特性・制御コード・吐出波形を一切変更せずに冗長化を実現することを最優先とし、後者のプロセス移植型方針を採用した。この決定により、完全互換 (**Full Compatibility**) と設計資産の保護、および品質保証の一元化を同時に確保した。

III. プロセス移植手法

A. 対象デバイス

対象は、0.35 μm CMOS 技術をベースとした 3.3 V/45 V WSi ゲート構造を有する高耐圧ドライバ IC である。本デバイスは、プリントヘッドの駆動波形生成および高電圧出力段を内包しており、ゲート酸化膜の信頼性と金属配線抵抗の安定性が吐出性能に直結する。

酒田工場で使用していたマスクデータをそのままラピス製造ラインに適用し、プロセス条件を段階的にマッピングすることで同等化を図った。主な制御項目は、熱酸化膜厚、RTA 温度・時間プロファイル、ポリシリコン/WSi 膜の堆積条件、および金属多層配線のストレス緩和条件である。これらを酒田プロセス基準値に対して逐次調整し、膜厚・抵抗・臨界電圧など主要パラメータの統計分布を一致させることを目標とした。

B. 立上げフロー

プロセス移植の立上げは、以下の 4 段階で構成した。

- 1) 酒田レシピの共有と装置パラメータ変換
各工程の装置設定値 (温度・圧力・ガス流量など) を酒田条件からラピス装置仕様に変換し、初期プロセスレシピを作成した。特に熱酸化および WSi 堆積工程では、装置構造の差異を考慮してプロセスウィンドウを定義した。
- 2) 試作ロット評価 (物理・電気パラメータマッピング)
テストウエハ上で酸化膜厚、コンタクト開口 CD、シート抵抗などを測定し、酒田基準ロットとの統計比較を実施した。各項目は 3 範囲内で一致するまで条件を調整し、プロセスの再現性を確認した。
- 3) **Parametric Test** による電気特性照合
トランジスタしきい値電圧、オン抵抗、リーク電流などの電気パラメータを評価し、酒田ロットとの統計分布を比較した。デバイス特性はすべて 3 以内に収まり、電氣的同等性を確認した。
- 4) 信頼性評価 (**Reliability Qualification**)
HTOL (High Temperature Operating Life), TDDB (Time Dependent Dielectric Breakdown), EM (Electromigration) 試験を実施し、ラピス製造品が酒田品と同等の劣化挙動および寿命分布を示すことを確認した。

以上の工程を経て、ラピス側の製造条件は酒田プロセスの統計的ばらつき範囲内に収まり、設計側の特性マージンを一切変更することなく量産適用が可能となった。

IV. 評価結果

A. 電気特性 (E TEST 統計検証)

ラピス製造ラインにおいて、酒田仕様マスクを用いた試作ロットを対象に ETEST (Electrical Test) を実施した。測定項目は 3.3 V / 45 V トランジスタ群およびパッシブ素子を含む全工程階層で構成し、以下の主要特性を評価した。

- トランジスタ群 (3.3 V / 45 V) :
しきい値電圧 V_{th} , 電流利得 β , 飽和電流 I_{dsat} , オフ電流 I_{off} , ブレークダウン電圧 BV_{DS} , 基板電流 I_{sub} (substrate current, Hot Carrier 指標)
- 拡散抵抗, ゲート電極抵抗, コンタクト抵抗, ビア抵抗, 配線抵抗

各パラメータの平均値および標準偏差を酒田リファレンスロットと比較した結果、すべての項目が 3 範囲内で一致し、電氣的同等性が統計的に確認された。代表的な結果を Table II に示す。しきい値電圧偏差は $\pm 1.5\%$, オン抵抗偏差は $\pm 2.0\%$ 以内に収まり、酸化膜リーク電流は $1 \times 10^{-9} \text{ A/cm}^2$ 以下であった。プロセス間の標準偏差比 $\sigma_{Lapis}/\sigma_{Sakata} = 1.03$ と極めて近似しており、拠点間でプロセス制御安定性が完全に再現されたことを示す。

B. 信頼性試験

個別デバイス信頼性に関しても、以下の主要試験を実施した。

- **TZDB (Time-Zero Dielectric Breakdown)** : 酸化膜初期破壊電界分布が一致。
- **TDDB (Time-Dependent Dielectric Breakdown)** : 寿命分布の中央値が一致。
- **HCI (Hot Carrier Injection)** : 劣化速度係数に有意差なし。
- **EM (Electromigration)** : 金属配線寿命の中央値比が 0.99 で一致。
- **V_t Stability** : 1000 h 高温動作後のしきい値変動が $\pm 2 \text{ mV}$ 以内。

いずれの試験でも酒田・ラピス間に統計的差異は見られず、酸化膜、拡散層、金属層のいずれもプロセス同等性が完全に維持されていることを確認した。

C. ヘッド特性および EMC

ラピス製ドライバ IC を搭載した μTFP プリントヘッドを用いて、インク吐出特性および電磁両立性 (EMC) の比較評価を行った。駆動波形は酒田品と同一条件 (駆動電圧: 35 V, 周波数: 30 kHz) で印加し、吐出速度・液滴体積・安定性を高速カメラにより解析した。

その結果、吐出速度偏差は $\pm 1.8\%$ 以内、液滴体積の変動係数 (CV 値) は 1.02 倍と誤差範囲内であり、波形応答および吐出安定性ともに酒田製と同等であった。また、プリンタ機体にラピス製 IC ヘッドを組み込み、システムレベル EMC 試験 (CISPR-22 準拠) を実施した結果、ノイズスペクトラムおよび放射電界強度にも統計的差異は認められなかった。

以上より、ラピス生産デバイスは酒田品と電氣的・信頼性的・機能的すべての側面で完全同等であり、設計・COF コード・プリンタファームウェアに対する修正を一切必要としなかった。

Table I
再設計型とプロセス移植型の比較（BCP 方式比較）

| 項目 | 再設計型 (Re-Design-Based) | プロセス移植型 (Process-Porting-Based) |
|----------|------------------------|---------------------------------|
| 基本方針 | 新プロセスに設計を再調整 | 既存プロセスを他拠点へ移植 |
| 立上げ期間 | 短期 | 長期 |
| 初期コスト | 低 | 高 |
| 設計資産への影響 | 大（再評価必要） | 無（設計・FW 共通） |
| 互換性 | 部分互換 | 完全互換 |
| BCP 適合性 | 暫定対応に有効 | 恒久対応に最適 |
| 品質保証 | 拠点別評価になりがち | 酒田 EWS で一元保証 |
| 適用分野 | ノード移行・小改版 | 高信頼・長期供給品 |

Table II
酒田・ラピスプロセスおよび ETEST / 信頼性主要特性比較

| 項目 | 酒田 | ラピス |
|---|----------------------|----------------------|
| ゲート酸化膜厚 (Å) | 800 | 805 |
| WSi 抵抗値 (Ω/\square) | 2.3 | 2.4 |
| 拡散抵抗 (Ω) | 102 | 104 |
| ゲート電極抵抗 (Ω) | 12.1 | 12.3 |
| コンタクト抵抗 (Ω) | 1.8 | 1.9 |
| ビア抵抗 (Ω) | 0.42 | 0.43 |
| 配線抵抗 (Ω) | 2.1 | 2.1 |
| リーク電流 (A/cm^2) | $< 1 \times 10^{-9}$ | $< 1 \times 10^{-9}$ |
| 臨界電圧 V_{bd} (V) | 48.2 | 47.9 |
| 3.3V トランジスタ群 (V_{th} , , I_{dsat} , I_{off} , $BVDS$, I_{sub}) | 同等 | 同等 |
| 45V トランジスタ群 (V_{th} , , I_{dsat} , I_{off} , $BVDS$, I_{sub}) | 同等 | 同等 |
| $\sigma_{Lapis}/\sigma_{Sakata}$ | — | 1.03 |
| TDDB 寿命中央値比 | 1.00 | 0.98 |
| HCI 劣化係数比 | 1.00 | 1.02 |
| EM 寿命中央値比 | 1.00 | 0.99 |
| V_t 変動 (mV) | ± 2 | ± 2 |

* I_{sub} : 基板電流 (substrate current, Hot Carrier 指標)

V. 品質保証とトレーサビリティ

本 BCP 体制下における品質保証スキームを Figure 1 に示す。製造工程はラピスセミコンダクタが担当し、ウエハテスト (**EWS: Electrical Wafer Sort**) は酒田工場で実施する分業構成とした。出荷判定および最終保証はエプソン本体による集中管理とし、単一基準での品質認証を維持した。

COF コード (Chip On Film 制御コード) は酒田・ラピス間で共通化し、製品ロット単位での管理番号を付与することでトレーサビリティを確保した。これにより、各 IC がどの拠点・ロットで生産されたかを即時に追跡でき、品質問題発生時にも出荷停止・切替判断を迅速に行える構造とした。

また、プロセス同等性の維持を目的として、四半期ごとに相互モニタリングロットを製造し、酸化膜厚・リーク電流・ V_{bd} 等の主要パラメータを定点測定する。このデータを酒田側リファレンスと比較し、偏差が管理限界値 ($\pm 3\sigma$) を超えた場合には即時是正を行う。この「製造分散・保証集中」構造により、物理的製造拠点は異なっても、酒田 **EWS** の共通基準を通じて全ロットが同一品質ゲートで判定される。

VI. 考察

プロセス移植型方式は、短期的には工程マッピング・信頼性評価など多大な工数を要するが、一度確立すれば設計再認証や評価系統の分断を回避でき、結果として長期的ト

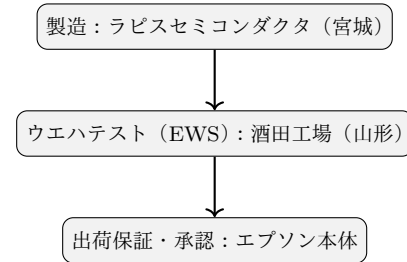


Fig. 1. 品質保証・トレーサビリティ体制（製造分散・保証集中）

タルコストを低減できる利点がある。本研究の結果、酒田・ラピス両拠点での完全同等製造が実証され、「プロセスを再現することで設計資産を守る」アプローチの有効性が確認された。

特に、本研究で採用したプロセス移植型 **BCP** は、「設計資産を改変せずに完全互換を維持できる」点で従来の再設計型 **BCP** と本質的に異なる。製造を分散しつつ、品質保証を酒田 EWS に集中させる構造により、長期供給リスクと設計分断リスクの双方を排除する新しい BCP アーキテクチャを実現した。

また、本手法は μTFP ドライバ IC に限らず、MEMS アクチュエータ、ミックスドシグナル SoC、AI アクセラレータなど高信頼・長期供給デバイスにも適用可能である。すなわ

ち、「設計資産保護型 BCP (Design Preservation-Oriented BCP)」として、半導体サプライチェーン強靱化の共通モデルとなり得る。

VII. 結論

本報では、 μ TFP プリントヘッド用ドライバ IC の BCP 対応事例として、酒田工場とラピスセミコンダクタにおける同一マスク・同一プロセス条件の再現 (**Process Equivalence**) を実現した。電気特性、吐出特性、信頼性試験のいずれにおいても両拠点品は完全同等であり、設計・制御コード・ファームウェア再評価を要しなかった。

本成果は、災害リスク分散と設計資産保全を同時に達成する「Design Preservation through Process Reproduction」アプローチの成功例であり、今後の国内半導体 BCP 構築の技術的ベースラインとなる。

謝辞

本研究の実施にあたり、酒田工場および宮城ラピスセミコンダクタの各位、ならびにエプソン半導体事業部品品質保証部の皆様に深く感謝する。

参考文献

References

- [1] S. Samizo, “uTEP ヘッド用ドライバ IC におけるウエハ酸素濃度変動起因の品質問題対応,” *Epson Semiconductor Technical Report*, 2024.
- [2] S. Samizo, “薄膜 PZT アクチュエータにおける振動板クラックと端部焼損の原因解析,” *Journal of Precision Mechatronics*, 2023.
- [3] S. Samizo, “薄膜 PZT 技術の系譜,” *Proceedings of the Japan Society of Applied Physics*, 2022.

著者略歴

三溝 真一 (Shinichi Samizo) は、信州大学大学院 工学系研究科 電気電子工学専攻にて修士号を取得。セイコーエプソン株式会社に勤務し、半導体ロジック／高耐压統合、インクジェット薄膜 PZT アクチュエータ、PrecisionCore プリントヘッド製品化に従事。現在は独立系半導体研究者として、プロセス／デバイス教育、メモリアーキテクチャ、AI システム統合に取り組む。連絡先: shin3t72@gmail.com.