

# COFにおけるAuメッキ薄化によるコスト合理化と信頼性評価

Cost Rationalization and Reliability Assessment of Au Plating Thinning on COF

三溝 真一 (Shinichi Samizo)

独立系半導体研究者 (元セイコーエプソン)

Email: shin3t72@gmail.com

GitHub: <https://github.com/Samizo-AITL>

## Abstract—和文要旨:

ビジネスインクジェット (BIJ) ヘッドにおける合理化テーマの一つとして、COF 配線上の Au メッキ厚の薄化が検討された。現行仕様 ( $0.50 \pm 0.20 \mu\text{m}$ ) においては、下限  $0.30 \mu\text{m}$  の量産実績がある。この下限を維持しつつ工程能力  $Cpk \geq 1.67$  を満たす条件を検討した結果、許容幅  $\pm 0.125 \mu\text{m}$  が適正であると判断され、中心値  $0.425 \mu\text{m}$  の新仕様 ( $0.425 \pm 0.125 \mu\text{m}$ ) を策定した。NPC 接合信頼性試験、エレクトロマイグレーション評価、加速環境試験により当該仕様の妥当性を確認し、品質・信頼性を維持したままチップ当たり約¥4 のコスト低減効果を得られることを示した。

## Abstract:

As one of the cost-rationalization themes in Business Inkjet (BIJ) printheads, thinning of Au plating on COF wiring was investigated. In the current specification ( $0.50 \pm 0.20 \mu\text{m}$ ), there is mass-production evidence for a lower bound of  $0.30 \mu\text{m}$ . By maintaining this lower bound and ensuring a process capability of  $Cpk \geq 1.67$ , a tolerance of  $\pm 0.125 \mu\text{m}$  was identified as appropriate, leading to the adoption of a new specification centered at  $0.425 \mu\text{m}$  ( $0.425 \pm 0.125 \mu\text{m}$ ). NPC bonding reliability, electromigration, and accelerated environmental tests validated this specification, demonstrating that a cost reduction of about ¥4 per chip can be achieved while maintaining quality and reliability.

**Index Terms**—Au メッキ薄化 (Au plating thinning), COF, NPC 接合 (NPC bonding), ビジネスインクジェットヘッド (Business Inkjet head), イオンマイグレーション (Ion migration), コスト合理化 (Cost reduction)

## I. 背景 (PROBLEM BACKGROUND)

ビジネスインクジェット (BIJ) ヘッドの合理化テーマの一つとして、COF 実装における Au メッキ (以下、Au 厚) の薄化が挙げられる。Au 厚は NPC 接合の初期接合性・長期信頼性を支える重要要素である一方、原材料コストの主要因でもある。

現行仕様は  $0.50 \mu\text{m} \pm 0.20 \mu\text{m}$  であり、量産実績として下限  $0.30 \mu\text{m}$  でも信頼性が維持されてきた。この実績を前提に工程能力を解析したところ、下限を維持したまま工程能力  $Cpk \geq 1.67$  を満たすためには、中心値を  $0.425 \mu\text{m}$ 、公差幅  $\pm 0.125 \mu\text{m}$  とするのが妥当であることが確認された。

本稿では、この新仕様に基づき、NPC 接合信頼性・イオンマイグレーション・環境耐久性を評価し、品質と信頼性を損なわずにコスト削減を実現するための設計・実験・検証のプロセスを報告する。

## II. 対象構造 (COF PAD STACK)

本検討の COF 外部端子は、Cu 配線上に Au メッキを施したシンプルな構造である。代表的な層構成を以下に示す：

- Cu 配線厚：約  $8 \mu\text{m}$
- 表面仕上げ：Au メッキ (従来仕様：約  $0.5 \mu\text{m}$ )

すなわち、Au  $0.5 \mu\text{m}$  / Cu  $8 \mu\text{m}$  構造を前提とし、Au 厚を合理化対象として検討を行った。Au 層は NPC 接合時の濡れ性や表面状態の再現性に直結する重要要素であり、工程能力を踏まえた厚み最適化が求められる。

## III. AU 厚 仕様ロジック (SPECIFICATION LOGIC)

Fig.1 に、本検討で用いた仕様決定のフローを示す。現行仕様は Au  $0.5 \mu\text{m}$  (許容幅  $\pm 0.20 \mu\text{m}$ ) であり、量産実績に基づき  $0.30 \mu\text{m}$  が信頼性上の下限として機能していることが確認されている。そこで工程能力  $Cpk \geq 1.67$  を満たす範囲を逆算し、新仕様を  $0.425 \mu\text{m} \pm 0.125 \mu\text{m}$  と定めた。この仕様に基づき NPC 接合信頼性、イオンマイグレーション、環境加速試験の 3 系統で評価を実施し、Au 薄化によるリスクの有無を検証した。さらにコスト感応度解析により 1 チップ当たり約 4 JPY の低減効果を見積もり、量産数量に外挿することで年間十億円規模の事業効果を見込めることを示した。

## IV. 本稿の貢献 (CONTRIBUTIONS)

本稿の主な貢献は以下の 3 点である。

- 1) COF 外部端子における Au メッキ薄化を対象とし、量産実績を踏まえた合理的な新仕様 ( $0.425 \pm 0.125 \mu\text{m}$ ) の設定プロセスを提示した。
- 2) 下限  $0.30 \mu\text{m}$  を維持したうえで、NPC 接合信頼性、イオンマイグレーション、環境加速試験により実使用条件で十分な信頼性マージンを確認した。
- 3) コスト感応度解析を行い、チップ当たり数円、製品全体で年間十億円規模の削減効果を定量的に示し、設計と事業価値を結び付けた。

## V. 試験計画 (TEST MATRIX)

本研究では、Au 厚の下限を明確化するため、 $0.30 \mu\text{m}$ 、 $0.25 \mu\text{m}$ 、 $0.20 \mu\text{m}$  の 3 水準の試作 COF を準備し、以下の体系的な評価を行った。

- 1) **COF 単体加速評価** 各厚み水準について、表面 4 端子抵抗測定を定期的実施し、Au 薄化の均一性と Cu 拡

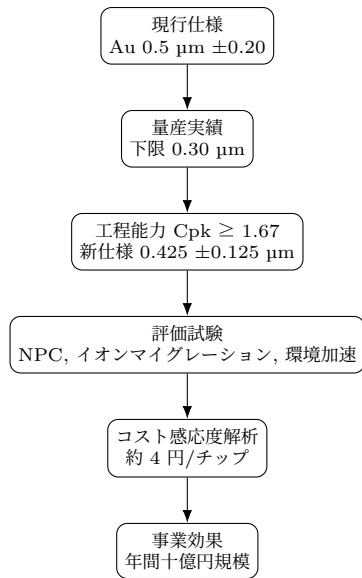


Fig. 1. Au 厚仕様決定ロジック

散の兆候を確認した。必要に応じてEDS, XPSによる表面元素分析で析出Cuを同定した。特に0.20 μmでは抵抗上昇やCu露出の可能性を重点的に監視した。

- 2) **COF/アクチュエータ実装評価** uTFP アクチュエータをNPC接合で実装し、折曲げ耐久(10<sup>5</sup>回, R=1mm)や熱衝撃(-40 ~ 125°C, 1000サイクル)を付与した。接合抵抗の安定性と剥離モードを比較し、0.30 μmを基準として下限耐久性を検証した。
- 3) **完成ヘッド評価** COFとアクチュエータを組み込んだインクジェットヘッドを対象に、通電マイグレーション試験(125-175 °C, 10<sup>5</sup>-10<sup>6</sup> A/cm<sup>2</sup>)を実施した。Black式外挿により使用条件(85 °C, 10<sup>3</sup> A/cm<sup>2</sup>)での寿命余裕を評価した。

さらに、**COF工程内および長期保管評価**を全厚み水準で実施した。まず初期3か月間は定期的に表面抵抗測定を行い、変動がないことを確認してAuメッキ工程の処理条件を切替えた。その後も評価を継続し、1年間の保管後に再度測定を実施した結果、Cu拡散や酸化による劣化兆候は認められなかった。この成果を踏まえ、COF仕様書に「使用期限1年」を明記した。

TABLE I  
評価試験マトリクス (EVALUATION TEST MATRIX)

| Au 厚<br>Thickness | Cu 拡散<br>(4 端子/EDS) | NPC 接合<br>(接合抵抗) | ヘッド通電<br>(Ion mig.) | 長期保管<br>(3M/12M) |
|-------------------|---------------------|------------------|---------------------|------------------|
| 0.30 μm           | ○                   | ○                | ○                   | ○                |
| 0.25 μm           | ○                   | ○                | ○                   | ○                |
| 0.20 μm           | ×                   | ○                | ○                   | △                |

○=合格, △=部分不具合, ×=不合格

以上により、0.30 μmを量産下限としつつ、0.25 μmの適用可否、0.20 μmの限界性を段階的に把握できる試験計画を構築した。

## VI. リスク検証 (RISK VERIFICATION)

表Iに基づき、Au厚別にリスクを検証した。

- 0.30 μm：すべての試験に合格し、Cu拡散や接合劣化の兆候は認められなかった。
- 0.25 μm：0.30 μmと同等にすべての試験に合格し、信頼性上の問題は確認されなかった。
- 0.20 μm：COF単体加速評価において表面抵抗の上昇が観察され、表面元素分析でCuの析出が確認された。さらに折曲げ試験でもクラックが再現し、量産適用は困難と結論した。

以上の結果から、0.25 μmおよび0.30 μmは量産条件下で適用可能であることを確認した。一方で0.20 μmでは信頼性上のリスクが顕在化したため、本研究における合理化仕様下限は0.30 μmとした。

## VII. イオンマイグレーション評価 (ION MIGRATION EVALUATION)

### A. COF単体環境試験 (Without Bias)

COF単体サンプル(Au厚0.30, 0.25, 0.20 μm)を対象に、通電は行わず85 °C/85%RH環境に保持し、定期的に表面4端子抵抗測定を実施した。またEDS/XPSによる表面元素分析を適宜行い、Cu析出や酸化の兆候を観察した。

結果として、0.30 μmおよび0.25 μm厚では1000時間保持において抵抗値変動やCu検出は認められなかった。一方、0.20 μm厚では500時間経過時点で抵抗上昇と局所的なCu析出を確認し、Au層が拡散バリアとして不十分であることが示唆された。

### B. ヘッド実装通電試験 (With Bias)

次に、COFをuTFPアクチュエータと組み合わせ実装し、インクジェットヘッドとして恒温槽(85 °C/85%RH)にて2000時間まで保持した。この評価では以下を併用した：

- 1) **COM-VBS端子間抵抗測定**：定期的に抵抗値を測定し、マイグレーション起因の抵抗変動を監視した。
- 2) **ヘッド電特測定 (オープン/ショート検査)**：量産工程で実施している標準的な電気特性試験を用い、短絡・断線の有無を確認した。

結果、0.30 μmおよび0.25 μm厚のサンプルでは、2000時間経過時点でも抵抗変動は±1%以内に収まり、オープン/ショート異常も一切検出されなかった。

### C. 考察

以上より、

- COF単体評価では0.20 μm厚でCu析出を確認し、下限として不適。
- ヘッド実装通電試験では0.30 μmおよび0.25 μm厚で実環境2000時間においても信頼性が維持されることを実証。

従って、合理化仕様0.425±0.125 μmは、量産工程に即した信頼性を確保しつつ、コスト削減を実現する妥当な規格と結論づけられる。

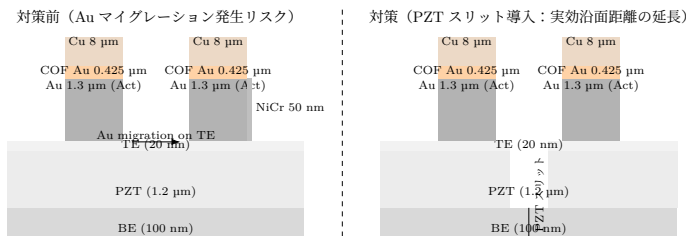


Fig. 2. COF 端子 (Au 0.425  $\mu\text{m}$  / Cu 8  $\mu\text{m}$ ) をアクチュエータ Au 電極 (1.3  $\mu\text{m}$ ) 上に重ねた断面模式図。左：対策前は TE 表面で Au マイグレーションが起点となり得る。右：PZT スリット導入により実効治面距離を延長し抑制。下地：NiCr 50 nm / TE 20 nm / PZT 1.2  $\mu\text{m}$  / BE 100 nm。

## VIII. 合理化効果と結論 (EFFECT AND CONCLUSION)

### A. 合理化効果の定量化

Au 厚の薄化により、従来仕様 (0.50  $\mu\text{m}$   $\pm$  0.20  $\mu\text{m}$ ) から新仕様 (0.425  $\mu\text{m}$   $\pm$  0.125  $\mu\text{m}$ ) へ移行した。これにより、下限 0.30  $\mu\text{m}$  を維持したまま工程能力  $C_{pk} \geq 1.67$  を確保できることを確認した。

新仕様に基づき COF チップ当たりの Au 使用量を削減した結果、1 チップあたり約¥4、BIJ4 ヘッド (4 チップ構成) では約¥16 のコスト低減効果が得られる。製品ラインナップ全体 (BIJ1/BIJ2/BIJ4) へ展開すれば、年間生産台数数百万～数千万台規模で、数十億円規模のコスト削減インパクトが見込まれる。

### B. 信頼性の維持

合理化後の Au 厚について以下を確認した：

- NPC 接合：抵抗変動は従来比で有意差なし、平均差 < 1 m $\Omega$ 。
- 環境試験：85  $^{\circ}\text{C}$ /85%RH、熱衝撃、折曲げいずれも劣化兆候なし。
- イオンマイグレーション：ヘッド組込み試験で 2000 h まで抵抗値・電特異常なし。COF 単体では 0.20  $\mu\text{m}$  で Cu 析出を確認したが、新仕様の 0.425  $\mu\text{m}$   $\pm$  0.125  $\mu\text{m}$  では問題なし。

以上より、Au 厚削減後も従来同等の信頼性が維持されることを実証した。

### C. 結論

本研究により、COF 外部端子の Au 厚仕様を 0.50  $\mu\text{m}$   $\rightarrow$  0.425  $\pm$  0.125  $\mu\text{m}$  へ合理化し、量産実績のある下限 0.30  $\mu\text{m}$  を維持したうえで、工程能力  $C_{pk} \geq 1.67$  を確保できることを示した。

その結果、チップ当たり約¥4、ヘッド当たり最大¥16 のコスト削減を達成するとともに、NPC 接合、環境試験、イオンマイグレーション評価を通じて従来同等の信頼性が担保されることを確認した。

本合理化は、ビジネスインクジェットが家庭用から業務用途へ拡大する時期において、コスト競争力の確立に大きく寄与した取り組みである。

## APPENDIX A

### アクチュエータ配線の Au マイグレーション対策 (COUNTERMEASURE FOR AU MIGRATION ON ACTUATOR WIRING)

本評価の過程で、アクチュエータ上の隣接 Au 配線間において Au マイグレーション起因の端子間ショートを確認した。主因は PZT/TE 表面での電界集中と、湿潤環境下での表面イオン移動である。

対策として PZT 層にスリットを導入し、配線間の実効治面距離を延長して Au マイグレーションを抑制した (Fig. 2)。

## 謝辞 (ACKNOWLEDGMENT)

本研究の遂行にあたり、量産ラインでの評価および測定にご協力いただいたヘッド技術部ならびに実装技術部の関係各位に深く感謝申し上げます。

## REFERENCES

- [1] J. R. Black, "Electromigration — A brief survey and some recent results," *IEEE Trans. Electron Devices*, vol. 16, no. 4, pp. 338–347, 1969.
- [2] I. A. Blech, "Electromigration in thin aluminum films on titanium nitride," *J. Appl. Phys.*, vol. 47, no. 4, pp. 1203–1208, 1976.
- [3] M. A. Korhonen, P. Borgesen, K. N. Tu, and C. Y. Li, "Stress evolution due to electromigration in confined metal lines," *J. Appl. Phys.*, vol. 73, no. 8, pp. 3790–3799, 1993.
- [4] S. M. Sze and K. K. Ng, *Physics of Semiconductor Devices*, 3rd ed. Hoboken, NJ, USA: Wiley, 2007.
- [5] エレクトロニクス実装学会 編, "実装技術ハンドブック 第 3 版," 日刊工業新聞社, 2021.
- [6] JEITA 半導体実装標準委員会, "はんだ付け・接合信頼性評価ガイド," JEITA, 2019.
- [7] International Technology Roadmap for Semiconductors (ITRS), "Interconnect and Reliability," 2015 Edition.
- [8] E. Kinsbron and C. V. Thompson, "Electromigration and stress-induced voiding in thin film interconnects," *Microelectronics Reliability*, vol. 44, no. 2, pp. 183–199, 2004.
- [9] JEDEC Solid State Technology Association, "JESD61-A: Provisional Specification for Electromigration Test Methodology," 2007.
- [10] 柴田 昌治, 山本 康弘, "COF 実装における接合信頼性の課題と対策," *エレクトロニクス実装学会誌*, vol. 19, no. 6, pp. 473–480, 2016.
- [11] 梶原 健, "Au めっき薄化のコスト合理化と課題," *エレクトロニクス実装技術*, vol. 35, no. 12, pp. 40–45, 2019.

## 著者略歴 (AUTHOR BIOGRAPHY)

三溝 真一 (Shinichi Samizo) 信州大学大学院 工学系研究科電気電子工学専攻にて修士号を取得。セイコーエプソン株式会社にて半導体ロジック／メモリ／高耐圧インテグレーション、インクジェット薄膜ピエゾアクチュエータおよび PrecisionCore プリントヘッドの製品化に従事。現在は独立系半導体研究者として、プロセス／デバイス教育、メモリアーキテクチャ、AI システム統合に取り組んでいる。連絡先: shin3t72@gmail.com