

薄膜PZT技術の系譜 — FeRAM起源から PrecisionCore ヘッドへの発展

三溝 真一 (Shinichi Samizo)

独立系半導体研究者 (元セイコーエプソン)

Independent Semiconductor Researcher (ex-Seiko Epson)

Email: shin3t72@gmail.com GitHub: <https://github.com/Samizo-AITL>

Abstract—本論文は、薄膜 PZT ($\text{Pb}(\text{Zr,Ti})\text{O}_3$) 技術の発展を、材料科学・プロセス工学・および産業技術史の三側面から体系的に再構成したものである。特に、強誘電体メモリ (FeRAM) として始まった薄膜 PZT 技術が、インクジェットヘッド用薄膜圧電アクチュエータ、さらに MEMS 技術による高精度マイクロアクチュエータへと展開していった過程を明確に示す。1950 年代の PZT 発見 [1]、1980 年代の Ramtron による FeRAM 薄膜化 [2], [4]、および 2010 年代のエプソンによる PrecisionCore 薄膜圧電 MEMS 実装 [6] の各段階を結び、材料・構造・信頼性技術の観点からその連続性を検証する。また、電子機能 (分極の記憶) から機械機能 (分極の変位) への転用を、材料文明史における機能転換として再定義する。

Abstract—This paper systematically reconstructs the evolution of thin-film PZT ($\text{Pb}(\text{Zr,Ti})\text{O}_3$) technology through three complementary lenses: materials science, process engineering, and industrial technology history. It elucidates how ferroelectric thin-film technology, originating from FeRAM, was successively adapted into inkjet piezoelectric actuators and MEMS-based precision microactuators. By tracing the genealogy connecting the discovery of PZT in the 1950s [1], Ramtron's FeRAM thin-film process in the 1980s [2], [4], and Epson's PrecisionCore MEMS integration in the 2010s [6], the paper demonstrates a continuous technological evolution across domains. This evolution is interpreted as a materials-driven paradigm shift—from electrical polarization storage to mechanical displacement—redefining PZT as a fundamental platform for electromechanical convergence.

Index Terms—薄膜 PZT, FeRAM, 強誘電体, 圧電アクチュエータ, MEMS, PrecisionCore, Ramtron, 技術史
Thin-film PZT, FeRAM, Ferroelectrics, Piezoelectric actuator, MEMS, PrecisionCore, Ramtron, Technological history

I. 序論

$\text{Pb}(\text{Zr,Ti})\text{O}_3$ (PZT) は 1950 年代に発見され [1]、強誘電性と圧電性を併せ持つ代表的な機能性酸化物として、半世紀以上にわたり電子・機械分野双方の産業応用を牽引してきた。1980 年代後半には Si 基板上への薄膜形成技術が確立し、強誘電体メモリ (FeRAM) としての電子デバイス化が実現した [2]。この薄膜プロセスは、電気分極の「記憶機能」を基盤としながらも、その後「分極変位による機械駆動機能」へと転用され、2000 年代の薄膜圧電アクチュエータ、さらに 2010 年代の PrecisionCore プリントヘッド技術へと発展した [6], [8]。

本稿の目的は、薄膜 PZT 技術の発展を材料・プロセス・デバイスの三層構造として再構成し、FeRAM から PrecisionCore に至る技術的連続性を体系的に明らかにすることである。具体的には次の三点に焦点を当てる。

TABLE I
薄膜 PZT 技術の歴史的系譜 (1954–2025)

時期	技術段階	主要内容・成果
1954	PZT の発見	Jaffe らが $\text{Pb}(\text{Zr,Ti})\text{O}_3$ を強誘電体として報告 [1]。
1984–1990	FeRAM 薄膜化	Ramtron が Sol-gel + RTA 法により Si 上に PZT 薄膜を形成し、強誘電体メモリ (FeRAM) を実現 [2]。
1990 年代	日本における導入・再構築	富士通・エプソンなどが国内で PZT 薄膜技術を再構築。FeRAM および圧電応用の基盤を整備。
2007	TFP 量産開始	エプソンにて Thin Film Piezo ヘッドを量産化。PZT 薄膜による d_{33} 駆動を確立。
2012	PrecisionCore 実用化	μTFP 構造を MEMS 化したプリントヘッドを開発 [6]。
2025	信頼性成熟	ALD 側壁保護および表面化学制御により、長期駆動信頼性を確立。

- 1) 1954–2025 年における主要な発展イベントを、材料科学・プロセス工学・デバイス技術の三層で整理した歴史的時系列表 (Table II)。
- 2) FeRAM 薄膜プロセスと薄膜圧電アクチュエータに共通する層構造および界面設計原理の抽出。
- 3) 表面親水化制御および ALD 側壁パッシベーションによる長期駆動信頼性の確立と、その産業的意義の位置づけ。

以上の枠組みに基づき、第 2 節では FeRAM 期 (1984–1995) における薄膜 PZT 技術の確立過程を概観し、第 3 節以降でその後の薄膜圧電 MEMS への発展を追跡する。

II. FeRAM 技術の確立 (1984–1995)

1980 年代後半、Ramtron International は強誘電体 $\text{Pb}(\text{Zr,Ti})\text{O}_3$ (PZT) 薄膜を用いた FeRAM を開発し、Sol-gel 法による均一薄膜形成と Rapid Thermal Anneal (RTA) による短時間結晶化プロセスを確立した [2], [3]。Pt/Ti 電極上でのペロブスカイト相形成、 PbO 揮発補償、リーク電流低減などの要素技術は、後の薄膜圧電 MEMS 開発にも直接的な基盤を与えた [4]。

本節では、FeRAM プロセスの構成要素を (i) 下地電極と種層、(ii) Sol-gel 多層化と RTA 結晶化、(iii) 界面および側壁の信頼性設計、の三点から整理する。

- 1) 下地電極と種層の設計: Ti 層は接着層かつ拡散バリアとして機能し、その上の Pt(111) 電極が PZT(111) 配向

TABLE II
FeRAM と TFP の並行・収束の系譜表 (1984–2025)

年代	技術系統	主要イベント・内容
1984–1990	FeRAM (Ramtron)	起 源 Sol-gel 法 + RTA により Si 上 PZT 薄膜形成を確立。強誘電体メモリ (FeRAM) を実現。
1990–2005	日本導入期	富士見 NV プロジェクトで FeRAM 開発を推進。広丘 P プロジェクトで TFP 研究が並行進行。
2007	TFP 量産化	薄膜圧電アクチュエータ (12 層 PZT, 3 層 x4 焼成) を実用化。上部電極駆動構造を確立。
2010–2012	技術転換	ポーリング短縮を目的に下部電極駆動 (共通上部電極 COM) 構造を採用。
2012–2025	μ TFP PrecisionCore	MEMS キャピティ一体化。側壁保護除去と電界均一化により高信頼化・高密度化を実現。

TABLE III
FeRAM と TFP の技術的対比

項目	FeRAM	TFP / μ TFP
配向	(111)	(100)
主目的	高速スイッチング／記憶	変位駆動／機械応答
添加元素	Nb 添加	無添加 (歪制御重視)
膜厚	約 0.1 μ m	約 1.2 μ m
プロセス	Sol-gel / RTA (単層)	Sol-gel 多層 (12 層→6 層)
耐水素化	AlO _x 二層	水分バリア + ALD 膜
保証方式	ETEST (電気特性)	画像検査／機能試験
駆動構造	上部電極駆動	下部電極駆動 (共通上)
ポーリング時間	約 80 min	約 90 s (電界均一化効果)

の核生成を促進する。これにより、分極軸の一向向化とセル動作の安定化が得られる。

- 2) **Sol-gel 多層化と RTA 結晶化**：各層 200–300 nm を塗布・乾燥・焼成して積層し、RTA (650–750 °C, 数十秒) によりペロブスカイト相へ短時間で結晶化する。PbO 揮発は過剰 Pb 組成によって補償される。
- 3) **界面・側壁信頼性**：高電界印加下では側壁欠陥や吸着点が劣化起点となるため、ZrO₂/SiO₂ 絶縁層やパッシベーション膜を組み合わせ、電界集中と欠陥起点を抑制する構造が採用された。

a) *FeRAM* と *TFP* の基礎差分 (技術的要点)：FeRAM および TFP は同一材料系 (PZT) を用いるが、設計思想と信頼性要件に明確な差異が存在する。

- **配向**：FeRAM は Pt(111) 上の PZT(111) 配向を採用し、双安定分極を優先。TFP は変位効率向上のため PZT(100) 配向を採用。
- **目的と添加**：FeRAM は高速スイッチングと 10¹⁵ 回級耐久を狙い Nb 添加で酸素空孔を制御。TFP では添加を避け、結晶歪の均一化を優先。
- **膜厚とバリア構造**：FeRAM の PZT は TFP の約 1/10 (～0.1 μ m) と薄く、水素還元脆弱なためスパッタ AlO_x + CVD AlO_x による二層バリアで層間を高密度化し、水分侵入を防止。
- **後工程と特性安定性**：最終水素シンター工程は省略しても、ヒステリシスのインプリント (左右シフト) が残存し、長期安定化に課題があった。

III. 日本における導入と再構築 (1990–2007)

1990 年代、日本国内でも FeRAM 関連研究および PZT 薄膜形成技術の応用開発が活発化した。米国 Ramtron に端を発した Si 上 PZT 成膜技術は、国内の複数企業・研究機関によって独自に導入・再構築され、電子メモリ用途から機械アクチュエータ用途へと応用範囲が拡大した。特にエプソンでは、**FeRAM 開発と薄膜圧電アクチュエータ (TFP) 開発が並行して進行し、2000 年代半ばには両者の技術を横断する PZT プロセス学理が蓄積された。**

(1) **富士見・広丘における二系統プロジェクト**：2000 年代初頭、用途別に二つの研究ラインが整備された。富士見事業所では FeRAM 開発を目的とする NV プロジェクト (Nonvolatile Memory Project)、広丘事業所では薄膜圧電アクチュエータ開発を目的とする P プロジェクト (Piezo Project) が推進された。両者は Sol-gel 法による PZT 薄膜形成、Pt/Ti 電極、RTA 結晶化といった共通の基盤プロセスを共有しつつ、前者は分極の「記憶」(電子機能)、後者は分極変化の「変位」(機械機能) という目的関数の異なる最適化を行った。

(2) **技術的収斂と量産の立ち上げ (2007 年)**：FeRAM 市場縮小に伴い NV プロジェクトは終息したが、その間に蓄積された配向制御・界面欠陥抑制・膜応力設計の知見は広丘の P プロジェクトに継承され、**2007 年に TFP 量産化として結実した。**初期量産の代表仕様は、

- **PZT 多層**：合計 12 層 (3 層成膜→結晶化を 4 回繰返し) による総厚～1.2 μ m、
- **駆動構造**：上部電極駆動 (COM 分離)／下部電極共通 (VBS)、
- **配向指針**：FeRAM の (111) 志向に対し、TFP は (100) 配向を志向して変位効率を確保、

であり、FeRAM で確立された薄膜・界面・配向の設計原理を機械応答最大化に再最適化した点に特徴があった。

(3) **技術者視点からの証言**：筆者は 2006 年、富士見の NV プロジェクトで FeRAM セルの PZT 特性評価・信頼性解析に従事した後、プロジェクト終息に伴い広丘の P プロジェクトへ異動し、薄膜圧電アクチュエータのプロセス統合・製品化開発に携わった。両プロジェクトを通じて体験したのは、同一材料 PZT を介し「電子機能 (記憶)」から「機械機能 (変位)」へ設計目的が転換する**技術的遷移**であり、現場レベルで**電子機械融合材料**としての PZT が成立していく過程であった。

以上のように、1990–2007 年期の日本における PZT 技術発展は、FeRAM と TFP の**並行進行と相互還流**を通じて、薄膜 PZT の実用化基盤を形成した時期である。エプソンの二系統プロジェクトと国内研究群の知見共有は、後の PrecisionCore 技術への発展を導く**技術史的橋渡し**となった (Table II 参照)。

IV. PRECISIONCORE への発展 (2012–2025)

2012 年、エプソンは薄膜 PZT アクチュエータを Si キャピティと一体化した *PrecisionCore* プリントヘッドを実用化した [6]。従来の TFP (Thin Film Piezo) プロセスを基盤としつつ、Si 基板上にキャピティ構造と薄膜 PZT 層を同一チップ上で構成することで、ノズル単位の独立駆動および高密度アレイ化を実現した。

TABLE IV
μTFP アクチュエータウエハの層構成（下層→上層）
LAYER STRUCTURE OF μTFP ACTUATOR WAFER (BOTTOM → TOP)

層構成 / Layer	材料 / Material	厚み・機能 / Thickness & Function
Si 基板 / Substrate	Si(111)	約 5000 nm：キャリア基板, キャビティ形成用 / Carrier wafer, cavity formation.
絶縁層 / Insulating layer	ZrO ₂	約 400 nm：高耐圧絶縁膜 / High- <i>k</i> dielectric.
接着層 / Bonding layer	Ti	約 4 nm：下電極密着性向上 / Adhesion to BE.
下電極 / Bottom electrode	Pt	約 80 nm：(111) 配向, PZT 配向誘導 / (111)-oriented seed for PZT.
酸化防止層 / Oxidation barrier	Ir	約 10 nm：Pt 酸化防止, 結晶安定化 / Prevents Pt oxidation, stabilizes crystal.
seed 層 / Seed layer	Ti	約 4 nm：初期成長制御 / Initial growth control.
PZT 初期層 / Initial PZT layer	Pb(Zr,Ti)O ₃	約 200 nm：第 1 層成膜 / First PZT deposition.
中間層 / Mid layer	Ti	約 4 nm：組成傾斜改善・応力緩和 / Composition grading, stress relaxation.
PZT 積層 / PZT stack	Pb(Zr,Ti)O ₃	200 nm×5 = 約 1000 nm：5 層積層 / Five-layer deposition.
上電極 / Top electrode	Ir/Ti	各 10 nm：応力緩和・反応抑制 / Stress relief, reaction suppression.

(1) 構造と寸法の要点：PZT はソルゲル多層成膜と RTA 結晶化を組み合わせ、総厚約 1.2 μm の駆動層を形成する。初期 TFP では 12 層構成（3 層積層ごとに RTA を 4 回実施）により結晶化を安定化し、PbO 揮発および層間応力の蓄積を抑制した。後期には同一膜厚を 6 層構成で再現し、**工程短縮と歩留向上**を両立した。下地は Pt/Ti 系下部電極、上部に駆動電極を配し、薄膜 d_{33} 駆動により振動板を変位させる。電極・配線・キャビティは MEMS プロセスにより一体形成され、ノズルピッチの微細化とチャンネル数拡大を実現した [6], [8]。

(2) 信頼性と工程管理の実施事項：ソルゲル多層形成では、外気暴露後の表面濡れ性低下が成膜欠陥の起点となる。量産ウエハ工程では RTA 直後に**酢酸ブレウェット**を行い、表面親水性を回復。これによりスピン塗布時の気泡混入を防止し、スクリーニングにおける**振動板クラック関連不良率を約 10% から約 2% へ低減**した（12 ロット評価）。また、端部焼損に対しては、ユニットスクリーニング専用の台形波形において立上りスロープを最適化し、過渡電流ピークを抑制する運用で評価を行った（印字波形は別条件であり、同等性確認を前提とした）。

(3) 電極構造と駆動方式の転換：初期 TFP では、上部電極を COM（共通電極）、下部電極を VBS（セグメント電極）として構成し、上部電極がセグメントごとに分離されていた。この構造では PZT 側壁に電界集中が生じ、縁面焼損が発生しやすかったため、側壁保護膜として AlO_x を形成した。しかし AlO_x が機械的拘束として作用し、変位量を低下させたため、上部電極内側に開口を設け、変位確保との両立を図った。

一方、上部電極駆動方式ではユニットスクリーニング時のポーリング処理に約 80 分を要し、量産性が課題であった。これを解決するため、後期では**下部電極駆動（上部共通電極）方式**に転換した。この構成では、電界分布が一様化して全領域を同時分極できるため、ポーリング時間が**約 90 秒**に短縮された。さらに、下部電極分離により PZT 側壁が排除され、縁面焼損防止用 AlO_x 膜が不要となった。この共通

TABLE V
μTFP* の電極駆動構造の比較
COMPARISON OF ELECTRODE CONFIGURATIONS IN μTFP ACTUATORS

	(a) 共通 BE 構造	(b) 共通 TE 構造
電極構成	共通 BE (VBS), 駆動 TE (COM)	共通 TE (VBS), 駆動 BE (COM)
PZT 層構造	台形島（縁露出）・上部電極は島状分離	PZT と TE が上面で一体化（縁露出なし）
AlO _x 側壁保護	側壁に形成し、 頂部開口 で拘束解放	不要（TE が連続膜で覆う）
機械的拘束条件	頂部開口により縦変位の自由度を確保	全面覆いで封止・拘束一体化
電界分布・駆動特性	COM 選択駆動、縁部電界集中を抑制	VBS 共通駆動、電界均一でポーリング短縮
信頼性特徴	AlO _x 依存で長期劣化リスクあり	側壁露出なし、高信頼・長寿命（≥ 10 ⁹ cycles）
設計意図	圧電変位制御型（応答重視）	封止・信頼性統合型（μTFP 採用）

* μTFP：Micro Thin-Film Piezoelectric actuator.

上部電極構造は、次世代 μTFP に正式採用され、**製造性・信頼性・変位性能の三要素を同時に向上**させた。

ただし、COM 駆動配線が下部電極にコンタクトする近傍では、PZT セグメント端部に局所電界集中が発生し、新たな焼損モードとして記録された。

(4) 製造体制（事実関係）：アクチュエータチップの製造は**セイコーエプソン 諏訪南事業所（長野県諏訪郡富士見町）**で行い、プリントヘッドの組立および最終検査は**東北エプソン 酒田事業所（山形県酒田市）**で実施している。本稿ではこの分担に基づき、工程および信頼性評価データを記述する。

V. FeRAM と TFP における保証体系の対比

FeRAM はウエハレベルで全セルに対して電気特性を直接測定する **ETEST (Electrical Test)** により保証される完全な半導体デバイスである。一方、TFP はアクチュエータ素子

を他部品と組み立てた後、COF (Chip on Film) 実装段階で初めて一次機能検査が可能となる。したがって、ウエハ工程では電気駆動特性を直接測定できず、代替として複数段階の画像検査を統計的品質保証の主軸として運用している。

このように、FeRAM は「電氣的直接保証」、TFP は「画像・構造的間接保証」によって信頼性を確保しており、同一 PZT 材料を用いながらも保証論理の非対称性という技術的特徴を持つ。

A. アクチュエータ工程における検査・保証体系

TFP アクチュエータのウエハプロセスでは、以下の検査・解析を工程内に配置している。

- **XRD 解析**：PZT(100) 配向率を測定し、結晶方位の一貫性を確認。
- **ヒステリシス測定**：分極反転特性を抽出し、リーク・残留分極挙動を確認。
- **電極抵抗測定**：上下電極の連続性・接触抵抗を定量評価。
- **画像検査**：下部電極形成後、上部電極形成後、配線形成後の各段階で欠陥を抽出。
- **キャビティ工程最終検査**：機械構造および表面欠陥を最終外観で確認。

これらのデータは電気駆動試験の代替指標として、COF 実装後の駆動特性（変位量・応答速度・リーク電流など）と統計的に相関付けられている。すなわち、TFP における保証体系は、非電氣的パラメータの統計的相関管理を中核とする構造起点型の品質保証モデルとして確立されている。一方で FeRAM は、全素子を直接電氣的に走査するセルレベル保証モデルであり、両者の保証アーキテクチャは PZT デバイスの応用目的に応じて「測定対象」「保証単位」「統計母集団」が根本的に異なる。

このような保証体系の対比は、同一 PZT 材料を用いた電子機能 (FeRAM) と機械機能 (TFP) の技術的分岐を示すとともに、半導体品質保証の原理が MEMS デバイスへと構造の品質統計学へ拡張された代表的事例である。

VI. 考察 — 技術的連続性と量産知見

薄膜圧電アクチュエータと FeRAM は、以下の材料・プロセス共通基盤を共有する：(i) ソルゲル多層成膜、(ii) RTA による短時間結晶化、(iii) Pt/Ti 系下電極と結晶配向制御、(iv) PbO 成分補償の手法 [3]–[5]。応用目的は異なるが、FeRAM が双安定分極の保持（電子機能）を狙うのに対し、薄膜アクチュエータは分極変化を機械変位へ変換する（機械機能）。すなわち、同一材料系の設計指標を異なる目的関数に最適化している点で、両者の発展は連続的である。

(1) **材料・構造・駆動の交差点における量産課題**：薄膜アクチュエータ特有の量産課題は、表面化学・微細構造・電気駆動の交点に現れる。本稿で示した (a) 振動板クラックは、RTA 後の表面濡れ性低下がソルゲル塗布時のボイド発生を誘発する工程起因不良であった。RTA 直後の酢酸プレウエット処理によって表面親水性を回復させ、12 ロット評価において不良率を約 10% から約 2% へ低減した。

(b) 端部焼損は、構造的側壁露出部における電界集中と、スクリーニング波形の立上り過渡電流が重畳する構造 × 駆動条件起因不良である。立上りスロープの制御によりピーク電流を抑制し、量産条件下での安定動作を確認した。こ

れらの事例は、材料（濡れ性・結晶化）、構造（側壁・電極端）、駆動（波形・電界分布）という三要素を独立に定義し、相互干渉を統計的に分離して管理することの重要性を示している。

(2) **ポーリング処理時間短縮の機構に関する筆者の推定**：初期 TFP 構造では、上部電極駆動（分離 COM / 共通 VBS）により、ポーリング電界が素子ごとに局所的であり、分極整列の進行が不均一であったため、処理に約 80 分を要した。一方、 μ TFP 以降の下部電極駆動（上部共通電極）構造では、上部電極が全面で電位面を共有するため、PZT 全体に均一な電界分布が形成される。これにより各分極ドメインが同時に整列可能となり、ポーリング処理が約 90 秒まで短縮された。

筆者の推定では、この高速化は (i) 上部電極による電位の統一化、(ii) 下部電極分離による電流経路の並列化、(iii) 電界の空間均一化により電荷注入が同時並行的に進行したことが主因である。すなわち、構造設計により電氣的時定数を短縮した典型的な設計転換例であり、電気機能デバイスの量産最適化が機械デバイス側に波及した好例といえる。

(3) **技術的連続性の意義**：FeRAM から TFP / μ TFP への発展は、材料・プロセス・信頼性技術の「電子から機械への転用」を通じて、半導体工程技術を機能統合型 MEMS へ拡張した過程である。特に、FeRAM で培われた結晶配向制御と水素耐性設計は、TFP における長期駆動信頼性の基盤となった。このような技術連続性の下で、PZT は単なる強誘電体材料から、電子機械融合材料 (Electromechanical Convergent Material) として再定義された。

VII. 結論

本論文では、FeRAM 技術に端を発する PZT 薄膜形成プロセスが、エプソンの PrecisionCore 薄膜圧電アクチュエータへと発展する過程を、材料・工程・信頼性の三側面から体系的に整理した。

label=(7)

- 1) **プロセスと構造の実用化**：PrecisionCore では、Si キャビティ一体型の薄膜 PZT アクチュエータをソルゲル多層成膜と RTA 結晶化により形成し、ノズル単位で独立駆動する高密度ヘッドを実用化した [6]。
- 2) **量産工程における欠陥制御**：ソルゲル塗布時の起点欠陥を抑制するために RTA 直後の酢酸プレウエット処理を導入し、振動板クラック関連不良率を約 10% から約 2% へ低減した (12 ロット評価による実証)。
- 3) **電界集中と焼損対策**：端部焼損は側壁近傍の電界集中と過渡電流重畳によって生じることを明らかにし、スクリーニング波形の立上りスロープを制御することで、ピーク電流抑制および動作安定化を実現した。
- 4) **製造体制と分業設計**：アクチュエータチップ製造は諏訪南事業所（長野県富士見町）、ヘッド組立および最終検査は酒田事業所（山形県酒田市）にて分業し、工程管理とフィードバックループを確立した。

以上の成果により、FeRAM 起源の薄膜 PZT プロセスを量産アクチュエータ技術へ転用する際の科学的連続性と実務的課題解決の両立が示された。すなわち、電子機能（分極記憶）を担う材料技術が、機械機能（分極変位）を担う

MEMS アクチュエータ技術へと転換する過程で、**表面濡れ性管理・電界制御・スクリーニング最適化**という実用的プロセス技術体系が確立された点に本研究の意義がある。

謝辞

本稿の執筆にあたり、強誘電体薄膜および圧電 MEMS 技術に関する数多くの先行研究と産業技術資料を参照した。特に、1980 年代に FeRAM 技術を確立した Ramtron International の研究成果、1990 年代以降に国内で強誘電体薄膜技術を発展させた研究者・技術者各位、そして 2000 年代にエプソンにおいて薄膜 PZT アクチュエータおよび PrecisionCore プリントヘッドの実用化に携わった開発者の知見に対し、深く敬意を表する。

また、著者自身がエプソンでの薄膜 PZT 開発に従事する過程で得た経験と観察が、本稿における技術史的考察の重要な基盤となったことを記して感謝する。

さらに、強誘電体・圧電材料研究の理論的基礎を築いた学術研究者、特に Jaffe、Scott、Damjanovic らによる体系的研究に対して深甚なる敬意を表する。彼らの業績は、電子機能と機械機能を架橋する材料科学の原理的理解を支え、本稿の思想的背景をなすものである。

最後に、強誘電体薄膜技術の発展に携わったすべての研究者・技術者・教育者に対し、心より謝意を表する。

REFERENCES

- [1] B. Jaffe, W. R. Cook, and H. Jaffe, "Piezoelectric properties of lead zirconate-lead titanate ceramics," *J. Res. Natl. Bur. Stand.*, vol. 55, pp. 239–254, 1954.
- [2] R. Williams, P. Grah, and J. C. Parrish *et al.*, "Ferroelectric thin-film memories using PZT on Pt/Ti/Si," in *Proc. IEEE IEDM*, 1989, pp. 225–228.
- [3] A. Bottaro and R. Waser, "Sol-gel derived ferroelectric thin films," *Integrated Ferroelectrics*, vol. 3, pp. 51–63, 1993.
- [4] J. F. Scott, "Ferroelectric memories," *Ferroelectrics Review*, vol. 1, pp. 1–27, 2000.
- [5] D. Damjanovic, "Ferroelectric, dielectric and piezoelectric properties of ferroelectric thin films and ceramics," *Rep. Prog. Phys.*, vol. 73, p. 046501, 2010.
- [6] T. Uemura, H. Kobayashi, and S. Yamaguchi *et al.*, "Thin-film piezoelectric inkjet printhead based on ferroelectric thin-film technology," in *Proc. IEEE MEMS*, 2014, pp. 1377–1380.
- [7] K. Ishihara, M. Yasuda, and Y. Nakamura, "Reliability enhancement of thin-film piezoelectric actuator by surface chemistry and ALD sidewall passivation," *Microelectron. Reliab.*, vol. 65, pp. 120–128, 2016.
- [8] Seiko Epson Corp., "PrecisionCore printhead technology white paper," 2013. [Online]. Available: <https://global.epson.com/innovation/technology/precisioncore/>
- [9] N. Setter *et al.*, "Ferroelectric thin films for memory applications," *J. Appl. Phys.*, vol. 88, pp. 247–291, 2000.
- [10] M. Okuyama and Y. Ishibashi (eds.), *Ferroelectric Thin Films*. Springer Series in Advanced Microelectronics, Vol. 7, 2005.

著者略歴

三溝 真一 (Shinichi Samizo) は、信州大学大学院 工学系研究科 電気電子工学専攻にて修士号を取得。その後、セイコーエプソン株式会社に勤務し、半導体ロジック／メモリ／高耐圧インテグレーション、ならびにインクジェット薄膜ピエゾアクチュエータおよび PrecisionCore プリントヘッドの製品化に従事した。現在は独立系半導体研究者として、プロセス／デバイス教育、メモリアーキテクチャ、AI システム統合などに取り組んでいる。連絡先：shin3t72@gmail.com.