

www.onera.fr

## PROPOSITION DE STAGE EN COURS D'ETUDES

Lieu: TLS

Tél.: 2654 / 2274

Référence : **TIS-DTIM-**2016**-Numéro d'ordre** 

(à rappeler dans toute correspondance)

Département/Dir./Serv. :

Département de l'Information et

Modélisation

Responsable du stage : Email. :

Rémi Delmas (DTIM) remi.delmas@onera.fr

Stéphanie Roussel (DCSD) <u>stephanie.roussel@onera.fr</u>

## **DESCRIPTION DU STAGE**

Domaine d'étude : Systèmes Embarqués

Intitulé : Allocation optimisée d'applications sur plateformes embarquées distribuées ou processeurs many-cores par techniques de Satisfiabilité Modulo Théories.

Sujet : Dans les domaines spatiaux, aéronautiques, automobiles, robotiques, drones, etc. le nombre de fonctions logicielles embarquées a connu une croissance exponentielle ces 20 dernières années. Supportant des tâches allant de la gestion de mission au contrôle-commande, en passant par la planification et la décision, le diagnostic de fautes et la reconfiguration, ces fonctions ont le plus souvent une dimension temps réel et critique. La plateforme d'exécution embarquée actuelle typique est composée de multiples unités de calcul redondantes, interconnectées par des réseaux de communication temps réel déterministes. Il appartient aujourd'hui au concepteur de définir, d'une part, l'allocation des différentes tâches d'une application aux unités de calcul et de définir, d'autre part, le routage et l'ordonnancement des communications inter-tâches sur le (les) réseau(x) de la plateforme, tout en satisfaisant de nombreuses contraintes (ségrégation des tâches et des communications, périodicité et latences temps réel) et en optimisant de multiples critères (taux d'utilisation de ressources, etc.).

La maîtrise manuelle de l'allocation est devenue illusoire compte tenu de la complexité des applications et des plateformes actuelles et à venir (processeurs multi/many-cores). Pour cette raison, depuis plusieurs années l'ONERA développe des techniques de synthèse automatique et d'optimisation d'allocations. Le concepteur définit formellement l'architecture de l'application, celle de la plateforme, les contraintes d'allocation et les divers critères d'optimisation. La synthèse d'une solution est ensuite confiée à un outil de résolution de contraintes, qui explore intelligemment l'espace des alternatives et sélectionne automatiquement une solution optimisée (voire optimale).

L'objectif du stage est d'étudier, la combinaison d'algorithmes de résolution de contraintes génériques (eg., algorithme CDCL pour le problème SAT, recherche locale) et d'algorithmes spécifiques, permettant un traitement optimal de certains sous-problèmes, portant sur la théorie des graphes et la théorie de l'ordonnancement temps réel, dans le but d'améliorer la performance et le passage à l'échelle des techniques de synthèse. Après avoir conduit un travail bibliographique et étudié la combinaison d'algorithmes sur le plan théorique, le candidat devra réaliser un prototype, et mesurer expérimentalement les gains de performance obtenus par rapport aux techniques précédentes ou concurrentes, sur un ensemble de cas réalistes.

Cursus informatique/systèmes embarqués comprenant logique, méthodes formelles, programmation logique, par contraintes, etc. Bonnes capacités en programmation (Java a minima), la maîtrise de Scala, ocaml, C/C++ est un plus.

Est-il possible d'envisager un travail en binôme ? Oui/Non

Méthodes à mettre en oeuvre :

	☐ Travail de synthèse
⊠ Recherche appliquée	Travail de documentation
⊠ Recherche expérimentale	Participation à une réalisation
Possibilité de prolongation en thèse :	Oui
Durée du stage : Minimum : 5	Maximum : 6
Période souhaitée : Février-Juillet 2016	
PROFIL DU STAGIAIRE	
Connaissances et niveau requis :	ÉcolesEcoles ou établissements souhaités :
M2R Informatique / Systèmes embarqués	Master Intelligence Artificielle, Recherche Opérationnelle, ENSEEIHT Info, ISAE, etc.

DRH/RSPG/octobre 2012