

소속:	<b>Computer System Architecture[답안]</b>	2020-1 3주차 온라인 수업 과제
학번:		제출기한: 2020년 4월 14일(화)
이름:		Chapter 1,6, 1.7, 2.1, 2.2

[1-5] 다음에서 설명하는 답을 반드시 풀이과정을 포함하여 쓰시오.

- 두 개의 플립플롭과 하나의 입력  $x$ 를 갖는 2bits down counter를 설계하라.  
- down counter:  $x=0$ 인 경우 카운터는 변화가 없고,  $x=1$ 인 경우 11,10,01,00,11,10,...의 순서로 반복
- 두 개의 D-flip flop A와 B, 두 개의 입력  $x$ 와  $y$ , 그리고 출력  $z$ 를 가지는 조합회로의 입력 시 출력이 다음과 같다. 이 회로의 논리도와 상태표를 작성하라.  

$$D_A = x' y + x A, \quad D_B = x' B + x A, \quad z = B$$
- enable 입력을 가지고 있는 네 개의  $3 \times 8$  Decoder와 하나의  $2 \times 4$  Decoder를 이용하여  $5 \times 32$  Decoder를 구성하고 블록도를 그리시오.
- 인에이블 입력을 가지고 있고, NOR 게이트로만 구성된  $2 \times 4$  디코더의 논리도를 그려라.
- 책에 표 2-2에 주어진 8입력, 3출력 인코더의 논리도를 그려라.