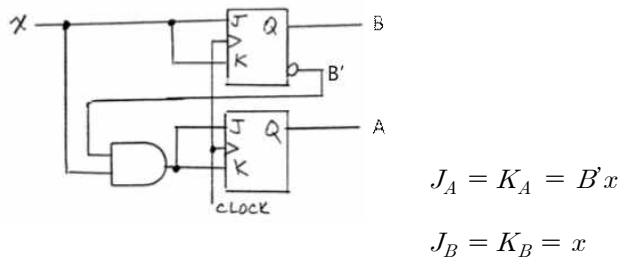


소속:	Computer System Architecture[답안]	2020-1 3주차 온라인 수업 과제
학번:		제출기한: 2020년 4월 14일(화)
이름:		담당교수 : 고영은 Chapter 1,6, 1.7, 2.1, 2.2

[1-5] 다음에서 설명하는 답을 반드시 풀이과정을 포함하여 쓰시오.

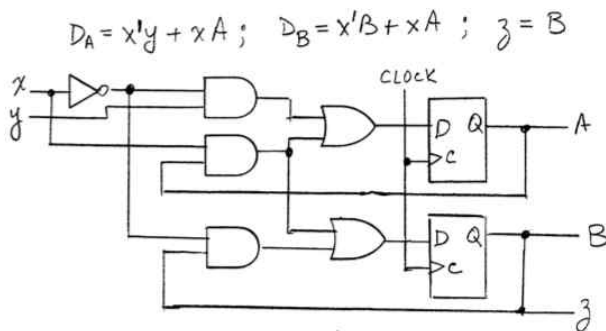
1. 두 개의 플립플롭과 하나의 입력 x를 갖는 2bits down counter를 설계하라.

- down counter: x=0인 경우 카운터는 변화가 없고, x=1인 경우 11,10,01,00,11,10,...의 순서로 반복



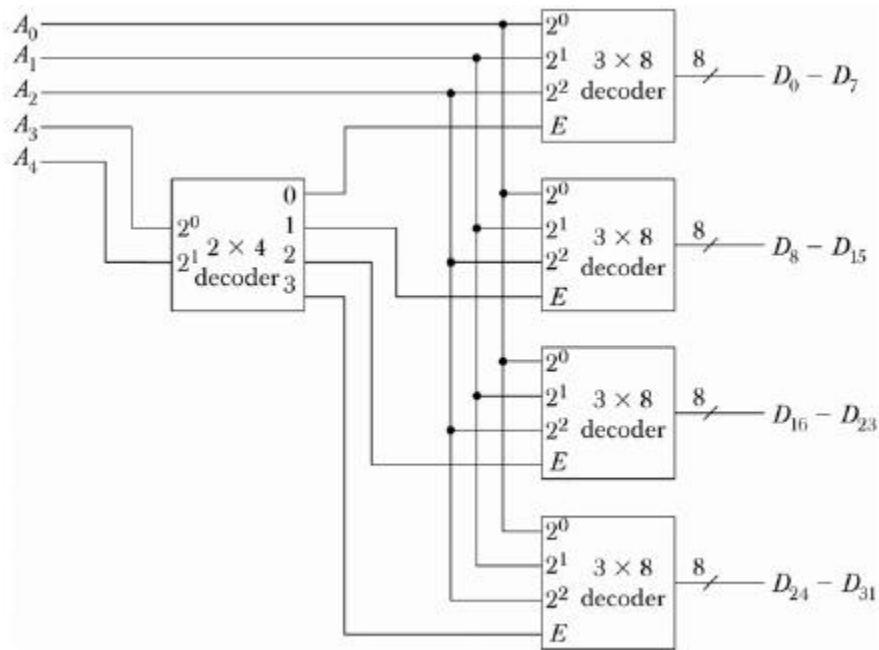
2. 두 개의 D-flip flop A와 B, 두 개의 입력 x와 y, 그리고 출력 z를 가지는 조합회로의 입력 시 출력이 다음과 같다. 이 회로의 논리도와 상태표를 작성하라.

$$D_A = x'y + xA, \quad D_B = x'B + xA, \quad z = B$$

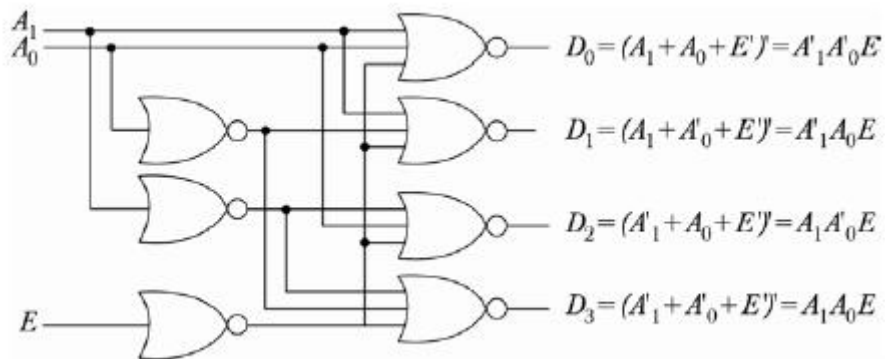


Present state	Inputs		Next state	Output
AB	x	y	AB	z
00	0	0	00	0
00	0	1	10	0
00	1	0	00	0
00	1	1	00	0
01	0	0	01	1
01	0	1	11	1
01	1	0	00	1
01	1	1	00	1
10	0	0	00	0
10	0	1	10	0
10	1	0	11	0
10	1	1	11	0
11	0	0	01	1
11	0	1	11	1
11	1	0	11	1
11	1	1	11	1

3. enable 입력을 가지고 있는 네 개의 3×8 Decoder와 하나의 2×4 Decoder를 이용하여 5×32 Decoder를 구성하고 블록도를 그리시오.



4. 인에이블 입력을 가지고 있고, NOR 게이트로만 구성된 2×4 디코더의 논리도를 그려라.
sol)



5. 책에 표 2-2에 주어진 8입력, 3출력 인코더의 논리도를 그려라.

